

## 22.9kV 반주기후한류방식 복합형 초전도한류기 해석모델 개발

### Development of an analysis model for the first half cycle non-limiting type Hybrid SFCL

이승렬<sup>1\*</sup>, 윤재영<sup>2</sup>, 이병준<sup>3</sup>

Seung Ryul Lee<sup>1\*</sup>, Jae-young Yoon<sup>2</sup>, Byongjun Lee<sup>3</sup>

**Abstract:** For real power system application of SFCL, it is necessary to develop an analysis model of the SFCL. In Korea, hybrid SFCL of the first half cycle non-limiting type have been jointly developed by KEPRI and LS Industrial Systems through DAPAS program. In this study, we developed a PSCAD/EMTDC analysis model of the hybrid SFCL of the first half cycle non-limiting type. The simulation results of the developed model are in agreement with the test results of the real SFCL. The developed SFCL model is tested in real power system model.

**Key Words:** analysis model, half cycle non-limiting type, hybrid, PSCAD/EMTDC, SFCL.

#### 1. 서 론

전 세계적으로 전력계통 내의 고장전류 문제해결을 위한 한 가지 대안으로서 초전도한류기가 주목받고 있으며 이와 관련하여 많은 연구가 진행 중에 있다 [1-3]. 국내에서는 현재 상업화를 목적으로 22.9kV/630A급 반주기후한류방식 복합형 초전도한류기를 개발하여 현재 고창시험센터에서 실증시험을 수행 중에 있다[4,5]. 이러한 초전도한류기의 실계통 적용에 따른 계통영향 분석을 위해서는 해석모델 개발이 선행되어야 한다. 본 연구에서는 현재 국내에서 LS산전과 전력연구원이 공동으로 개발하여 실계통 적용을 계획하고 있는 22.9kV급 반주기후한류방식 복합형 초전도한류기의 PSCAD/EMTDC 해석모델을 개발하였다. 본 모델은 설계사양 및 시험데이터를 기반으로 하였으며, 실제 초전도한류기의 동작특성을 반영하여 완성되었다. 복합형 초전도한류기는 크게 초전도트리거소자, 고속스위치, 한류소자로 구성된다. 초전도트리거소자는 전류/온도에 따른 초전도체의 퀘치특성 시험데이터를 이용하여 모델링하였으며, 고속스위치 및 한류소자는 기본 설계사양을 근거로 하여 상세 동작 메카니즘을 구현하였다. 본 해석모델의 동작 및 관련 설계데이터는

기기개발자로부터 최종 검증을 받아서 완성하였다.

#### 2. 국내 초전도한류기 개발연구 현황

국내에서는 2001년 이후 총 3단계의 DAPAS 프로그램을 통해서 다양한 종류의 초전도한류기 개발연구가 진행되었다. 단계별 개발현황은 아래와 같다.

- 1단계 연구
  - 6.6kV/200A 3상 저항형 초전도한류기
    - : LS산전/전력연구원 공동개발
  - 6.6kV/200A 3상 정류형 초전도한류기
    - : 연세대학교/프리컴시스템/진광ENC 공동개발
- 2단계 연구
  - 22.9kV/630A 복합형 초전도한류기
    - : LS산전/전력연구원 공동개발
  - 13.2kV/630A 단상 무유도 권선형 한류기
    - : 현대중공업/연세대학교 공동개발
- 3단계 연구
  - 22.9kV/630A 복합형 초전도한류기 고창시험장 실증시험 진행 중
  - 22.9kV/3kA 및 154kV/4kA 초전도한류기 개발연구 진행 중

일반적인 초전도한류기는 초전도체의 비용이 비싸기 때문에 경제적인 측면에서 불리한 점이 있으며, 초전도체 퀘치 후 복귀시간이 길기 때문에 국내계통의 자동재폐로 동작을 감당할 수 없다는 단점이 있다[6]. 반면에, 복합형 초전도한류기는 초전도체의 사용량이 적기 때문에, 복귀시간이 짧아서 재폐로동작에 대응할 수 있을 뿐만 아니라 경제적인 측면에서도 유리한 장점이 있다[6,7]. 때문에 국내에서 현재 상업화를 목적으로 개발 중인 초전도한류기는 Fig.1의 LS산전과 전력연구원이 공동으로 개발하고 있는 복합형 초전도한류기이다[4,5].

복합형 초전도한류기는 반주기전한류방식과 반주기후한류방식으로 구분되는데, 현재는 22.9kV 630A 반주기후한류방식 복합형 초전도한류기의 Prototype을 개발하여 한전의 고창시험센터에서 실증시험을 성공적으로 완료하였으며[4,5], 2010년 하반기에 이천변전소에 일부하 운전을 계획 중에 있다. 본 연구에서는 향후 국내에서 실계통에 적용될 것으로 예상되는 반주기후한류방식 복합형 초전도한류기의 해석모델을 개발하였다.

<sup>1</sup>정 회 원 : 한국전기연구원 선임연구원  
<sup>2</sup>정 회 원 : 한국전기연구원 책임연구원  
<sup>3</sup>비 회 원 : 고려대학교 전기공학과 교수  
\*교신저자 : srlee@keri.re.kr  
원고접수 : 2009년 09월 24일  
심사완료 : 2010년 03월 05일  
게재확정 : 2010년 03월 05일

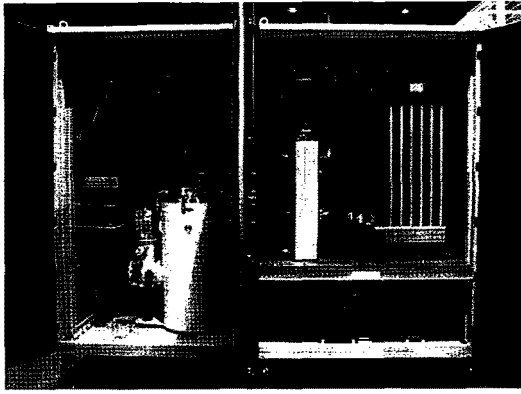


Fig. 1. Hybrid SFCL.

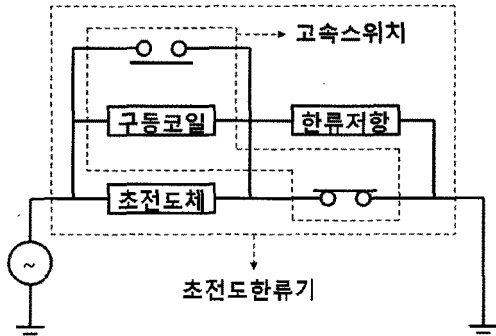


Fig. 2. Hybrid SFCL structure of the first half cycle non-limiting type.

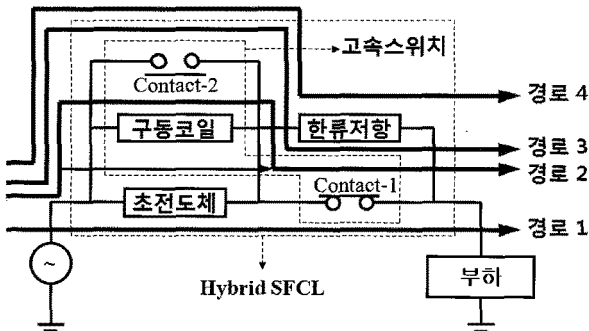


Fig. 3. current path in hybrid SFCL.

### 3. 반주기 후한류방식 복합형 초전도한류기

#### 3.1. 기본구조

반주기후한류방식 복합형 초전도한류기의 기본 구조는 Fig. 2와 같다. Fig. 2에서 초전도체는 고장전류를 감지하는 역할을 한다. 초전도체가 고장전류를 감지한 후, 고속스위치는 구동코일로 분기된 전류에 의해서 발생한 전자력으로 접점을 개방/차단함으로써 고장전류를 한류저항 쪽으로 흐르게 한다. 한류저항은 상도체로서 고장전류를 제한하는 역할을 한다. 현재 LS산전과 전력연구원에서는 한류저항의 종류로서 저항과 리액터를 고려하고 있으며, 국내 배전계통 적용을 위한 한류기의 한류저항의 크기는  $1\Omega \sim 2\Omega$ 를 적용하고 있다. 본 논문에서 개발된 모델은 630A 복합형 초전도한류기를 배전선로에 적용하는 것을 가정하여, 한류저항으로 저항형  $1.5\Omega$ 를 적용하였다[8].

#### 3.2. 동작원리

반주기후한류방식 복합형 초전도한류기는 정상상태에서는 초전도체를 통해서 부하전류가 흐르고, 계통고장이 발생한 경우에는 초기 고장전류의 1/2주기 이전의 고장전류는 그대로 통전하고, 1/2주기 이후의 고장전류는 한류저항을 이용하여 제한하도록 설계되었다. 상세 동작 메카니즘은 다음과 같다.

- 정상상태
  - 초전도체로 부하전류 통전(Fig. 3의 경로1)
- 고장상태
  - 고장발생 → 초전도체 임계전류 이상의 고장전류 통전 → 초전도체 켄치 → 초전도체 저항증가 → 구동코일로 대부분의 전류(약 90% 이상) 우회(Fig. 3의 경로2) → 고속스위치 구동 → 고속스위치 위쪽 접점 닫힘(Fig. 3의 경로3) → 반주기 후 전류가 0(zero)이 되는 시점에 고속스위치의 아래쪽 접점 개방(아크소호) → 한류저항으로 고장전류 제한(Fig. 3의 경로4)
- 초전도체 복귀(재폐로 동작 대비)
  - 50~100 msec(at 3atm) 이내 복귀

## 4. 해석모델 개발

#### 4.1. 회로구성

상기의 동작 메카니즘을 반영하여 반주기후한류방식 복합형 초전도한류기의 PSCAD/EMTDC 해석모델을 개발하였다. 본 해석모델의 회로구성은 Fig. 2의 기본구조를 고려하여 Fig. 4와 같이 구현하였다. Fig. 4는 A상의 회로구성이며, B상 및 C상 역시 동일한 회로로 구성하였다.

#### 4.2. 초전도체 모델링

초전도체의 저항은 정상상태에서는 매우 작은 값을 유지하고, 초전도체를 통해서 임계전류 이상의 전류가 흐를 경우 초전도체가 켄치되어 저항이 증가하는 현상을 모델링하였다.

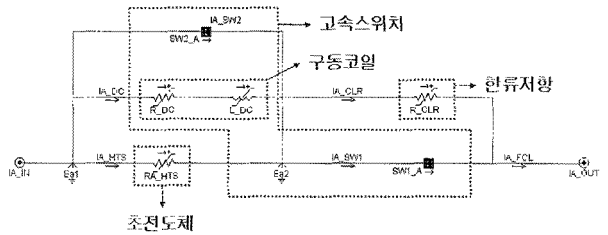


Fig. 4. Circuit of SFCL analysis model.

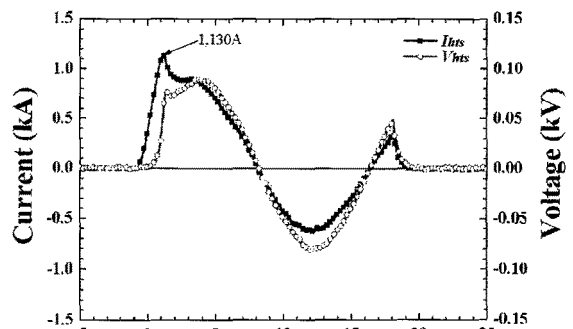


Fig. 5. Current and voltage test results of HTS[5].

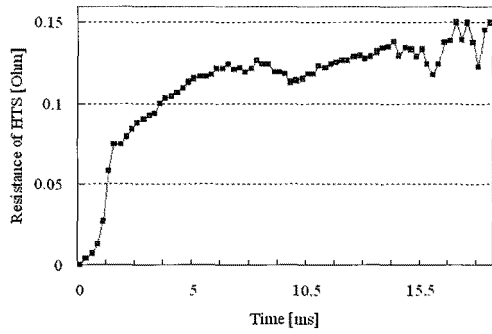


Fig. 6. HTS resistance driven from the voltage and current test results.

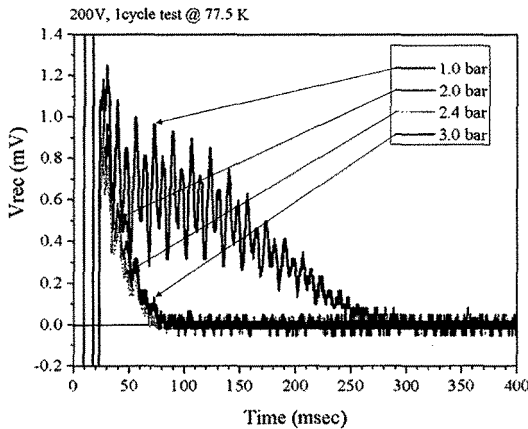


Fig. 7. Results of HTS recovery test[10].

초전도체의 저항변화 모델링을 위해서 Fig. 5의 실제 복합형 초전도한류기에 사용된 초전도체의 실험데이터[5]로부터 Fig. 6과 같은 저항변화 그래프를 도출하였다.

실제 반주기후한류방식 복합형 초전도한류기의 단락전류 통전시험 결과데이터에 따르면, 초전도체에는 고장발생 후 초기 약 1-2ms동안 전체 고장전류가 흐르며, 그 이후 1-2ms동안은 전체 고장전류의 약 10% 정도만이 흐르게 된다. 따라서, 초전도체의 실제 저항변화 파형은 상기 Fig. 6과는 다소 다르게 나타나며, 초기 1-2ms동안만 Fig. 6의 그래프 형태를 따르게 된다. 그 이후, 고속스위치가 동작을 하여 점점-2가 닫힌 후에는 초전도체로 고장전류가 거의 흐르지 않기 때문에 초전도체는 2~3 bar에서 약 50~100ms 동안의 복귀과정을 거치게 된다. 참고로, 초전도체의 복귀 시험결과를 나타내면 Fig. 7과 같다[10]. 이를 종합하여 실제 복합형 초전도한류기의 저항변화를 추정해보면 Fig. 8과 같은 패턴을 보인다.

상기 Fig. 5~8의 결과 데이터를 토대로 복합형 초전도한류기 초전도체의 저항  $R_{HTS}$ 를 식 (1)과 같이 온도에 대한 함수로 근사화 하였으며, 본 해석모델의 시뮬레이션 결과 예를 나타내면 Fig. 9와 같다.

Fig. 9에서  $t=1.0$ 초에 계통고장이 발생한 후, 고장전류에 의해서 초전도체가 켜치되어 고장 후 초기 1~2ms 동안 초전도체의 저항이 최대로 증가했다가 100ms 이내에 초전도상태로 복귀하는 것을 확인할 수 있다.

$$R_{HTS} = F(T_{HTS}) = R_Q \times (1 - e^{B \times (T_{HTS} - T_0)}) \quad (1)$$

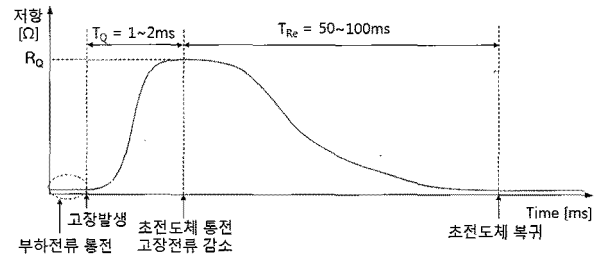


Fig. 8. Resistance derivation of HTS.

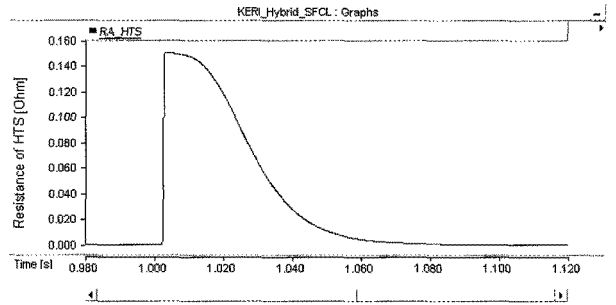


Fig. 9. Result of HTS resistance.

식 (1)에서  $R_Q$ 는 초전도체의 최대 발생저항을 의미하며, 본 연구에서는 Fig. 6의 결과를 토대로  $0.15\Omega$ 으로 가정하였다.  $B$ 는 온도조정계수,  $T_{HTS}$ 는 초전도체의 온도,  $T_0$ 는 초전도체의 초기 운전온도를 의미한다. 실제 초전도한류기의 운전온도가 70K이므로 본 모델의  $T_0$  값은 70K으로 가정하였다. 초전도체의 온도  $T_{HTS}$ 는 미국의 AMSC사에서 제공한 초전도체의 온도해석 알고리즘[9]을 변형하여, 식 (2)~(4)와 같은 함수계산 모듈을 구현하였다.  $\Delta T_{HEAT}$ 은 초전도체의 발생저항에 따른 온도 상승분을 의미하며,  $\Delta T_{COOLING}$ 은 냉각설비에 의한 온도 감소분을 뜻한다.  $P_{HTS}$ 는 초전도체의 소요전력으로서 실제 초전도체에 인가되는 전력을 측정된 값을 사용한다.  $C_{POWER}$  및  $C_{TEMP}$ 은 온도변환계수를 의미한다. 식(2)~(4)에서  $t$ 는 시간을 의미하며,  $\Delta t$ 는 PSCAD/EMTDC의 시뮬레이션에서의 계산을 위한 time step을 의미한다.

$$T_{HTS}(t) = T_0 + \int_0^t (\Delta T_{HEAT} - \Delta T_{COOLING}) dt \quad (2)$$

$$\Delta T_{HEAT} = C_{POWER} \times P_{HTS}(t) \quad (3)$$

$$\Delta T_{COOLING} = C_{TEMP} \times (T_{HTS}(t - \Delta t) - T_0) \quad (4)$$

실험데이터에 의하면 복합형 초전도한류기의 초전도체의 온도는 고장전류 통전시 약 100K 정도까지 증가하며, 본 모듈은 이러한 실험데이터를 기반으로 모델링되었다.

### 4.3. 고속스위치 모델링

고속스위치는 아래위 2개의 접점들과 구동코일로 이루어졌다. 구동코일을 저항과 리액터성분으로 모의하여, 여기에 유도되는 전자력이 기준 설계치 이상이 될 경우에 접점들이 동작하도록 구현하였다. Fig. 10은 고속스위치 모델의 동작 및 Fig. 4의 회로에서의 전류분포 결과를 나타내었다. Fig. 10에서 IA-HTS는 초전도

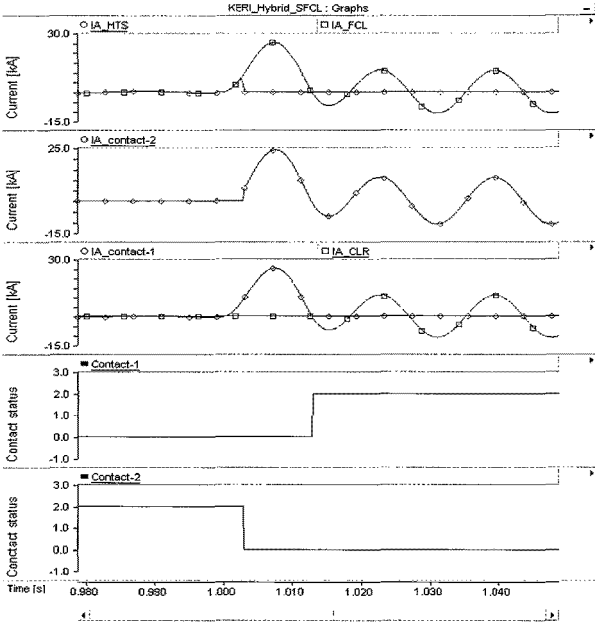


Fig. 10. Fast switch operation and current results.

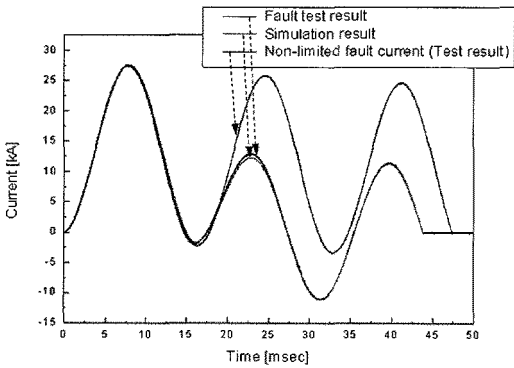


Fig. 11. Comparison between fault test result of real SFCL and simulation result of the analysis model.

체로 흐르는 전류, IA\_FCL은 한류기 전체에 흐르는 전류, IA\_contact-2는 고속스위치의 위쪽 접점에 흐르는 전류, IA\_contact-1은 고속스위치의 아래쪽 접점에 흐르는 전류, IA\_CLR은 한류저항(CLR)에 흐르는 전류를 나타낸 것이며, 접점상태(Contact-1, 2)는 개방(Contact=2)과 투입(Contact=0) 상태를 구분하여 표시하였다. Fig. 10의 결과에서 3.2절의 초전도한류기의 실제 동작메카니즘과 동일하게 고속스위치 해석모델이 동작함을 확인할 수 있다.

4.4. 해석모델 검증

본 해석모델의 동작메카니즘을 검증하기 위해서, 초전도한류기의 실제 1선지락고장전류 통전시험(3 cycle) 결과데이터와 본 해석모델을 이용한 시뮬레이션 결과 데이터를 비교분석하였다. Fig. 11은 상기 2가지 결과를 함께 나타낸 것으로서, 실제 시험데이터와 본 해석모델의 결과가 거의 일치함을 확인할 수 있다. 또한, 고장전류 통전시 반주기 동안은 고장전류를 제한하지 않고, 반주기 이후부터 고장전류를 제한했음을 알 수 있다. 결과적으로 본 해석모델의 정확성을 검증할 수 있었다.

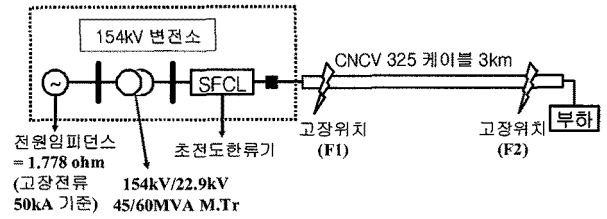


Fig. 12. Test system.

5. 사례연구

5.1. 시험계통

본 해석모델을 이용하여 국내 실계통에서의 고장전류 제한효과를 확인하기 위해서, Fig. 12와 같이 국내의 일반적인 배전계통을 기준으로 하여 시험계통을 구성하였다. 상세 계통데이터 및 계통구성방안은 아래와 같다.

- 초전도한류기 데이터[8]
  - 한류저항 : 저항형 1.5Ω
  - 동작전류 : 5kA\_peak(순시치)
- 계통데이터
  - 전원임피던스 : 1.778∠80° Ω
  - 154kV 계통 고장전류 관점에서 최악의 경우를 상정하여 고장전류 50kA를 기준으로 적용
  - 154kV/22.9kV 주변압기 : 45/60MVA 15%
  - 배전선로 : CNCV 325mm<sup>2</sup> 케이블 3km
  - 부하 : 10MVA
- 계통구성
  - 초전도한류기 설치지점 : 피더 인출단
  - NGR : 미적용 → 초전도한류기 대체
  - 일반적으로 국내 배전계통에서 1선지락 고장전류의 제한을 목적으로 주변압기 2차측에 NGR을 설치함. 본 사례는 초전도한류기가 NGR을 대체할 수 있으므로 NGR을 생략함.

5.2. 고장해석 결과

Fig. 12.의 시험계통에서 고장위치 F1과 F2에서의 3상단락고장과 1선지락고장전류를 확인하였다. 검토결과를 요약하면 Table. 1과 같다.

Table 1. Fault current results.

고장종류		고장위치	피더 인출단 (F1)	말단부하 (F2)
3상 단락 고장	SFCL 적용전 (①)		7.53 kA	5.96 kA
	SFCL 적용후 (②)		5.65 kA	4.64 kA
고장전류 제한율 = (①-②)/① [%]			25 %	22.1 %
1선 지락 고장	SFCL 적용전 (①)		10.11 kA	7.50 kA
	SFCL 적용후 (②)		6.5 kA	5.03 kA
고장전류 제한율 = (①-②)/① [%]			35.7 %	32.9 %

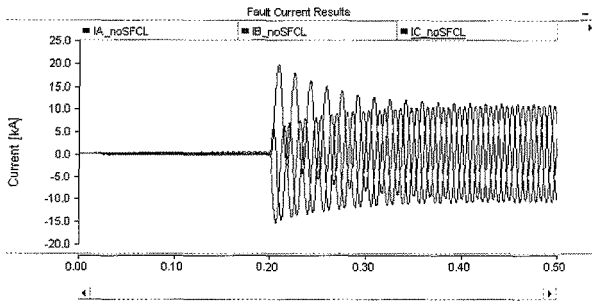


Fig. 13. 3 phase short circuit current in power system without SFCL (Fault location : F1).

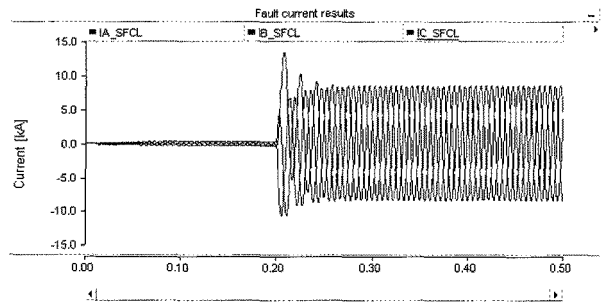


Fig. 17. 3 phase short circuit current in power system without SFCL (Fault location : F2).

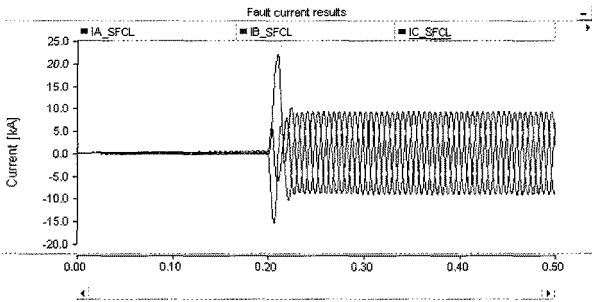


Fig. 14. 3 phase short circuit current in power system with SFCL (Fault location : F1).

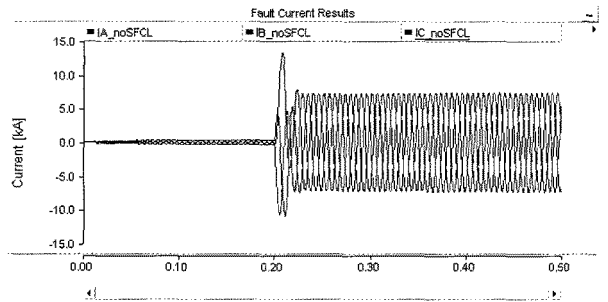


Fig. 18. 3 phase short circuit current in power system with SFCL (Fault location : F2).

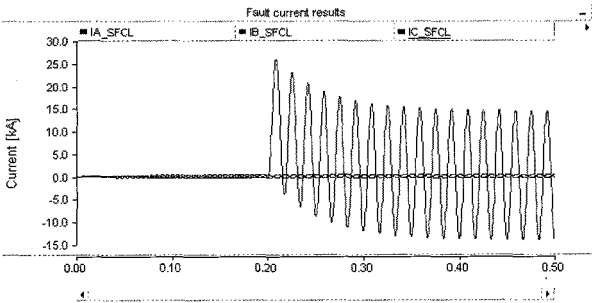


Fig. 15. 1-line-to-ground fault current in power system without SFCL (Fault location : F1).

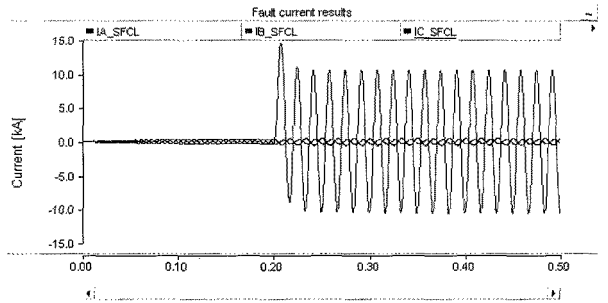


Fig. 19. 1-line-to-ground fault current in power system without SFCL (Fault location : F2).

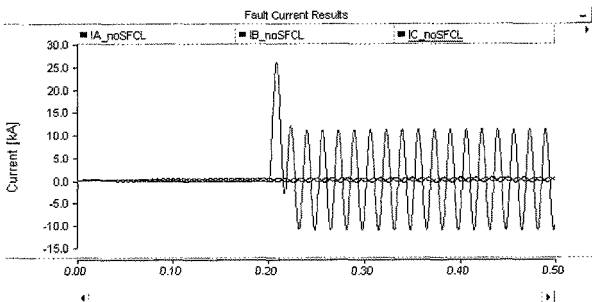


Fig. 16. 1-line-to-ground fault current in power system with SFCL (Fault location : F1).

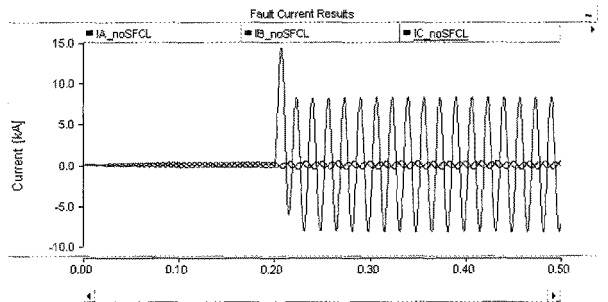


Fig. 20. 1-line-to-ground fault current in power system with SFCL (Fault location : F2).

Table 1에서 초전도한류기를 적용함으로써 고장전류가 감소하며, 초전도한류기에 의한 고장전류 제한율이 약 20%~35% 정도가 됨을 확인할 수 있다.

고장전류 결과파형 결과를 그래프로 나타내면 Fig. 13~20과, 결과그래프에서 고장전류 통전 후 반주기부터 고장전류가 제한됨을 확인할 수 있다.

## 6. 결 론

본 연구에서는 초전도한류기의 국내계통 적용 영향 분석을 위해서 필수적으로 요구되는 초전도한류기의

해석모델을 개발하였다. 대상 한류기는 전력연구원과 LS산전이 공동으로 개발 중에 있으며, 향후 국내 실계통 적용이 예상되는 22.9kV 반주기후한류방식 복합형 초전도한류기이다. 본 모델은 실제 초전도한류기의 동작메카니즘을 그대로 반영하였으며, 설계사양 등 관련 데이터 역시 기기개발자가 제공한 시험데이터에 기반을 두고 개발되었다. 향후, 본 해석모델을 이용하여 복합형 초전도한류기의 국내 실계통 적용에 따른 보호시스템 영향분석 등 다양한 계통검토를 수행할 예정이다.

### 감사의 글

본 연구는 지식경제부 전력산업연구개발사업의 연구비 지원에 의해 수행되었습니다.

### 참 고 문 헌

[1] Songtao Wu, Yu Wu, Yuntao Song, Weiyue Wu, Yanfang Bi, Weibin Xi, Liye Xiao, Qiuliang Wang, Yanwei Ma, Xianghong Liu, Pingxiang Zhang, Yin Xin, Bo Hou, Rui Liu, Hongjie Zhang, Zenghe Han, Jun Zheng, Jiasu Wang, Suyu Wang, Jing Shi, Yuejin Tang, Ming Qiu, Bin Wei, and Yunfei Tan "Recent Main Events in Applied Superconductivity in China", IEEE Transactions on applied superconductivity, Vol. 19, No. 3, pp. 1-4, June 2009.

[2] Ndeye K. Fall, and Brian Marchionini, "Fault Current Limiter -R&D Status and Testing Issues", IEEE Power System Conference and Exposition, 2009.

[3] M. Noe, M. Steurer, S. Eckroad, R. Adapa, "Progress on the R&D of Fault Current Limiters for Utility Applications", Power and Energy Society General Meeting, 2008.

[4] Ok-Bae Hyun, Kwon-Bae Park, Jungwook Sim, Hye-Rim Kim, Seong-Woo Yim, and Il-Sung Oh, "Introduction of a Hybrid SFCL in KEPCO Grid and Local Points at Issue", IEEE Transactions on applied superconductivity, Vol. 19, No. 3, pp.1946-1949, June 2009.

[5] Gyeong-Ho Lee, Kwon-Bae Park, Jungwook Sim, Young-Geun Kim, Il-Sung Oh, Ok-Bae Hyun and Bang-Wook Lee, "Hybrid Superconducting Fault Current Limiter of the First Half Cycle Non-Limiting Type", IEEE Transactions on applied superconductivity, Vol. 19, No. 3, pp.1888-1891, June 2009.

[6] B. W. Lee, J. Sim, K. B. Park, I. S. Oh, "Practical Application Issues of Superconducting Fault Current Limiters for Electric Power Systems", IEEE Transactions on applied superconductivity, Vol. 18, No. 2, June 2008.

[7] B. W. Lee, K. B. Park, J. Sim, I. S. Oh, H. G. Lee, H. R. Kim, O. B. Hyun, "Design and Experiments of Novel Hybrid Type", IEEE Transactions on applied superconductivity, Vol. 18, No. 2, June 2008.

[8] 이승렬, 박종영, 윤재영, 이병준, 양병모, "국내계통 보호시스템을 고려한 22.9kV 초전도케이블/한류기 설계사양 제안", 한국초전도저온공학회는 문지, 11권 3호, 2009년 9월.

[9] 미국 AMSC사, "PSCAD/EMTDC 초전도체 온도 해석 모델", 2009.

[10] DAPAS Program Workshop 초전도한류기 과제 발표자료, 2008.

### 저 자 소 개



이승렬(李昇烈)

1975년 9월 23일생, 1999년 고려대학교 전기공학과 졸업, 2001년 동대학원 전기공학과 졸업(석사), 2010년 동대학원 전기공학과 졸업(박사), 현재 한국전기연구원 스마트그리드연구본부 Smart Grid 연구센터 선임연구원.



윤재영(尹在暎)

1962년 7월 30일생, 1985년 부산대학교 전기공학과 졸업, 1987년 동 대학원 전기공학과 졸업(석사), 1994년 기술사(발송배전), 1998년 동 대학원 전기공학과 졸업(공학), 현재 한국전기연구원 스마트그리드연구본부 Smart Grid 연구센터 책임연구원.



이병준(李炳峻)

1961년 7월 16일생, 1987년 고려대 공대 전기공학과 졸업, 1991년 미국 Iowa 주립대 졸업(석사), 1994년 미국 Iowa 주립대 졸업(공학), 현재 고려대학교 전기공학과 교수.