

논문 2010-47SD-4-3

# 중수소 이온 주입된 게이트 산화막을 갖는 MOSFET의 전기적 특성

( The Electrical Characteristics of MOSFET having Deuterium-  
implanted Gate Oxide )

이 재 성\*

( Jae-Sung Lee )

## 요 약

중수소 결합이 존재하는 게이트 산화막을 갖는 MOSFET는 일반 MOSFET에 비해 신뢰성이 개선된다고 알려져 있다. 본 연구에서는 MOS 소자의 게이트 산화막내에 중수소를 분포시키기 위해 새로운 중수소 이온 주입법을 제안하였다. MOS 소자를 구성하는 층간 물질 및 중수소가 분포할 위치에 따라 중수소 이온 주입 에너지는 다양하게 변화게 된다. 이온 주입 후 발생할 수 있는 물질적 손상을 방지하기 위해 후속 열처리 공정이 수반된다. 제조된 일반 MOSFET를 사용하여 제안된 중수소 이온 주입을 통해 게이트 산화막내 계면 및 bulk 결합이 감소함을 확인하였다. 그러나 이온 주입으로 인해 실리콘 기판의 불순물 농도가 변화할 수 있으므로 이온 주입 조건의 최적화가 필요하다. 중수소 이온 주입된 MOSFET의 CV 및 IV 특성 조사를 통해 이온 주입으로 인한 트랜지스터의 성능 변화는 발생하지 않았다.

## Abstract

MOSFET with deuterium-incorporated gate oxide shows enhanced reliability compared to conventional MOSFET. We present an alternative process whereby deuterium is delivered to the location where the gate oxide reside by an implantation process. Deuterium ions were implanted using two different energies to account for the topography of the overlying layers and placing the D peak at the top of gate oxide. A short anneal at forming gas was performed to remove the D-implantation damage. We have observed that deuterium ion implantation into the gate oxide region can successfully remove the interface states and the bulk defects. But the energy and the dose of the deuterium implant need to be optimized to maintain the Si substrates dopant activation, while generating deuterium bonds inside gate oxide. CV and IV characteristics studies also determined that the deuterium implant dose not degrade the transistor performance.

**Keywords :** Gate oxide, Deuterium, Implantation, Interface states, Defects

## I. 서 론

현재의 반도체 제조공정을 통해 수소는 반도체 소자 내의 여러 물질에 다량으로 분포하게 된다. 특히, MOS

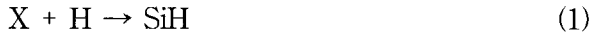
구조에서 Si-SiO<sub>2</sub> 계면에 존재하는 계면 결합들을 passivation하기 위해 수소 열처리 공정이 사용되고 있다. 이처럼 계면 결합을 하고 있는 수소 이온은 뿐 아니라, 산화막 (SiO<sub>2</sub>) 내에서 다양한 결합을 갖는 수소 이온이 MOS 구조에 존재할 수 있다. MOS 소자의 전기적 동작 동안 발생할 수 있는 전자-정공 쌍 (electron-hole pair)에서 정공이 수소와 화학적 결합을 하게 되면 가동성의 수소를 생성하게 된다. 산화막내에서 수소는 중성, 양이온(양성자) 또는 다른 복합 형태로 존재할 수 있으며, 이러한 가동성의 수소가 Si-SiO<sub>2</sub> 계면에 도달하게

\* 정회원, 위덕대학교 정보통신공학과  
(Department of Information and Communication Engineering, Uiduk University)

※ 본 연구는 교육과학기술부의 원자력연구개발사업 및 21세기 프론티어연구개발사업으로 시행한 양성자공학기술개발사업의 지원을 받았음.

접수일자: 2009년7월31일, 수정완료일: 2010년3월3일

되면 새로운 형태의 계면 결합을 생성시키게 된다. Si-SiO<sub>2</sub> 계면의 passivation은 식 (1)과 같은 반응을 통해 이루어진다. 여기서, X는 계면에 존재하는 dangling bond를 나타내며 SiH는 Si-H 결합을 나타낸다.



계면의 dangling bond가 수소에 의해 passivation되어 있을 때 새로운 가동성의 수소에 의해 식 (2)와 같은 depassivation 현상이 발생하여 새로운 결합을 생성할 수 있다. 이러한 현상은 계면 뿐 아니라 산화막(SiO<sub>2</sub>) 내에서도 발생할 수 있다. 산화막(SiO<sub>2</sub>) 계면 근처에 존재하는 과잉 수소 분포는 E' 결합 center를 형성하여 고정 양전하 (fixed positive charge)를 생성할 수 있다<sup>[1~2]</sup>.



식 (1)에서 수소 (H) 대신에 중수소 (D)를 사용하여 dangling bond를 passivation 시키는 방법이 제시되었다<sup>[3]</sup>. Scanning Tunneling Microscope으로 실리콘 표면을 분석한 결과, 실리콘과의 결합을 파괴하기 위한 해리 에너지가 중수소(D<sub>2</sub>)의 경우가 수소(H<sub>2</sub>) 보다 매우 높다는 것이 밝혀졌다. 즉, Si-H 결합보다 Si-D 결합을 파괴할 때 더 많은 에너지가 필요하기 때문에 Si-SiO<sub>2</sub>의 계면 트랩 준위를 낮추는데 수소 대신 중수소를 응용할 수 있다. 소자 제조의 최종 단계인 금속 배선 후 대기압 조건에서 중수소 열처리 공정(post-metalization anneal : PMA)을 통해 MOSFET의 신뢰성 문제를 극복하는 방법이 소개되었다<sup>[4~5]</sup>.

게이트 산화막내의 결합 생성의 원인이 산화막내의 수소 결합과 관련이 있을 경우, Si-H 결합을 Si-D 결합으로 대체함으로써 게이트 산화막의 결합 생성을 억제할 수 있다. 중수소(deuterium)는 수소의 동위원소이며, 그 질량은 수소의 2배이고 나머지 화학적 특성은 동일한 원소이다. 그러므로 일반적으로 알려진 Si-H 결합의 진동 주파수는 1970 cm<sup>-1</sup>이지만, Si-D 결합은 더 낮은 진동 주파수를 갖게 된다. 이러한 현상을 동위원소 효과(Isotope Effect)라 하며, NMOSFET의 hot-carrier 열화에서 그 효과를 관찰할 수 있었다<sup>[6~7]</sup>.

수소 및 중수소는 산화막에서의 확산은 빠른 반면, 실리콘, 다결정 실리콘 및 실리콘 질화막 등에서는 확산이 느린 특징을 가진다. 상온에서 수소(중수소)의 확산 계수는 Si에서는 약 10-15 cm<sup>2</sup>/s 이며, SiO<sub>2</sub>에서는

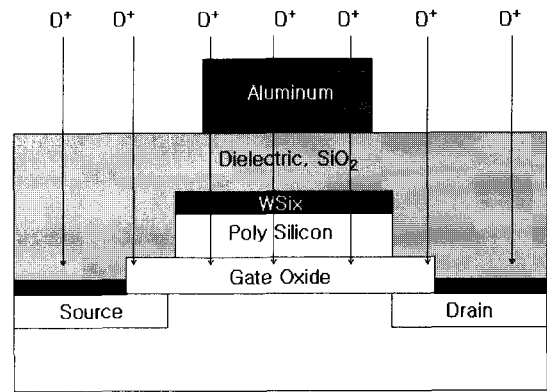


그림 1. 본 연구에서 제안된 중수소 이온 주입 방법  
Fig. 1. Our suggesting method for deuterium ion implantation.

약 10-11 cm<sup>2</sup>/s를 나타낸다<sup>[8]</sup>. MOS 구조에서 열처리 공정을 통해 수소 및 중수소를 확산시킬 경우, 게이트 전극의 측면을 통해서 중수소의 주입이 주로 이루어진다. 이러한 경우 게이트 산화막 전체에 중수소 결합을 형성하기에 어려움이 있다. 즉, 게이트 전극인 폴리 실리콘 측면의 산화막을 통해 중수소(수소)가 게이트 산화막으로 유입됨으로서 소오스 및 드레인 근처에만 중수소(수소)가 많이 분포될 수 있다. 그러므로 소자의 채널 길이가 길수록 열처리 공정을 통한 게이트 산화막내 중수소(수소)의 유입은 어려워진다.

본 연구에서는 게이트 산화막에 중수소를 효과적으로 분포시키기 위해 이온 주입법을 사용하였다. 금속 배선이 끝난 웨이퍼의 전면에 그림 1과 같이 중수소 이온 주입을 행한 후, 후속 열처리 공정을 통하여 게이트 산화막 전체에 중수소를 균일하게 분포시키고자 하였다. 중수소 주입된 여러 종류의 소자에서 나타나는 전기적 특성 변화 및 전기적 스트레스에 따른 특성 열화를 조사하였다. 소자의 구조에 따른 최적의 이온 주입의 조건을 찾는 것이 중요하며, 본 연구에서는 중수소 이온 주입된 소자의 동작에 대한 신뢰성이 기존의 수소 열처리된 소자의 경우 보다 향상됨을 확인하였다.

## II. 실험

CMOS 공정을 사용하여 게이트 산화막의 물리적 두께가 약 3 - 7 nm 이고 다양한 채널 면적 (W × L = 500 × 500 μm<sup>2</sup> - 20 × 0.15 μm<sup>2</sup>)을 갖는 MOSFET 소자를 제조하였다. 게이트 산화막은 H<sub>2</sub>-O<sub>2</sub> 분위기에서 성장시킨 후, NO 열처리를 통해 제조되었다. 게이트 전

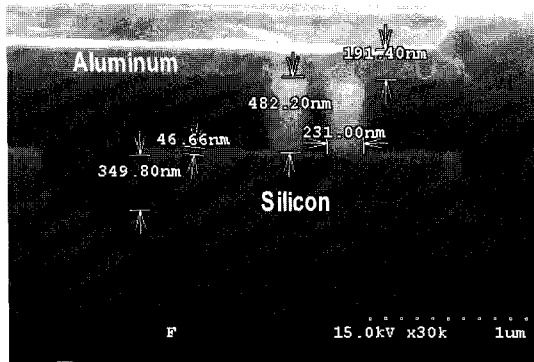
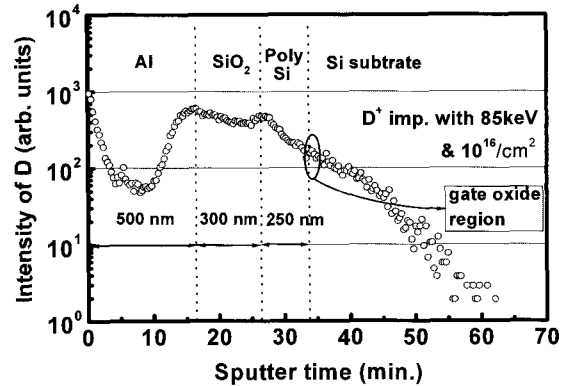


그림 2. 제조된 시료의 단면  
Fig. 2. The cross-section of manufactured sample.

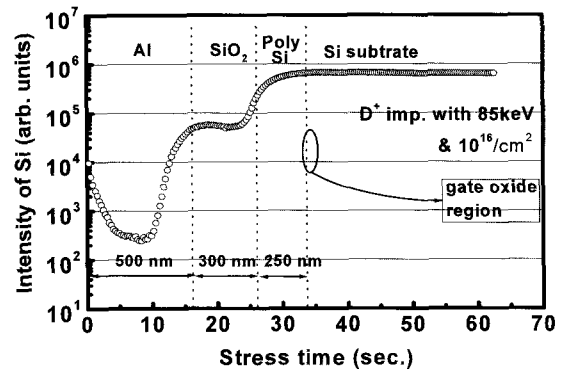
극 물질로는 고농도 도핑된 250 nm 두께의 다결정 실리콘을 사용하였다. 금속 배선 접촉부분은 Co 실리사이드를 사용하여 접촉 저항을 줄였다. 그림 2는 제조된 시료의 단면 사진이다. 알루미늄 배선과 실리콘 기판 사이에는 약 500 nm 두께의 층간 절연물인 실리콘 산화막이 존재한다. 그림 2에서 두 개의 via 접촉이 알루미늄과 실리콘 사이에 보인다. 주입된 중수소 이온의 양은  $1 \times 10^{10} \sim 1 \times 10^{16}/\text{cm}^2$  범위를 갖으며, 주입 에너지는 30 - 80 KeV의 범위를 갖는다. 중수소의 농도를 게이트 전극용 다결정 실리콘에서 최고값이 나타나도록 주입 에너지를 정하였다. 이온 주입 후 400 °C의 질소 분위기에서 열처리를 최종적으로 행하였다. 이러한 과정을 통해 이온 주입으로 인해 발생할 수 있는 게이트 산화막내 결합생성을 피하면서 게이트 산화막내에 중수소를 효과적으로 분포시키고자 하였다. 제조된 소자의 전기적 특성은 전류-전압 (IV) 특성 및 정전용량-전압 (CV) 특성으로 각각 조사되었다. 소자의 신뢰성 평가는 상온에서 게이트 전극에 일정한 전압을 인가한 정전압 스트레스 (constant voltage stress : CVS)를 통해 이루어졌으며, 소자의 열화 정도는 구동 전류( $I_{ds}$ )의 백분율 변화 및 문턱전압 ( $V_{TH}$ )의 변화로써 관찰하였다.

### III. 결 과

여기에 그림 3은 Al/SiO<sub>2</sub>/poly-Si/gate oxide/Si 구조에서 분석된 중수소 원소와 실리콘 원소의 secondary-ion mass spectrometry (SIMS) depth profile이다. 중수소는 D 또는 D<sup>+</sup>의 형태로 소자에 주입된다. 게이트 산화막 부분은 다른 박막에 비해 상대적으로 얇기 때문에 그림에서 영역 표시만을 해 두었다. 중수소의 농도는 알루미늄 내에서는 낮고, 각 박막



(a)



(b)

그림 3. Al/SiO<sub>2</sub>/Poly-Si/Si 구조에서 분석된 (a) 중수소(D) 및 (b) Si의 농도 분포

Fig. 3. Depth profiles of (a) deuterium and (b) silicon atoms in Al/SiO<sub>2</sub>/Poly-Si/Si structure.

사이의 계면에서는 비교적 높게 나타났다. 그리고 게이트 산화막 영역 근처에도 중수소가 분포하고 있음을 알 수 있다. 이러한 분석을 통해 본 실험에서 주입된 중수소가 효과적으로 게이트 산화막내에 분포할 수 있음을 알 수 있다. 실리콘 원소의 분포를 통해서도 각 구성 박막의 두께 범위를 알 수 있다. 게이트 산화막은 다른 박막에 비해 매우 얇아서 본 SIMS 분석에서는 그 두께를 나타낼 수 없었다.

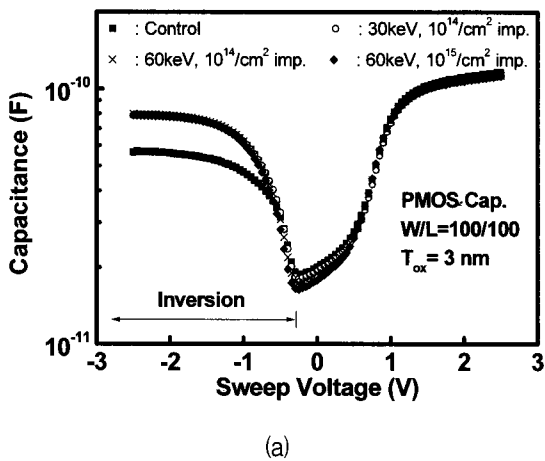
그림 4는 100 × 100 μm<sup>2</sup>의 게이트 면적을 갖는 P 및 NMOS capacitor의 CV 특성 곡선을 나타낸다. 소자의 게이트 산화막 두께는 3 nm 이다. 중수소 주입된 각 소자의 곡선은 일반 소자(control device)의 곡선과 비교하였다. 중수소의 주입 조건은 [30 KeV, 10<sup>14</sup>/cm<sup>2</sup>], [60 KeV, 10<sup>14</sup>/cm<sup>2</sup>], 및 [60 KeV, 10<sup>15</sup>/cm<sup>2</sup>]이며, 이온 주입이 이루어진 후 400 °C 질소 분위기에서 동일하게 열처리되었다.

각 그림에서 inversion 영역이 시작되는 전압이 문턱 전압 영역이 된다. 문턱 전압의 크기는 게이트 산화막에 존재하는 결함 전하 (defect charge)의 양과 관계가 있다. 각 그림에서 미약하지만 중수소 이온 주입을 행함으로써 문턱전압이 줄어들고 있음을 알 수 있다. 이러한 결과로부터 주입된 중수소가 게이트 산화막내에 존재하는 결함 전하와 결합하여 결함밀도를 감소시켰음을 알 수 있다.

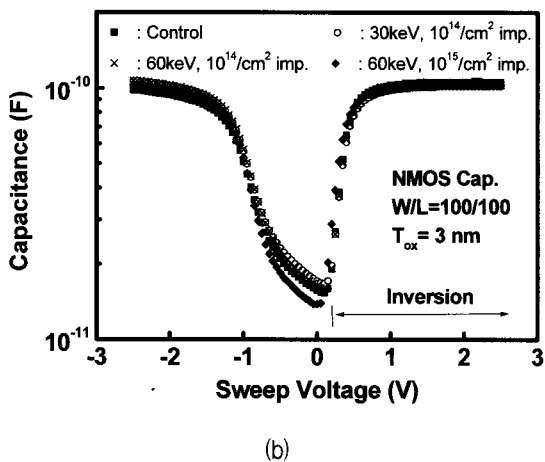
CV 곡선에서 최저 정전용량은 채널 부근 실리콘 기판의 불순물 농도와 관련이 있다. 각 그림에서 중수소 이온 주입을 행함으로써 최저 정전용량이 일반 소자에 비해 더욱 감소하고 있음을 알 수 있다. 이러한 현상은 주입 에너지가 높을수록 더욱 명확하게 나타난다. 중수소 이온 주입을 행함으로써 실리콘 기판의 채널 부분의 일부 불순물이 불활성화 (deactivation)되어 기판의 불

순물 농도를 감소시킬 수 있음을 나타낸다. 그러므로 중수소 이온 주입 시 이에 대한 고려가 필요하게 된다. 게이트 산화막의 두께가 3 nm인 소자에서는 [30 KeV,  $10^{14}/\text{cm}^2$ ] 조건에서 비교적 양호한 CV특성이 나타났다.

그림 5는 게이트 산화막 두께가 3 nm인 P 및 NMOSFET에 대해 일반 소자와 중수소를 주입한 소자 사이의 문턱전압의 크기를 나타낸 것이다. 두 종류의 소자에서 중수소를 주입함으로써 문턱전압이 감소함을 보이고 있다. PMOSFET 경우에는 중수소를 주입함으로써 약 16~19 %의 감소가 나타났으며, NMOSFET의 경우에는 중수소를 주입함으로써 약 5~8 %의 감소가 나타났다. 즉, PMOSFET에서 더욱 중수소의 영향이 크게 나타났다. 중수소 주입을 함으로써 문턱전압이 감소한 것은 게이트 산화막내의 계면 트랩 밀도(interface trap states)가 감소하였음을 나타낸다. 또한 그림 4의

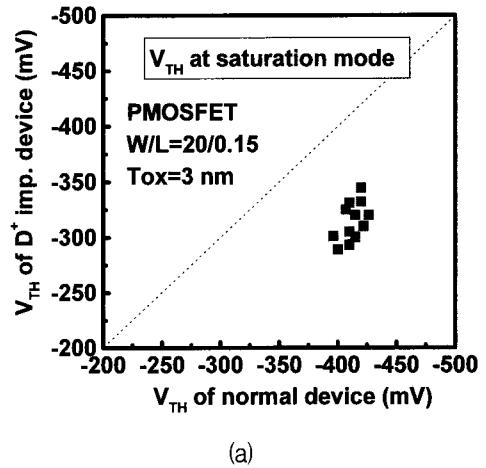


(a)

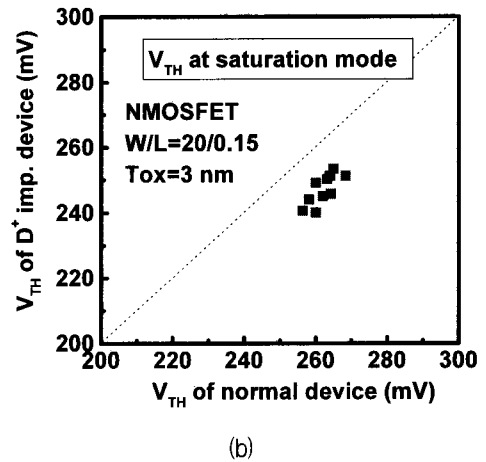


(b)

그림 4. (a) PMOS capacitor 및 (b) NMOS capacitor에서 측정된 CV 특성 곡선  
Fig. 4. CV characteristics for (a) PMOS capacitor and (b) NMOS capacitor.



(a)



(b)

그림 5. 게이트 산화막 두께가 3 nm인 (a) P 및 (b) NMOSFET에 대한 문턱전압의 크기  
Fig. 5. Shift of threshold voltage for (a) P and (b) NMOSFET having 3 nm gate oxide film.

CV 특성 곡선에서도 보았듯이 실리콘 기판의 채널 부분의 일부 불순물의 불활성화가 문턱전압을 감소시킬 수 있었다. 그러므로 중수소 이온 주입을 행함으로써 계면 트랩 밀도 감소 뿐 아니라 채널 부분의 기판 불순물 농도가 변화하여 문턱 전압의 변화가 발생하게 된 것으로 판단된다.

중수소 이온 주입량에 따른 PMOSFET ( $T_{ox}=3$  nm,  $W/L=20/0.15$ )의 신뢰성 변화를 그림 6에 나타냈다. 게이트 산화막 위에는 층간 절연막 ( $SiO_2$ ,  $T_{ox}=300$  nm) 및 다결정 실리콘 전극 ( $T_{ox}=250$  nm)이 존재한다. 정 전압 스트레스에 따른 역방향 포화 전류의 감소 정도를 신뢰성 지표로 하였다. 그림에서 각 이온 주입량에 대해 4 개의 소자를 측정하였다. 이온 주입량이  $10^{12} \sim 10^{15}/cm^2$ 인 범위에서는 전기적 스트레스에 따른 측정 전류의 편차가 적으면서 포화 전류의 평균 변화량도 적게 나타났다. 반면에 주입량이  $10^{16}/cm^2$ 인 소자에서는 열화가 더욱 진행됨을 알 수 있다. 주입량이  $10^{10}/cm^2$  이하인 소자에서는 주입량이 적은 관계로 일반 소자 (control device)의 특성을 갖는다고 판단된다.

최적의 중수소 이온 주입 에너지를 찾기 위해 주입량을  $10^{15}/cm^2$ 으로 고정하고 여러 에너지에서 PMOSFET에 중수소를 주입하고 그 신뢰성 변화를 조사하였다. PMOSFET는 게이트 산화막의 두께에 따라 thin ( $T_{ox}=3$  nm) 및 thick ( $T_{ox}=7$  nm) MOSFET로 나뉜다. 조사된 전기적 특성은 역방향 포화 전류 변화(%)와 문턱 전압 변화량(mV)이다. Thin 및 thick PMOSFET에

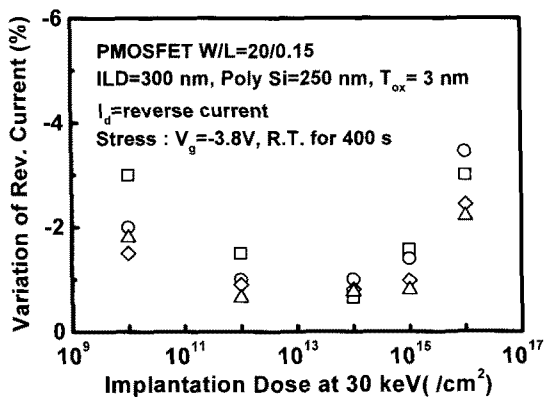
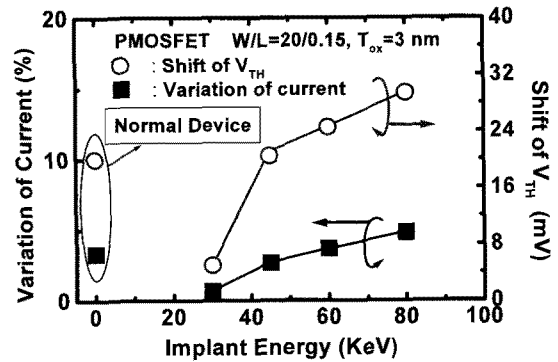
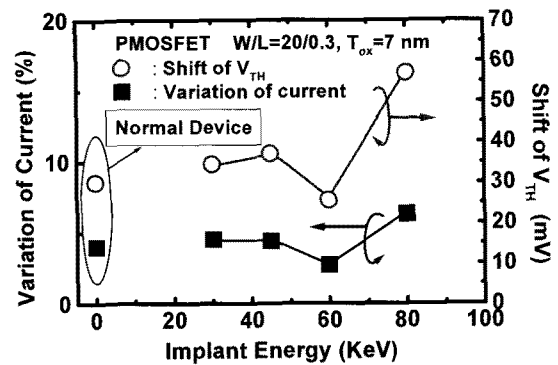


그림 6. 전기적 스트레스가 인가된 PMOSFET ( $T_{ox}=3$  nm,  $W/L=20/0.15$ )에서 중수소 이온 주입량에 따른 역포화 전류의 변화

Fig. 6. Variation of reverse current depending on ion dose for deuterium-implanted PMOSFET ( $T_{ox}=3$  nm,  $W/L=20/0.15$ ) under electrical stress.



(a)



(b)

그림 7. 전기적 스트레스가 인가된 (a) thin 및 (b) thick PMOSFET에서 중수소 주입 에너지에 따른 포화 전류 및 문턱전압 변화

Fig. 7. Variation of saturation current and shift of threshold voltage depending on implant energy for (a) thin and (b) thick PMOSFET under electrical stress.

대한 전기적 스트레스는  $-3.8$  V 및  $-8$  V에서 각각 진행되었다. 그림 7에서 중수소 이온 조사된 각 소자들과 일반 소자의 특성을 비교하였다. 주입 에너지에 따른 역방향 포화 전류 및 문턱전압의 변화 경향이 각 소자에서 비슷하게 나타났다. Thin PMOSFET의 경우 30 KeV에서 우수한 신뢰성이 나타났다. 주입 에너지가 50 KeV 이상이 되면, 중수소가 주입되지 않은 일반 소자의 경우보다 열화 정도가 더욱 빨리 진행되어 중수소 주입에 대한 장점이 나타나지 않게 된다. Thick PMOSFET의 경우, 주입 에너지가 50 KeV 이하에서는 일반 소자와 비슷한 열화를 보이고 있으며, 60 KeV 근처에서 열화 억제 효과가 관찰되었다. 그 이상의 주입 에너지에서는 열화가 더욱 가속되는 것으로 나타났다.

IV. 토 의

실리콘 산화막에 존재하는 결함의 종류를 그림 8에 나타냈다. 고정 전하 (fixed oxide charge)는 실리콘 산화막의 계면에서부터 약 3 nm 내에 존재하며 oxide trap charge는 3 nm 이상의 두께에서 존재하게 된다. 그러므로 주입된 중수소가 결합할 수 있는 결함의 종류는 게이트 산화막의 두께에 따라 다르게 되며, 전기적 스트레스에 따른 열화 경향도 다르게 나타나게 된다. 그러나 일반적으로 주입되는 중수소에 의해 게이트 산화막내의 결함들이 효과적으로 passivation 된다고 판단된다. 최적의 중수소 주입 조건과 후속 열처리 공정을 통해 이온 주입에 따른 물질적 손상(damage)은 발견되지 않았다.

주입되는 중수소는 게이트 산화막 영역 뿐 아니라 그 아래 영역인 채널 영역에까지 주입되고 있음을 CV 특성을 통해 알 수 있었다. 중수소가 주입됨으로써 게이트 산화막내에 중수소 결합 형성 및 계면 결함의 passivation 효과가 발생함과 동시에 채널 영역의 실리콘 기판의 불순물이 비활성화되는 경향도 나타나고 있다. 이러한 불순물의 비활성화는 불순물 농도 변화를 가져와서 문턱 전압 변화 등의 소자 특성을 가져온다. PMOSFET에서는 채널 부분이 As 이나 P로 도핑되어 N-type를 구성한다. 반면에 NMOSFET에서는 채널 부분이 B로 도핑되어 P-type를 구성한다. 본 연구에서는 P 및 NMOSFET사이에 중수소 효과가 다르게 나타났으므로 도핑 불순물 사이에서도 동위원소 효과가 나타날 수 있을 것으로 판단된다.

그림 9에 이온 주입된 중수소에 의해 MOS 구조에서

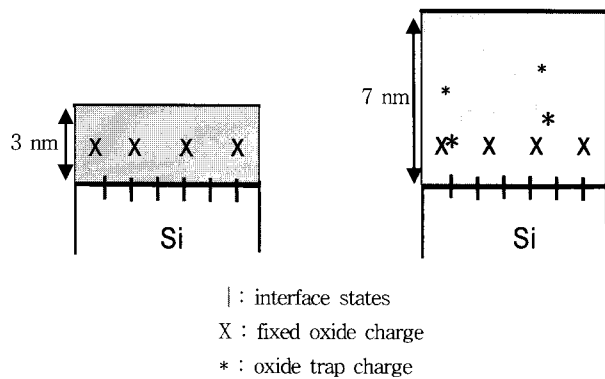


그림 8. 실리콘 산화막 두께에 따라 존재할 수 있는 결함의 종류  
Fig. 8. Illustration of defects that are related with thickness of silicon dioxide.

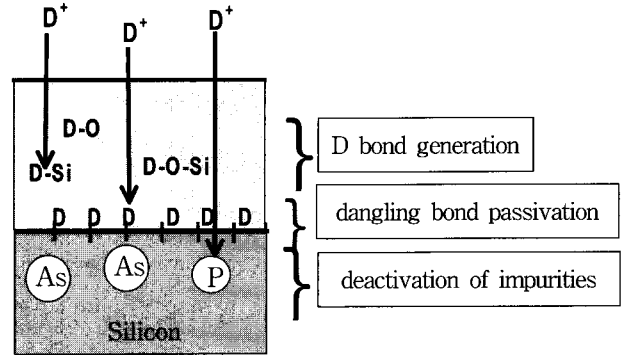


그림 9. MOS 소자의 SiO<sub>2</sub>/Si 구조에서 나타나는 중수소 주입의 효과  
Fig. 9. Illustration for deuterium effect in SiO<sub>2</sub>/Si system of MOS device.

나타날 수 있는 물리적 현상을 세 분류로 나타냈다. 게이트 산화막 내에 존재하는 결함과 실리콘과의 계면에 존재하는 결함을 passivation 하여 소자 내에 존재하는 결함 밀도를 줄여주는 장점이 있는 반면, 채널 부분의 실리콘 기판의 불순물 농도를 변화시켜 소자의 기본적인 파라미터를 변화시키기도 한다. 그러므로 이를 고려한 최적의 중수소 이온 주입 조건을 찾아야 한다.

V. 결 론

MOSFET 소자의 신뢰성을 높이기 위한 방법으로 게이트 산화막내에 중수소 결합을 형성하는 방법이 제시되고 있다. 본 연구에서는 이온 주입법을 통해 게이트 산화막내에 중수소를 주입시키는 방법을 시도하였다. 중수소 이온 주입은 소자의 제조 공정이 모두 끝난 최종 단계에서 진행하기 때문에 각 소자 구조에 대한 최적의 이온 주입 조건을 찾아야 한다. 본 실험에서는 중수소 주입에 따른 열화 억제 현상을 발견할 수 있었으며, 특히 PMOSFET에서 더욱 뚜렷하게 나타났다. 이는 중수소와의 화학적 반응이 도펀트(dopant)의 종류에 따라 차이가 날 수 있다는 것을 의미한다. 중수소 이온 주입에너지가 높아지면 실리콘 기판의 채널 부근에 이온 주입이 많아지며, 이에 따라 도핑 불순물의 결합이 깨어져 실리콘 기판의 불순물 농도가 변화할 수 있다. 그러므로 중수소 이온 주입 후 후속 열처리 공정을 통해서 이러한 현상을 최소화하여야 한다. 본 실험에서 제안한 중수소 이온 주입 방법은 MOS 구조에서 특정 부분에 중수소를 분포시킬 수 있어 MOSFET의 신뢰성 개선에 효과적이라고 판단된다.

## 참 고 문 헌

- [1] D. J. DiMaria and E. Cartier, "Mechanism for stress-induced leakage currents in thin silicon dioxide films," *J. Appl. Phys.*, vol. 78, pp. 3883-3894, 1995.
- [2] 이재성, "박막 게이트 산화막을 갖는 n-MOSFET에서 SILC 및 Soft breakdown 열화 동안 나타나는 결함 생성," 대한전자공학회, vol. 41, no. 8, pp. 613-620, 2004.
- [3] J. W. Lyding, K. Hess, and I. C. Kizilyalli, "Reduction of hot electron degradation in MOS transistors by deuterium processing," *Appl. Phys. Lett.*, vol. 68, pp. 2526-2528, 1996.
- [4] M. H. Lee, C. H. Lin, and C. W. Liu, "Novel methods to incorporate deuterium in the MOS structures," *IEEE Electron Device Lett.*, vol. 22, pp.519-521, 2001.
- [5] J. Wu, E. Rosenbaum, B. MacDonald, E. Li, B. Tracy, and P. Fang, "Anode hole injection versus hydrogen release: The mechanism for gate oxide breakdown," *IEEE Int. Reliability Physics Symp.*, pp. 27-32, San Jose, CA, 2000.
- [6] K. Hess, I. C. Kizilyalli, and J. W. Lyding, "Giant isotope effect in hot electron degradation of metal oxide silicon devices," *IEEE Trans. Electron Devices*, vol. 45, pp. 406-415, 1998.
- [7] 이재성, 도승우, 이용현 "MOSFET 게이트 산화막 내 결함 생성 억제를 위한 효과적인 중수소 이온 주입", 대한전자공학회 논문지, 제 45권, SD 편 7 호, pp.23-31, 2008.
- [8] R. W. Lee, R. C. Frank, and D. E. Swets, "Diffusion of hydrogen and deuterium in fused quartz," *J. Chem. Phys.*, vol. 36, pp. 1026-1071, 1962.

## 저 자 소 개



이 재 성(정회원)  
대한전자공학회 논문지  
제45권 SD편 제7호 참조