

CRLH 전송선로를 기반으로 한 다이플렉서를 이용한 주파수 체배기

Frequency Multiplier Using Diplexer based on CRLH Transmission Line

김승환*, 김영*, 이영순*, 윤영철*

Seung-Hwan Kim*, Young Kim*, Young-Soon Lee* and Young-Chul Yoon**

요 약

본 논문에서는 CRLH 전송선로의 이중대역 특성을 이용한 다이플렉서를 기반으로 동작하는 주파수 체배기를 제안하였다. 이것은 비선형 소자로 만들어진 하모닉 발생기가 만들낸 체배 신호를 다이플렉서를 통과시켜 서로 다른 두 주파수 신호를 동시에 출력포트로 내보낸다. 다이플렉서는 동위상 전력 분배기, 0o/90o 위상 지연기 그리고 이중대역 쿼드러춰 하이브리드 결합기로 구성되어 있으며, 이것은 입력된 하모닉 신호중 원하는 한 신호만을 각각의 출력포트로 내보내며 그 밖의 신호는 모두 억압한다. 이와 같은 기능이 동작하는지 확인하기 위하여 하모닉 발생기와 2 GHz와 3 GHz에서 동작하는 다이플렉서를 제작하여 원하지 않은 성분들은 40dB 이상 억압된 체배 성분들이 분리되어 나오는 것을 확인하였다.

Abstract

This paper proposes the frequency multiplier using diplexer based on CRLH transmission line with dualband characteristic. The diplexer is separated the output signals of harmonic generator, which is generated the harmonic signals using nonlinear device. The diplexer consists of the inphase power divider, 0o/90o phase controller and dual-band quadrature hybrid coupler. This send out the selecting output signals of the harmonic signals and suppresses out of signals. To validate a function of multiplier, the harmonic generator and diplexer with 2 GHz and 3 GHz operating frequency range is implemented. As a result, the proposed frequency multiplier is operated normally.

Key words : CRLH transmission line, Frequency multiplier, Diplexer, Dual-band

I. 서 론

현대 무선통신의 발전에 따라 다중대역 통신시스템과 하나의 통신 시스템이 넓은 대역에서 동작 할

수 있도록 설계 되어진 광대역 통신 시스템이 개발되고 있다. 또한 주파수 자원이 고갈 되어 가고 있음에 따라 주파수의 효율적 이용을 위해 높은 주파수 대역을 사용하기에 이르렀다.

* 금오공과대학교 진파통신공학과(Department of Radio Communication Engineering, Kumoh National Institute of Technology)

** 관동대학교 전자정보통신공학부(Department of Electric & Information Communication Engineering, Kwandong University)

· 제1저자 (First Author) : 김승환, · 교신저자: 김 영

· 투고일자 : 2010년 1월 27일

· 심사(수정)일자 : 2010년 1월 28일 (수정일자 : 2010년 2월 19일)

· 게재일자 : 2010년 2월 28일

이러한 통신 시스템에 적합한 주파수를 공급하기 위해 주파수 체배기를 사용하게 된다. 일반적인 발진기를 이용하면 위상잡음이 많이 발생하게 되고 효율, 안정도 문제가 있기 때문에 낮은 주파수를 이용하여 체배하는 방식을 선호한다 [1],[2],[3].

본 논문에서는 트랜지스터의 비선형성을 이용하여 바이어스 제어에 의해 원 신호의 하모닉 신호를 만들어내고 이를 이용하여 체배기를 설계하였다[4].

또한, 하모닉 발생기에서 나오는 하모닉 성분 중 원하는 두 가지 주파수 신호만을 추출할 수 있도록 위상 지연 선로와 이중대역 하이브리드 결합기를 이용하여 다이플렉서를 만들어 서로 다른 두 신호를 출력하였다. 여기서 위상 지연 선로는 각각의 경로를 통과하는 신호의 위상을 변화시켜주며, 이 위상을 맞추기 위해서 비선형적인 위상 특성을 갖고 있는 CRLH (Composit Right/Left- Handed) 전송선로를 이용하였으며, 또한 이중대역 쿼드러춰 하이브리드 결합기는 2GHz와 3GHz의 주파수에서 동작시켜 체배기의 특성을 확인하였다

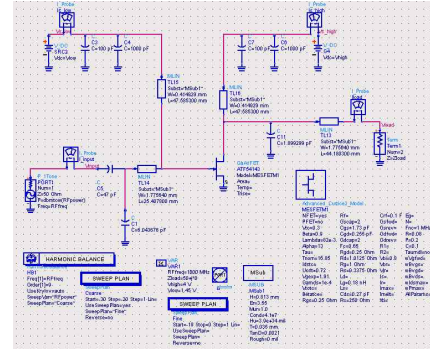


그림 2. 하모닉 발생기 시뮬레이션 회로도
Fig 2. Simulation schematic of harmonic generator

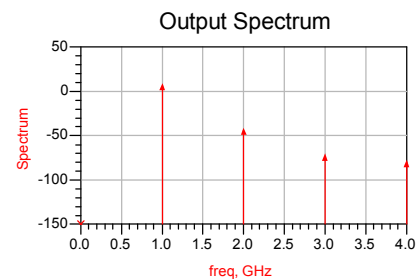


그림 3. 하모닉 발생기 출력 (시뮬레이션 결과)
Fig. 3. Output waveform of harmonic generator (simulation results)

II. 본 론

2-1 하모닉 발생기

하모닉 발생기는 소자의 비선형성을 이용하여 하모닉 성분들을 만들어 낸다[2],[4],[5].

그림 1은 비선형 소자에 의한 하모닉 주파수가 발생하는 것을 나타내었다. 본 논문에서는 엔질런트사의 트랜지스터 ATF 54143을 이용하여 하모닉 발생기를 설계하였으며, 입력 신호는 1GHz 이고, 바이어스 조절에 의하여 비선형성을 제어하였다.

그림 2는 ATF54143를 이용한 하모닉 발생기의 시뮬레이션 회로도를 나타내었으며, 그림 3은 이 회로도를 시뮬레이션 한 결과를 나타낸 것이다.

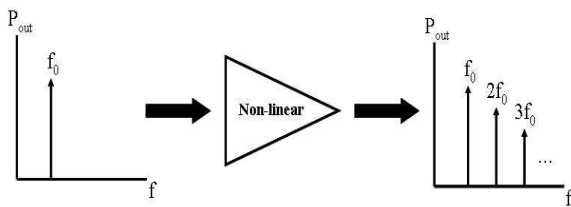


그림 1 비선형 소자의 하모닉 발생
Fig. 1 Harmonic generation of nonlinear device

2-2 다이플렉서

LH 전송선로를 구현하는데 직렬의 인터디지털 캐패시터와 이에 의한 기생성분 또, 병렬로 연결되는 단락 스테브와 이에 의한 기생 성분이 존재한다.

LH 전송선로와 이에 따른 기생성분에 의한 영향으로 만들어지는 전송선로를 CRLH (Composit Right/Left-Handed) 전송선로라고 한다. 그림 4는 일반적인 CRLH 전송선로의 등가회로를 나타낸 것이다[6].

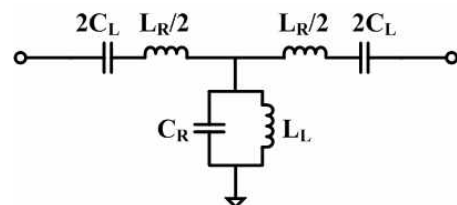


그림 4. CRLH 전송선로 등가회로
Fig. 4. Equivalent circuit of CRLH transmission line

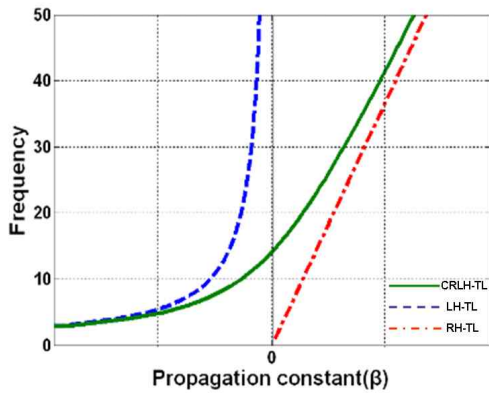


그림 5. RH, LH, CRLH 전송선로 위상특성
Fig 5. RH, LH, CRLH-TL phase characteristic

CRLH 전송선로의 위상 천이는 RH 와 LH 전송선로 위상 천이의 합으로 나타낸다.

$$\phi_{CRLH} = \phi_{RH} + \phi_{LH} \quad (1)$$

CRLH 전송선로는 저주파에서는 기생 성분인 LR 과 CR의 존재가 무시되어 LH 전송선로의 특성을 갖으며, 또한 높은 주파수에서는 LL과 CL의 존재가 무시되어 RH 전송선로의 위상 특성을 따라간다.

그림 5는 전송선로에 따라 위상 변화를 주파수에 따라서 나타낸 그림이다.

CRLH 전송선로의 비선형적인 위상 특성을 이용하여 이중대역 선로를 구성할 수 있는데, 먼저 주파수 f_1 , f_2 를 결정하고 이들의 위상 특성을 결정한다 [7],[8],[9].

$$\phi_{CRLH}(f_1) = \phi_1, \phi_{CRLH}(f_2) = \phi_2 \quad (2)$$

여기서 두 주파수의 관계는 다음과 같다.

$$f_2 = \alpha f_1 \quad (3)$$

CRLH 전송선로의 위상속도와 임피던스는 다음과 같이 나타낼 수 있다.

$$\beta_{CRLH} = \omega \sqrt{L_R C_R} - \frac{1}{\omega \sqrt{L_L C_L}} \quad (4)$$

$$Z_C^{CRLH} = \sqrt{\frac{L_R}{C_R}} = \sqrt{\frac{L_L}{C_L}} \quad (5)$$

위의 식을 이용하여 각각의 소자 값을 구하면 다음과 같이 나타낼 수 있다.

$$L_R = \frac{Z_t [\phi_1 (w_1/w_2) - \phi_2]}{N w_2 [1 - (w_1/w_2)^2]} \quad (6)$$

$$C_R = \frac{\phi_1 (w_1/w_2) - \phi_2}{N w_2 Z_t [1 - (w_1/w_2)^2]} \quad (7)$$

$$L_R = \frac{Z_t [\phi_1 (w_1/w_2) - \phi_2]}{N w_2 [1 - (w_1/w_2)^2]} \quad (8)$$

$$C_L = \frac{N [1 - (w_1/w_2)^2]}{w_1 Z_t [\phi_1 - (w_1/w_2) \phi_2]} \quad (9)$$

여기서 사용된 N값은 단위 셀의 숫자를 나타낸 것이다.

위의 식들로부터 구해진 소자의 값들을 사용하여 CRLH 전송선로를 설계하고, LR, CR 값들은 식 (10)을 이용하여 RH 전송선로를 구현한다.

$$Z_{cR} = \sqrt{\frac{L_R}{C_R}}, \phi_1^{RH} = -N w_1 \sqrt{L_R C_R} \quad (10)$$

식 (10)을 이용하여 단위 셀이 두 개인 CRLH 전송선로를 구현하면 그림 6의 형태로 전송선로를 설계할 수 있다.

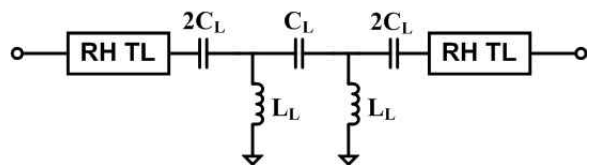


그림 6. 단위 셀이 두 개로 구성된 이중 대역 CRLH 전송선로의 등가회로

Fig 6. Equivalent circuit of dual-band CRLH transmission line with two unit cells.

쿼드러춰 하이브리드 결합기를 구성하는 전송선로는 $\lambda/4$ 의 전기적 길이를 갖고, 임피던스의 값이 50Ω 일 때는 $CL=1.3 \text{ pF}$, $LL=4.7 \text{ nH}$ 그리고 35.35Ω 일 때는 $CL=1.4 \text{ pF}$, $LL=4.7 \text{ nH}$ 의 값을 구하였고, 이것을 이용하여 그림 7과 같은 이중대역 쿼드러춰 하이브리드 결합기의 전송선로를 설계하였다.

이것을 바탕으로 그림 7은 이중 대역 쿼드러춰 하이브리드 결합기 회로도를 그리고, 그림 8은 그것의 시뮬레이션 결과를 나타내었다.

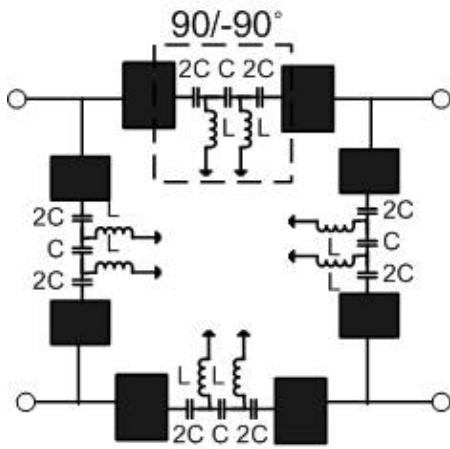


그림 7. 이중대역 쿼드러춰 하이브리드 결합기 회로도
Fig. 7. Schematic of dual-band quadrature hybrid coupler

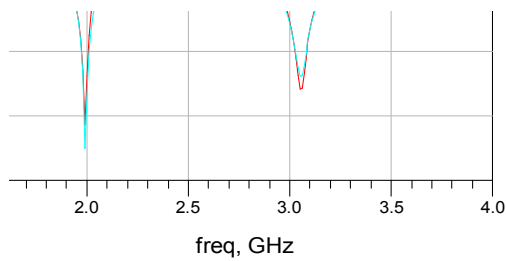


그림 8. 이중대역 쿼드러춰 하이브리드 결합기 시뮬레이션 결과
Fig. 8. Simulation result of dual-band quadrature hybrid coupler

여기서 설계한 다이플렉서는 이중 대역 쿼드러춰 하이브리드 결합기와 이것의 입력에 위상 지연 전송선로 그리고 동위상 분배기로 구성되어 있다.

위상 지연 전송선로는 앞의 CRLH 전송선로의 비선형적인 위상특성을 이용하여 설계하였으며, 소자 값은 $CL=1.2\text{ pF}$, $LL=2.0\text{ nH}$ 이다.

다이플렉서는 동위상 분배기에서 출력된 신호가 위상 지연 전송선로에 의해 신호의 위상차가 90°인 두 신호로 만들어지며, 이 신호가 이중 대역 쿼드러춰 하이브리드 결합기로 입력되면 하나의 출력 포트는 반대 위상으로 더해져 신호가 제거되고, 또 다른 출력 포트는 동위상이 되어 신호가 출력되는 특성을 이용한 것이다. 이와 같이 동작하는 다이플렉서 블록 다이어그램은 그림 9에 나타내었다.

2 GHz, 3 GHz의 이중 대역 하이브리드 결합기 를

바탕으로 그림 9의 다이플렉서를 설계하였고, 이것을 시뮬레이션한 결과는 그림 10에 나타내었다.

시뮬레이션 결과 2 GHz에서는 0.7dB 손실과 17dB의 억압 그리고 3 GHz에서는 0.2dB의 손실과 30dB의 억압특성을 얻었다.

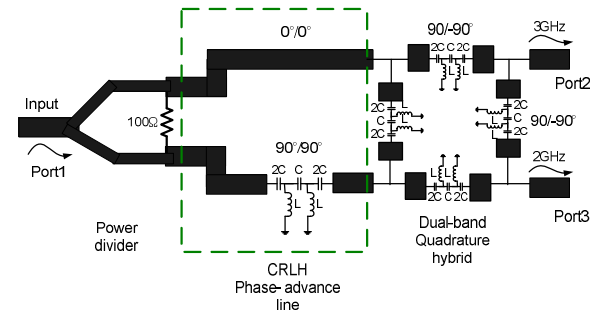


그림 9. 다이플렉서 블록도
Fig 9. Diplexer block diagram

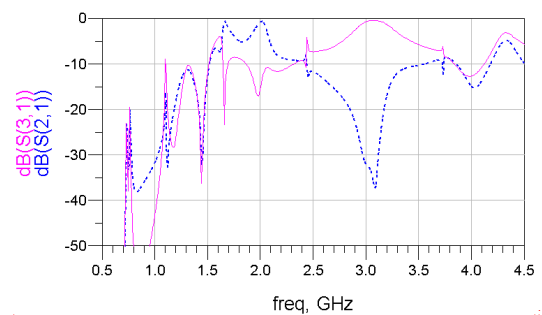


그림 10. 다이플렉서 시뮬레이션 결과
Fig. 10. Simulation result of diplexer

III. 다이플렉서를 이용한 체배기 제작 및 측정결과

본 논문은 하모닉 발생기와 다이플렉서를 연결한 체배기의 특성을 확인하기 위하여 하모닉 발생기를 그림 11과 같이 제작하였다.

여기에 사용된 트랜지스터는 엔질런트사의 ATF54143을, PCB는 타코닉사 유전율 $\epsilon_r=2.2$, 두께 0.8 mm 테프론 기판을 사용하였다. 또, 입력 신호는 1 GHz에서 0 dBm을 입력 시, 2 GHz에서 -7.53 dBm, 3 GHz에서 -7.4 dBm, 4 GHz에서 -14.65 dBm 값이 출력되는 것을 그림 12에 나타내었다.

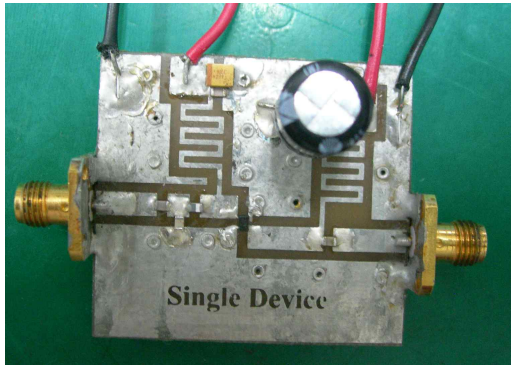
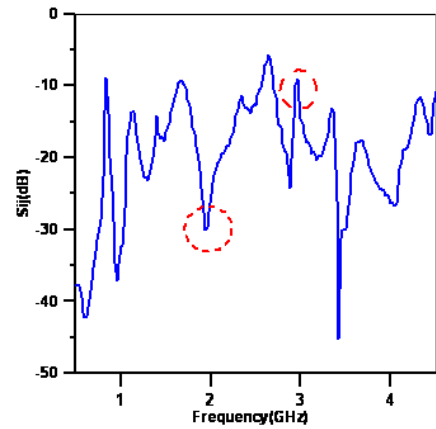


그림 11. 제작된 하모닉 발생기
Fig. 11. Photograph of harmonic generator



(a)

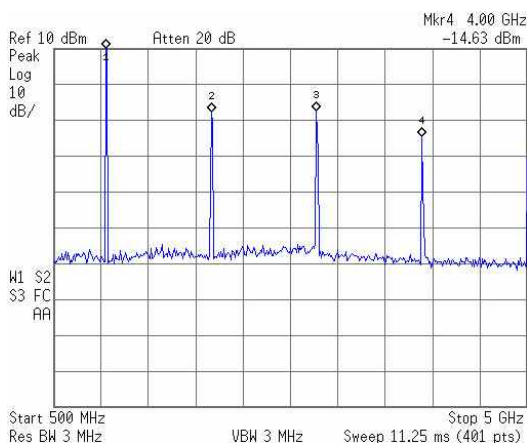
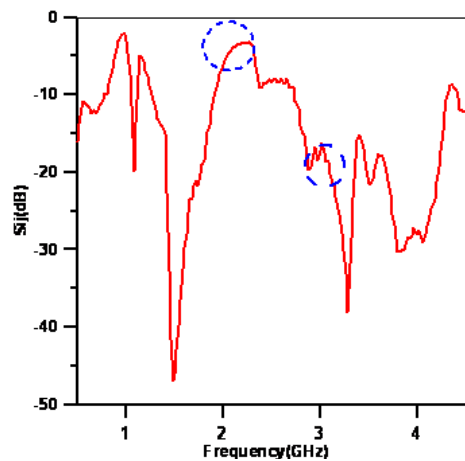


그림 12. 하모닉 발생기 출력 (측정 결과)
Fig 12. Output waveform of harmonic generator (measurement result)



(b)

그림 14. 다이플렉서 측정결과 (a) 출력 포트 1 (b) 출력 포트 2

Fig. 14. Measurement results of diplexer (a) output port 1 (b) output port 2

앞에서 언급한 설계 이론을 바탕으로 제작된 다이플렉서는 그림 13에 나타내었으며, 이것을 측정한 결과는 그림 14에 나타내었다. 측정결과를 보면 2 GHz 포트에서는 3 GHz 신호가 20dB, 반대로 3 GHz 포트에서는 2 GHz 신호가 30dB 억압되는 것을 확인할 수 있다. 삽입 손실은 각각을 커넥터로 연결하여 손실이 증가된 것으로 판단된다.

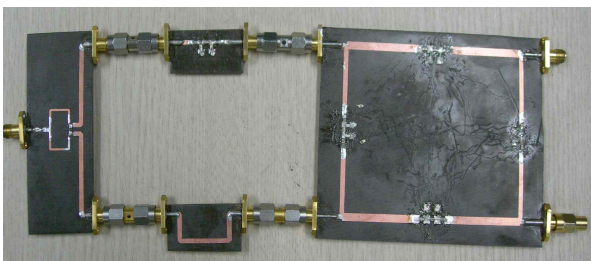


그림 13. 제작 된 다이플렉서
Fig. 13. Potograph of fabricated diplexer

그림 12의 하모닉 발생기와 그림 13의 다이플렉서를 연결하여 측정한 결과는 그림 15에 나타내었다.

그림 15 (a)에서는 원 주파수와 3, 4차배 주파수가 크게 나오는 것을 볼 수 있고, 그림 15 (b)에서는 원 주파수와 2, 4차배 주파수 성분이 출력에 나타나는 것을 볼 수 있다. 이러한 신호는 다이플렉서가 완벽하게 신호를 억압하지 못함으로써 생겨나는 문제점이다. 이러한 불필요한 주파수 성분을 제거하기 위하여 다이플렉서 출력단에 개방 스테브와 고역 필터를 연결함으로써 원하는 주파수 성분을 얻을 수 있었다. 이것은 그림 16에 제작된 사진을 나타내었고, 이것을

하모닉 발생기와 연결한 결과는 그림 17에 나타내었다.

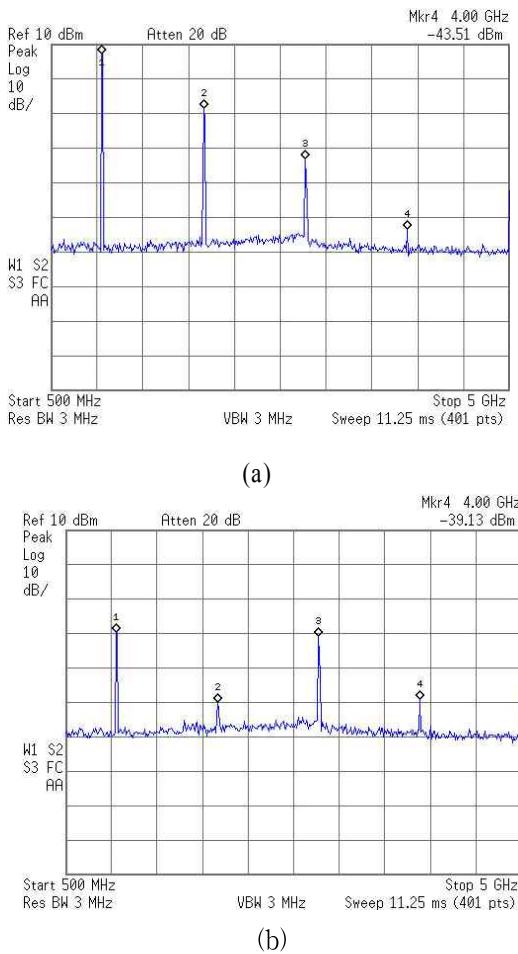


그림 15. 체배기 출력 스펙트럼 (a) 2 GHz (b) 3 GHz
Fig. 15. Multiplier output spectrum (a) 2 GHz (b) 3 GHz

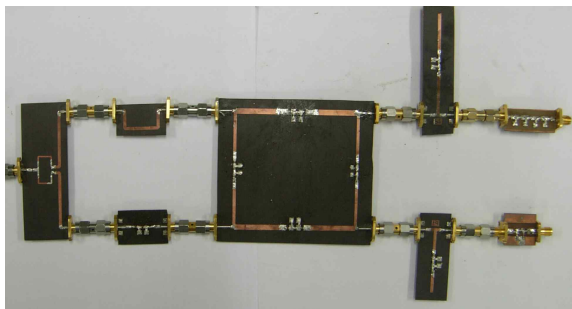


그림 16. 제작 된 개방 스텐브와 필터를 연결한 다이플렉서
Fig. 16. Photograph of diplexer with filter and open-stub

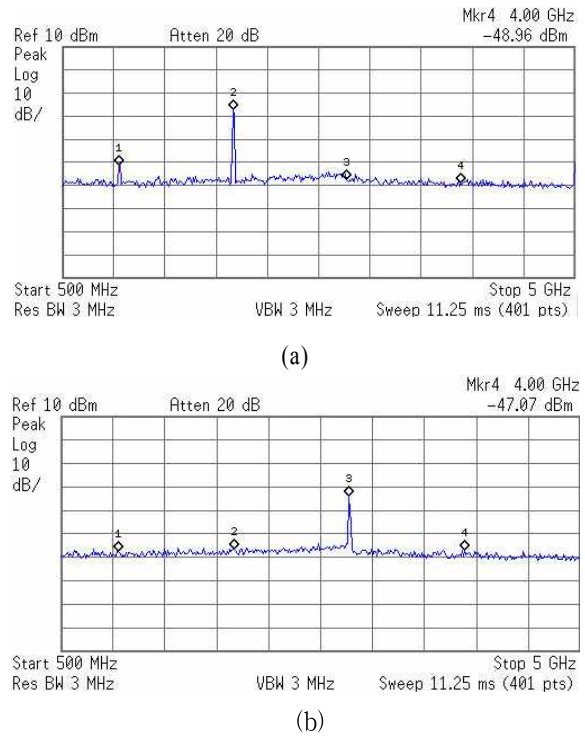


그림 17. 개방 스텐브와 필터를 연결한 체배기 출력 스펙트럼 (a) 2GHz (b) 3GHz
Fig. 17. Output Spectrum of multiplier with filter and open-stub (a) 2 GHz (b) 3 GHz

하모닉 발생기를 그림 16의 개선된 다이플렉서와 연결하였을 때, 2 체배 출력포트에서는 1 GHz는 -41.05 dBm, 2 GHz에서는 -17.24 dBm, 3 GHz에서 -47.58 dBm, 4 GHz에서 -48.96 dBm 값을 출력하고, 3 체배 출력포트에서는 1 GHz값은 -47.58 dBm, 2 GHz에서 -46.35 dBm, 3 GHz에서 -24.07 dBm, 4 GHz에서 -47.07 dBm 값을 출력되었다.

IV. 결 론

본 논문은 CRLH 전송선로의 비선형성을 이용하여 이중 대역 쿼드러취 하이브리드 결합기를 기반으로 한 다이플렉서를 이용하여 주파수 체배기를 설계한 것이다. 이 체배기는 기존 것과는 다르게 두 가지 형태의 체배된 주파수를 선택하여 추출할 수 있으며, 이러한 특성을 이용하여 다양한 통신에 이용 할 수 있다.

표 1에서 정리 한 것과 같이 원하는 신호의 출력 값은 다른 하모닉 성분 보다 30 dB정도 차이를 갖고 있다.

주파수 체배기는 다양한 통신이 가능한 현재 무선통신 시스템에서는 그 사용성이 다양하며, 이러한 통신 모델 중 동시에 두 가지 주파수를 사용하게 될 경우 본 논문에서 설계한 방식의 체배기가 적합할 것이다.

표 1. 주파수 체배기 결과
Table 1. Result of multiplier

		주파수 체배기	
		입력	출력
포트1 (2GHz)	f_0	9.9dBm	-41.05dBm
	$2f_0$	-7.53dBm	-17.24dBm
	$3f_0$	-7.4dBm	-47.58dBm
	$4f_0$	-14.65dBm	-48.96dBm
포트2 (3GHz)	f_0	9.9dBm	-47.58dBm
	$2f_0$	-7.53dBm	-46.35dBm
	$3f_0$	-7.4dBm	-24.07dBm
	$4f_0$	-14.65dBm	-47.07dBm

감사의 글

본 연구는 교육과학기술부와 한국산업기술진흥원의 지역혁신인력양성사업으로 수행된 연구결과임.

참 고 문 헌

- [1] Mihai Albulet, RF Power Amplifiers, Atlanta GA, Nobel Publishing Corporation, pp.11-124, 1962
- [2] Steve C. Cripps, RF Power Amplifiers for Wireless Communications, Norwood, MA, pp.18-43, 1999
- [3] C. Rauscher, "High-frequency doubler operation of GaAs field effect transistors", *IEEE Trans. Microwave Theory Techniques*, vol. MTT-31, no. 6, pp. 462-473, June 1983
- [4] N. Siripon, M. Chongcheawchamnan and I. D. Robertson, "Novel Frequency Doubler using Feedforward for Fundamental Frequency Component Suppression", *IEEE MTT-s Digest*, 2001
- [5] Jon M. Putnam & G.R Branner, "A High Gain 18GHz Single Transistor Frequency Doubler", *The 2002 45th*

Midwest Symposium, pp.372-373, 2002.

- [6] C Caloz, T Itoh, *Electromagnetic Metamaterials: Transmission Line Theory and Microwave Applications*, Wiley & Sons Inc, 2006.
- [7] X. Q. Lin, R. P. Liu, X. M. Yang, J. X. Chen, X. X. Yin, Q. Cheng, and T. J. Cui, "Arbitrarily Dual-Band Components Using Simplified Structure of Conventional CRLH TLs," *IEEE Transactions on Microwave Theory and Techniques*, vol. 54, no. 7, pp.2902-2909, July 2006.
- [8] V.G.veselago, "The electrodynamics of substances with simultaneously negative values of ϵ and μ ," *Sov. phys.-Usp.*, vol 10, no. 4, pp.509-524, Jan.-Feb. 1968.
- [9] C. Caloz, H. Okabe, T. Iwai, and T. Itoh, "Transmission line approach of left-handed (LH) materials", in *USNC/URSI Nat. Radio Science Meeting*, vol. 1, pp. 39, Jun. 2002.

김 승 환 (金 承 煥)



2008년 2월 : 금오공과대학교
전자공학부 전자공학과(공학사)
2008년 3월~ 현재: 금오공과대학교
대학원 전파통신공학과 재학 중
관심분야: RF 회로 설계, Metamaterial, 수
동소자 회로 설계, 고 효율

전력 증폭기 설계

김 영 (金 英)



1988년 2월: 서강대학교 대학원
전자공학과 (공학석사)
2002년 8월: 서강대학교 대학원
전자공학과 (공학박사)
1988년 1월 ~ 1993년 5월: 이즈텔
시스템즈(주) 연구소 선임연구원
1993년 6월 ~ 1998년 2월 삼성전자(주)

정보통신사업본부 선임연구원

1998년 3월 ~ 2003년 2월 : 두원공과대학 정보통신과 조교수
2003년 3월 ~ 현재: 금오공과대학교 전자공학부 부교수
관심분야 : RF 및 Microwave 회로해석 및 설계, 전력
증폭기 및 선형화기 설계

이 영 순(李永淳)



1979년 2월: 경북대학교 전자공학과
(공학사)

1981년 2월: 한국과학기술원
전자공학과 (공학석사)

1996년 2월: 경북대학교 전자공학과
(공학박사)

1981년~현재: 금오공과대학교
전자공학부 교수

관심분야 : 전자기 이론, 안테나의 산란 문제, 도파관
불연속, 개구 결합

윤 영 철 (尹永哲)



1978년 2월: 서강대학교 전자공학과
(공학사)

1982년 2월: 서강대학교 대학원
전자공학과 (공학석사)

1989년 2월: 서강대학교 대학원
전자공학과 (공학박사)

1987년 9월 ~ 현재 관동대학교

전자정보통신공학부 교수

관심분야 : RF 및 Microwave 회로설계