

## 위상천이 풀브리지 인버터를 이용한 새로운 LCD CCFL 백라이트 전자식 안정기

(Novel LCD CCFL-backlight Electronic Ballast using the Phase-shift Full-bridge Inverter)

정강률\*

(Gang-Youl Jeong)

### 요 약

본 논문에서는 위상천이 풀브리지 인버터를 이용한 새로운 LCD CCFL 백라이트 전자식 안정기를 제안한다. 제안한 전자식 안정기는 소프트스타팅이 적용된 새로운 형태의 디지털 디밍제어를 이용하여 CCFL의 점화전압을 감소시키고 전류스파이크를 제거함으로써, CCFL의 점화 특성을 향상 시키며 나아가 CCFL의 수명을 연장시킨다. 이를 위하여 본 논문은 제안한 전자식 안정기의 풀브리지 인버터 토폴로지를 간략하게 분석하고 여기에 적용된 새로운 디지털 디밍제어 알고리즘을 간단하게 설명한다. 그리고 본 논문은 프로토타입 회로의 설계예를 보이고 단일칩 마이크로컨트롤러 상에 소프트웨어적으로 구현되는 디지털 디밍제어의 구현 방식을 설명한다. 이것은 실제 프로토타입 전자식 안정기로 구현되었으며, 그 실험 결과를 통하여 제안한 전자식 안정기가 정확하게 동작함을 보였다. 제안한 전자식 안정기 프로토타입의 디지털 디밍제어 동작 시의 점화전압은 기존의 전자식 안정기와 비교하여 약 30[%] 정도 감소되었으며 어떠한 전류스파이크도 나타나지 않았다.

### Abstract

This paper proposes a novel LCD CCFL-backlight electronic ballast using the phase-shift full-bridge inverter. The proposed electronic ballast reduces the ignition voltage and eliminates current spikes using the new digital dimming control applied with soft-starting. Thus the electronic ballast improves ignition behavior of the CCFL and hence increases the CCFL's life span. For this, this paper analyzes the full-bridge inverter topology of the proposed electronic ballast and explains the new digital dimming control algorithm applied to the ballast, briefly. And this paper shows a design example of the prototype circuit and explains an implementation method of the digital dimming control which is implemented on a single-chip microcontroller with software. This was implemented as actual prototype electronic ballast, and its experimental results showed that the proposed electronic ballast operates correctly. The ignition voltage of the prototype in the digital dimming operation was reduced about 30[%] compared with the conventional electronic ballast and there were not any current spikes.

Key Words : LCD CCFL-Backlight, Electronic Ballast, Phase-Shift, Full-Bridge Inverter, Soft-Starting

\* 주저자 : 순천향대학교 전자정보공학과 부교수

Tel : 041-530-1337, Fax : 041-530-1548, E-mail : gangyoul@sch.ac.kr

접수일자 : 2009년 12월 30일, 1차심사 : 2010년 1월 4일, 심사완료 : 2010년 4월 15일

## 1. 서 론

최근 고도 정보화 시대가 급격히 도래하면서, 평판형디스플레이(FPD; Flat Panel Display)들이 정보전달매체로써 각종 전자제품에 광범위하게 이용되고 있다. FPD가 이렇듯 광범위하게 이용되는 이유 중의 하나는 이 디스플레이 장치가 가볍고 평평하며 얇은 특징을 가지고 있기 때문이다. 그런데 이러한 FPD 중에서 현재 가장 널리 이용되고 있는 것이 바로 액정디스플레이(LCD; Liquid Crystal Display)이다. LCD는 비자발광(non-emissive) 소자이기 때문에 별도의 광원부를 가지고 있어야 하는데, 이 광원부를 백라이트(backlight)라 부른다. 백라이트는 LCD 기술에서 액정패널에 백색광을 공급해 주는 중요한 요소이고, 그렇기 때문에 이것의 동작특성은 LCD의 화질을 결정하는 중요한 요소가 된다[1]. 백라이트는 LCD TV 또는 컴퓨터 모니터 등과 같이 LCD를 이용하는 다양한 디스플레이 장치에서 이용된다. 특별히 냉음극형광램프(cold cathode fluorescent lamp, CCFL)를 백라이트의 광원으로 사용하는 LCD는 디스플레이의 화질, 크기, 효율 등의 디스플레이 장치의 필수적인 요구사항을 잘 만족한다. 또한 제작비용, 효율 및 휘도균일성 등의 측면에서 볼 때, 대화면 LCD에까지 광원으로 용이하게 적용될 수 있는 CCFL은 현재 LCD 백라이트의 광원을 위한 최상의 선택이라고 할 수 있다[1-3].

CCFL과 같은 가스방전램프 드라이브 시스템의 성능을 향상시키고 디밍제어(dimming control), 최대효율추적, 보호회로 등과 같이 시스템에 필수적인 기능을 확대하기 위하여 많은 회로구조와 제어기법들이 제안되었다[4-8]. 이 중에서 특별히 디밍제어는 LCD의 휘도를 조절하는 기능을 말하는데, 디밍제어의 방식은 크게 아날로그 방식과 디지털 방식으로 구분된다. 아날로그 디밍제어는 CCFL로 흘러들어가는 관전류의 양을 직접 조절하는 방식이다. 그러나 이 방식은 CCFL과 접지 간의 기생캐패시턴스로 인하여 CCFL의 전류검출에 큰 오차가 생겨 디밍제어의 동작특성이 좋지 않은 단점을 가진다. 이에 반해 버스트 디밍제어라고도 불리는 디지털 디밍제

어는 일정 주기마다 관전류를 정격전류로 턴온, 턴오프하며 CCFL을 드라이브하여 디밍기능을 달성한다. 그러면 아날로그 디밍제어에서 있었던 단점은 없어지게 되나, CCFL에 주기적인 높은 전압으로 전류를 흘렸다 안 흘렸다 하기 때문에 매주기마다 썬지 관전류를 유발하게 되어 CCFL의 수명이 감소되는 단점이 생긴다.

현재 주로 이용하고 있는 디지털 디밍제어 기법은 듀티비제어, 주파수제어, 전압제어 등이다[6-9]. 이 중에서 듀티비제어는 램프전류를 쉽게 레귤레이션(regulation)할 수 있는 장점은 있으나, 여기에서는 비대칭적인 램프전류와 높은 과고율(crest factor)로 인하여 램프가 변색되는 단점이 있다[6]. 주파수제어가 램프전류를 레귤레이션하는 가장 일반적인 기법이기는 하나, 여기에서는 그 디밍영역이 스위칭주파수에 의해 현저히 제한되는 단점이 있다[9]. 전압제어는 비교적 양호한 동작특성을 가지기는 하나, 구현이 복잡하여 저저력응용에는 적합하지 않은 단점이 있다[14].

이러한 디지털 디밍제어 기법들은 저주파수로 램프를 주기적으로 재점화하므로, 디밍영역을 기존의 디밍제어 기법보다 더 확대시킬 수 있는 장점을 가진다. 그러나 이 디지털 디밍제어에서는 램프를 주기적으로 재점화하기 때문에, 그 때마다 전류스파이크가 발생하고 이것에 의해 램프수명이 단축되는 단점을 가진다. 그러므로 디지털 디밍제어의 장점은 살리면서도 램프의 수명을 연장시키기 위해서는 적절한 제어기법을 이용하여 전류스파이크를 억제하여 램프의 수명을 연장시켜야 한다[10-13]. 따라서 이러한 디지털 디밍제어의 결정적인 단점을 극복하기 위하여, 본 논문에서는 소프트스타팅이 적용된 디지털 디밍제어에 의해 위상천이 폴브리지 인버터를 이용한 새로운 LCD CCFL 백라이트 전자식 안정기를 제안한다. 또한 본 논문에서는 제안한 전자식 안정기 인버터 회로의 프로토타입 설계와 소프트웨어 구현 방법이 설명되며, 프로토타입의 실험결과를 통해 본 논문의 이론적 해석과 설명이 정확함을 보인다.

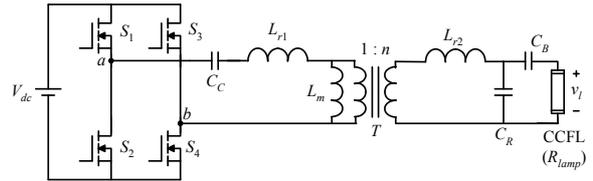
## 2. 제안한 LCD CCFL 백라이트 전자식 안정기의 전력회로

LCD CCFL 백라이트 전자식 안정기는 LCD 백라이트의 CCFL에 구동전력을 공급하는 전원장치이다. 일반적으로 LCD CCFL 백라이트 전자식 안정기의 전력회로는 그 단수에 따라 2단과 단일단의 전력회로구조로 구분된다. 많은 실제 응용에서 이용되는 2단 백라이트 전자식 안정기의 전력회로구조는 일반적으로 강압단(buck stage)과 전류페드 푸쉬풀 공진형 인버터(current-fed push-pull parallel resonant inverter, CF-PPRI)를 포함하는 저가형 모델이다. 여기에서 강압단은 CF-PPRI단의 입력전류를 레귤레이션하는 역할을 한다[2]. 이 구조는 전압원 인버터에 비하여 낮은 고조파 전류, 스위치 구동회로를 위한 절연의 불필요 [5, 10] 및 램프와 1차측 디밍제어기 간의 누설전류 감소 등의 장점을 가진다[1, 6]. 그러나 이 전력회로구조는 2단 구조를 가지기 때문에 CCFL 전자식 안정기 회로의 효율이 좋지 않은 단점이 있다.

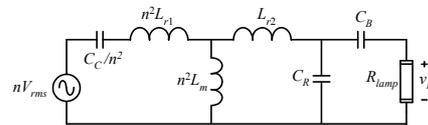
그림 1은 제안한 LCD CCFL 백라이트 전자식 안정기의 단일단 전력회로구조를 보인다. 그림 1 (a)의 회로에서 CCFL은 가변저항  $R_{lamp}$ 로 표시되며, 변압기의 기생캐패시턴스 및 램프와 접지 간의 기생캐패시턴스는 편의상 생략한다. 그림 1 (a)에 보이는 바와 같이, 위상천이 풀브리지 인버터 형태의 LCD CCFL 백라이트 전자식 안정기는  $R_{lamp}$ 에 전력을 공급한다. 이 때 안정기의 풀브리지 인버터 회로는 권선비는  $n(N_2/N_1)$ 이고 1, 2차측 누설인덕턴스  $L_{r1}$ ,  $L_{r2}$ 와 자화 인덕턴스  $L_m$ 으로 표시되는 변압기  $T$ , DC 블로킹 캐패시터  $C_C$ , 안정화 캐패시터  $C_B$ , 공진캐패시터  $C_R$  및 4개의 MOSFET  $S_1 \sim S_4$ 로 구성된다. CCFL은 점화 후에 부정 동적 저항(negative dynamic impedance) 특성을 보이기 때문에 램프전류를 안정시키기 위한  $C_B$ 를 필요로 한다[6].

아래에서 설명하는 제안한 제어기법에 근거하여, 위상천이 풀브리지 인버터 형태의 전자식 안정기로부터 발생하는 정현파 전압과 전류가  $R_{lamp}$ 를 드라이브한다. 그림 1 (b)에 보인 정상상태 등가회로는  $C_B$ ,  $C_R$ ,  $L_{r2}$ 와 변압기 2차측으로 반영된 1차측 임피던스  $L_m$ ,

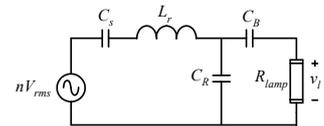
$L_{r1}$ ,  $C_C$ 로 구성된다. 또한 그림 1 (b)는 다시 그림 1 (c)와 그림 1 (d)로 각각 간략화될 수 있는데, 이것은 직렬공진형 직렬-병렬-부하회로이다.



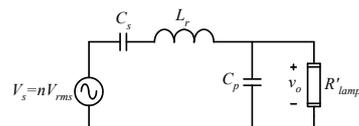
(a) 위상천이 풀브리지 인버터 형태의 백라이트 안정기  
(a) The backlight ballast of the phase-shift full-bridge inverter type



(b) (a)의 간략화 등가회로  
(b) The simplified equivalent circuit of (a)



(c) (b)의 간략화 등가회로  
(c) The simplified equivalent circuit of (b)



(d) (c)의 간략화 등가회로  
(d) The simplified equivalent circuit of (c)

그림 1. 제안한 전자식 안정기의 단일단 전력회로구조  
Fig. 1. Single-stage power-circuit topology of the proposed electronic ballast

그림 1의 각 파라미터 간의 관계는 다음과 같다.

$$V_{rms} = \frac{2\sqrt{2}}{\pi} V_{dc} \tag{1}$$

$$C_s = \frac{C_C}{n^2} \tag{2}$$

$$L_r = \frac{n^2 L_{r1} L_m}{L_{r1} + L_m} + L_{r2} \quad (3)$$

$$C_p = C_R + \frac{C_B}{\omega^2 C_B R_{lamp}^2} \quad (4)$$

$$R'_{lamp} = R_{lamp} + \frac{1}{\omega^2 C_B^2 R_{lamp}} \quad (5)$$

여기서  $V_{rms}$ 는 정현파의 기본파 전압,  $n(=N_2/N_1)$ 은 변압기  $T$ 의 권선비,  $N_1$ 과  $N_2$ 는 각각 변압기 1차, 2차측의 권선수이며,  $\omega$ 는 스위칭 각주파수이다.

램프의 초기 기동 시에는 CCFL을 나타내는 등가저항  $R_{lamp}$ 의 크기가 무한대에 가깝고, 이 때 CCFL이 점화하여 구동되도록  $R_{lamp}$ 에 고전압이 인가된다. 이런 경우에 전자식 안정기의 풀브리지 인버터 회로는 직렬공진 병렬부하 특성으로 동작하는데, 이 때 공진주파수는 다음과 같다.

$$f_{r,startup} = \frac{1}{2\pi \sqrt{L_r \left( \frac{C_s C_p}{C_s + C_p} \right)}} \quad (6)$$

그러면 대응되는  $Q$ 인자( $Q$  factor; Quality factor)는 거의 영(0)이 된다.

그리고 이온화 현상이 안정화 단계에 이르면 등가저항  $R_{lamp}$ 의 값은 갑자기 떨어지게 되고, 회로상의 병렬 캐패시턴스  $C_p$ 의 효과는 감소하게 된다. 이러한 경우에 이 회로는 직렬공진 직렬부하 특성으로 동작하게 되는데, 이 때 공진주파수는 다음과 같다.

$$f_{r,stable} = \frac{1}{2\pi \sqrt{L_r C_s}} \quad (7)$$

그러면 여기에 대응되는  $Q$ 인자는 다음과 같이 주어진다.

$$Q = \frac{\sqrt{L_r / C_s}}{R_{lamp}} \quad (8)$$

LCD CCFL 백라이트 전자식 안정기를 설계할 때는

램프의 기동조건을 우선적으로 고려하여야 한다. 저전압이 인가되는 백라이트 회로와 고전압이 인가되어 기동되는 CCFL로 인하여 주 전력회로와 부하 사이에는 전압부스팅 변압기가 있어야 한다. 이 변압기의 권선비  $n$ 은 다음의 식에 의해 정해진다.

$$n \geq \frac{V_{start,rms}}{\frac{2\sqrt{2}}{\pi} V_{dc,min}} \quad (9)$$

여기서  $V_{start,rms}$ 는 기동 시에 CCFL 양단에 인가되는 최소 실효전압이고  $V_{dc,min}$ 은 최소 입력 DC 전압이다. 전자식 안정기에 있어 안정화 캐패시터  $C_B$ 의 임피던스는 정격조건에서 CCFL의 임피던스에 2배 정도가 적당하다[13]. 즉 정상상태에서  $C_B$ 는 다음에 의해 결정된다.

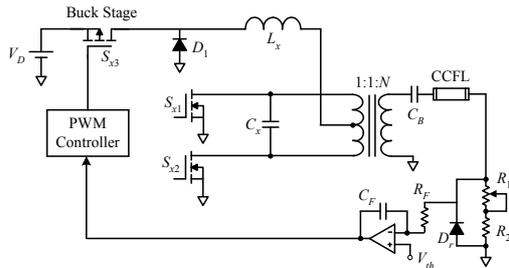
$$C_B = \frac{I_{lamp}}{4\pi f_s V_{lamp}} \quad (10)$$

여기서  $V_{lamp}$ 와  $I_{lamp}$ 는 각각 CCFL의 정격전압과 정격전류이다.

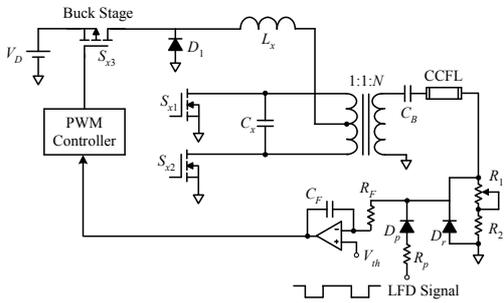
### 3. 제안한 디지털 디밍제어

그림 2 (a)에 보이는 전통적인 아날로그 디밍제어 회로는 피드백루프를 통한  $R_f$ 에 의해 램프회도가 조절된다.  $D_r$  양단의 정류전압은 램프전류에 비례한다. 그러나 이 디밍제어의 단점은 램프출력의 비선형성과 특별히 저휘도 조건에서 전력효율이 낮다는 것이다. 그림 2 (b)에 보인 전통적인 디지털 디밍제어 기법은 저주파 디밍 게이팅(LFD; Low Frequency Dimming gating) 신호를 통하여 램프의 턴온과 턴오프 비를 제어하는 것이다[11]. 그러면 평균 램프의 휘도는 LFD 신호의 온듀티에 역으로 비례한다. 그러나 이 기법은 그림 3에 보이는 바와 같이 CCFL이 디밍동작 동안 주기적으로 전압/전류 스파이크에 의해 램프가 충격을 받기 때문에, 램프 수명이 감소되는 단점을 가진다. 또한 어떤 때는 부스트 변압기가 반복되는 전류스�파이크로 인해 성가신 잡음을 내기도 한다[1]. 그

러므로 이러한 단점을 극복하기 위하여 높은 점화전압을 감소시키고 전류스파이크를 제거하기 위한 새로운 디지털 디밍제어 기법이 필요하다.



(a) 아날로그  
(a) Analog



(b) 디지털  
(b) Digital

그림 2. 전통적인 디밍제어 회로  
Fig. 2. Conventional dimming control circuits

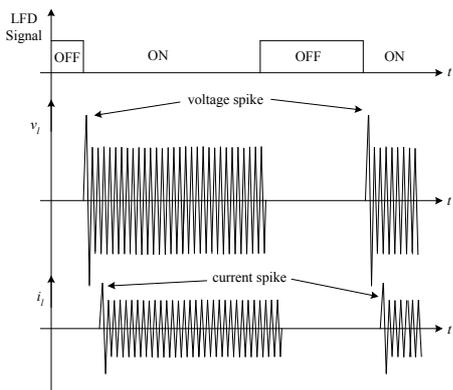


그림 3. 전통적인 디지털 디밍제어의 램프전압( $v_l$ )과 전류( $i_l$ )  
Fig. 3. The lamp voltage ( $v_l$ ) and current ( $i_l$ ) of the conventional digital dimming control

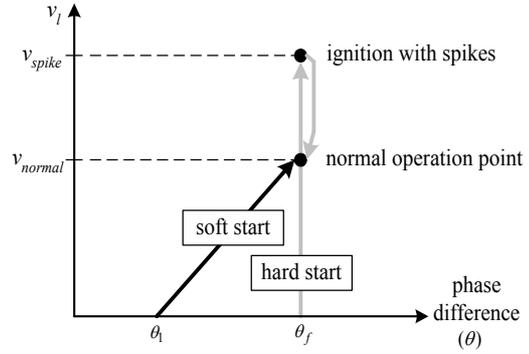
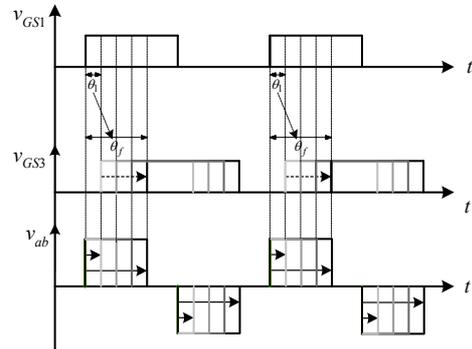
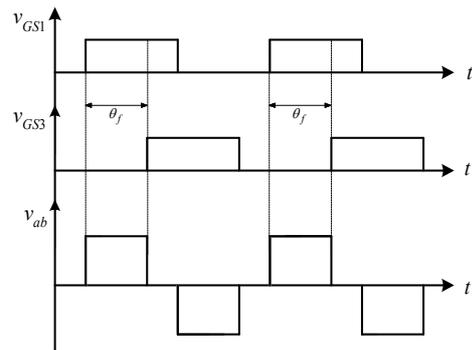


그림 4. 소프트스타팅과 하드스타팅의 개념비교  
Fig. 4. Conceptual comparison of soft-starting and hard-starting



(a)



(b)

그림 5. 소프트스타팅(a)과 하드스타팅(b) 디지털 디밍제어의 게이트 드라이브 신호 변화  
Fig. 5. Gate drive signal variation of soft-starting (a) and hard-starting (b) digital dimming control

그림 4는 소프트스타팅과 하드스타팅이 각각 적용된 두 개의 디지털 디밍제어의 개념적인 비교를 보인다. 위상천이 기법을 이용한 소프트스타팅의 디지털 디밍제어는 하드스타팅의 디지털 디밍제어 보다 초기 점화전압을 감소시키고, 결국 전류스파이크를 제거한다.

그림 5는 제안한 소프트스타팅을 이용한 디지털 디밍제어 (a)와 하드스타팅의 전통적인 디지털 디밍제어 (b)의 MOSFET 드라이브 게이트 신호 변화의 이론적인 파형들을 각각 보인다. 여기서  $V_{GS1}$ 과  $V_{GS2}$ 는 각각 그림 1 (a)의 상위 스위치  $S_1$ 과  $S_2$ 의 MOSFET 게이트-소스 신호이다. 그림 5 (a)의 소프트스타팅에 의한 램프점화는 초기에 두 개의 게이트 신호를 계산된 최소 위상차로 하여 초기 램프 인가전압을 최소화하고, 그 후 위상차를 점차로 확대하여 램프 인가전압을 서서히 증가시킴으로써 램프의 전류스파이크를 제거한다. 반면에 그림 5 (b)의 하드스타팅에 의한 램프 점화는 전류제어기의 본질적인 동작에 의해 디밍제어 초기에 두 게이트 간의 위상차가 자연스럽게 최대가 되어 거의 최대로 램프전압을 인가할 수밖에 없게 되기 때문에 램프의 전류스파이크를 유발한다.

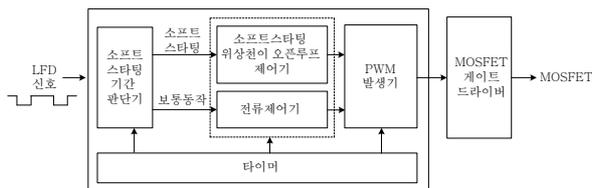


그림 6. 소프트스타팅을 적용한 디지털 디밍제어기  
Fig. 6. The digital dimming controller applied with the soft-starting

그림 6에 보인 소프트스타팅을 적용한 디지털 디밍제어기는 소프트스타팅 시간 판단기, 소프트스타팅 위상천이 오픈루프 제어기, 전류제어기, 전력반도체스위치 MOSFET의 게이트 드라이버로 구성된다. 소프트스타팅 시간 판단기는 마이크로컨트롤러의 타이머에 의해서 저주파 디밍 기간의 초기시간인지 아닌지를 판단하고 소프트스타팅 위상천이 오픈루프 제어기와 전류제어기 중 하나를 선택하는 소프트웨어 알고리즘

이다. 그리고 소프트스타팅 위상천이 오픈루프 제어기는 최소 위상차로부터 전류제어기의 위상차까지 단 위시간(타이머 인터럽트의 시간) 마다 서서히 위상차를 확장시켜 간다. 이렇게 하여 오픈루프 제어기는 램프의 초기 점화 전압을 감소시키고 램프전류가 서서히 빌드업(build-up) 되도록 하여, 결국 램프 전류스파이크를 제거한다. 저주파 디밍의 초기시간이 지나고 보통 동작모드가 되면 제안된 디지털 디밍제어기는 전류제어기로서 통상적인 전류제어를 실시한다.

#### 4. 제안한 전자식 안정기 전력회로의 설계에

CCFL은 본질적으로 비선형 부하이고 길이, 직경, 구조 등에 의해 그 특성이 결정된다. CCFL에 가장 적합한 구동전류는 정현파이며, 이 때 전자유도장해(EMI)를 감소시키고 효율을 향상시키기 위한 파고율은 1.414 정도 된다[6].

그림 7은 제안한 LCD CCFL 백라이트 전자식 안정기의 전체 제어 블록다이어그램을 나타낸 것이다. 다음은 저전력 LCD 모니터용 단일단 LCD CCFL 백라이트 전자식 안정기 인버터 회로의 프로토타입 설계예를 보인다.

표 1은 제안한 전자식 안정기의 프로토타입 부하로 이용된 CCFL의 전기적 사양이다. 이 사양을 근거로 변압기의 권선비  $n$ , 안정화 캐패시턴스  $C_B$ , 블로킹 캐패시턴스  $C_C$ 는 다음과 같이 정한다.

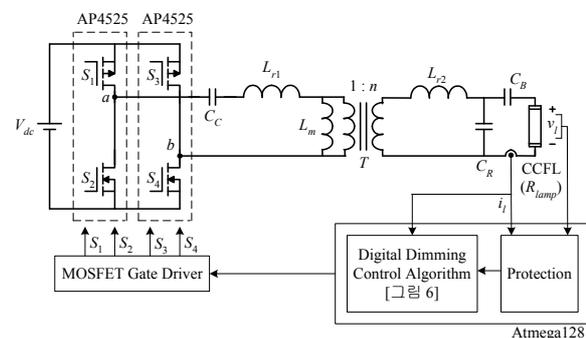


그림 7. 제안한 전자식 안정기의 전체 제어 블록다이어그램  
Fig. 7. Total control block diagram of the proposed electronic ballast

표 1. 안정기 부하 CCFL의 전기적 사양  
Table 1. Electrical specifications of ballast load CCFL

항 목	수 치
정격전압/정격전류	526[V <sub>rms</sub> ]/5[mA <sub>rms</sub> ]
기동전압 $V_{start}$	800~1,200[V <sub>rms</sub> ]
스위칭주파수 $f_s$	20~80[kHz]
입력전압 $V_{dc}$	10~18[V <sub>dc</sub> ]
공진주파수 $f_r$	$f_s=55$ [kHz]일 때 50[kHz]

CCFL은 고전압으로 점화되기 때문에 변압기는 충분한 권선비를 필요로 한다. 권선비는 식 (9)를 이용하여 다음과 같이 구한다.

$$n \geq \frac{V_{start,rms}}{2\sqrt{2} V_{dc,min}} = \frac{1200}{\frac{2\sqrt{2}}{\pi} \times 10} \cong 134 \quad (11)$$

그래서 권선비  $n$ 은 134로 선택된다.

안정화 캐패시턴스  $C_B$ 는 식 (10)을 이용하여 다음과 같이 구한다.

$$C_B = \frac{I_{lamp}}{4\pi f_s V_{lamp}} = \frac{5 \times 10^{-3}}{4\pi \times 55 \times 10^3 \times 526} = 13.8pF \quad (12)$$

그러므로 안정화 캐패시턴스  $C_B$ 는 상용 표준 사양에 가까운  $C_B=15[pF]$ 으로 선택된다. 그리고 블로킹 캐패시턴스  $C_C$ 는 식 (2)와 (7)을 이용하여 다음과 같이 구한다.

$$C_C = \frac{n^2}{4\pi^2 L_r f_r^2} = \frac{134^2}{4\pi^2 \times 92 \times 10^{-6} \times (50 \times 10^3)^2} = 1980\mu F \quad (13)$$

여기서 총 누설인덕턴스  $L_r$ 은 제작된 프로토타입 전자식 안정기 인버터 회로의 부스트 변압기에서 약 92[ $\mu H$ ]로 측정되었으므로 이 값을 사용하였다. 그래서 결국  $C_C$ 는 상용 표준 사양에 가까운  $C_C=2,000[\mu F]$  (1,000[ $\mu F$ ] 캐패시터 두 개를 병렬로 연결)으로 선택된다.

전력반도체 스위치 MOSFET은 전자식 안정기의 인버터 구조를 간단하게 하기 위하여 N-채널과 P-채널의 MOSFET이 한 패키지 안에 들어있는 단일 패키지형 MOSFET 모듈 AP4525 2개를 그림 7에 보이는 바와 같이 브리지 형태로 이용한다. 이를 위하여 그림 1 (a)의 N-채널 MOSFET 상위 스위치  $S_2$ 과  $S_3$ 는 각각 P-채널 MOSFET으로 대체되고, 게이트 드라이브 회로도 P-채널 MOSFET을 드라이브 하도록 구성한다. 그러면 N-채널 MOSFET 드라이브 시의 게이트 드라이브 회로 방식인 레벨시프트나 부트스트래핑 방식을 사용하지 않게 되어 게이트 드라이브 회로가 간단해지게 되므로, 안정기의 전체 회로가 더욱 간략해지는 장점을 가진다. 그림 8은 프로토타입에서 이용된 레그의 MOSFET 게이트 드라이브 회로를 보인다.

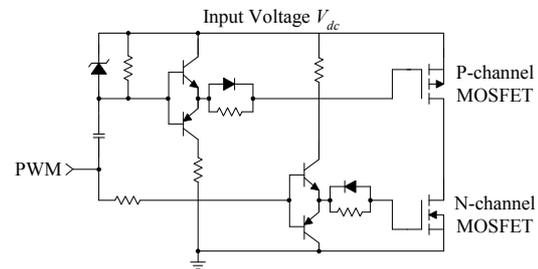


그림 8. 프로토타입의 MOSFET 게이트 드라이브 회로  
Fig. 8. MOSFET gate drive circuit of the prototype

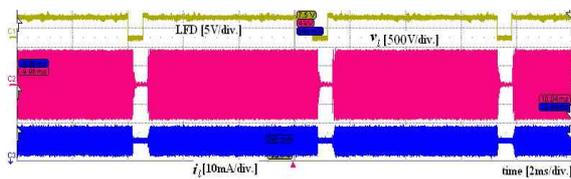
### 5. 제안한 안정기의 구현과 실험결과

지금까지의 설명과 그림 6을 기초로 제안한 백라이트 전자식 안정기는 그림 7과 같이 구현되었다. 전력 회로의 각 파라미터는 4절에서 설계된 것을 이용하였고, 3절에서 설명된 제안된 디지털 디밍제어기는 8-비트 단일칩 마이크로컨트롤러인 Atmega사의 AVR128에 구현되었다. 제작한 프로토타입 전자식 안정기는 15인치 LCD 모니터의 CCFL 백라이트에 적용하여 실험하였다.

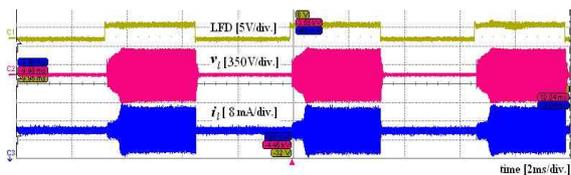
제안한 디지털 디밍제어기의 저주파 디밍제어기의 디밍주파수는 150[Hz]로 설정하였는데, 이것은 일반적인 LCD TV나 모니터에 많이 이용되는 디밍주파수이다. 이 때 저주파 디밍 게이팅 LFD 신호는 정논리

(positive logic)로 구현되었다. 각 백라이트의 특성에 맞게 소프트스타팅 시간과 디밍주파수 미세조정을 전압명령치로 쉽게 줄 수 있도록 하기 위해 가변저항의 출력전압을 마이크로컨트롤러의 A/D 변환기 단자에 각각 연결하였다. 이렇게 함으로써 구현된 시스템의 유연성을 향상하였다.

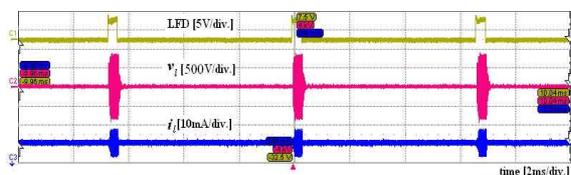
그림 9는 제안한 전자식 안정기의 디지털 디밍제어의 동작특성을 보인다. 그림 9 (a)-(c)는 램프의 턴온비가 각각 90[%], 50[%], 10[%]일 때의 LFD 신호, 관전압 및 관전류 파형을 보인다. 이로부터 각각의 디밍레벨에 대해서 각 동작파형이 위의 이론적인 설명과 일치함을 알 수 있다. 제안한 제어기의 제어기법이 정확하게 동작하기 때문에 램프의 턴온 시의 초기전압은 감소되었으며 램프전류 스파이크는 제거되었다.



(a) 90[%] 턴온비  
(a) 90[%] turn-on ratio



(b) 50[%] 턴온비  
(b) 50[%] turn-on ratio



(c) 10[%]  
(c) 10[%] turn-on ratio

그림 9. 램프의 턴온비에 따른 저주파 디밍 게이팅 LFD 신호, 관전압 및 관전류 파형

Fig. 9. LFD, lamp voltage, and lamp current waveforms according to the lamp turn-on ratio

그림 10은 제안한 안정기가 100[%] 디밍의 정상상태에서 동작할 때의 램프전압과 전류 및 변압기 2차측 전압을 보이는 것이다. 램프전압과 전류는 정현파이고 변압기 1차측의 MOSFET 브리지 전압  $v_{ab}$ 는 정확한 구형파를 나타내기 때문에 제안한 전자식 안정기 프로토타입의 전력회로 설계는 정확하고 그 동작은 양호함을 알 수 있다.

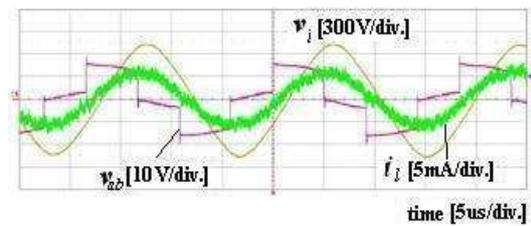


그림 10. 100[%] 디밍제어 시의 램프 관전류와 전압 및  $v_{ab}$ 의 파형

Fig. 10. Experimental waveforms of the lamp current and voltage and  $v_{ab}$  at the 100[%] dimming control

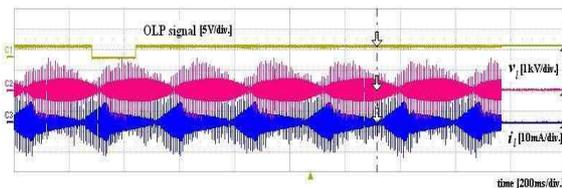


그림 11. 램프 개방 보호 동작 파형

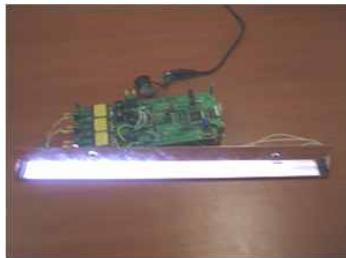
Fig. 11. The operational waveform of open lamp protection

그림 11은 램프 개방 보호(Open Lamp Protection; OLP) 알고리즘이 동작하는 것을 보이는 실험파형이다. 제안한 안정기가 OLP 신호를 검출하면 제어기는 약 1초 후에 제어기의 동작을 정지시킨다. OLP 기능은 램프 개방 시의 고전압으로부터 안정기를 보호하고 사람의 안전을 담보하기 위한 매우 중요한 기능이다.

그림 12는 제안한 안정기 프로토타입의 동작 사진을 보인다. 이로부터 프로토타입의 크기는 작고 동작도 양호함을 알 수 있다. 그림 12 (a)는 100[%] 디밍제어 시의 동작되는 CCFL과 프로토타입을 보이고, 그림 12 (b)는 50[%] 디밍제어 시의 사진이다.



(a) 100[%] 디밍제어  
(a) 100[%] dimming control



(b) 50[%] 디밍제어  
(b) 50[%] dimming control

그림 12. 제안한 안정기 프로토타입의 동작 사진  
Fig. 12. Operation photographs of the prototype of the proposed ballast

표 2. 안정기 제어 주요 부품의 제작비용 비교  
Table 2. The cost comparison of main elements of each controller

(단위: 원, 업체: ICBank)

항목	회로	전용 드라이브 IC	구현 제어기
주제어기		9,500	6,000
증폭회로		1,000	.
부가회로( $R, L, C$ )		1,000	500
합 계		11,500	6,500

표 2는 프로토타입 안정기와 전용드라이브 IC를 이용한 안정기 회로의 제어 주요부품의 제작비용 비교를 보인다. 각 회로에 있어 전력회로는 동일하게 구성하기 때문에 전력회로 구성을 위해 소요된 제작비용은 제시하지 않았다. 이로부터 제안한 안정기의 경우가 전용드라이브 IC를 이용한 경우보다 제작비용이 훨씬 저렴함을 알 수 있다. 이것은 디스플레이 산업에서 제작비용의 관점에서 볼 때 제안된 안정기가 가격

면에 있어 매우 경쟁력이 있음을 보이는 것이다.

## 6. 결 론

본 논문에서는 위상천이 풀브리지 인버터를 이용한 LCD CCFL 백라이트 전자식 안정기를 제안하였다. 제안한 LCD CCFL 백라이트 전자식 안정기는 소프트스타팅 방식을 채용한 새로운 형태의 디지털 디밍제어를 이용하여 CCFL의 점화전압을 감소시키고 전류스파이크를 제거하였다. 이것은 CCFL의 점화 특성을 향상시키고 나아가 CCFL의 수명을 연장시키는 긍정적인 효과를 가져 온다. 또한 본 논문에서는 제안한 전자식 안정기에 이용된 풀브리지 인버터의 회로를 간략하게 분석하고 단일칩 마이크로컨트롤러 상에 소프트웨어적으로 구현한 새로운 디지털 디밍제어 알고리즘을 간단하게 설명하였다. 그리고 본 논문에서는 제안한 전자식 안정기의 프로토타입 제작을 위한 인버터 회로 설계예를 제시하였고 디지털 디밍제어의 소프트웨어 구현 방식을 설명하였다. 프로토타입의 실험결과로부터 본 논문의 이론적인 분석과 설명이 정확함을 알 수 있었다. 프로토타입의 디지털 디밍제어 동작 시의 점화전압은 기존의 디지털 디밍제어 방식의 전자식 안정기와 비교하여 약 30[%] 정도 감소되었으며, 어떠한 전류스파이크도 나타나지 않았다.

### 감사의 글

이 논문은 2010년도 순천향대학교 교수 연구년제에 의하여 연구하였음.

## References

- [1] C. H. Lin, "The design and implementation of a new digital dimming controller for the backlight resonant inverter," *IEEE Trans. Power Elec.*, vol. 20, no. 6, pp. 1459-1466, Nov. 2005.
- [2] Y. L. Lin and A. F. Witsulski, "Analysis and design of current-fed push-pull resonant inverters-cold cathode fluorescent lamp drivers," in *Proc. IEEE IAS Annu. Meeting*, pp. 2149-2152, 1996.
- [3] M. Jordan and J. A. O'Connor, "Resonant fluorescent lamp

- converter provides efficient and compact solution," in Proc. IEEE APEC, pp. 424-431, 1993.
- [4] G. H. Kweon, Y. C. Lim, and S. H. Yang, "An analysis of the backlight inverter by topology," in Proc. IEEE ISIE Conf., vol.1, pp. 869-900, 2001.
- [5] M. Gulko and S. B. Yaakov, "Current-sourcing push-pull parallel-resonance inverter (CS-PPRI): theory and application as a discharge lamp driver," IEEE Trans. Ind. Electron., vol. 41, no. 3, pp. 285-291, Jun. 1994.
- [6] M. S. Lin, W. J. Ho, F. Y. Shih, D. Y. Chen, and Y. P. Wu, "A cold-cathode fluorescent lamp driver circuit with synchronous primary-side dimming control," IEEE Trans. Ind. Electron., vol. 45, no. 2, pp. 249-255, Apr. 1998.
- [7] G. C. Hsieh, C. H. Lin, C. H. Lin, and H. I. Hsieh, "Primary-side charge-pump dimming controller for the cold-cathode fluorescent lamp ballast," IEEE TENCON'01, vol. 2, pp. 717-723, 2001.
- [8] S. W. Lee, D. Y. Ko, D. Y. Huh, and Y. I. Yoo, "Simplified control technique for LCD backlight inverter systems using the mixed dimming method," IEEE APEC'01, pp. 447-453, 2001.
- [9] F. Raiser, "Problem with lamp current using a PWM signal," IEEE IAS'01, vol. 1, pp. 499-503, 2001.
- [10] C. H. Lin and K. J. Pai, "Differential-integral controller for the single-stage back-lighting electronic ballast," IEEE PESC'03, vol. 2, pp. 1000-1005, 2003.
- [11] C. H. Lin and K. J. Pai, "Digital-dimming controller with current spikes elimination technique for LCD backlight electronic ballast," IEEE APEC'04, pp. 496-501, 2004.
- [12] G. C. Hsieh and C. H. Lin, "Modeling and estimation of the fluorescent lamp and its pre-heating control," J. Light Vis. Environ. Vol. 23, no. 1, pp. 1-9, 1999.
- [13] K. I. Hwu and Y. H. Chen, "A novel dimming technique for cold cathode fluorescent lamp," IEEE PEDS2007, pp. 1085-1090, 2007.
- [14] S. Y. Ron Hui, L. M. Lee, H. S. Chung, and Y. K. Ho, "An electronic ballast with wide dimming range, high PF, and low EMI," IEEE Trans. Power Elec., vol. 16, no. 4, pp. 465-472, July 2001.

### ◇ 저자소개 ◇



#### 정강률(鄭康律)

1971년 12월 17일생. 1997년 영남대학교 전기공학과 졸업. 1999년 POSTECH 전자전기공학과 졸업(석사). 2002년 POSTECH 전자전기공학과 졸업(박사). 현재 순천향대학교 전자정보공학과 부교수.