

음향 공명 제거 및 과도 상태 전류를 제한시킨 고출력 메탈 헬라이드 램프용 전자식 안정기 설계

논 문
59-5-10

The Electronic Ballast Design of Acoustic Resonance Free and Transient Over Current Limit for High Power MHL

김기남[†] · 박종연* · 최영민**
(Ki-Nam Kim · Jong-Yun Park · Young-Min Choi)

Abstract - This paper presents the design of acoustic resonance free and over current limit during transient state consideration electronic ballast for 1.5kW Metal-Halide Lamp(MHL) that employs frequency modulation (FM) technique. The proposed ballast consists of a Full-Bridge(FB) rectifier, a passive power factor correction (PFC) circuit, a full-bridge inverter, an ignitor using LC resonance and a control circuit for frequency modulation. The frequency modulation technique is the most effective solution to eliminate acoustic resonance among other technique. It spreads power spectrum of lamp to reduce the supplied power spectrum under the energy level of eigen-value frequency. Moreover, the proposed ballast is simple and cost effective above conventional ballast. A new PFC circuit is proposed which combines with LCD type and PCSR filter. A new PFC circuit has higher PF and lower THD than conventional LCD type and secure high reliability. Finally, to protected switching components in transient state, the surge current into ballast is limited by increase the switching frequency. Performance of the proposed ballast was validated through computer simulation using Pspice, experimentation and by applying it to an electronic ballast for a prototype 1.5kW MHL.

Key Words : Passive PFC, Acoustic Resonance, FM Control Circuit

1. 서 론

산업이 발전함에 따라 야간 조명(공장, 운동장 등 스포츠 시설, 어선, 공항, 및 항만 등)의 고출력화가 되어가고 있다. 그 중 메탈 헬라이드 램프는 우수한 연색성과 광 효율, 작은 사이즈, 긴 수명의 장점으로 각광을 받고 있다[1]~[3]. 메탈 헬라이드 램프를 위한 안정기는 전자식과 자기식으로 구분된다. 전자식 안정기는 자기식 안정기보다 무게가 가볍고, 크기가 작으며 광 효율이 높다는 장점이 있다. 그러나 스위칭 소자의 사용으로 신뢰성이 저하되며, 음향공명현상이 발생하는 문제점이 있다.

현재까지는 1.5kW 미만의 MHL용 자기식 안정기를 여러 개로 구동하여 사용하고 있다. 따라서 전기 에너지의 약 20%를 쓰고 있는 조명 에너지 가운데 전기 에너지를 절약하기 위한 방법으로 2.0kW 메탈 헬라이드 램프의 90%의 조도를 내는 특성을 나타내는 1.5kW 메탈 헬라이드 램프를 구동하기 위한 전자식 안정기 개발의 필요성이 증가하고 있다. 그러나 1.5kW이상의 전자식 안정기의 개발은 안정기 자체의 발열과 반도체 소자의 내열 특성 및 신뢰성 때문에 개

발에 상당한 어려움을 겪고 있다. 또한 IEC 1000-3-2와 같은 국제 표준의 권장 및 채택으로 MHL용 전자식 안정기에 대해 입력 전류의 고조파 제한, 입력 역률 개선(Power Factor Correction)에 대한 요구가 점차 커지고 있다[4]~[7]. 이를 만족하기 위해 PFC회로를 사용하며, 크게 수동 PFC회로와 능동 PFC회로로 나뉜다. 수동 PFC 회로의 종류로는 LC필터타입[7], LCD 타입[9], SCSR / PCSR / SCPR 타입[9]과 밸리필(Vally-fill) 회로 등을 사용하고 있으며, 능동 PFC 회로는 Boost 컨버터 형태의 회로를 사용하고 있다.

능동 PFC는 출력 전압이 일정하다는 장점이 있으나 스위칭 소자의 스트레스로 인한 신뢰성 저하 및 제품 단가의 상승, EMI 발생 등의 단점이 있다. 반면 수동 PFC는 출력 전압에 리플 성분이 포함되며 제품의 부피가 커지고 무게가 증가하는 단점이 있는 반면에 높은 신뢰성과 제품 단가의 하락 등의 장점이 있다. 따라서 본 논문에서는 고출력 램프의 전자식 안정기에서는 신뢰성이 가장 중요하다는 전제하에서 여러 종류의 수동 PFC 회로를 검토하여 새로운 형태의 수동 PFC를 설계하여 국내의 기준 PF 및 THD를 만족할 수 있는 회로를 제안하고자 한다. 또한, 음향 공명을 제거하기 위한 여러 기법[11-19] 중 설계가 간단하면서 저렴하게 구현이 가능한 주파수 변조 기법을 적용하여 음향 공명 현상 제거 회로와 과도 구간에서의 돌입전류를 제한할 수 있는 제어 회로를 제안하였다.

† 교신저자, 준회원 : 강원대학 전기·전자공학과 석사과정
E-mail: kkn2402@nate.com

* 정 회 원 : 강원대학 전기·전자공학과 교수·공박

** 준 회 원 : 강원대학 전기·전자공학과 학사과정

접수일자 : 2010년 2월 16일

최종완료 : 2010년 4월 15일

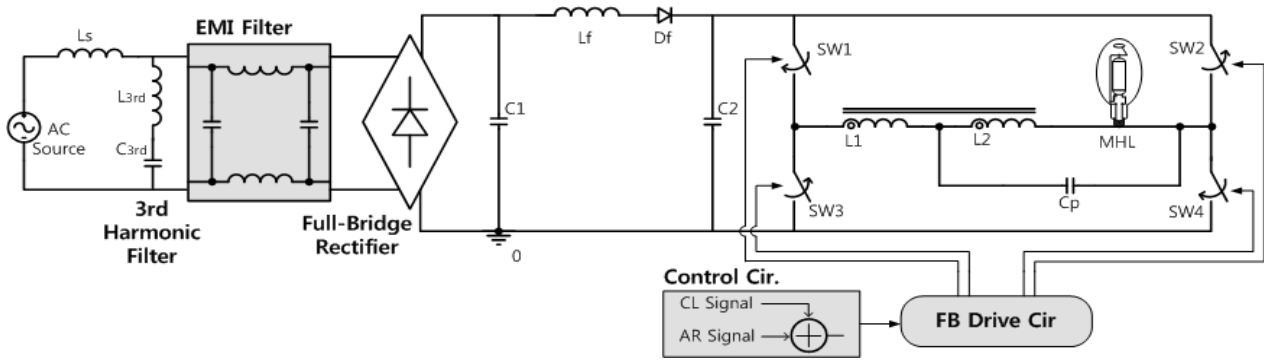


그림 1 제안된 전자식 안정기 블록도
 Fig. 1 Configuration of the Proposed Electronic Ballast

2. 본 론

그림 1은 제안된 고효율 전자식 안정기 개략도 이다. 제안된 전자식 안정기는 입력 단부터 3차 고조파 필터, EMI 필터, 수동 PFC, Full-Bridge(FB) 인버터 그리고 LC 공진을 이용한 점화기로 구성된다.

제안된 안정기는 기존의 전자식 안정기에서 주로 사용되는 능동 PFC를 수동 PFC로 대체하여 Buck 컨버터를 사용하지 않았다. 또한 점화기 설계는 별도의 반도체 소자를 이용하지 않고 LC 공진에 의한 내부 점화기로 제작하였다. 스위칭 소자 및 드라이브 IC의 사용량이 감소함에 따라 회로의 구성이 간단해졌으며, 신뢰성이 향상되었다.

2.1 수동 역률 보상 회로

PF와 THD를 국제 기준에 맞추기 위해 여러 형태의 수동 역률 보상 회로가 사용되어지고 있다. 본 논문에서는 여러 수동 역률 보상 회로 중 LCD타입에 PCSR(Parallel Connected Series Resonant) Filter를 결합한 새로운 형태의 수동 역률 보상 회로를 제안하였다[9].

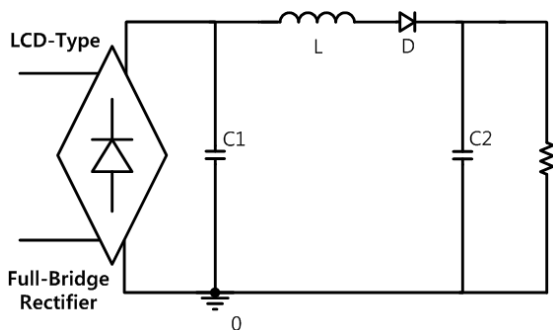


그림 2 LCD Type의 수동 역률 보상 회로
 Fig. 2 Passive PFC Circuit of LCD Type

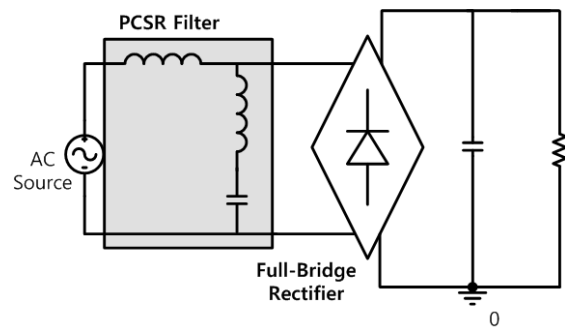


그림 3 PCSR 필터
 Fig. 3 PCSR Filter

그림 2는 LCD Type의 수동 역률 보상 회로이다. 전원이 인가될 때 C1을 통해 1차 정류가 이루어지고, L과 C2로 이루어진 저역통과필터를 통해 출력 전압의 리플이 줄어들게 된다. 다이오드는 C2의 전위가 C1의 전위보다 커졌을 때 C1으로 방전하는 것을 막기 위함으로 사용된다. 그림 3은 PCSR Filter로 THD에 가장 영향을 많이 끼치는 3차 고조파를 제거하기 위해 사용되었다. 입력 단에 직렬로 위치한 L은 돌입 전류를 제한하는 목적이고, 병렬로 위치한 L과 C와 연계되어 3차 고조파를 제거하기 위한 대역 통과 필터의 중심 주파수를 결정하게 된다.

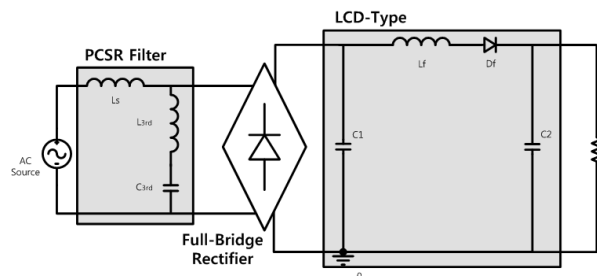


그림 4 제안한 수동 역률 보상 회로
 Fig. 4 Propose Passive PFC

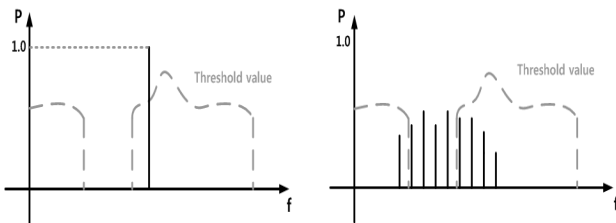
그림 4는 제안한 전자식 안정기의 수동 역률 보상 회로이다. 제안한 회로는 앞서 소개한 LCD-Type의 수동 역률 보상 회로와 PCSR Filter를 결합한 형태로 입력으로 유입되는 전류의 3고조파 성분을 제거하여 역률 개선 및 전류 THD 감소를 하였다. 제안한 수동 PFC 회로의 설계 목표는 표 1에 나타내었다.

표 1 수동 PFC 회로의 설계 목표
Table 1 Design purpose of Passive PFC Circuit

Parameter	Value
V_{in}	220[V]
$V_{DC-link}$	300[V]
$V_{ripple(DC-link)}$	$300 \times 10\% = 30[V]$
Power Factor	$0.9 \leq$
V_{Lamp}	280[V]
I_{Lamp}	5.4[A]
f_{sw}	20[kHz]
THD_{in}	$20\% \geq$

2.2 주파수 변조

음향 공명이 발생하는 주파수 대역은 방전관의 반지름, 길이 그리고 내부에 봉입되는 가스의 압력과 물질의 혼합비율에 따라서 다르다. 또한 주파수 대역마다 음향 공명이 발생하는 전력 임계값이 존재하게 된다.



(a) 단일 주파수 구동 (a) Single Frequency Operation
(b) 여러 주파수 구동 (b) Various Frequency Operation

그림 5 주파수 변조 원리
Fig. 5 Principle of Frequency Modulation

그림 5는 주파수 변조를 통한 음향 공명 현상 제거의 원리를 나타내고 있다. 그림 5(a)와 같이 단일 주파수로 구동 시 해당 주파수가 음향 공명 현상이 발생 되는 전력 임계치를 벗어나기 때문에 음향 공명 현상이 발생할 가능성이 크다. 반면 그림 5(b)와 같이 여러 주파수로 구동을 할 경우 음향 공명 현상이 발생 되는 전력 임계값을 벗어나지 않는 범위 내에서 구동이 되기 때문에 음향 공명 현상을 피할 수 있게 된다.

2.3 주파수 변조 회로

FB 인버터를 구동하기 위해 IR社의 IRS2453D를 사용하

였다. 그림 6(a)는 고정된 주파수를 발진하는 기본 발진회로이고, 그림 6(b)는 주파수 가변이 가능하도록 수정된 회로이다.

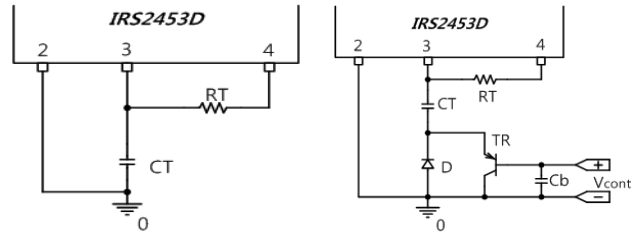


그림 6(a) 기본 발진 회로 그림 6(b) 수정된 발진 회로
Fig. 6(a) Basic Oscillation Circuit Fig. 6(b) Modified Oscillation Circuit

그림 6(a)은 R_T 와 C_T 에 의해 정해진 고정 주파수를 출력한다. 반면 그림 6(b)은 기본 발진회로에 다이오드, PNP트랜지스터, 커패시터를 추가하여 V_{cont} 에 DC 전압을 인가할 경우 주파수가 증가하도록 수정된 발진회로이다[10].

그림 7은 음향공명 제거를 위해 제안한 주파수 변조 회로로써 IRS2453D의 수정된 발진회로의 V_{cont} 로 입력된다.

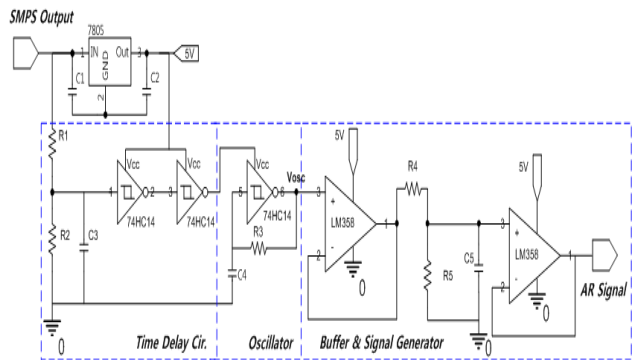


그림 7 제안한 주파수 변조 제어 회로
Fig. 7 Proposed Frequency-Modulation Control Circuit

제안된 주파수 변조 회로에는 크게 Time Delay 회로, 발진기, 버퍼, FM 신호 발생기로 구분된다. 먼저 Time Delay 회로는 램프의 점등 후 과도 구간 동안 일정한 주파수로 램프에 전력을 공급하기 위해 R1, R2, C3 그리고 슈미트 트리거 인버터(74HC14)로 구성된 시간 지연 회로를 사용하였다. 발진기는 시간 지연 회로의 출력을 전원으로 입력받아 R3, C4에 의해 발진 동작을 시작한다. 발진된 신호는 임피던스 매칭을 위해 버퍼를 지나 R4, R5, C5에 의해 FM 신호를 발생하게 된다. 출력 식은 다음과 같다.

$$a_r(t) = 0 \quad 0 < t \leq 120\text{sec} \quad (1)$$

$$a_r(t) = \frac{R_5}{R_4 + R_5} V_{osc} \left(1 - e^{-\frac{R_4 + R_5}{R_4 R_5 C_5} t} \right) \quad t > 120\text{sec} \quad (2)$$

2.4 과도 상태 돌입 전류 제한 회로

램프가 점등이 되었을 때, 방전관 내에 아크가 형성이 되면, 무한대의 저항에서 수 Ω의 저항으로 등가 된다[10]. 이때 램프에는 매우 큰 돌입 전류가 흐르게 되고 이로 인해 스위치 소자의 발열이 생기게 된다. 스위치 소자의 발열은 스위치의 온도가 상승함에 따라 흐를 수 있는 정격 전류의 양을 제한시키게 되어 스위치 파손의 원인이 된다. 이러한 돌입전류를 제한하기 위해 과도구간동안 주파수를 증가하여 FB 인버터에 사용되는 인덕터의 임피던스가 증가되도록 하였다.

그림 8은 과도구간동안 주파수를 증가시킬 수 있도록 제어하는 회로이다.

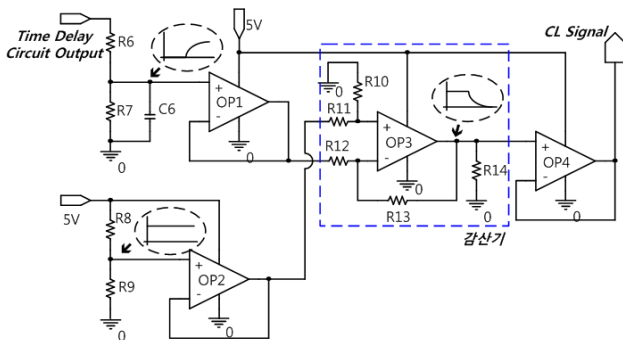


그림 8 제안한 과도 상태 과전류 제한 회로
Fig. 8 Proposed Over-Current Limited Circuit during Transient State

제안한 과도 상태 과전류 제한 회로는 일정 Level의 DC 전압과 시간 지연 뒤 RC시정수에 의해 증가하는 전압의 차를 감산기에 의해 발생시키게 된다. 이 신호는 IRS2453D의 수정된 발진회로의 V_{cont} 로 입력되어 주파수를 가변 하도록 한다. 과도 구간동안 R5, R9에 의해 생성되는 일정 Level의 DC 전압에 의해 주파수를 증가하여 돌입 전류를 제한하게 된다. 램프가 정상 구간에 도달하게 되면 시간 지연 회로의 출력되어 R6, R7, C6에 의해 생성되는 전압이 감산기를 통해 주파수를 증가시킨 DC 전압 Level을 감소시켜 기본 구동 주파수까지 낮추게 된다. 출력 식은 밑만의 정리를 이용하여 구하면 다음과 같다.

$$C_L = (1 + \frac{R_{12}}{R_{13}}) (\frac{R_{10} V_{op2}}{R_{10} + R_{11}}) - V_{op1} \quad (3)$$

감산기의 출력 특성을 밑만의 정리를 이용하여 식 (3)에 나타내었다. $R_{10} \sim R_{13}$ 의 값에 따라 V_{op2} 와 V_{op1} 의 차는 커지게 된다. 만약 $R_{10} \sim R_{13}$ 이 모두 같다면 감산기의 출력은 $V_{op2} - V_{op1}$ 이 된다.

3. 제안한 전자식 안정기 설계

3.1 음향 공명 대역 계산

본 논문에서 사용된 1.5kW MHL는 Philips社의 MH1500/U

를 사용했다. 음향 공명 대역은 방전관의 길이와 반지름을 수식에 대입하여 계산할 수 있다. 음향 공명 주파수의 계산은 각 방향의 5차까지 고려를 하였으며, 방전관의 길이는 104[mm], 반지름은 10.5[mm], 방전관 내부 음속은 500[m/s]를 적용하였다.[8]

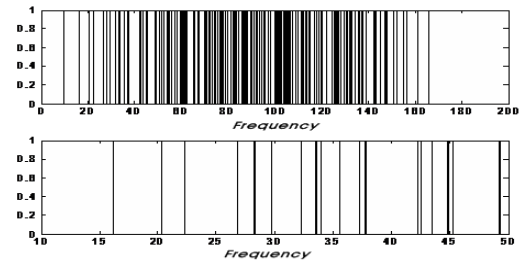


그림 9 1.5kW MHL 음향 공명 주파수 대역
Fig. 9 Acoustic Resonance band of 1.5kW MHL

그림 9의 상단에는 0~200kHz 사이에 분포되어 있는 음향 공명 대역을 나타내었으며, 하단에는 제안한 안정기가 사용하는 주파수 대역을 확대하여 나타내었다.

3.2 수동 PFC 회로 설계

제안된 1.5kW 전자식 안정기는 국제 고조파 제한 규격 IEC 1000-3-2 Class C의 규정에 만족하도록 설계 되었다. 수동 PFC를 구성하는 소자들은 참고 논문 [4, 9]와 반복된 시뮬레이션을 통해 결정하였다. 시뮬레이션 툴은 Pspice를 이용하였으며 결정된 소자 값들은 표 2에 나타내었다.

표 2 수동 PFC 회로의 소자값
Table 2 Component Value of Passive PFC Circuit

Parameter	Value
L_S	48.15[mH]
L_f	27.8[mH]
L_1	2[μH]
L_2	100[μH]
L_{3th}	40.9[μH]
C_p	470[pF]
C_{3th}	30[μF]
C_1	180[μF]
C_2	940[μF]

3.3 주파수 변조 범위

그림 10은 그림 6(b)에 소개한 수정된 발진 회로의 V_{cont} 에 인가되는 DC 전압에 따라 변화되는 주파수 변조 곡선을 나타낸 것이다.

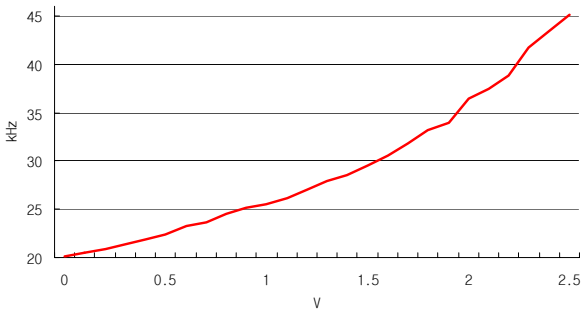


그림 10 DC Level에 따른 주파수 변화 곡선
Fig. 10 Frequency Variation Curve according to DC Level

IRS2453D의 발진 주파수는 R_T 와 C_T 에 정해진다. 제안된 안정기에서 사용된 기본 발진 주파수는 20kHz이며, 그림 6(b)에 소개한 수정된 발진 회로의 V_{cont} 에 인가되는 DC 전압 Level에 따라 20kHz에서 45kHz까지 가변된다. 음향 공명을 제거하기 위한 주파수 변조범위는 20~22kHz로 0~300mV의 DC전압 범위를 갖는다.

3.4 제어 회로 설계

그림 5의 공명을 제거하기 위한 회로와 그림 6의 과도 상태 전류를 제한하기 위한 회로의 두 출력은 그림 11과 같이 가산기를 통해 그림 6(b)의 V_{cont} 으로 입력된다.

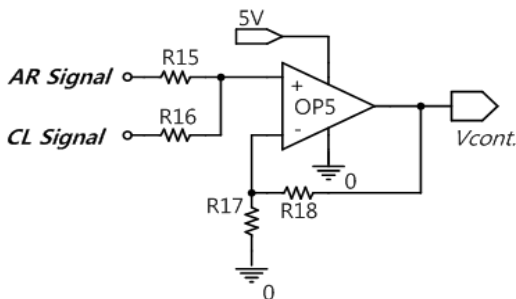


그림 11 가산기 회로
Fig. 11 Adder Circuit

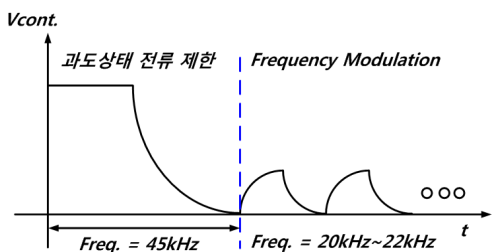


그림 12 안정기 제어 원리
Fig. 12 Principal of Ballast Control

그림 12에 나타난 신호가 수정된 발진회로의 offset 전압을 변화시키면서 주파수가 가변하게 된다. 초기에는 스위칭

주파수를 약 45kHz로 구동을 하여 풀 브릿지 인버터의 $L1 + L2$ 에 해당하는 임피던스를 증가시켜 전류를 제한하고, 정상상태에서는 20kHz에서 22kHz의 주파수로 음향공명을 제거하도록 하였다. 가산기 회로의 출력 식은 다음과 같다.

$$V_{cont} = (1 + \frac{R_{18}}{R_{17}}) (\frac{R_{16} \cdot (a_r) + R_{15} \cdot (c_L)}{R_{15} + R_{16}}) \quad (4)$$

2.3절과 2.4절에서 언급한 제어회로의 소자 값은 표 3과 같다.

표 3 제어회로 소자 값
Table 3 Parameter Value of Control Circuit

R1	820[kΩ]	R9	68[kΩ]	R17	50[kΩ]
R2	220[kΩ]	R10	20[kΩ]	R18	50[kΩ]
R3	5.2[kΩ]	R11	20[kΩ]	C1	0.47[μF]
R4	11[kΩ]	R12	20[kΩ]	C2	0.22[μF]
R5	820[Ω]	R13	20[kΩ]	C3	470[μF]
R6	820[kΩ]	R14	1[kΩ]	C4	1[μF]
R7	680[kΩ]	R15	100[kΩ]	C5	0.47[μF]
R8	82[kΩ]	R16	100[kΩ]	C6	100[μF]

4. 시뮬레이션 및 실험

제안한 전자식 안정기의 성능을 검증하기 위해 3절에서 얻은 소자값을 회로에 적용하여 실험을 하였다. 측정에 사용된 오실로스코프는 LeCroy사의 WaveRunner 104Mxi이다. FB 인버터에 사용된 스위치는 STW45NM60이며, Drive IC는 IRS2453D를 사용하였다. 제어회로의 Op-Amp는 LM358을 사용하였다.

4.1 과도 상태 돌입 전류 제한

2.4절과 3.4절에서 언급한 내용을 증명하기 위해 과도 상태 전류 제한 기법의 적용 전과 후를 측정하여 비교하였다.

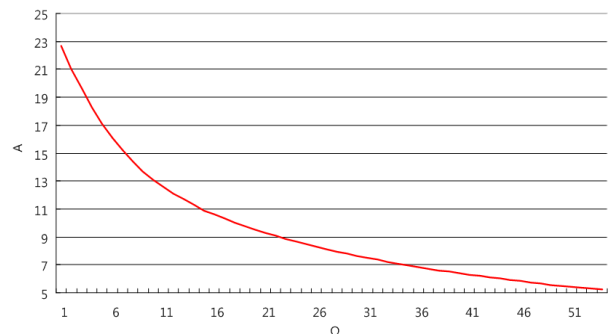


그림 13 Lamp impedance - Lamp Current Curve (Freq= 20kHz)

그림 13 Lamp impedance - Lamp Current Curve (Freq= 20kHz)

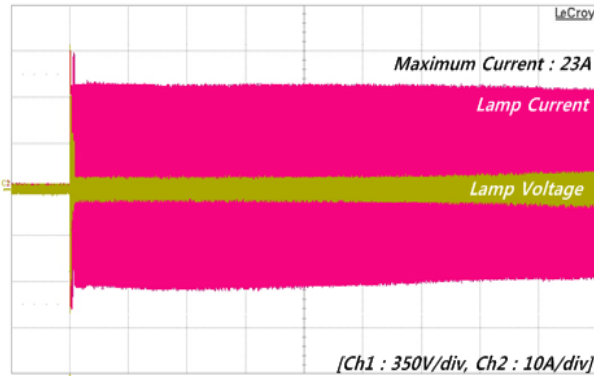


그림 14 과도 상태 전류 (Freq=20kHz)
 Fig. 14 Transient State Current (Freq=20kHz)

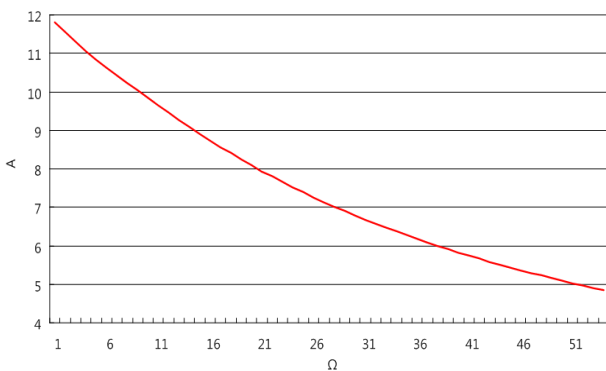


그림 15 Lamp impedance - Lamp Current Curve (Freq=45kHz)
 Fig. 15 Lamp impedance - Lamp Current Curve (Freq=45kHz)

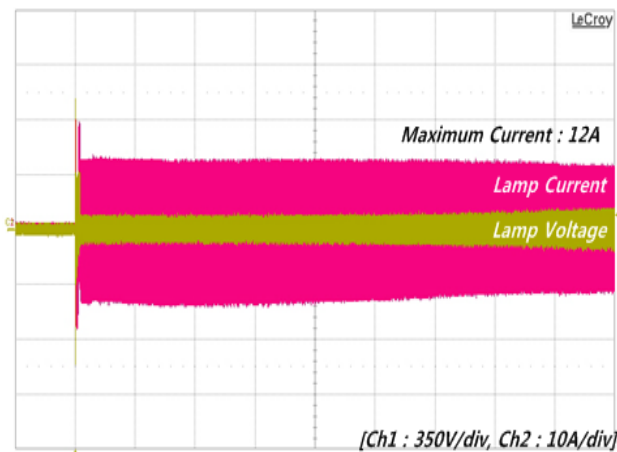


그림 16 과도 상태 전류 (Freq=45kHz)
 Fig. 16 Transient State Current (Freq=45kHz)

그림 14와 16에서 확인할 수 있듯이 전류 제한 기법을 적용하기 전에는 24A의 전류가 흘렀으나 과전류 제한 후 12A로 적용 전보다 최대 11A의 전류가 제한되었다.

4.2 정상 상태에서의 입력 전압/ 전류

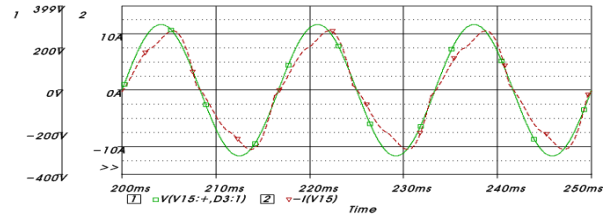


그림 17 정상 상태 입력 전압 / 전류 (모의실험)
 Fig. 17 Steady State Input Voltage / Current (Simulation)

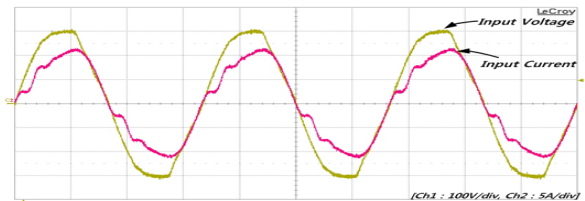


그림 18 정상 상태 입력 전압 / 전류 (실험)
 Fig. 18 Steady State Input Voltage / Current (Test)

그림 17은 시뮬레이션을 통해 얻은 램프의 입력 전압/전류 파형이며, 실험을 통해 확인한 결과를 그림 18에 나타내었다. 입력 전압과 전류의 실효치는 각각 220.2V/7.24A로 입력 전력은 1594W로 측정되었다. 이때 역률은 0.98로 수동 PFC의 단점인 역률 저하 문제가 해결되었다.

4.3 정상 상태에서의 램프 전압/ 전류

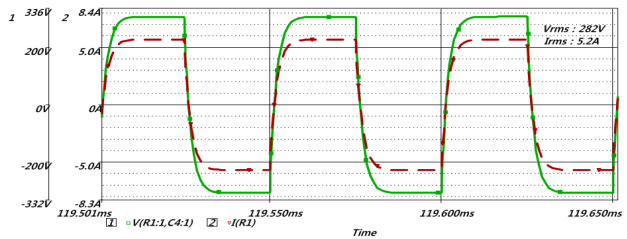


그림 19 정상 상태 램프 전압 / 전류 (모의실험)
 Fig. 19 Steady State Lamp Voltage / Current (Simulation)

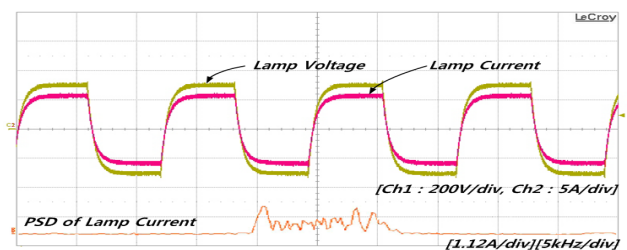


그림 20 정상 상태 램프 전압 / 전류 (실험)
 Fig. 20 Steady State Lamp Voltage / Current (Test)

그림 19는 시뮬레이션을 통해 얻은 램프의 전압/전류 파형이며, 실험을 통해 확인한 결과를 그림 20에 나타내었다. 램프 양단 전압과 전류의 실효치 값은 각각 285.7V/5.29A로

출력 전력은 1510W로 측정되었다. 램프 전류에 대한 전력 스펙트럼을 보면 단일 주파수가 아닌 여러 주파수 대역으로 확산되어 있는 것을 확인할 수 있다. 또한, 음향 공명 현상의 발생 여부를 판단하기 위해서 조도계 (제조사 : EXTECH, 모델명 : Light Meter 401025)를 사용하여 빛의 떨림 현상을 측정하였다. 그 결과 광속은 147,800lm으로 빛의 떨림 없이 일정한 빛을 출력하였다.

4.4 제안한 전자식 안정기 특성

제안한 전자식 안정기의 효율, 입력 PF, 입력 전류 THD를 측정하여 표 4에 나타내었다.

표 4 측정 데이터
Table 4 Measured Date

Parameter	Value
V_{in}	220[V]
$V_{DC-link}$	315[V]
$V_{ripple(DC-link)}$	$315 \times 10\% = 31.5[V]$
Power Factor	0.98
Input Power	1590[W]
V_{Lamp}	285.7[V]
I_{Lamp}	5.29[A]
f_{sw}	20[kHz]
THD_{in}	13.37%

제안한 전자식 안정기는 램프 스펙에 맞추어 출력 전력을 1500W에 맞추었으며, 이때 효율은 95%로 나타났다.

$$\eta = \frac{P_{out}}{P_{in}} \times 100\% = \frac{1510}{1590} \times 100\% = 95\% \quad (5)$$

입력 THD와 입력 PF는 20%이하, 0.9이상인 국제 규격을 만족하는 13.37%, 0.98로 나타났다.

3. 결 론

본 논문에서는 주파수 변조 기법을 이용하여 음향 공명 제거하면서 과도 상태 전류 제한을 고려한 1.5kW MHL 전자식 안정기의 설계를 하였다. 단일 주파수 구동 시 문제점은 램프의 수명이 경과함에 따라 음향 공명 대역의 변화와 램프 제조사에 따라 달라지는 아크 튜브 내부에 봉입되는 물질 및 압력차에 의한 음향 공명 대역에 적절히 대응하지 못하는 단점이 있다. 이러한 문제점을 개선하기 위해 주파수 변조 기법을 도입하였으며 그 결과 음향 공명 현상이 제거됨을 확인하였다. 또한 신뢰성 확보를 위해 능동 PFC에 비해 낮은 역률을 갖는 수동 PFC를 사용하였으며, LCD-Type과 PCSR Filter를 결합하여 3고조파 성분을 제거하였다. 그 결과 20%이하의 THD, 0.9이상의 역률을 만족하도록 설계하였다. 그러나 수동 PFC 회로의 특성상 입력 전

원의 변동에 취약함으로 향후 이를 보완하기 위한 연구가 진행 되어야 할 것으로 사료된다.

감사의 글

본 과제(결과물)는 지식경제부의 지원으로 수행한 에너지자원인력양성사업의 연구결과로써, 관계부처에 감사드립니다.

참 고 문 헌

- [1] Rong Guo, Zhaoming Qian, "A Novel Low-Cost High-reliability Ignitor for Metal Halide Lamps", in Proc. IEEE APE'06, 2006, pp19~23.
- [2] Chenyang Liu, Changsheng Hu, Zhongchao Zhang, "Analysis and Design of Ignitor for HID ballast", in Proc. IEEE IAS'05, 2005, vol.3 pp.1949~1953.
- [3] C. Y. Park, G. H. Jo, D. Y. Jung, "The kind and Characteristic of Ballast", Journal of the KIPE, Vol.4, No.3, pp. 24~29, 1999, 6.
- [4] K.N.Sakthivel, Sisir K.Das, K.R.Kini, "Importance of Quality AC Power Distribution and Understanding of EMC Standards IEC 61000-3-2, IEC 61000-3-3 & IEC 61000-3-11", Proceeding of INCEMIC, 2003
- [5] R. Carbone, A.Scappatura, "A High Efficiency Passive Power Factor Corrector for Single-Phase Bridge Diode Rectifiers", IEEE. Ann. conf., pp, 1627-1630, 2004
- [6] R. Carbone, P.Corsonello, "A New Passive Power Factor Correction for Single-Phase Bridge Diode Rectifiers", IEEE, 2003
- [7] W.M.Lin, J.Sebastian, A.Fernandez, M.M.Hernando, P.J.Villegas, "Design of the Basic Rectifier with LC Filter to Comply with the New Edition of the IEC1000-3-2 Current Harmonics-Limit Specifications(Edition 2.0)", IEEE, 2002
- [8] 박종연, 김기남, 이봉진, "음향 공명을 제거한 MHL용 고출력 전자식 안정기 설계", 대한 전기학회 논문지, 제 57권 7호, July, 2008
- [9] Mangesh Borage, Sunil Tiwari and S.Kotaiah, "Passive Techniques for Compliance of Single-phase Rectifiers with IEC 1000-3-2 Norms", Processing of INCEMIC, 2003
- [10] John Parry, "Variable Frequency Drive Using IR215x Self-Oscillating IC's", International Rectifier, Design Tip 98-1
- [11] Shen, M., Qian, Z., Peng, F.Z., "A novel two-stage acoustic resonance free electronic ballast for HID lamps", Conf. Rec. IEEE-IAS Annual Meeting, pp.1869-1874, Oct, 2002
- [12] Jianqiang Wang, Dianguo Xu, Hua Yang, "Design consideration of electronic ballast for MH lamps with

- frequency modulation”, Power Elec. and Drive sys.PEDS 2003, vol.2, pp. 1543-1546, Nov, 2003
- [13] Melis,J., Vila-Masot,O., “Low frequency square wave electronic ballast for gas discharge lamps”, US Patent 5428268, 27 June, 1995
- [14] Jianqiang Wang, Dianguo Xu, Hua Yang, “Low-frequency sine wave modulation of 250W high-frequency metal halide lamp ballasts” Applied Power Elec. Conf., APEC’04, Nineteenth Annual IEEE, Vol.2, pp.1003-1007, 2004
- [15] Dalla Costa, M.A., Alonso, J.M., Garcia,J., Cardesin, J., Rico-Secades,M. “Acoustic Resonance Characterization of Low-Frequency Square-Waveform Operation”, Power Elec., IEEE., Trans., Vol.22, Part Special Section on Lighting Application, pp.735-743, May, 2007
- [16] Cheng, C.A, Liang, T.J., Lin, R.L., Chen, J.F., “Design and implementation of frequency-modulated electronic ballast for metal-halide lamps”, Electric Power Appl., IEE Proc., Vol153, pp. 702-710, Sep, 2006
- [17] Gulko, M., Ben-Yaakov, S., “A MHz Electronic ballast for automotive-type HID lamps”, Proc. IEEE Conf., PESC, pp.39-45, June, 1997
- [18] Ponce, M., Lopez, A., Correa, J., Arau, J., and Alonso,J.M., “Electronic ballast for HID lamps with high frequency square waveform to avoid acoustic resonance”, Proc. IEEE Conf. APEC, pp.658-663, March, 2001
- [19] Cheng, C.A, Liang, T.J., Lin, R.L., Chen, J.F., “A high power factor electronic ballast of projector lamps with variable frequency control”. Proc. IEEE Conf., PESC, pp.213-217, June, 2002
- [20] 박종연, 김기남, 이봉진, “음향 공명 제거 및 조광 제어 가능한 1kW 메탈 할라이드 램프용 전자식 안정기 설계”, 대한 전기학회 논문지, 제 57권 10호, Oct, 2008

저 자 소 개



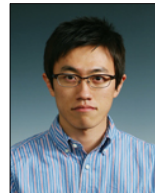
김 기 남 (金 基 南)

1983년 7월 4일생. 2009년 강원대학교 전기전자정보통신공학부 전기전자전공 졸업. 2009년~현재 동 대학원 전기전자공학과 석사과정

Tel : 033-250-6292

Fax : 033-241-3775

E-mail : kkn2402@nate.com



최 영 민 (崔 榮 敏)

1986년 6월 7일생. 2005년~현재 강원대학교 전기전자전공 학사과정.

Tel : 033-250-6292

Fax : 033-241-3775

E-mail : ym7351@nate.com



박 종 연 (朴 鐘 演)

1951년 2월 23일생. 1973년 고려대학교 전자공학과 졸업. 1980년 경북대 대학원 졸업(석사). 1984년 경북대 대학원 졸업(박사). 1973~1977년 KIST 연구원. 1977~1984년 울산공대 조교수, 부교수. 1984년~현재 강원대 전기전자 정보통신공학부 교수

Tel : 033-250-6292

Fax : 033-241-3775

E-mail : cypark@kangwon.ac.kr