

논문 2010-47IE-4-1

초음파 거리 측정회로용 프론트-엔드 IC의 설계

(A Design of Ultra-sonic Range Meter Front-end IC)

이 준 성*

(Jun-sung Lee)

요 약

초음파신호를 이용하여 두 물체 사이의 거리를 측정할 수 있도록 초음파신호를 발생시키고 이를 수신하여 증폭하는 프론트-엔드 IC를 설계하였다. 40[kHz]~300[kHz]의 초음파 신호를 발생시켜서 피에조진동자를 통해 간헐적으로 송신하는 회로와 피에조 수신기에서 받은 미세한 반사 신호를 증폭하여 노이즈를 제거한 후 처음 송신된 신호와의 시간 차이를 펄스폭으로 출력하고 이를 이용하여 물체사이의 거리를 계산할 수 있는 기능을 내장하였다. 본 설계에서는 두 가지 기술을 적용하여 기능을 개선하였다. 첫째, 주파수 자동조정(SFC) 회로이다. OTA회로의 gm을 가변시켜 초음파 신호발생기의 출력주파수와 수신단의 밴드페스필터의 중심주파수가 서로 연동되도록 조정해 줌으로써 신호 복원을 용이하게 하였다. 둘째, 가변 이득 조절회로(VGC)이다. 이 회로는 두 물체사이의 거리에 상관없이 수신되는 신호의 진폭이 일정하도록 동작하는 기능을 한다. 또한, 출력레벨변환회로를 적용하여 송신신호의 진폭을 40[V]로 상승시켜 측정거리를 늘리는 시도를 하였다. 시뮬레이션을 위한 공정은 0.6[um] 급, 40[V] CMOS 공정을 사용하였다. 전원전압 5[V], 소비전력은 약 12[mW]정도이다. 회로의 규모가 최소화 되어 있고 외부소자 수를 줄였기 때문에 휴대형기기에 편리하게 사용할 수 있게 하였다.

Abstract

This paper describes a ultrasonic signal processing front-end IC for distance range meter and body detector. The burst shaped ultrasonic signal is generated by a self oscillator and its frequency range is about 40[kHz]~300[kHz]. The generated ultrasonic signal transmit through piezo resonator. The another piezo device transduce from received ultrasonic signal to electrical signals. This front-end IC contained low noise amplifier, band pass filter, busrt detector and time pulse generator and so on. This IC has two type of new idea for improve function and performance, which are self frequency control (SFC) and Variable Gain Control amplifier (VGC) scheme. The dimensions and number of external parts are minimized in order to get a smaller hardware size. This device has been fabricated in a 0.6[um] double poly, double metal 40[V] High Voltage CMOS process.

Keywords : Ultra sonic range meter, Self Frequency Control(SFC), OTA filter, OTA tuning, VGC.

I. 서 론

초음파가 공기나 기타 매질을 통해 전달되는 특성을 이용한 여러 가지 기기가 개발되어 있다. 소나(Sound Navigation And Ranging)는 수중 물체의 존재유무나 이동시 방향이나 거리 등을 탐지 할 수 있고, 비파괴 검

* 정회원, 인덕대학 컴퓨터전자과
(Department of Computer Engineering and
Electronics of Induk University)

※ 본 연구는 인덕대학 교내학술연구비 지원으로 수행되었음.

접수일자: 2010년9월17일, 수정완료일: 2010년12월7일

사기는 물체 내부의 균열(Crack)이나 공동(Void), 이물질 등을 발견할 수 있다^[1]. 인체의 내부를 영상으로 만들어 의료용 진단에 활용하는 예도 있다^[2]. 물체간의 정확한 이격거리를 측정하는 거리측정기(Range meter)가 다양한 분야에 적용되고 있는데 시작장애인 안내용 기기^[3]나 자율주행로봇^[4], 차량 운행 시 차간 거리나 후방 주차 시 벽면 또는 물체의 감시 등에 사용되는 것이 그 예이다.^[5] 본 설계의 초음파 거리측정기는 자율주행로봇의 주행 시 벽이나 장애물 등을 찾아내 로봇과 이들 사이의 이격거리를 알아내기 위하여 개발하였다. 초음파는 음파와 비슷한 특성을 가지고 있는데 사람의 귀로

듣지 못하는 20[kHz] 이상의 음파대역을 말한다. 초음파신호가 공기 중에서 진행하는 속도는 주위 온도에 따라 조금씩 다르기는 하나 상온에서 약 360[m/s] 정도인 것으로 알려져 있다. 초음파거리 측정기에서 송신기는 40 [kHz]~수[MHz]의 초음파신호를 발생시킨 후 초음파 센서를 통하여 간헐적으로 송신한다. 수신단에서는 물체에서 반사된 미세한 초음파신호를 수신한 다음 증폭, 검파하여 최초 전송한 신호와의 시간 차이를 계산하여 거리를 알아낸다. 기존 연구^[2~3, 5~6]에서는 개별 소자나 OP amp 등을 사용하여 PCB나 모듈 등으로 구현하였다. 그러나 최근에 자율로봇 등에 적용할 때 배터리의 전력을 효과적으로 이용하기 위하여 저전력화가 필요조건으로 부각되고 있다. 본 연구에서는 소형이면서 대기상태에서와 구동 시 소비전류가 작은 초음파 거리 측정용 아날로그 프론트-엔드 IC(Integrated Circuit)를 설계하였다. 이 IC는 초음파신호를 얻기 위한 초음파신호 발진 회로(Ultra sonic Oscillator), 초음파 송신 센서를 구동하여 공기 중으로 초음파신호를 방출하기 위한 송신 단 회로와 저잡음 증폭회로, 초음파 밴드패스 필터, 신호이득 보상회로, 초음파신호 검출회로 등의 수신단 회로로 구성되었다. 그리고 밴드캡 기준전압 발생회로 등이 설계되었다. 또한 DC-DC 변환기 회로를 포함하여 필요한 기능을 모두 한 개의 집적회로에 내장하였다. 약 3~5[V]의 전원전압을 40[V]로 승압하여 초음파 송신 출력단 전원으로 사용함으로써 측정거리를 확대할 수 있게 하였다. 본 논문에서는 두 가지 개선 노력을 하였다. 첫째, OTA (Operational Transconductance Amplifier) 발진기와 OTA 필터를 사용하여 송신단에서 출력된 신호의 주파수에 따라 수신단 BPF(Band Pass Filter)의 중심주파수가 자동으로 제어되는 구조^[7]를 적용하여 수신감도의 향상을 꾀하였다. 둘째, 가변 이득 제어 회로(VGC, Variable Gain Control)를 적용하여 두 물체사이의 거리에 상관없이 수신되는 신호의 크기가 일정할 수 있도록 하여 수신신호의 처리를 손쉽게 하였다. 본 설계의 초음파 거리 측정용 프론트-엔드 IC는 청소용 로봇, 자율주행 로봇, 근접감시기, 차량용 후방 감지기, 거리측정기 등 다양한 영역에서 사용 가능하도록 설계되었다. 소비전력이 약 12[mW] 정도로 작고, 칩 사이즈가 작으며 외부 부품의 숫자가 적어서 기기의 소형화를 달성하는데도 아주 유리할 것이다.

II. 본 론

설계된 초음파 거리 측정 회로의 전체 블록도를 그림 1에 나타내었다. 외부 펈은 모두 15개이며, 응용회로를 위한 외부 소자도 10여 개 정도로 최소화되어 있다. 개발된 IC는 OSC.(Oscillator) 회로, 펑(Ping)-펄스 발생기, DC-DC Boost Converter 회로, NOP(Non Overlap Pulse Generator)회로, 피에조 구동 출력단 회로 등 송신부와 저잡음 초단 증폭기, VGC회로, 검파회로(Envelop detector)등 수신부 회로와 BGR(Bandgap Reference) & Reference Generator 회로 등으로 구성되어 있다.

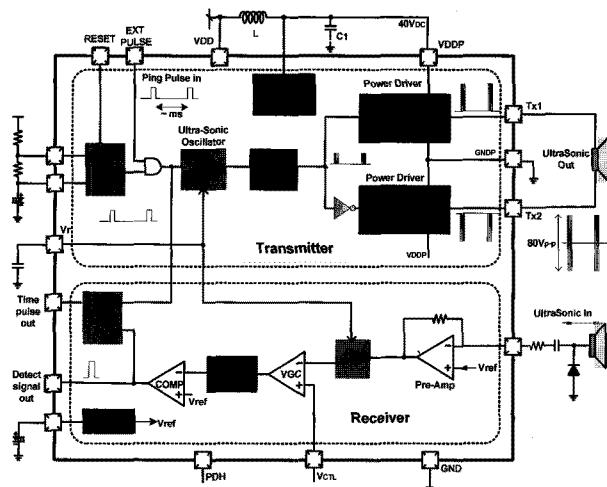


그림 1. 초음파거리측정용 front-end IC의 전체블록도
Fig. 1. The front-end IC Block Diagram of Ultra Sonic Range meter.

2.1 송신단 회로

초음파 신호를 발생시키기 위한 회로는 VCO 회로, 펑-펄스 발생기 DC-DC converter 회로 그리고 피에조 구동회로(Driver) 등으로 이루어져 있다. 아래에 주요 블록의 세부 설계 사항을 설명하였다.

2.1.1 VCO 및 BPF

먼저 VCO와 BPF의 주파수 자동조정기능에 대한 부분을 설명한다. VCO(Voltage Controlled Oscillator) 회로는 40~300[kHz]의 주파수를 갖는 초음파 송신 신호를 발생시키기 위한 회로이다. VCO는 OTA (Operational Transconductance Amplifier)를 이용하였는데 2차 biquad 형으로 BPF를 설계한 다음 부궤환 루프와 부성 저항(Negative Resistance)을 구성하여 설정한 중심주

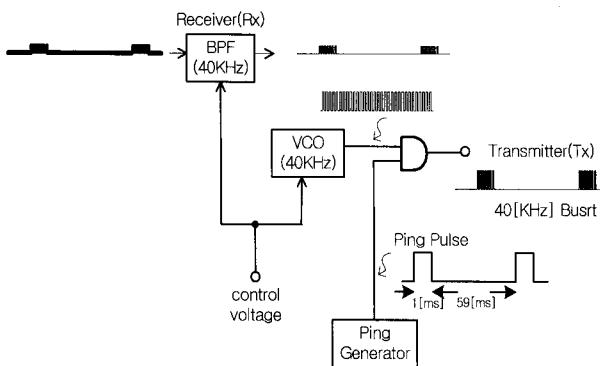


그림 2. VCO 와 BPF의 블록 구성도
Fig. 2. The Block diagram of VCO and BPF

파수에서 발진되도록 설계하였다^[8]. 발진 주파수는 칩의 외부 핀에서 제어전압을 조절함으로써 조정할 수 있다. VCO를 OTA를 이용하여 설계한 이유는 다음과 같다. 수신단에서 초음파신호를 수신할 때 잡음을 제거하기 위해서 BPF를 사용한다. 그런데 송신주파수는 전원전압, 공정, 온도 등 여러 가지 동작조건의 변경에 따라 변동하게 되므로 수신단 측 BPF의 중심주파수의 값을 정확하게 맞추기는 어렵다. 따라서 집적회로의 매칭특성을 적용하여 송신단의 VCO와 수신단 BPF의 구조를 동일한 OTA회로를 이용한 2차-biquad형^[9]으로 설계한다. 그럼으로써 VCO와 BPF의 발진 주파수와 중심주파수가 각각 동일한 주파수를 유지하는 이른바 중심주파수 자동조절 기능(SFC)이 실현 될 수 있을 것이다. 한편 초음파 송신신호의 주파수를 변경하기 위하여 제어전압을 변경하면 수신단 BPF의 중심주파수도 동일한 정도로 바뀌기 때문에 최적의 수신상태에서 거리를 계산해 낼 수 있는 장점이 있다. 초음파신호의 발생과 수신에 관한 것을 블록도로 간략화시켜 나타낸 것이 그림 2이다.

이제, OTA를 이용하여 VCO와 BPF를 설계한 내용을 설명한다. VCO의 회로구성은 다음 그림 3과 같다.

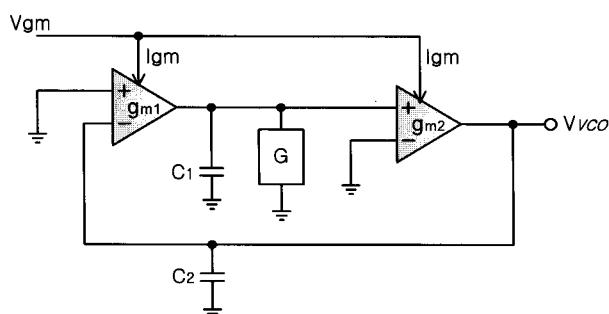


그림 3. VCO의 블록 구성도
Fig. 3. The Block diagram of VCO.

OTA를 두 단(gm_1, gm_2)으로 결합하고 각각의 부하로 C_1 과 C_2 를 연결하였다. 앞단 gm AMP의 출력에 부성저항(G : Negative resistance)을 구성하여 연결함으로써 정궤환 효과를 노려 발진을 유도하였다. 부성저항은 저항 양단의 전압을 높일 때 흐르는 전류가 줄어들게 하여 구성할 수 있다^[8]. 위 회로에서 출력 전압을 수식으로 풀어보면 식 (1)과 같다.

$$V_{vco} = \frac{\frac{g_{m1}g_{m2}}{C_1C_2}s}{s^2 + \frac{G}{C_1}s + \frac{g_{m1}g_{m2}}{C_1C_2}} \quad (1)$$

만약, $g_{m1}=g_{m2}$ 이고 $C_1=C_2$ 라면 발진주파수(ω_0)는 g_m/C 로 주어진다. 그림 4는 VCO 회로에 사용된 OTA 회로를 나타낸 것이다. 여기에서 V_{bu} , V_{bd} 는 회로의 바이어스 전류를 흘리기 위한 전류원이 연결되는 단자이다. 초음파 신호는 각각 V_+ 와 V_- 로 인가되며 V_{gm} 단자에 의해 회로의 g_m 값이 변경된다. 이 회로의 g_m 값은 다음 식 (2)와 같이 구해진다.

$$g_m = \frac{1}{2R} \cdot \frac{I_x}{I_s} \quad (2)$$

V_{gm} 단자 전압을 가변하면 I_x 값이 변경되고 이때 g_m 값이 바꾸어진다.

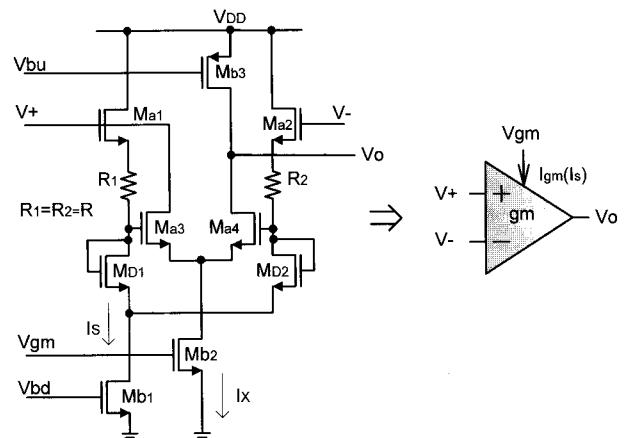


그림 4. OTA(g_m) 회로도
Fig. 4. The circuit of OTA(g_m).

2.1.2 Ping Pulse Generator

초음파가 공기 중을 이동하는 속도는 다음과 같이 식 (3)으로 주어진다^[10].

$$v = 331.5 + 0.6*t[m/sec], \text{ where } t: \text{temp.}(^\circ\text{C}) \quad (3)$$

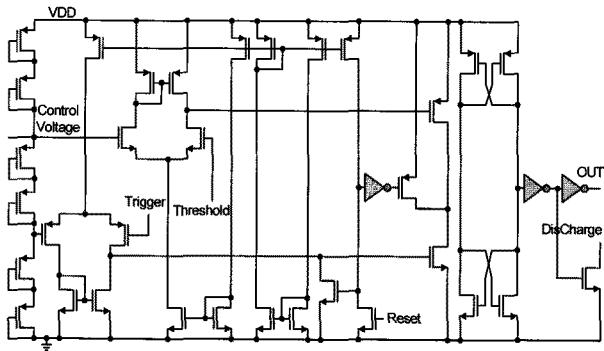


그림 5. 555 timer IC의 세부 회로도
Fig. 5. The internal circuit of 555 timer.

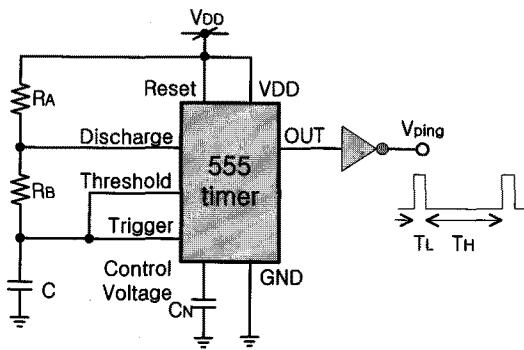


그림 6. 핑-펄스 발생기의 블록 구성도
Fig. 6. The Block diagram of Ping pulse Generator.

따라서, 초음파를 송신하고 반사된 신호를 수신하여 수신된 시간을 계산하면 물체의 거리를 측정할 수 있다. 그러나 연속된 신호를 송신 수신하게 되면 파형 시작시점을 알 수 없어서 시간을 측정할 수 없기 때문에 간헐적으로 송신해야 한다. 핑-펄스 발생기는 연속파 형태로 만든 초음파신호를 일정 시간동안만 간헐적으로 보낼 수 있도록 게이트펄스를 만들어 주는 회로이다. 그림 5는 CMOS 공정으로 설계한 대표적인 555 timer IC 내부 회로^[11]의 예이다. 본 설계에 적용한 공정에 맞게 재설계하였다. 그림 6은 그림 5의 555 timer 회로를 블록으로 구성 한 후 외부 소자를 적용하여 핑 펄스 발생회로를 설계한 것이다. 외부 소자 R_A , R_B 그리고 C 에 의해 핑 펄스의 폭과 주기를 설정하고 변경 할 수 있다. 핑-펄스 출력 파형(V_{ping})의 “H”와 “L” 구간인 T_H 와 T_L 은 다음 식 (4)로 구한다.

$$T_H = 0.69 * (R_A + R_B)C, \quad T_L = 0.69 * R_B * C \quad (4)$$

2.1.3 출력레벨변환회로(Output Pulse Booster)

측정이 가능한 거리를 증가시키기 위해서는 수신단

의 감도를 증가시키는 등 수신회로의 성능 향상과 더불어 거리 측정 시 기준신호인 초음파 송신 신호의 에너지를 높이는 시도를 하였다. 이를 위하여 3[V]~9[V]의 전원 전압을 DC-DC 승압기를 이용하여 40[V]로 상승시킨 후 이 전압으로 최종 송신 신호의 진폭을 올려주면 측정거리를 증가시킬 수 있다^[7]. 그럼 1 상단 오른쪽 부분의 DC-DC 변환기, NOP 그리고 Driver 회로가 이 기능을 담당하며 NOP와 Driver를 상·하단에 배치하여 BTL 구조로 해 줌으로써 최종 송신출력은 80[Vp-p]가 된다. 그림 7에 출력레벨변환회로 중 Driver의 회로도를 제시하였다. PDH(Power Down “H”)는 불필요한 회로동작을 중단시켜 불필요한 전력소모를 방지하기 위한 기능이다.

2.2 수신단 회로

송신된 초음파 신호를 수신하여 거리를 계산하기 위해서는 최초 송신된 신호를 수신하여 복원해야 한다. 이를 위해 신호에 포함된 잡음을 제거해야 하며 미세하게 입력된 신호를 충분히 증폭해 줘야 한다. 그리고 송신된 신호를 검출하여 송신 시점과 비교하여 수신시간을 계산해 낼 수 있어야 한다. 이를 위해 초단 증폭기, BPF, 주 증폭기(VGC회로) 그리고 검출기 등이 필요하다.

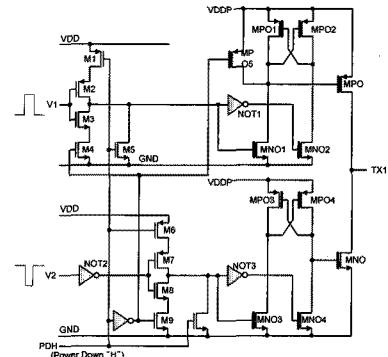


그림 7. 드라이버 회로
Fig. 7. The circuit of Driver.

2.2.1 VGC 회로

측정하고자하는 물체와 거리가 다른 경우 수신되는 신호의 진폭이 달라지므로 가까운 거리와 멀리 떨어진 물체사이를 계산하기 위한 신호 처리는 달라야 한다. 본 논문에서는 수신단의 주 증폭기회로를 가변 이득(VGC) 회로로 설계하였다. VGC 회로가 없는 경우에는 그림 8의 (d)와 같이 거리에 따라 신호의 진폭이 크게 달라진다. 그렇지만 VGC를 적용하면 원, 근거리에 관

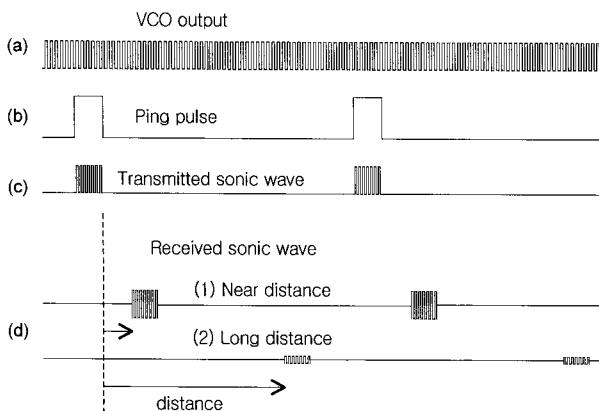


그림 8. 거리측정기의 주요 파형

Fig. 8. The principle waveform of range meter.

계없이 거리 측정을 좀 더 정확하게 할 수 있다.

[5, 김정훈, 정정화]의 논문을 보면 수신단 주 증폭기의 이득을 거리에 따라 디지털적으로 다르게 처리하고 있다. 즉 가까운 거리는 저이득, 면 거리로 갈수록 이득을 키워 거리에 따른 출력 진폭을 일정하게 하였다. 그런데 이는 디지털회로 및 이득조절을 위한 수동소자와 스위치회로의 증가에 따른 시스템의 복잡도 문제와 스위칭구간에서의 잡음 등이 문제 될 수 있다. 본 논문에서 적용한 가변이득회로의 개요를 다음 그림 9의 블록도에서 설명하였다. 그림과 같이 VGC에 인가되는 입력 신호의 진폭이 일정하더라도 평-펄스를 이용하여 작성한 이득제어전압 파형에 의해서 VGC의 출력 파형의 포락선은 그림과 같이 시간(거리)에 따라 점점 커지게 되어 있다. 실제 동작 조건에서는 거리에 따라 입력되는 신호의 크기가 작아지기 때문에 물체와의 거리에 관계없이 검파기에 인가되는 수신파형의 진폭을 일정하게 해 줄 수 있다.

그림 10에 설계된 VGC 회로의 세부 회로도를 나타

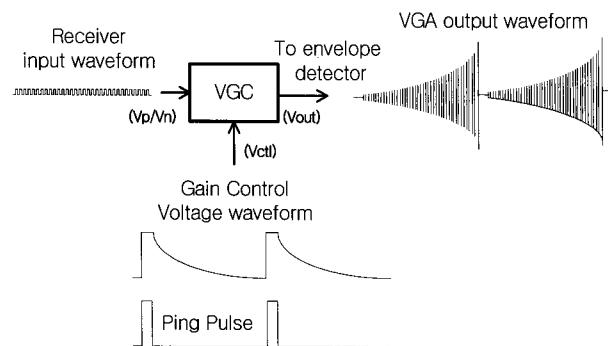


그림 9. VGC와 동작 파형

Fig. 9. The operation of VGC and its waveform.

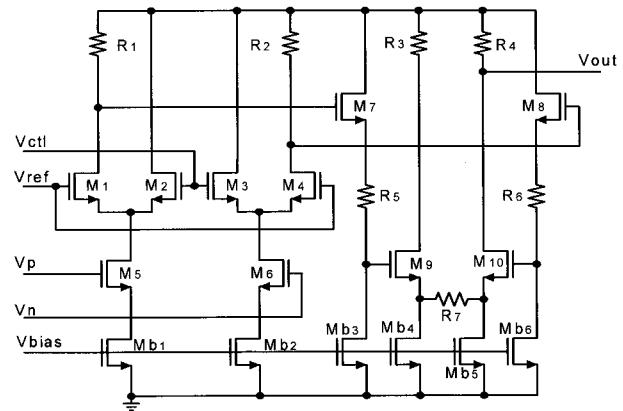


그림 10. VGC의 세부 회로도

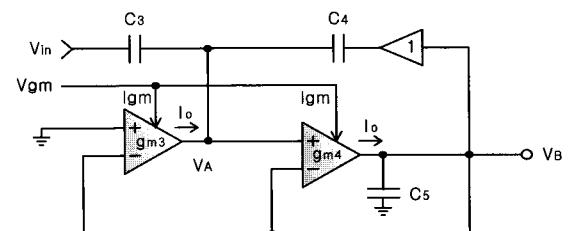
Fig. 10. The circuit of VGC.

내었다. 2단 증폭기 구조로 설계하였으며, 앞 단이 VGA(Variable Gain Amplifier)회로, 뒷 단은 고정 이득을 갖는 Amp이다.

Vref와 Vbias 단자는 고정된 DC 전압이다. 수신되어 1차 증폭되고 BPF를 거친 초음파 입력신호는 Vp와 Vn 단자로 인가되는데 Vctl 단자의 DC 전압이 그림 9와 같이 바뀌면서 VGA의 게인을 조절하게 된다. 즉, VGA 증폭도는 $(R_1+R_2)/(gm_{m1}+gm_{m4})$ 인데 Vctl 단자의 DC전압이 가변되면 gm_{m1} 과 gm_{m4} 가 바뀌면서 이득이 가변되는 구조로 설계하였다.

2.2.2 BPF 회로

그림 11(a)는 VCO와 동일한 구조를 갖는 OTA 2차



(a) Block diagram

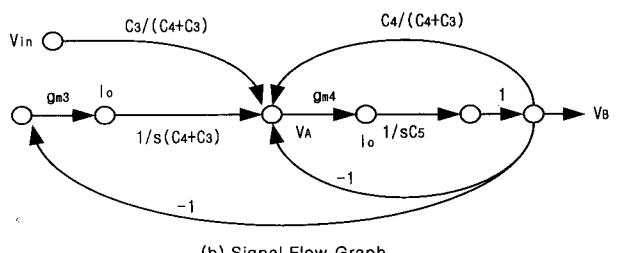


그림 11. BPF의 블록 구성도

(a) 블록다이어그램 (b) 신호흐름도

Fig. 11. The circuit structure of BPF.

biquad BPF의 블록 구성을 나타낸 것이다. V_{in} 단자에 입력신호가 C_3 를 거쳐서 BPF에 인가되고 최종 출력은 V_B 이다. V_{gm} 단자 전압에 의해 OTA의 g_m 값이 조정되고 최종적으로 출력 전류 I_o 의 변경에 의해 필터의 중심주파수를 바꿀 수 있다. VCO의 발진주파수와 연동되어 있기 때문에 송, 수신간 주파수 편차에 따른 신호의 열화를 방지할 수 있다.

이 회로를 해석하기 위하여 신호흐름도로 표현한 것이 그림 11(b)이며 이 흐름도를 이용하여 전달특성을 수식으로 표현한 것이 식 (5)이다.

$$\begin{aligned} V_B &= \frac{\frac{g_{m4} \cdot C_3}{s C_5 (C_4 + C_3)} s}{s^2 + \frac{g_{m4}}{s C_5} \left(1 - \frac{C_4}{C_4 + C_3}\right) s + \frac{g_{m3} g_{m4}}{C_5 (C_4 + C_3)}} \quad (5) \\ &= \frac{K \left(\frac{\omega_o}{Q}\right) s}{s^2 + \left(\frac{\omega_o}{Q}\right) s + \omega_o^2}, \end{aligned}$$

여기서

$$\omega_o = \sqrt{\frac{g_{m3} g_{m4}}{s C_5 (C_4 + C_3)}}, \quad Q = \frac{1}{C_3} \sqrt{\frac{g_{m3}}{g_{m4}}} C_5$$

이다. 위 식은 g_{m3} , g_{m4} 그리고 $C_3 \sim C_5$ 의 값을 변경하면 중심주파수(ω_o)와 선택도(Q)를 조절할 수 있음을 나타내고 있다

2.2.3 검파 회로

수신된 초음파신호를 증폭하여 검파하면 송신된 시점부터 수신된 시점까지의 경과 시간을 알 수 있어 물체사이의 거리를 계산해 낼 수 있다. 보통 포락선 검파(Envelope Detector)를 이용하는 데 이를 위해서는

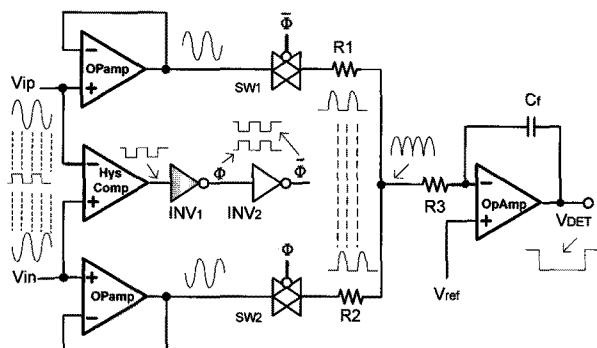


그림 12. 전파검파기의 블록 구성도

Fig. 12. The circuit structure of full-wave rectifier.

검파다이오드, 큰 용량의 커패시터가 필요하다. 본 설계에서는 이러한 개별 소자를 사용하지 않고 집적회로내부에서 OP amp와 비교기 등 아날로그 회로를 사용하여 구현하였다. 이렇게 함으로써 외부 소자수와 핀 수의 축소, 시스템의 간단화, 저가격화를 이룰 수 있다. 설계한 전파(Full wave) 검파회로의 구조는 다음 그림 12와 같으며 실제 설계된 회로의 블록도와 같다.

위 회로에서 사용한 연산증폭기(OPamp)와 히스테리시스 비교기(Hys comp)는 참고문헌 [12]를 참고하여 설계하였다. 차동 입력 단자(Vip, Vin)로 인가되는 신호를 각각 연산증폭기에서 0[dB]로 증폭하고, 히스테리시스비교기에서는 두 입력신호의 극성에 따라 펄스 신호(Φ , $\bar{\Phi}$)로 만든다. 이 펄스신호로 SW₁과 SW₂를 단속하여 두 입력신호의 (+) 신호 부분만을 통과시킨 다음 두 신호를 저항(R1, R2)을 이용하여 더한다. 이를 다시 적분하면서 기준전압(Vref)과 비교하면 검파출력(VDET)을 얻을 수 있다. 이 펄스의 하강에지가 송신된 초음파신호가 수신된 시점을 나타낸다.

III. 실 험

설계한 회로는 2-metal 0.6[μm]급 40[V] CMOS 공정파라미터를 이용하여 PSPICE로 검증하였다. 우선 각 주요 블록을 개별적으로 검증한 후 단위 시스템으로 묶었다. 최종적으로 전체 회로를 한 개로 집적하여 전체 칩의 동작을 검증하였는데, 전체 회로가 목표대로 잘 동작하는 것을 확인하고자 하였다. 소비전류를 줄이기 위하여 회로를 간단하게 설계하였고 각 블록의 바이어스전류를 최소화 하였으며 대기모드 등에는 불필요한 기능의 동작을 중지시켰다.

먼저, 송신단의 초음파 발생기와 평-펄스 발생기 그리고 최종 피에조 구동단 전체를 검증하였다. 초음파 주파수는 40[kHz]로, 평 주기는 7.5[ms], 기간은 1[ms]로 설정하고 시뮬레이션을 수행하였다. DC-DC 변환기에서 발생시킨 40[V]의 DC 전압을 피에조 구동회로의 전원으로 사용하였다. 그림 13에 송신단 전체 회로의 시뮬레이션 결과를 나타내었다. (a)는 송신단 전체 회로의 소비전류이며 (b)는 피에조 송신소자의 양단에 인가되는 초음파발생파형으로 BTL 형태의 구동 Amp에 연결하였기 때문에 최대 진폭이 80[Vp-p]이다. (c)는 피에조 소자의 한 쪽 단자에 인가되는 파형 두 개를 겹쳐서 나타낸 파형이며, (d)는 평 신호의 주기와 기간을 만들

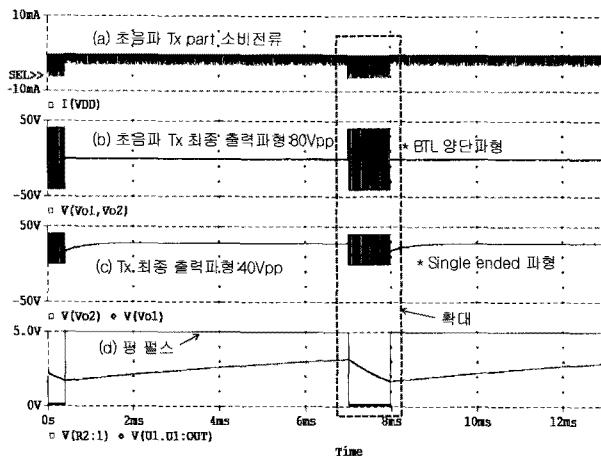


그림 13. 초음파 송신단 주요 파형

Fig. 13. The waveform of Transmitter.

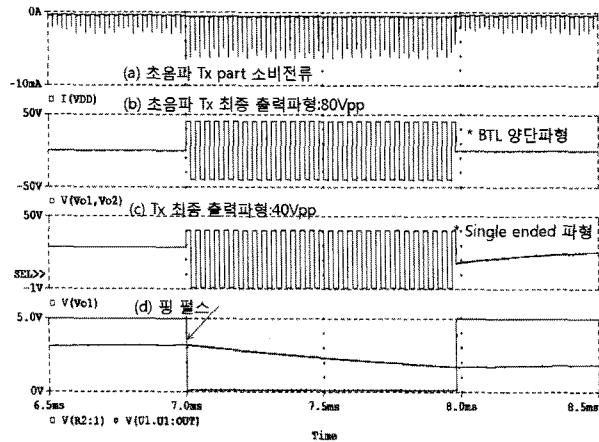


그림 14. 초음파 송신단 주요 파형 - 확대

Fig. 14. The waveform of Transmitter - magnify.

기 위하여 발생시킨 파형이다. 평-펄스 파형의 주기는 시뮬레이션의 편이성을 위해서 실제보다 1/10 정도로 시간을 단축하였다. 그림 14는 그림 13의 중간 부분을 확대한 파형이다.

다음으로, 수신단 수신신호 잡음 제거용 BPF와 VGC 회로의 증폭 특성, 전파정류기 회로의 동작특성을 각각 확인하였다. 그림 15는 수신단 BFP의 보드 특성이다. 송신단의 VCO가 40[kHz]로 발진하는 조건에서 필터의 중심주파수가 약 41.02[kHz] 인 것을 확인하였다. 중심주파수를 바꿔주면 필터의 중심주파수도 같은 값으로 바뀌는 것을 확인하였다.

그림 16은 VGC 회로의 시간영역 해석 결과이다. VGC에 인가되는 파형을 40[kHz], 연속파 형태 (a)로 인가하였다. VGC 제어전압 (b)에 의해서 VGC의 최종 출력 신호는 (c)와 같이 시간이 경과함에 따라 증폭이 커짐을 볼 수 있다. 이는 송, 수신단의 거리가 멀어짐에

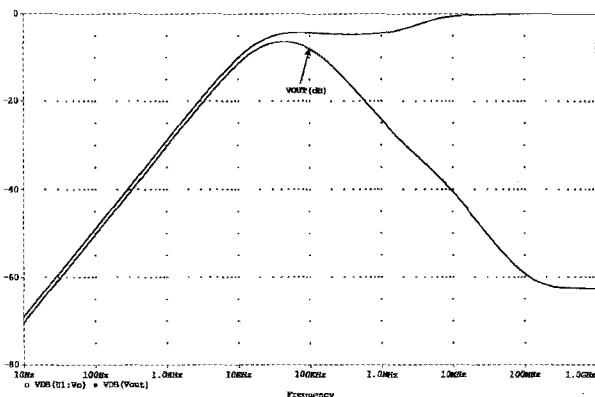


그림 15. 수신단 BPF의 중심주파수

Fig. 15. The BPF Center Frequency of the receiver.

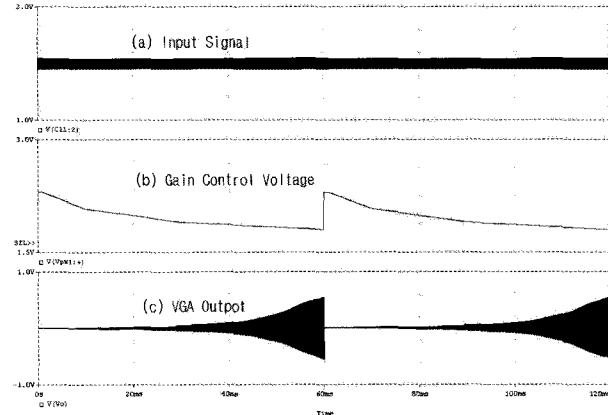


그림 16. VGC 회로의 시간에 따른 증폭 특성 파형

Fig. 16. The waveform of VGC by proportional by time.

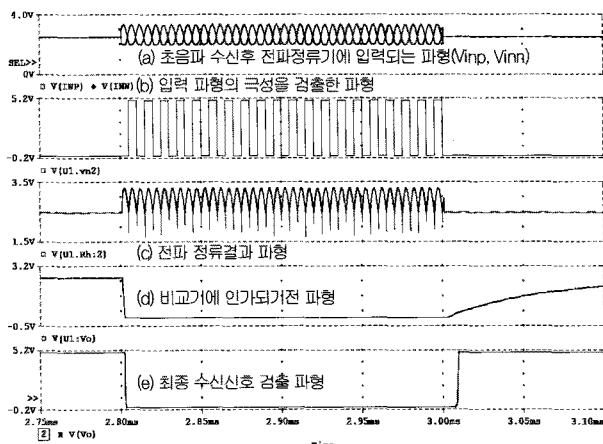


그림 17. 전파정류기의 시뮬레이션 파형

Fig. 17. The waveform of Fullwave Rectifier.

따라 수신 신호의 강도가 약해졌을 때 신호의 크기를 키워줌으로써 거리 계산을 정확하게 할 수 있음을 의미한다.

그림 17은 그림 12에 근거하여 설계한 전파정류기의 검증 결과 파형이다. 초음파수신단에서 입력된 수신신

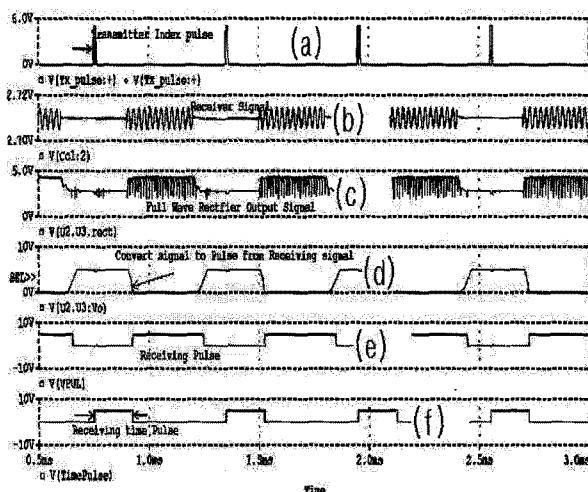


그림 18. 초음파거리 측정기의 송·수신단 전체 기능에 대한 시뮬레이션 결과 파형

Fig. 18. The whole chip simulation waveform of The Ultra Sonic Range meter.

호가 증폭되어 전파정류기에 인가되는 두 입력 파형이 (a)이다. 서로 반전된 형태로 인가되었다. (b)는 히스테리시스 비교기(Hys comp)를 거친 신호로 두 입력 신호의 상측부분만을 검출하기 위해 만든 파형이다. 이 파형을 이용해서 두 입력 파형의 상측 부분만을 합하여 만든 파형이 (c)이다. (c)파형을 LPF에서 적분한 파형이 (d)이고 이를 OPamp로 구성한 비교기에서 검출한 파형이 (e)인데 펄스의 하강에지가 수신 신호의 시작점임을 찾아낸 것을 알 수 있다.

그림 18은 설계된 초음파 거리 측정 front-end IC의 전체 기능을 집적하여 full chip 상태에서 시뮬레이션을 수행한 결과 파형이다. (a)는 송신단에서 만든 평-펄스이다. 이 펄스의 상승 에지에서 초음파가 송신됨을 표시하여, 수신단에서는 이 상승에지에서 래치를 “SET” 시킨다. (b)는 수신 신호를 1차 증폭하고 BPF를 거친 후 VGC에서 재차 증폭한 최종 수신 파형이다. (c)는 전파정류기에서 전파신호로 변환한 파형이다. (d)는 전파 신호를 적분하고 비교기를 거쳐서 만든 검파 결과 파형이다. “L”로 떨어지는 구간이 수신신호의 시작 구간이다. (e)는 검출 파형(d)를 반전한 파형이며 상승에지에서 래치를 “RESET”시키면 파형 (f)가 되는데 이 펄스의 “H” 구간 폭이 초음파신호의 송신에서부터 수신까지 걸린 시간이다.

IV. 결 론

본 논문에서는 초음파신호를 이용하여 두 물체 사이의 거리를 측정할 수 있도록 초음파신호를 발생시켜 송신하고 이를 수신하여 증폭하는 프론트-엔드 IC를 설계하였다. 위의 모든 기능은 시뮬레이션을 통하여 검증하였다. 본 논문에서 제안한 주파수 자동 조정(SFC) 회로는 VCO가 외부 제어전압에 의해서 주파수 범위 40[kHz]~300[kHz]의 초음파 신호를 발생시키면서 동작할 때 수신단의 BFP의 중심주파수도 이에 연동되도록 설계한 회로이다. 송신주파수와 수신단 BPF의 중심주파수는 0.5[%]내외의 오차범위 내에서 잘 동작하여 초음파신호의 복원이 잘 될 수 있음이 확인되었다. 또한, 가변이득 조절회로(VGC)를 설계하여 VGA에 RC 충방전 특성을 이용해 만든 VGA 제어전압을 인가하였다. 그 결과 거리에 따라 이득이 조절되어 물체사이의 거리가 다르더라도 수신되는 진폭의 차이는 거의 발생하지 않음을 확인하였다. 3[V]~9[V] 내외의 낮은 전원 전압을 Boost converter 회로를 이용하여 40[V]로 승압한 다음 이 전압을 송신단 구동회로의 전원으로 사용하고 초음파 구동소자를 BTL로 구성하여 80[Vp-p]의 크기로 출력신호를 송신하도록 설계하였다. 평-펄스의 주기와 펄스 폭은 외부 수동 소자의 값을 변경시켜 용용회로에 적합하게 사용할 수 있도록 고려하였다. 수신된 신호를 검출하기 위해서 사용하는 검파기에 검파다이오드를 사용하지 않는 구조로 설계하여 외부 소자의 사용이 최소화됨으로써 시스템의 저가격화와 품질 측면에서의 장점도 확보하였다. 5[V] 전원단자에서 공급되는 소비전류는 초음파 송, 수신기능이 모두 동작할 때 2.4[mA] 정도이며 대기 상태에서는 1[μA] 이하이다. 이는 로봇이나 휴대형 기기 등에 사용할 때 전력의 사용 측면에서 보다 유리함을 알 수 있다.

참 고 문 현

- [1] 최종수, “초음파의 응용,” 전자공학회지 특집 기술 해설, 제 13 권, 제 6 호, 51-56쪽, 1986.
- [2] 조영환, “초음파의 의학적 응용-초음파영상 진단기를 중심으로,” 전자공학회지 특집, 제 22 권, 제 5 호, 62-71쪽, 1995.
- [3] 이웅혁, 윤영배, 장원석, 홍승홍, “맹인 안내용 MOBILE ROBOT의 초음파 거리 측정 모듈에 관한 연구,” 한국자동제어학술회의 논문집, Vol. 1,

333-386쪽, 1986.

- [4] 김태호, 도용태, “거리측정용 초음파 센서 시스템의 환경 의존성 극복을 위한 연구,” 대한전자공학회 논문집(B) 제19권 제2호, 1115-1118쪽, 1996.
- [5] 김정훈, 정정화, “송·수신 분리형 초음파 거리 측정기 개발,” 대한전자공학회 논문지 제43권 SC편, 제3호, 41-50쪽, 2006년 5월.
- [6] 나승유, 박민상, “초음파센서 배열 시스템에서 물체의 각도 추론에 관한 연구,” 대한전자공학회 학계종합학술대회 논문집 제21권 제1호, 271-274쪽, 1998.
- [7] Karen A. Kozma, David A. Johns, “Automatic Tuning of Continuous-Time Integrated Filters Using an Adaptive Filter Technique,” *IEEE Transactions on circuits and Systems*, Vol. 38, No. 11, pp. 1241~1248, Nov. 1991
- [8] Jun-seong Lee, “Voltage Controlled Oscillator provided with negative feedback biasing,” *us patent 5343170*.
- [9] R. Jacob Baker, “CMOS Mixed-Signal Circuit Design, second edition,” *A John Wiley & Sons, Inc*, pp. 73-118, 2009.
- [10] 박민상, 나승유, “초음파센서를 이용한 거리측정에 서 온도보상에 관한 연구,” 대한전자공학회 광주·전남지부 학술발표회논문집, 제10권, 1호, 25-28쪽, 1995.
- [11] “TLC555, TLC555Y LinCMOSTM TIMERS”, *TEXAS INSTRUMENTS*, 1997.
- [12] Allen. Phillip. E, Holberg. D. R, “CMOS Analog Circuit Design, 2/E,” *Oxford University Press*, 2002.

저 자 소 개



이 준 성(정회원)
대한전자공학회 논문지
제47권 IE 편 제 2 호