

논문 2010-47SD-12-8

HCML 배선기판에서 비아홀 구조에 대한 경험적 모델

(Empirical Model of Via-Hole Structures in High-Count Multi-Layered Printed Circuit Board)

김 영 우*, 임 영 석**

(Young Woo Kim and Yeong Seog Lim)

요 약

고다층 배선 기판에 형성된 개방 스텐브 (open stub)를 제거한 후면드릴가공홀 (Back-Drilled-Hole, BDH)과 일반적인 구조인 관통홀 (Plated-Through-Hole, PTH) 구조의 전기적 특성에 대한 분석을 하였으며, 고속 신호를 부품 실장면으로부터 내층의 스트립라인으로 전송하기 위해 비아홀의 급전 길이가 가장 긴 전송층을 선택하였다. 10 GHz의 광대역 주파수 내에서 실험 계획법 (DOE, design of experiment)을 적용하여 비아홀 구조 내에 외층과 급전층 사이의 비아홀의 길이, 접지층에 형성된 천공 (anti-pad)의 크기와 급전층에 형성된 패드 (pad)의 크기가 최대 반사 손실, 반전력 주파수와 삽입 손실에 미치는 영향을 분석하였다. 이로 부터 거시적 모델 (macro model)을 위한 회귀 실험식을 추출하여 실험 결과와 비교 평가하였고, 실험 영역 외에서도 측정 결과와 5 % 이내의 오차를 보이고 있음을 확인하였다.

Abstract

The electrical properties of a back drilled via-hole (BDH) without the open-stub and the plated through via-hole (PTH) with the open-stub, which is called the conventional structure, in a high-count multi-layered (HCML) printed circuit board (PCB) were investigated for a high-speed digital system, and a selected inner layer to transmit a high-speed signal was farthest away from the side to mount the component. Within 10 GHz of the broadband frequency, a design of experiment (DOE) methodology was carried out with three cause factors of each via-hole structure, which were the distance between the via-holes, the dimensions of drilling pad and the anti-pad in the ground plane, and then the relation between cause and result factors which were the maximum return loss, the half-power frequency, and the minimum insertion loss was analyzed. Subsequently, the empirical formulae resulting in a macro model were extracted and compared with the experiment results. Even, out of the cause range, the calculated results obtained from the macro model can be also matched with the measured results within 5 % of the error.

Keywords: via-hole, open-stub, back-drilled-hole, plated-through-hole, high-count multi-layered printed circuit board, macro model

I. 서 론

수 Gbps의 대용량 고속 신호를 처리하기 위한 반도체 패키지 및 통신 시스템의 배선 기판 내에서 층간 전기적 신호 연결을 위한 비아홀은 필수적인 설계 요소이

다. 비아홀은 전자장과 수직인 신호가 TEM 모드로 전송되는 이상적인 전송 선로와 달리 배선 기판의 두께와 밀도에 따라 형성 구조 및 공법이 서로 다른 전송 특성을 결정한다.^[1-3] 특히 광대역 분배망과 같은 전송 시스템 내에서 백플레인 (backplane) 및 마더 보드 (mother board)에 적용되는 비아홀은 매우 다양하나, 배선 밀도의 향상과 신호무결성 (signal integrity)을 동시에 확보할 수 있는 비아홀 구조들을 필요로 하고 있다.^[4-5] 이를 위해 개발된 마이크로비아홀 (micro-via) 및 블라인드비아홀 (blind-via) 기술은 널리 확대되었으나,^[6] CO₂ 및 Yag 레이저 드릴 광원을 적용하여 형성하는 비아홀

* 학생회원, 전남대학교 전자공학과
(Department of Electronics Engineering, Chonnam National University)

** 정회원-교신저자, 전남대학교 전자컴퓨터공학과
(Department of Electronics and Computer Engineering, Chonnam National University)

접수일자: 2010년7월1일, 수정완료일: 2010년11월28일

은 가공 직경에 비하여 구형 깊이 (aspect ratio)가 제한된다. 따라서 패키지를 실장하는 외층 배선으로부터 내층으로 전송이 가능한 급전층을 선택할 수 있는 범위가 감소하게 된다. 이를 해결하기 위하여 전통적인 방식인 도금된 관통 비아홀 (PTH)를 형성하고, 후면에서 내층의 급전층까지 open stub를 제거하는 후면드릴가공비아홀 (BDH)이 적용되고 있다.^[7] PTH 구조에서 open stub에 기생하는 용량성 및 유도성 부하에 의해 발생하는 공진 현상은 주파수 대역폭을 감소시켜 삽입 손실을 증가시킨다.^[8-9] 또한 도체의 표피 효과에 의한 고주파 교류 저항 및 복사 저항과 유전체의 주파수 의존 유전 손실 변화가 신호 감쇠의 원인이 된다. 따라서 비아홀과 접지층 사이의 용량성 및 유도성 기생 성분에 의한 영향을 최소화하기 위하여 시변 전자계 분포를 안정화시키고, 인덕턴스의 크기를 감소시키기 위한 접지 비아홀에 대한 연구가 이루어졌다.^[10-12] 또한 주파수 영역에서 접지층의 불균일한 회귀 전류 분포를 제어하기 위해 접지 비아홀의 균일한 배치를 통하여 방사 잡음 및 전송 손실을 최소화 시킬 수 있었다.^[13]

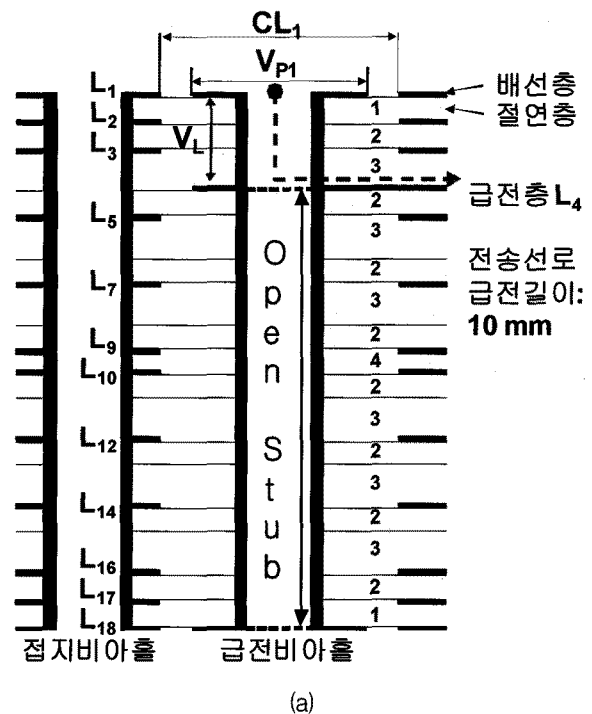
고다층 배선기판은 접지 및 배선층의 수가 많고 복잡한 구조로 구성되어 있기 때문에 전산모사를 이용한 분석은 많은 시간이 소요된다. 특히 전송 특성에 영향을 미치는 접지 비아홀에 따른 인덕턴스와 커패시턴스를 추출하기 위하여 3차원 full-wave 해석 기법을 적용하는 것은 해석을 위한 많은 격자수가 소요된다. 따라서 비아홀에 대한 전산모사 시간 단축과 정확한 해석을 위하여 유한 요소법 (finite element method), 유한차분 시간영역법 (finite-difference time-domain) 및 전송선 모델링 기법 (transmission line modeling : TLM)을 기반으로 하는 커패시턴스 및 인덕턴스의 추출과 주파수 영역에서 산란 파라미터 분석에 대한 여러 가지 방법론이 제시되었으며,^[14-20] 측정을 선행하여 π 형 및 T형 등가 회로로부터 인덕턴스와 커패시턴스를 역 추출하는 기법이 연구되었다.^[21-23] 또한 해석 시간과 전산 모사 소프트웨어에 대한 구매 비용을 감소시키기 위하여 비아홀의 특성 임피던스에 대한 전산모사 선행 경험적 실험 모델을 제시하였다.^[24-25]

본 논문은 10 GHz 광대역 주파수 대역 내에서 신호 무결성이 요구되는 고속 전송용 고다층 배선 기판을 설계함에 있어 선행 실험을 통한 PTH와 BDH의 전송 손실을 측정하고, 반복적 구조에 대한 용이한 예측을 위한 실험적 모델에 관한 연구이다. 비아홀 설계에 있어

고려 요소는 급전층까지의 비아홀의 길이, 접지층 및 전원 공급층에 형성된 anti-pad와 급전층 pad의 크기이다. 각 인자에 대한 변화는 3 가지 수준으로 하여 영향도가 가장 높은 인자를 도출하였으며, 인자 간의 상호작용에 대한 분석을 통하여 손실과 반전력 주파수에 대한 실험식을 유도하였다. 본 연구를 통하여 10 GHz 이 내에서 PTH 및 BDH의 각 구조에 대한 반전력 주파수와 삽입 손실을 비교하고, 전송 신호의 효율과 제작 공정성을 동시에 향상시킬 수 있는 PTH 구조에서의 급전층을 선택하였다.

II. 비아홀에 대한 실험 구조

Backplane에 결합된 주기판 내에 고속 신호는 커넥터 (connector)를 통하여 전기적 연결이 이루어지며, 다른 기판과 부품에 급전을 위하여서는 백플레인 내에서 외층의 마이크로스트립선로 또는 내층의 스트립선로를 적용하여 다른 부품과 신호 연결이 이루어진다. 전자파의 간섭을 줄이면서 배선 기판 내의 배선 밀도를 낮출 수 있는 내층의 스트립선로를 이용한 급전은 비아홀로 인한 신호 왜곡을 피할 수 없게 한다. 이러한 손실 특성을 관찰하기 위하여 그림 1 (a)와 같이 일반적으로 적용되는 PTH 구조와 그림 1 (b)와 같이 open stub를 제거한 BDH 구조를 도식화 하였다. 그림 1은 내층 L_4 에



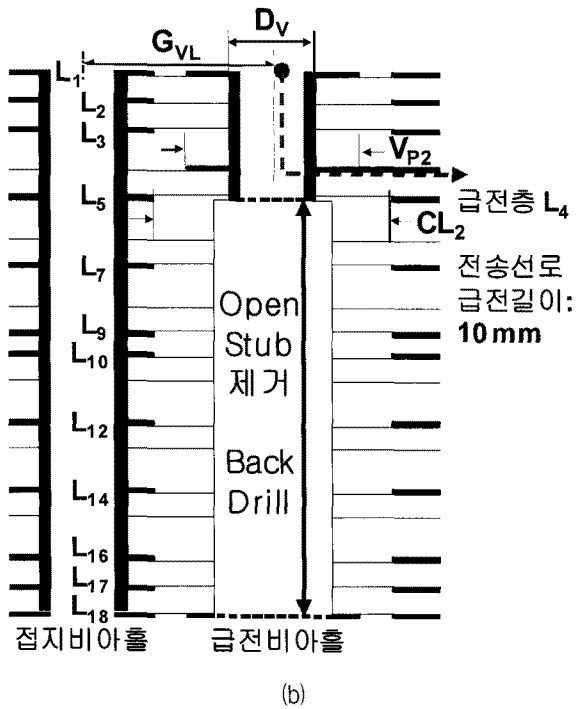


그림 1. 내부의 4층 (L4) 스트립선로를 통하여 급전 시 2 가지 비아홀 구조
 (a) open stub를 가지고 있는 PTH 구조
 (b) 후면드릴을 적용한 BDH 구조

Fig. 1. Two types of via-hole structures to transmit the signal through the inner layer of L4.
 (a) PTH structure with a open stub.
 (b) BDH structure without a open stub.

스트립선로를 이용하여 다른 비아홀로 전송 하는 단면 구조에 대한 예이다. Backplane용 배선 기판의 구조는 전체 두께 3.0 mm로서 모두 18 개의 층으로 구성되어 있으며, L1 및 L18에 인가된 고속 신호를 전송할 수 있도록 하기 위하여 L1, L4, L6, L8, L11, L13, L15 및 L18의 8 개 급전층과 나머지 12 개의 접지층 및 전원 공급층으로 구성되어 있다. 직관적으로 손실이 작은 전송 구조는 open stub를 제거한 BDH 구조가 적합할 것으로 예상되지만, 후면드릴가공에 따른 제작 비용을 감안하지 않을 수 없게 된다. 따라서 비아홀에 대한 구조 설계에 있어 발생된 손실이 제작 비용과 대립 균형 (trade-off) 관계를 효과적으로 부합시킬 수 있는 사전 평가가 필요하다. 이를 위해 그림 1 내에 표시된 기호를 표 1에서 정리한 바와 같이 실험 시료를 설계하였고, 제작 및 측정하였다. 배선 기판은 일정한 두께를 유지하도록 서로 다른 두께의 유전층으로 구성된다. 유전층의 두께에 따라 비유전율은 6.8의 직조 유리 섬유와 2.8의 에폭시의 배합 비율이 결정되며, 다양한 상대비유전율로 계산된

표 1. 실험을 위한 구조와 규격

Table 1. Specification of control factors for the experiment.

구분	기호	치수	비고
비유전율	ϵ_{r1}	3.37	표시 1
	ϵ_{r2}	3.67	표시 2
	ϵ_{r3}	3.37	표시 3
	ϵ_{r4}	3.26	표시 4
절연층 두께 (μm)	h_1	101	표시 1
	h_2	152	표시 2
	h_3	193	표시 3
	h_4	99	표시 4
외층 anti-pad (mm)	CL_1	0.9	
외층 pad (mm)	VP_1	0.5	
비아홀간 거리	G_{VL}	0.89	
비아홀 직경	D_V	0.3	
anti-pad / 비아홀 직경	$CL_1 / D_V = X$	1.667, 2.833, 4.000	변화 인자 1
내층 pad 크기 (mm)	VP_2	0.5, 0.85, 1.2	변화 인자 2
비아홀 급전 거리 × 상대비유전율	$V_L \times \epsilon_r = L$	1.763, 4.480, 7.196	변화 인자 3
접지 비아홀의 개수		4	
외층 배선 두께 (μm)		58	
내층 배선 두께 (μm)		15	

다. 전송 선로의 영향을 최소화하기 위하여 급전 비아홀 사이의 연결 길이는 10 mm로 하여 특성 임피던스가 50 ohm에 정합되도록 제작하였다. 또한 접지 비아홀에 의한 인덕턴스의 크기를 최소화하기 위하여 급전 비아홀과 접지 비아홀 간 거리 (G_{VL})는 0.89 mm로 설계하였으며, 접지 비아홀의 개수는 4개이다. 실험 인자 중에서 open stub 길이와 anti-pad의 크기에 의한 영향을 고려할 수 있도록 서로 다른 유전층의 상대비유전율을 아래의 식 (1)로부터 계산하였다.^[20]

$$\epsilon_r = \frac{\sum_{n=1}^n \epsilon_{r,n} h_n}{\sum_{n=1}^n h_n} = \frac{\epsilon_{r,1} h_1 + \epsilon_{r,2} h_2 + \dots}{h_1 + h_2 + \dots} \quad (1)$$

III. 실험식 추출

1. 실험 인자간의 손실 특성과 영향도 분석

표 1에서 3 가지의 변화 인자에 대하여 3 가지 조건과 2 가지 구조에 대한 실험 경우의 수는 54 가지이다. 모든 경우의 수를 반영하는 방법 (완전요인실험)을 적용하여 인자의 변화들이 선형 또는 비선형 관계에 있는지 알아볼 수 있다.^[26] 10 GHz 이내에서 실험에 대한

고찰 항목은 반전력 주파수와 반사 및 삽입 손실이며, 각 구조에 대한 측정 결과를 부록에 정리하였다. 이에 대한 고찰 항목과 각 인자들 사이에서 변화 관계를 그림 2와 같이 분석하였고, 거시적 관점에서 각 조건에 따라 인자들의 주요한 영향들을 평가하였다. 비아홀과 anti-pad 크기 비율인 X 인자는 크기가 증가할수록 반사 손실과 삽입 손실이 작아지고 반전력 주파수의 대역폭이 증가 하고 있음을 관찰할 수 있었다. 이는 비아홀의 크기가 작고 anti-pad가 커질 수록 커패시턴스의 크기가 감소되고, 비아홀 직경에 따른 인덕턴스의 변화는 상대적으로 작아지기 때문이다.

L은 비아홀의 급전 길이에 따라 결정되는 인자로서 신호가 각각 L_4 , L_8 과 L_{13} 으로 급전될 경우 PTH와 BDH 구조에서 얻은 결과가 반대의 기울기로 변화하고 있으며, BDH와 PTH 구조의 반사 손실은 각각 $-8.7 \text{ dB} \sim -11.2 \text{ dB}$ 와 $-1.2 \text{ dB} \sim -4.2 \text{ dB}$ 사이에 분포되어 있다. 이는 PTH 구조에서 비아홀의 급전 길이가 길어지게 되면 open stub에 의한 전달 신호의 축전과 방사 손실은 감소되고, open stub가 없는 BDH 구조에서는 비아홀의 급전 길이와 기생 성분의 크기가 급전 길이에 비례하여 반사 손실을 증가시킨다. 따라서 open stub는 반사 손실에 비하여 삽입 손실과 반전력 주파수에 영향도가 높다. 또한 내층 pad의 크기인 V_{P2} 에 의한 삽입 손실의 변화는 PTH 구조에서 제한적인 변화를 하고 있으나, BDH 구조에서 크기가 증가할수록 삽입 손실이 급격한 변화를 보이고 있다.

BDH 구조에서는 급전 신호의 삽입 손실을 결정하는 중요한 인자는 X와 V_{P2} 이다. 이는 open stub가 제거되었을 경우 비아홀에 연결된 급전층 pad와 접지층 사이에 형성된 평판 및 누설 (fringing) 커패시턴스가 무시할 수 없을 만큼 영향이 커지기 때문이다. 한편 PTH 구조에서 주요 인자는 인자 L과 X이며, X의 크기를 결정하는 anti-pad는 비아홀의 급전 및 open stub 영역에서 인덕턴스와 커패시턴스의 기생 성분을 동시에 결정하는 요소가 된다. 따라서 기생 성분 및 공진 주파수 크기 결정에 있어 주요한 영향을 주고 있는 공통 인자는 X 이고, open stub의 유무에 따라 L과 V_{P2} 의 영향도가 서로 다르게 반영된다.

2. 실험 개수에 따른 분석과 실험식 추출

10 GHz 내에서의 손실 특성과 반전력 주파수에 대한 분석 목적은 후면 드릴 가공법을 적용하는 BDH 구조

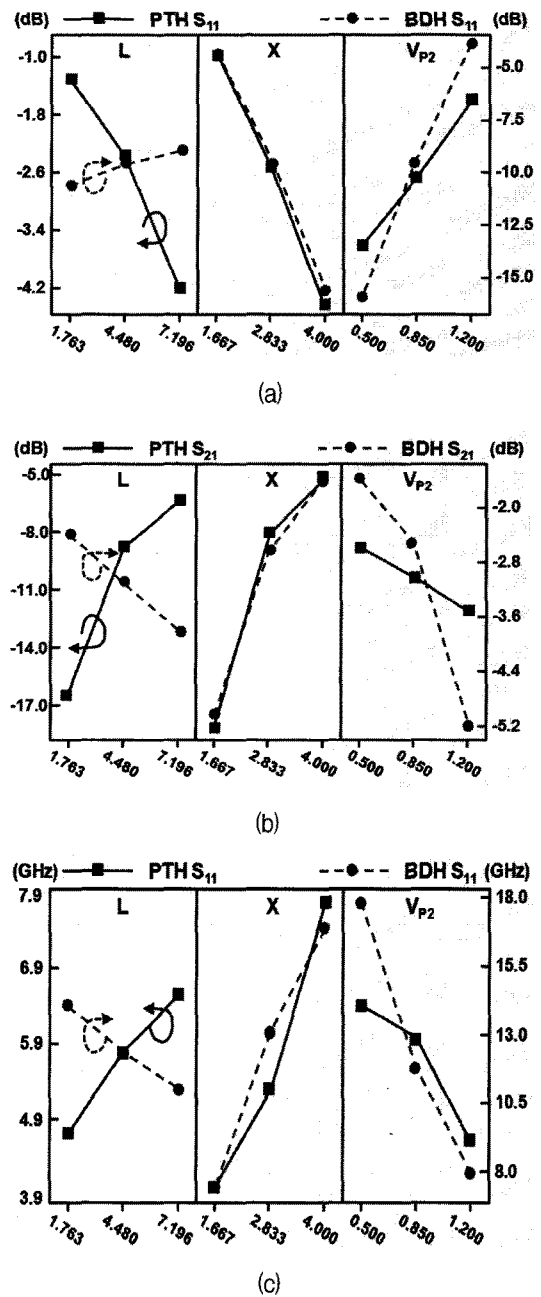


그림 2. 완전 요인 실험에 대한 주효과 분석
 (a) 10 GHz 이내에서 최대 반사 손실
 (b) 10 GHz 이내에서 최대 삽입 손실
 (c) 각 구조에 대한 반전력 주파수
 Fig. 2. Analysis of main effect for each structure.
 (a) Maximum return loss within 10 GHz.
 (b) Maximum insertion loss within 10 GHz.
 (c) Half-power frequency.

와 PTH 구조의 설계 가능성을 확인하기 위함이다. 제조 공법을 적용함에 있어 지침이 되는 비교 분석을 통하여 3 가지 인자들이 비선형적인 변화를 하고 있음을 확인하였고, 각 인자들의 변화에 대한 정량적 비교 평

가를 위해 실험 모델을 제작하였다. 기존 연구에서 적용하였던 반응표면분석 기법 중에서 중심합성법 보다 분석에 대한 경우의 수가 적은 Box-Behnken법을 적용하였으며, 54 가지의 측정 결과 중에서 12 개의 실험점에 대하여 식 (2)에서 식 (7)과 같은 실험식을 도출하였다.^[27]

$$S_{11, Max}(PTH) = 4.7833 - 0.0089L - 8.0938 V_{P2} - 1.0949X - 0.00617L^2 + 1.0204 V_{P2}^2 - 0.0367X^2 + 1.0623L V_{P2} - 0.2983LX + 1.4206 V_{P2}X \quad (2)$$

$$f_{-3dB}(PTH) = 2.9855 + 0.7248L + 9.2686 V_{P2} - 1.4371X + 0.0051L^2 - 3.3674 V_{P2}^2 + 0.5236X^2 - 0.1315L V_{P2} + 0.3945LX - 1.837 V_{P2}X \quad (3)$$

$$S_{21, Max}(PTH) = -68.7242 + 9.8589L - 21.6831 V_{P2} + 27.631X - 0.3786L^2 + 9.1122 V_{P2}^2 - 2.5345X^2 + 0.1183L V_{P2} - 1.6718LX - 0.1041 V_{P2}X \quad (4)$$

$$S_{11, Max}(BDH) = -2.5811 + 1.8535L + 4.0162 V_{P2} - 9.0356X - 0.074L^2 - 4.1531 V_{P2}^2 - 0.4529X^2 - 0.8204L V_{P2} - 0.0923LX + 8.401 V_{P2}X \quad (5)$$

$$f_{-3dB}(BDH) = 12.6637 - 0.7641L - 25.8593 V_{P2} + 10.605X - 0.0254L^2 + 6.4286 V_{P2}^2 - 0.542X^2 + 1.4199L V_{P2} - 0.2919LX - 2.5718 V_{P2}X \quad (6)$$

$$S_{21, Max}(BDH@ \leq 9.6 GHz) = -3.65319 - 0.2594L + 1.9758 V_{P2} + 1.654X - 0.0285L^2 - 8.041 V_{P2}^2 - 0.5383X^2 - 0.2524L V_{P2} + 0.1665LX + 2.5534 V_{P2}X \quad (7)$$

여기서, L, V_{P2} 및 X는 표 1에서 정의한 비아홀의 급전 거리와 상대비유전율 및 pad, anti-pad와 비아홀의

표 2. 회귀 실험식과 측정 결과에 대한 비교

Table 2. Comparison the calculated result obtained from the regression formula with the measured value.

			L (V _L × ε _r)		
			1.763	4.480	7.196
Box-Behnken	S _{11,Max} (dB)	PTH	-2.51	-5.38	-9.15
		BDH	-26.53	-24.87	-24.30
	f _{3dB} (GHz)	PTH	7.14	9.36	11.66
		BDH	27.71	23.96	19.84
	S _{21,Max} (dB)	PTH	-3.00	-0.65	-3.88
		BDH	-1.16	-0.88	-1.02
측정 결과	S _{11,Max} (dB)	PTH	-2.75	-5.07	-10.95
		BDH	-29.06	-24.43	-22.91
	f _{3dB} (GHz)	PTH	6.00	9.30	12.20
		BDH	25.40	22.10	21.20
	S _{21,Max} (dB)	PTH	-5.71	-3.18	-1.76
		BDH	-0.61	-0.96	-1.30

직경에 대한 변수이며, 신뢰 구간은 anti-pad가 0.5 ~ 1.2 mm, 비아홀 pad 0.5 ~ 1.2 mm, 비아홀 0.25 ~ 0.35 mm 이며, 상대비유전율은 유전체 두께에 대한 유동 인자로서 3.296 ~ 3.65의 분포를 가진다. 급전층은 L₄, L₆, L₈, L₁₁, L₁₃ 및 L₁₅이며, L₄에서 시작하여 L₈까지 0.377 mm 단위로 증가시키며, L₈과 L₁₁ 사이의 길이는 0.42 mm이고, L₁₁에서 L₁₃까지는 0.377 mm로 증가하며, L₁₃ 까지 증가 시킬 수 있는 길이는 2.098 mm 이다.

각각의 인자의 변화에 대하여 반전력 주파수와 최대 손실을 분석하였고, 10 GHz 이내에서 안정적인 신호 전송이 가능한 비아홀 구조에 대하여 상대 비교를 하였다. 실험식에 대한 신뢰성 기준은 수학적 모델이 실험 결과와 정합 하고 있는지 판단할 수 있는 결정 계수에 있다. BDH 구조에서 반사 손실, 반전력 주파수 및 삽입 손실에 대하여 회귀 분석식의 결정 계수 (R-Sq)가 각각 96.2 %, 99.8 % 및 99.6 % 이었고, PTH 구조에서는 94.7 %, 99.0 % 및 90.8 % 로서 PTH 구조의 반사 손실 및 삽입 손실의 예측도가 감소할 수 있는 잠재성을 가지고 있었다. 측정 결과의 변동성과 정확성은 각각 85 % 및 74 % 이상의 특성을 보였으며, 추출된 실험식은 실험 결과와 최대 25 % 정도 차이가 발생할 가능성이 있음을 확인하였다. Box-Behnken법으로부터 얻은 L₁₃에 대한 계산 결과는 표 2에 정리하여 실험 결과와 비교 하였다. V_{P2}와 X의 크기가 각각 0.5 mm와 4.0 인 조건에서 L의 크기를 변화시키면서 비교한 결과,

표 3. 실험 및 회귀 분석 결과 간의 오차를 최소화하기 위한 회귀 실험식의 계수 매트릭스
Table 3. Matrix of regression formula to minimize the error between the experimental results and the regressed value.

Y	X	변수항		X ²			X			-		
		계수/상수		α			β			γ		
	V _{P2}	변수항		V _{P2} ²	V _{P2}	-	V _{P2} ²	V _{P2}	-	V _{P2} ²	V _{P2}	-
		계수/상수		A ₁	A ₂	A ₃	A ₄	A ₅	A ₆	A ₇	A ₈	A ₉
$\frac{Max. S_{11}}{20} + 3$	PTH	L ²	δ _n	-0.0021	0.01	-0.0075	-0.0012	-0.0276	0.0265	0.0093	0.0171	-0.0243
		L	θ _n	-0.0244	-0.0205	0.0418	0.2468	-0.0954	-0.1428	-0.3587	0.2429	0.1094
		Lc	ρ _n	0.232	-0.2581	0.0236	-1.4122	1.6926	-0.2849	1.733	-2.1451	3.4079
	BDH	L ²	δ _n	-0.0237	0.0447	-0.0197	0.1141	-0.2129	0.0922	-0.1309	0.242	-0.1038
		L	θ _n	0.2681	-0.5131	0.2296	-1.2352	2.3517	-1.0457	1.4088	-2.7046	1.227
		Lc	ρ _n	-0.4669	0.9111	-0.4406	1.8252	-3.1471	1.1798	-2.1444	3.9307	1.2589
$\frac{Max. S_{11}}{20} + 3$	PTH	L ²	δ _n	-0.0024	-0.0012	-0.0113	0.0263	-0.0092	0.0845	-0.0749	0.0678	-0.1651
		L	θ _n	0.0257	0.0161	0.1409	-0.2915	0.0867	-1.0534	0.8452	-0.7404	2.0758
		Lc	ρ _n	0.0058	-0.1105	-0.4678	0.2187	0.3947	3.4878	-1.6235	1.0086	-4.1101
$10 \left(\frac{Min. S_{21}}{20} \right)$	BDH	L ²	δ _n	-0.0046	0.0141	-0.0081	0.0163	-0.0688	0.0439	-0.0153	0.0863	-0.0579
		L	θ _n	0.0365	-0.0986	0.0496	-0.1535	0.4993	-0.2592	0.2043	-0.6852	0.3215
		Lc	ρ _n	0.1855	-0.2171	0.0191	-1.1657	1.5295	-0.2084	1.0029	-1.7349	1.1911
$f - 3dB$	PTH	L ²	δ _n	0.061	-0.1322	0.0683	-0.5355	1.0635	-0.5053	0.8062	-1.556	0.7005
		L	θ _n	-1.3193	2.0147	-0.5024	7.9525	-12.695	3.8791	-10.109	16.398	-5.1684
		Lc	ρ _n	2.2872	-3.1351	0.4486	-14.435	20.693	-3.6135	17.956	-26.523	8.6715
	BDH	L ²	δ _n	-0.7112	1.2518	-0.4332	3.6748	-6.7055	2.5182	-5.2557	9.9086	-4.0524
		L	θ _n	8.5246	-15.029	5.3447	-42.224	76.446	-28.784	53.755	-99.035	38.934
		Lc	ρ _n	-15.817	34.635	-16.319	71.964	-171.72	91.814	-69.505	169.77	-87.156

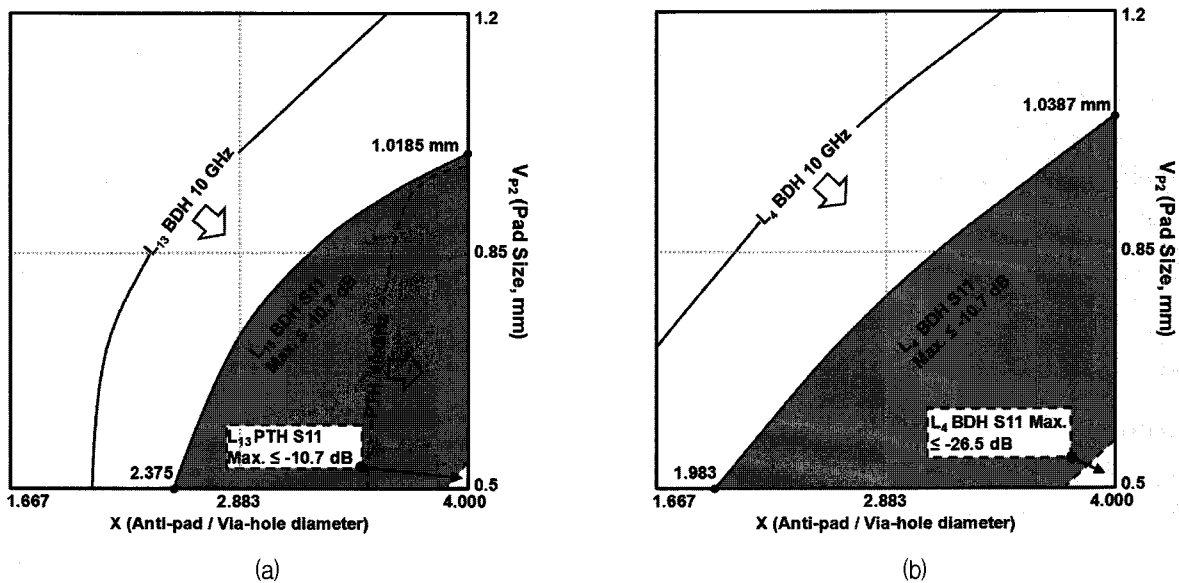


그림 3. 인자 L의 크기에 따른 V_{P2}와 X의 안정화 구간에 대한 반응 표면 분석
(a) L = 7.196에서 공통 영역 (b) L = 1.763에서 공통 영역

Fig. 3. Response surface analysis of a stable range embodied by V_{P2} and X for the magnitude of L.
(a) Joint area at L = 7.195. (b) Joint area at L = 1.763.

PTH 구조에서 계산된 삽입 손실이 측정된 결과와 편차가 있음을 확인하였다.

이러한 차이를 보완하기 위하여 모든 실험점을 분석한 경험적 실험 모델을 제안하였다. 기존에 제시되었던 중심 합성법을 확장한 방법으로서 각 인자에 따른 변화를 결정 함수로 유도하는 완전3절점 실험 모델 (macro model) 이다. 3 가지 인자에 대한 실험 모델을 도출하는 과정은 다음과 같다. 먼저 anti-pad의 변화에 대한 2차 함수를 제작하고, 함수의 각 계수와 상수를 비아홀 pad의 크기와 연동하는 변동 2차 함수를 제작한다. 여기서 정의된 계수와 상수는 A_n 으로 정의가 되며, 다시 A_n 의 계수들을 급전 거리의 함수로 정의하여 식 (8)에서 식 (12)와 같이 유도하였다. 각 식에서 계수와 상수는 표 3에 정리하였으며, 세로 항목은 급전 길이 함수에 대한 계수로서 가로축의 항목은 V_{P2} 및 X 에 대한 변수이다.

$$Y = \alpha X^2 + \beta X + \gamma \tag{8}$$

여기서, α, β 및 γ 는 아래의 식들로 정의한다.

$$\alpha = A_1 V_{P2}^2 + A_2 V_{P2} + A_3 \tag{9}$$

$$\beta = A_4 V_{P2}^2 + A_5 V_{P2} + A_6 \tag{10}$$

$$\gamma = A_7 V_{P2}^2 + A_8 V_{P2} + A_9 \tag{11}$$

식 (9)에서 식 (11) 사이에 정의된 V_{P2} 에 대한 1차 및 2차식에 대한 9개의 계수들에 대한 변화는 인자 L 에 대한 상관 관계식으로 표 3과 같이 정의하며, 이에 대한 관계식은 식 (12)와 같다.

$$A_n = \delta_n L^2 + \theta_n L + \rho_n \tag{12}$$

여기서, 신뢰 구간은 anti-pad가 0.5 ~ 1.2 mm, 비아홀 pad 0.5 ~ 1.2 mm, 비아홀 0.25 ~ 0.35 mm 이며, 상대비유전율은 유전체 두께에 대한 유동 인자로서 3.296 ~ 3.65의 분포를 가진다. 급전층은 L4, L6, L8, L11, L13 및 L15이며, L4에서 시작하여 L8까지 0.377 mm 단위로 증가시키며, L8과 L11 사이의 길이는 0.42 mm이고, L11에서 L13까지는 0.377 mm로 증가하며, L13 까지 증가시킬 수 있는 길이는 2.098 mm 이다.

그림 3 (a)와 그림 3 (b)는 각각 급전층이 L_{13} 과 L_4 인 경우에 실험식으로부터 산출된 분석 결과를 도식화 한

결과이다. 초기 도달 신호의 50 % 이상이 전달되도록 하기 위한 반사 손실 -10.7 dB 이하의 영역과 반전력 주파수가 10 GHz 이상의 영역이 공통으로 형성되는 X 와 V_{P2} 의 공통 영역을 도출하였다. 급전층이 L_{13} 인 경우에 BDH 구조에서는 여유 있는 pad와 anti-pad의 안정화 구간을 확보 할 수 있었으나, PTH 구조는 pad 및 anti-pad가 각각 0.5 mm와 1.2 mm의 크기에 근접하는 좁은 공통 영역이 존재함을 알 수 있었다. L_4 로 급전할 경우에 PTH 구조는 긴 open stub로 인하여 고속 전송이 불가능 하지만, BDH 구조는 VSWR이 1.1 이내에서 반사 손실을 10 % 이하로 감소시킬 수 있는 -26.5 dB 이하도 구현이 가능하다.

기존 실험 모델인 Box-Behnken법으로부터 추출한 실험식 및 제안된 macro model과 측정 결과를 표 4와

표 4. L_{15} 로 급전 시 회귀 실험식과 측정 결과
Table 4. Measured and calculated result through L_{15} .

		측정 결과	Box -Behnken	macro model
$S_{11,Max}$ (dB)	PTH	-15.26	-11.31	-15.20
	BDH	-24.26	-24.42	-24.35
f_{3dB} (GHz)	PTH	13.5	12.8	13.51
	BDH	21.7	17.71	21.66
$S_{21,Min}$ (dB)	PTH	-1.19	-7.44	-1.61
	BDH	-1.27	-1.24	-1.21

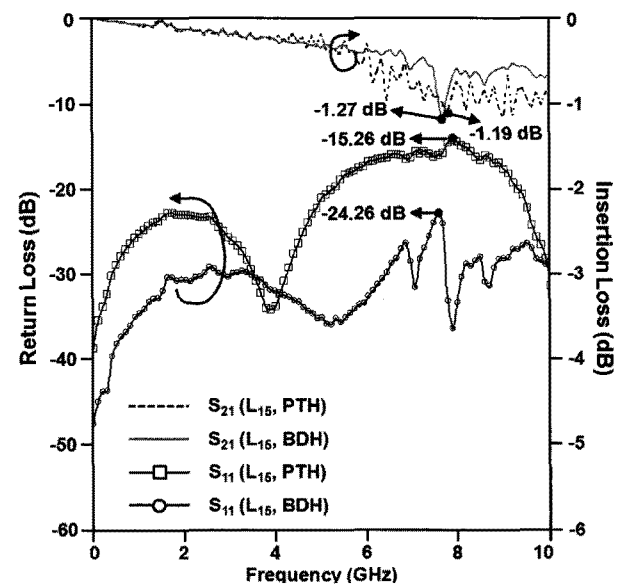


그림 4. L_{15} 스트립선로로 급전 시 BDH와 PTH 구조에서의 삽입 및 반사 손실 측정 결과

Fig. 4. Measurement of insertion and return loss on the condition of the transmission of the high-speed signal through a inner layer of L_{15} .

같이 비교 하였다. 또한 실험 영역에서 벗어나 있는 L_{15} 에 대한 실험 결과는 그림 4와 같다. 비아홀의 직경과 anti-pad 및 pad의 크기가 각각 0.3 mm와 1.2 mm 및 0.5 mm인 구조에 대한 비교 결과로서 Box-Behnken법은 측정 결과와 비하여 최대 반사 손실이 약 4 dB의 편차를 보이고 있었으며, macro model은 PTH 구조에서 측정된 삽입 손실의 크기와 4.7%의 편차가 발생하는 것을 제외하고 예측된 반전력 주파수와 반사 손실의 크기가 정확함을 알 수 있었다. BDH 구조에서 삽입 손실은 적용 방법에 관계없이 편차가 매우 작으나, Box-Behnken법은 모든 구조에서 손실과 반전력 주파수에 대한 상대적인 편차를 보이고 있었다. 이와 달리 인자들의 비선형 변화 특성이 반영된 macro model은 예측 영역에서 측정 결과와 일치하고 있음을 확인하였다. 그림 4에서 PTH 구조의 공진 주파수는 0.535 mm의 open stub에서 기생하는 커패시턴스와 자기 방사에 대한 인덕턴스에 의해 15 GHz 이상에서 형성된다. 따라서 10 GHz에서 삽입 손실의 크기는 BDH 구조와 0.3 dB의 편차를 보이고 있는 반면 open stub에서 축전된 에너지가 반사파를 생성하여 반사 손실을 증가시킬 수 관찰할 수 있었다. 그러나 GHz 수준의 고속 스위칭을 하고 있는 급전선로의 특성 임피던스가 정합되어 있고, 일정 이하의 반사 손실이 유지된다면, 후면드릴가공에 대한 비용과 시간을 감소시키기 위해서는 PTH 구조의 비아홀의 급전 거리가 가장 긴 L_{15} 의 급전 구조를 선택하는 것이 바람직할 것으로 사료된다.

IV. 결 론

여러 개의 주기판을 조립하는 backplane은 기계적 강도 높이기 위하여 일정 이상의 두께와 많은 수의 접지 및 급전층을 적용하게 된다. 또한 고속 전송을 위한 급전선로는 외부의 전자파 차폐와 신호 무결성을 확보하기 위하여 스트립선로를 적용하고 있다. 따라서 GHz 대역에서 외층에서 내층 스트립선로로 급전하는 것은 비아홀 구조에 따라 전송 특성이 결정된다. BDH 구조의 반사 손실은 급전 길이와 비례하여 증가하나, 일정 이하의 크기를 유지하고 있으며, 삽입 손실은 모든 급전층에 대하여 GHz 스위칭 신호를 충분히 전송할 수 있는 손실 여유를 확보하고 있다. 한편 PTH 구조는 open stub에서 전송 신호에 대한 에너지 축전과 방사 특성이 반사 및 전송 특성에 매우 큰 영향을 증명 하

였다. 또한 비아홀에 대한 구조 설계에 있어 anti-pad는 급전 및 open stub 영역에서 inductance와 커패시턴스의 크기를 결정하는 중요한 설계 요소로 도출하였다.

본 논문에서 제시한 macro model을 이용하여 두꺼운 배선 기판에서 비아홀의 급전 길이, pad 및 anti-pad에 크기에 따라 반사 손실과 삽입 손실 및 반전력 주파수를 용이하게 도출하였으며, 일정한 설계 범위와 반복적인 구조에서 3 차원 full wave 소프트웨어의 예측 평가 방법에 비하여 비아홀의 적절한 구조와 급전층을 짧은 시간 내에 판단할 수 있는 거시적 접근 방법으로 판단된다.

V. 부 록

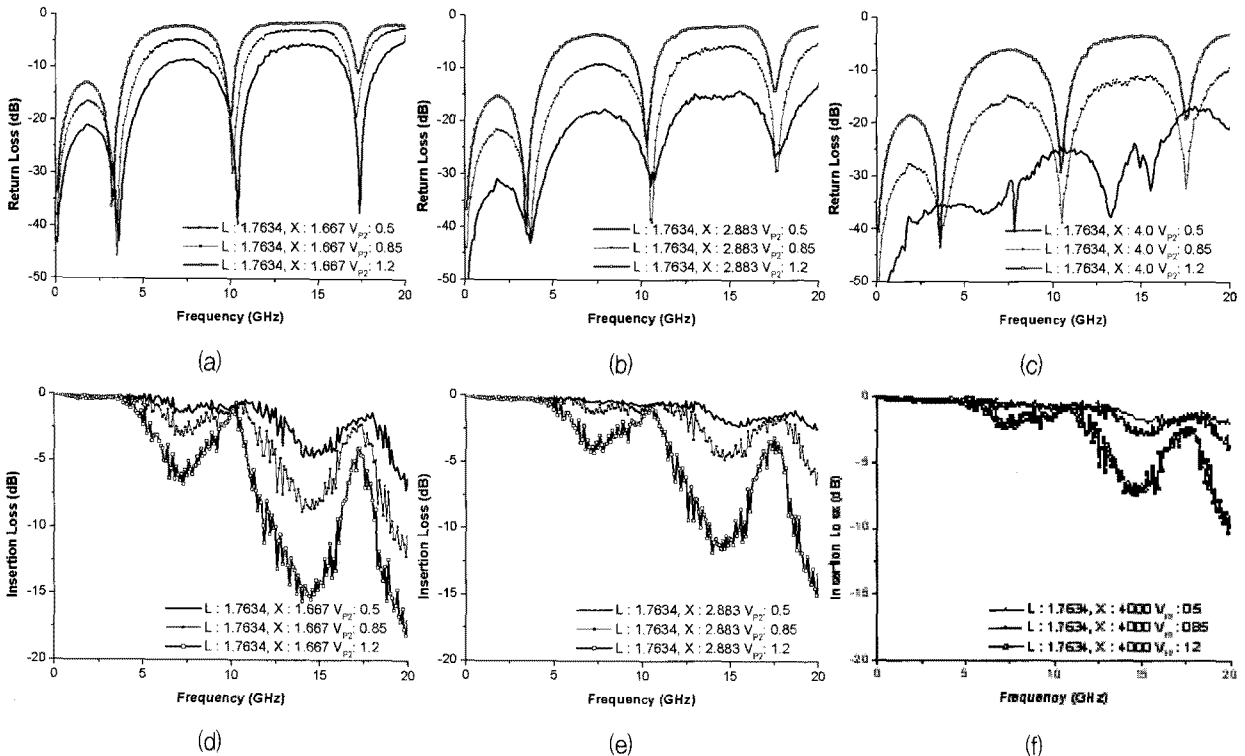


그림 5. BDH 구조에서 급전층 L_4 ($L=1.7634$) 일 때 X 와 V_{p2} 인자의 변화에 따른 반사와 삽입 손실 측정 결과
 Fig. 5. Measured return and insertion loss of the BDH structure for the factor of X and V_{p2} when the factor of L is 1.7634.

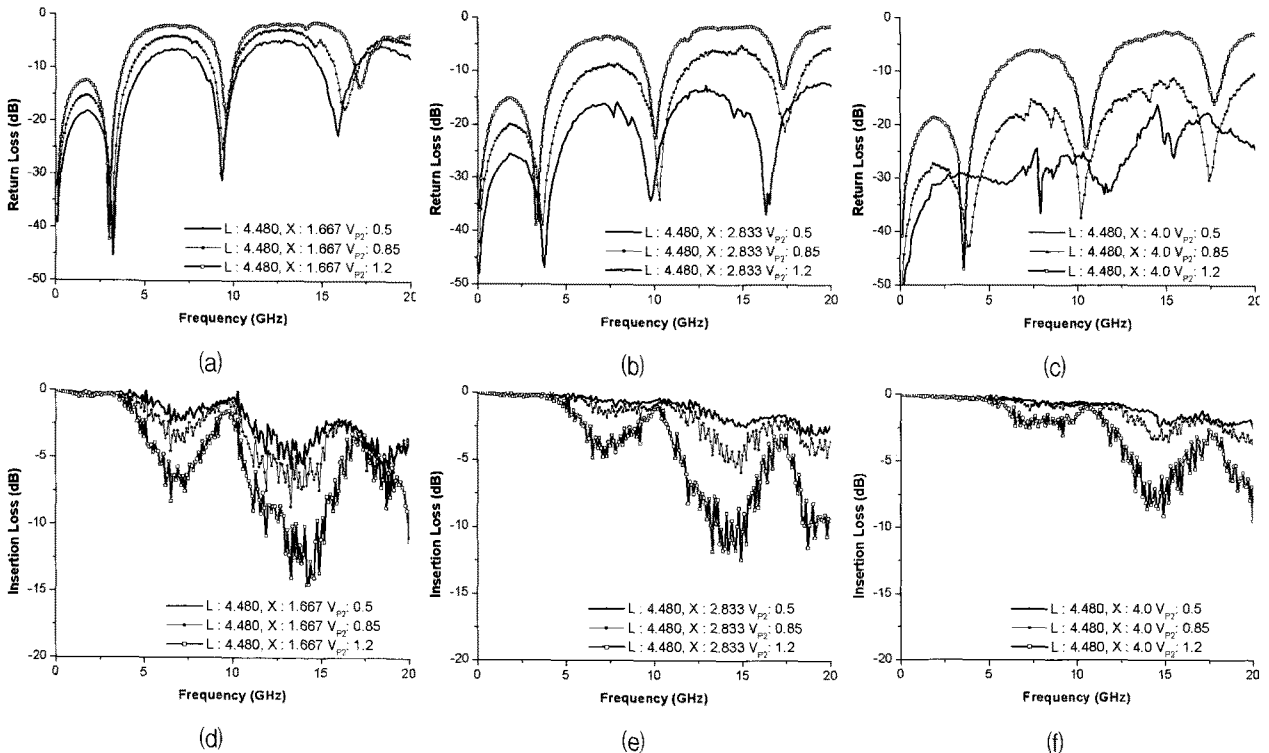


그림 6. BDH 구조에서 급전층 L_8 ($L=4.480$) 일 때 X 와 V_{p2} 인자의 변화에 따른 반사와 삽입 손실 측정 결과
 Fig. 6. Measured return and insertion loss of the BDH structure for the factor of X and V_{p2} when the factor of L is 4.480.

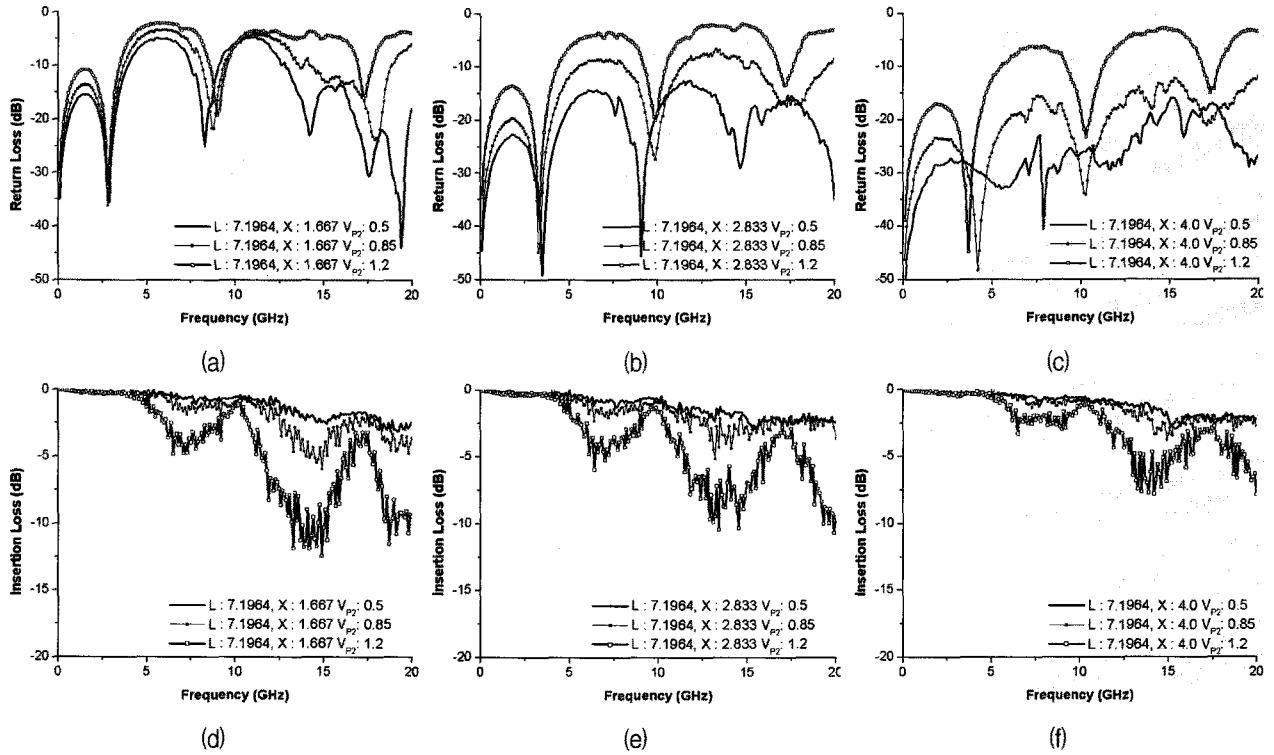


그림 7. BDH 구조에서 급전층 L_{13} ($L=7.1964$) 일 때 X 와 V_{P2} 인자의 변화에 따른 반사와 삽입 손실 측정 결과

Fig. 7. Measured return and insertion loss of the BDH structure for the factor of X and V_{P2} when the factor of L is 7.1964.

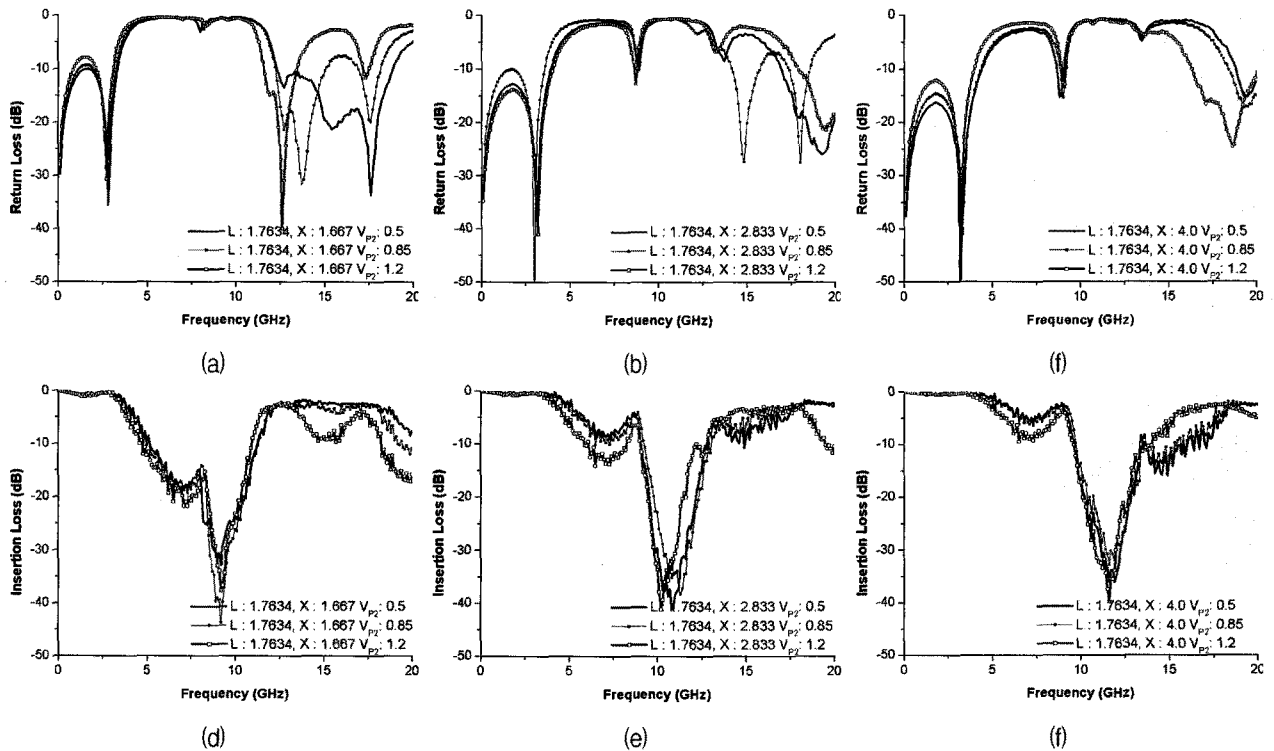


그림 8. PTH 구조에서 L_4 ($L=1.7634$) 일 때 X 와 V_{P2} 인자의 변화에 따른 반사와 삽입 손실 측정 결과

Fig. 8. Measured return and insertion loss of the PTH structure for the factor of X and V_{P2} when the factor of L is 1.7634.

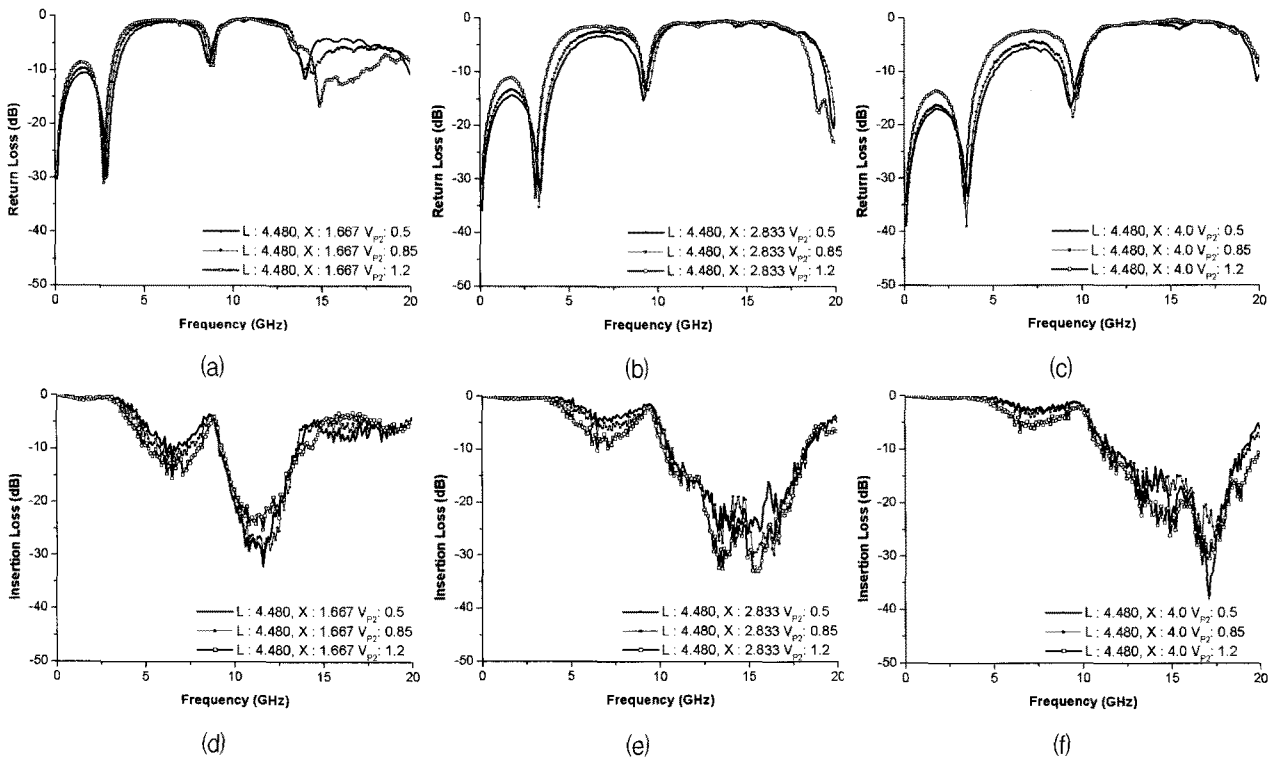


그림 9. PTH 구조에서 L_8 ($L=4.480$) 일 때 X 와 V_{p2} 인자의 변화에 따른 반사와 삽입 손실 측정 결과

Fig. 9. Measured return and insertion loss of the PTH structure for the factor of X and V_{p2} when the factor of L is 4.480.

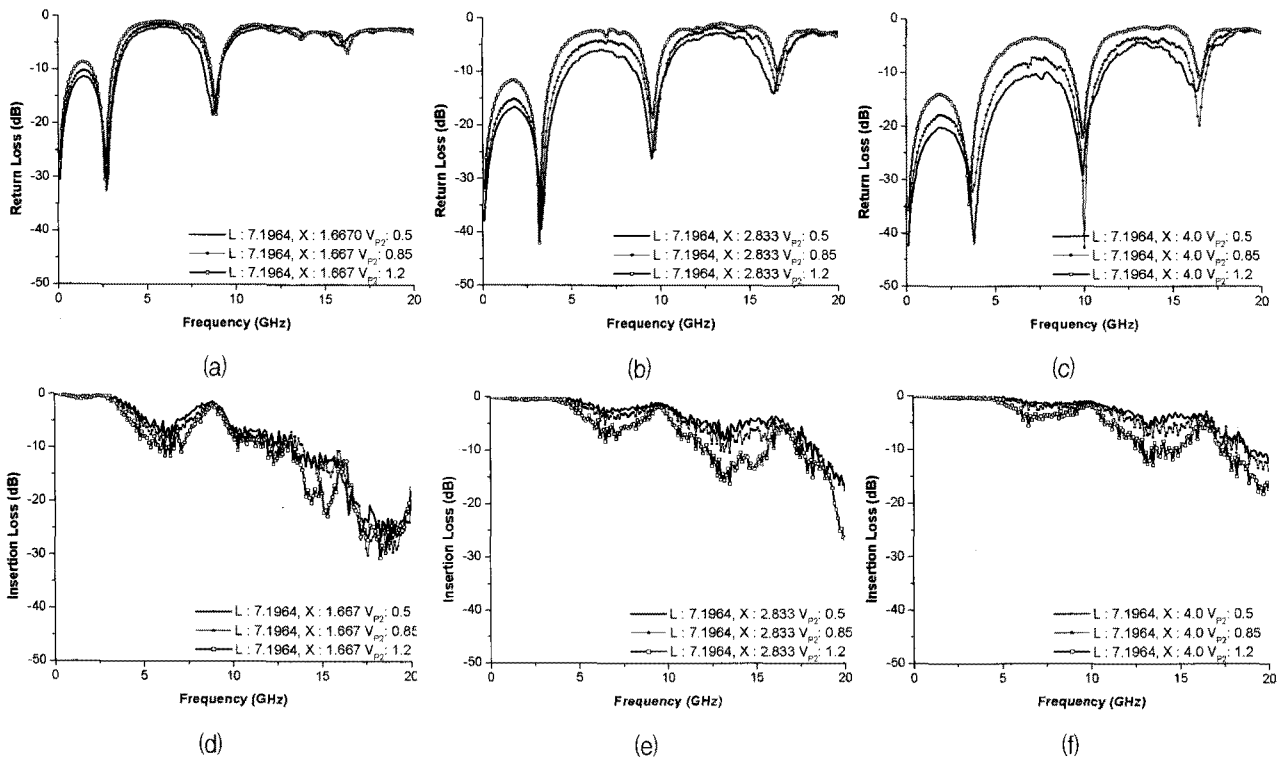


그림 10. PTH 구조에서 L_{13} ($L=7.1964$) 일 때 X 와 V_{p2} 인자의 변화에 따른 반사와 삽입 손실 측정 결과

Fig. 10. Measured return and insertion loss of the PTH structure for the factor of X and V_{p2} when the factor of L is 7.1964.

참고 문헌

- [1] 이재현, "다층 PCB 비아(Via)의 연구 동향," 한국 전자과학회지, 제17권, 제2호, 81-89쪽, 2006년 4월
- [2] Z. Shen and J. Tong, "Signal Integrity Analysis of High-Speed Single-Ended and Differential Vias," in Proc. of IEEE Conf. on Electronics Packaging Technology, pp. 65-70, Dec 2008.
- [3] H. Shi, *et al* "Study of Electrical Performance of Flip-Chip Package Via Designs for Gigahertz Applications," in Proc. of IEEE Conf. on Electrical Performance of Electronic Packaging, pp. 261-264, Oct 2006.
- [4] F. Gisin, *et al* "Design Advances in PCB_Backplane Interconnects for the Propagation of High Speed Gb_s Digital Signals," in Proc. of IEEE Conf. on Telecommunications in Modern Satellite, Cable and Broadcasting Service, pp. 184 - 191, Oct 2003.
- [5] R.W.Y. Chang, *et al* "Comprehensive Analysis of the Impact of via Design on High-Speed Signal Integrity," in Proc. of IEEE Conf. on Electronics Packaging Technology, pp. 262-266, Dec 2007.
- [6] S. Mahalingam, *et al* "Materials, processes and reliability of mixed-signal substrates for SOP technology," in Proc. of IEEE Conf. on Electronic Components and Technology, pp. 1630-1635, June 2004.
- [7] S. Camerlo, *et al* "Improving signal integrity of system packaging by back-drilling plated through holes in board assembly," in Proc. of IEEE Conf. on Electronic Components and Technology, pp. 1220-1226, June 2004.
- [8] D. Shaowei, *et al* "Effects of open stubs associated with plated through-hole vias in backpanel designs," in Proc. of IEEE Symp. on Electromagnetic Compatibility, vol. 3, pp. 1017-1022, Aug 2004.
- [9] T. Kushta, *et al* "Resonance Stub Effect in a Transition From a Through Via Hole to a Stripline in Multilayer PCBs," IEEE Trans. Microwave and Wireless Components Letters, vol. 3, pp. 169-171, May 2003.
- [10] W. Songping, *et al* "Eliminating via-plane coupling using ground vias for high-speed signal transitions," in Proc. of IEEE Conf. Electrical Performance of Electronic Packaging, pp. 247-250, Oct 2008.
- [11] T.-M. Winkel, *et al* "Long Range Connector Via Coupling Effects for High Speed Signals," in Proc. of IEEE Conf. Electrical Performance of Electronic Packaging, pp. 131-134, Oct 2007.
- [12] I. Savidis, *et al* "Electrical modeling and characterization of 3-D vias," in Proc. of IEEE Symp. on Circuits and Systems, pp. 784-787, May 2008.
- [13] 정기범, 전창한, 정연춘, "인쇄회로기판의 Return Current Plane용 Via-Hole의 분포량 및 간격에 따른 EMI 설계 지침," 한국전자과학회지, 제18권, 제 1호, 76-86쪽, 2007년 1월
- [14] B. Archambeault, *et al* "Comparison of via equivalent circuit model accuracy using quasi-static and full-wave approaches," in Proc. of IEEE Symp. on Circuits and Systems, vol. 3, pp. 994-999, Aug 2004.
- [15] S. Maeda, *et al* "Full wave analysis of propagation characteristics of a through hole using the finite-difference time-domain method," IEEE Trans. Microwave Theory and Techniques vol. 39, pp. 2154-2159, Dec 1991.
- [16] J. L. Drewniak, *et al* "Lumped-circuit model extraction for vias in multilayer substrates," IEEE Trans. vol. 45, Electromagnetic Compatibility, pp. 272-280, May 2003.
- [17] I. N. Ndip, *et al* "RF/microwave modeling and comparison of buried, blind and through-hole vias," in Proc. of Conf. on Electronics Packaging Technology, pp. 643-648, Dec 2004.
- [18] P. Kok, *et al* "Capacitance of a circular symmetric model of a via hole including finite ground plane thickness," IEEE Trans. Microwave Theory and Techniques, vol. 39, pp 1229-1234, Jul 1991.
- [19] P. Kok, *et al* "Prediction of the excess capacitance of a via-hole through a multilayered board including the effect of connecting microstrips or striplines," IEEE Trans. Microwave Theory and Techniques, vol. 42, pp 2270-2276, Dec 1994.
- [20] M. M. Pajovic, "A Closed-Form Equation for Estimating Capacitance of Signal Vias in Arbitrarily Multilayered PCBs," IEEE Trans. Electromagnetic Compatibility, vol. 50, pp. 966-973, Nov 2008.
- [21] J. H. Kim, *et al* "Analysis of via in multilayer printed circuit boards for high-speed digital systems," in Proc. of Conf. on Electronic Materials and Packaging, pp. 382-387, Nov 2001.
- [22] 채지은, 이현배, 박홍준, "PCB상 Single 및 Differential Via의 전기적 파라미터 추출," 전자공학회논문지, 제 42권 SD편 제 4호, 269-276쪽, 2005년 4월

- [23] 김혜원, 김동철, 어영선, “다층 배선 비아(Via)의 고주파 측정 기반 회로 모델링,” 대한전자공학회 하계학술대회, 407-408, 2009년 7월
- [24] B. Kang, *et al* “Optimization of Via Structure in Multilayer PCB for High Speed Signal Transmission,” in Proc. of IEEE Sympo. on Advanced Packaging and Systems, pp. 105-108, Dec 2008.
- [25] K. Hsu, *et al* “Design of Reflectionless Vias Using Neural Network-Based Approach,” IEEE Trans. Advanced Packaging, vol. 31, pp. 211-218, Feb 2008.
- [26] L. C. Onyiah, Design and Analysis of Experiments, Taylor & Francis, 2008.

— 저 자 소 개 —



김 영 우(학생회원)
 1996년 전북대학교 제어계측 공학과 학사 졸업.
 2005년 한양대학교 전자공학과 석사 졸업.
 1996년~2005년 삼성전기 연구소 선임연구원
 2005년~현재 한국광기술원 선임연구원
 2006년~현재 전남대학교 전자공학과 박사과정
 <주관심분야 : RF circuit design, Interconnection and Signal Integrity>



임 영 석(정회원)
 1980년 서울대학교 전자공학과 학사 졸업.
 1982년 서울대학교 전자공학과 학사 졸업.
 1989년 전북대학교 전자공학과 박사 졸업.
 1984년~현재 전남대학교 전자공학과 교수
 <주관심분야 : Antenna and RF Circuit Design>