

◆ 특집 ◆ 첨단레이저 응용 미세가공기술

나노초 펄스 레이저 응용 사파이어/실리콘 웨이퍼 미세 드릴링

Laser Micro-drilling of Sapphire/silicon Wafer using Nano-second Pulsed Laser

김남성^{1,✉}, 정영대¹, 성천야¹
Nam Sung Kim^{1,✉}, Young Dae Chung¹ and Chun Yah Seong¹

1 쭈이오테크닉스 레이저 응용 연구소 (Application Lab. of EOTechnics)

✉ Corresponding author: nskim@eotechnics.com, Tel: 031-420-2702

Manuscript received: 2009.10.27 / Revised: 2009.11.30 / Accepted: 2009.12.23

Due to the rapid spread of mobile handheld devices, industrial demands for micro-scale holes with a diameter of even smaller than 100μm in sapphire/silicon wafers have been increasing. Holes in sapphire wafers are for heat dissipation from LEDs; and those in silicon wafers for inter-layer communication in three-dimensional integrated circuit (IC). We have developed a sapphire wafer driller equipped with a 532nm laser in which a cooling chuck is employed to minimize local heat accumulation in wafer. Through the optimization of process parameters (pulse energy, repetition rate, number of pulses), quality holes with a diameter of 30μm and a depth of 100μm can be drilled at a rate of 30holes/sec. We also have developed a silicon wafer driller equipped with a 355nm laser. It is able to drill quality through-holes of 15μm in diameter and 150μm in depth at a rate of 100holes/sec.

Key Words: Laser Drilling (레이저 드릴링), Sapphire Wafer (사파이어 웨이퍼), Silicon Wafer (실리콘 웨이퍼), LED (Light Emitted Diode, 발광 다이오드), TSV (Through Silicon Viahole, 실리콘멀티연결기술)

1. 서론

LED 및 반도체 메모리 등의 소자들의 고효율화 고집적화 등이 요구되면서 LED의 경우에는 상하부의 전기적 연결이 반도체 메모리의 경우에는 소자를 적층하는 공정이 요구되고 있으며 이때 연결통로를 만드는 방법으로 에칭, 기계적 드릴링 등이 사용되어 왔다. 하지만 에칭은 설비가 비싸고 환경적이 문제가 있으며 기계적 드릴링은 유지비용 및 기계적인 최소 홀의 한계 때문에 새로운 방식이 요구 되고 있다. 따라서 본 연구에서는 Nd:YVO₄ 레이저의 제 2 고조파인 532nm 파장의 레이저를 사용하여 LED 소자의 기판으로 사용되는 직경 2 인치, 두께 430μm 의 사파이어 웨이퍼

에 고속으로 미세 홀을 드릴링 할 수 있는 시스템을 개발하였다.

펄스 에너지, 반복주파수, 가공발수를 변화시킬 때 가공특성 및 홀 직경과 가공 깊이 변화를 조사함으로써 최적의 가공 조건 및 특성을 파악하는 실험을 진행하였다. 산업적으로 적용 가능한 직경 30μm, 깊이 100μm 이상인 홀들을 초당 30 개 가공할 수 있는 속도를 구현하였다. 또한 Nd:YVO₄ 레이저의 제 3 고조파인 355nm 파장의 레이저를 사용하여 반도체 멀티칩(multi-chip) 패키징 공정 중 TSV(Through Silicon Viahole) 공정에서 홀 직경 별 가공속도를 측정하였으며, 직경 15μm, 깊이 150μm 의 홀을 초당 100 홀 가공할 수 있는 시스템을 개발하였다.

레이저 웨이퍼 드릴링 장비는 고정밀, 고성능, 고속이송을 목적으로 개발됨에 따라 관련 기술 개발을 가속화시키며 관련 기업들의 육성 측면에서도 큰 역할을 담당하게 된다. 또한 기술 개발 진행에 따라 레이저 응용 장비의 확대를 가져올 것이다. 즉 개발 후에는 기술응용을 통하여 Laser Cleaning, Laser Repair, Laser 3D inspection, Laser Lithography 및 새로운 LED 개발, 3D stacking chip 접합 등 다양한 응용장비에 적용이 가능하다.

2. 사파이어/실리콘 웨이퍼 드릴러 시스템

2.1 사파이어/실리콘 웨이퍼 드릴러 장비 제작

레이저 및 광학부의 구성은 광원발생장치인 레이저(532nm: 평균출력 20W, 펄스 폭 6ns, 펄스 반복률 20-40kHz, M² 2, 빔 직경 5mm, 빔확산각 0.18mrad, 파워안정성 < 3%; 355nm: 23W, 50ns, 50-200kHz, 1.3, 3.5mm, 0.35mrad, < 5%), 빔전달 용 광학장치인 빔전송 광학부(빔반사경 : 직경 1 인치, 반사율 > 99%; 가변 빔확대 장치 : 2-8 배, 입사빔 직경 최대 8mm, 출사빔 직경 최대 31mm; 빔 평탄화 장치(Homogenizer, 필요 시 선택적으로 사용; 레이저 빔의 XY 위치 이동을 위한 XY 스캐너: 입사빔 직경 15mm)로 구성된다(Fig. 1, 2 참조).

홀직경 결정 기구 광학부는 수직축 이동용 Z-축 스테이지(반복정밀도 $\pm 1\mu\text{m}$, 최대 이동거리 50mm, 스테핑모터 구동방식), 레이저 빔 접속용 텔리센트릭 f-0 렌즈(초점거리 100mm, 가공영역 50mm×50mm, 렌즈직경 89mm, 입사동공 12mm), 웨이퍼 로딩용 수평회전체(TEC 적용 냉각방식 적용, 사파이어 웨이퍼용 8 인치 로딩체, 실리콘 웨이퍼용 12 인치 로딩체, 회전정밀도 0.01 도, 스테핑 모터 구동방식)으로 구성된다.

홀 위치 결정 기구 광학부는 수평축 이동용 XY 스테이지(진직도 $\pm 3\mu\text{m}$, 반복정밀도 $\pm 5\mu\text{m}$, 평탄도 $\pm 1\mu\text{m}$, 최대 이동거리 400mm × 600mm), 콘트롤 컴퓨터 및 관련 소프트웨어로 구성된다.

비전검사장치 및 Z 축 자동 초점 조절장치는 가공 전후의 가공물 상태 검사를 위한 비전검사장치(홀 미세관측용 고해상도 카메라 (관측면적 1mm × 0.8mm, 해상도 0.8μm, 픽셀 1392×1040), 가공물 거시 관측용 저해상도 카메라(관측면적 4mm×3mm, 해상도 3.5μm, 픽셀 1392×1040), 대물렌즈키트), 항상 최적초점을 유지하기 위한 자동초점 조절프로그램(명암비 방식 또는 높이피드백방식), 가공하는

동안에 일정한 높이 유지를 위한 높이감지센서(해상도 $\pm 100\text{nm}$, 레이저간섭 위상차 방식 변위센서)로 구성된다. 사파이어 웨이퍼 및 실리콘 웨이퍼 드릴링 작업을 위해 웨이퍼 드릴러 1 호기(Model: WD09F1)를 개발/제작하였다(Fig. 3 참조).

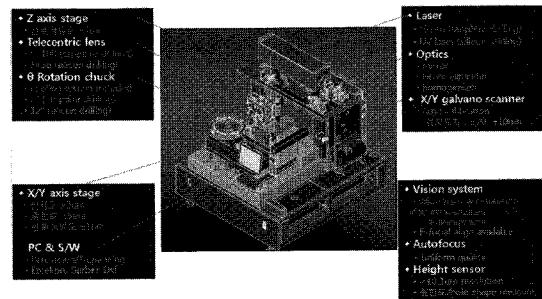


Fig. 1 Concept of sapphire/silicon wafer driller system

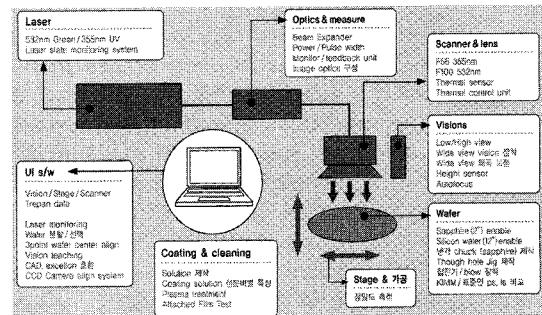


Fig. 2 Concept of sapphire/silicon wafer drilling process



Fig. 3 Image of sapphire/silicon wafer drilling system

제작된 장비는 600 mm × 600 mm 크기의 XY 스테이지를 사용하여 웨이퍼의 위치이동을 구현하였으며, 비전시스템을 사용한 위치 보정 프로그램을 사용하여 $\pm 10\mu\text{m}$ 의 스캐너 위치 정밀도를 구현하였다. 제작된 장비 스테이지의 위치 홀 위치 정밀도는 laser interferometer로 측정하여 X 축 $\pm 8.964\mu\text{m}$, Y 축 $\pm 5.375\mu\text{m}$; 진직도는 X 축 $\pm 1.25\mu\text{m}$, Y 축 $\pm 1.1\mu\text{m}$; 평탄도는 X 축 $\pm 4.977\mu\text{m}$, Y 축 $\pm 1.187\mu\text{m}$;

반복 정밀도는 X 축 $\pm 0.22\mu\text{m}$, Y 축 $\pm 0.3\mu\text{m}$ 로 측정되었다.

2.2 레이저 발진 및 위치 제어 컨트롤러 기술

레이저를 이용한 드릴러 장비에서 핵심 기술은 레이저 컨트롤 및 레이저 빔을 원하는 위치에 이동하여 가공 할 수 있는 XY 스캐너 제어 기술이다. 본 연구에서는 레이저 및 스캐너 광학계를 정밀 제어 할 수 있는 컨트롤 보드를 자체 개발하여 핵심 기술의 국산화를 도모하였다. 500kHz 까지 레이저 모듈레이션 발진 신호를 정밀하게 발생시킬 수 있으며 스캐너를 정밀하고 고속으로 제어할 수 있도록 동작 클럭 20MHz 의 레이저 발진 및 스캐너 제어보드를 개발하였으며 향후 레이저 드릴 장비의 고속화를 추구하기 위하여 XY 스캐너 4 쌍을 한번에 제어할 수 있도록 4 빔 지원의 스캐너를 개발하여 레이저 발진 안정화 및 스캐너 위치 정밀도 확보하였다. 개발된 레이저 및 스캐너 제어 보드의 사양은 다음 Fig. 4 와 같다.

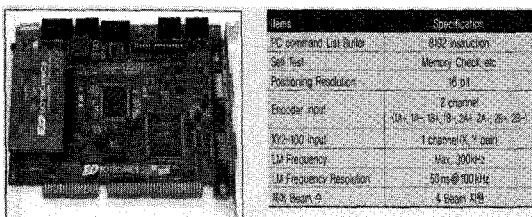


Fig. 4 Control board for laser & scanner system

2.3 위치 제어 및 드릴링 홀 가공용 S/W

본 기술의 목적은 미세 천공의 위치 보정과 정밀도 향상, 그리고 가공 홀의 다양한 품질을 구현이다. 이를 위해 먼저 드릴링 가공을 위해서 드릴링 전용의 S/W를 제작하였다(Fig. 5 참조).

가공영역 50mm 영역에 대해서는 스캐너 광학계를 사용하도록 되어있으며 50mm 영역을 넘어가는 data 에 대해서는 XY 스테이지를 이동하여 가공이 되도록 S/W를 제작하였다. 관측면적 4mm \times 3mm, 분해능 $2.8\mu\text{m}$ 의 광역 카메라와 관측면적 1mm \times 0.8mm, 분해능 $0.8\mu\text{m}$ 의 협대역 카메라를 사용하여 가공 샘플 위치 조절 및 가공물의 결과물을 확인할 수 있도록 되어 있으며 z 축 제어와 연동하여 정확한 레이저의 포커스를 얻을 수 있도록 제작되었다. 드릴 장비의 표준 형식인 excellon data 를 사용하여 가공 할 수 있도록 되어 있으며, $40\mu\text{m}$ 미만의 직경 홀에 대해서는 percussion 방식

을 사용하고 $40\mu\text{m}$ 이상의 홀에 대해서는 spiral 및 trepan 방식의 가공이 될 수 있도록 하였으며, 나선형 방정식을 사용한 spiral 가공 데이터를 생성할 수 있도록 제작하였다. X/Y/Z/Rotational chuck 의 4 축을 제어할 수 있도록 하였으며 두 점을 측정하여 웨이퍼 수직 위치 보상이 가능하도록 하였다.

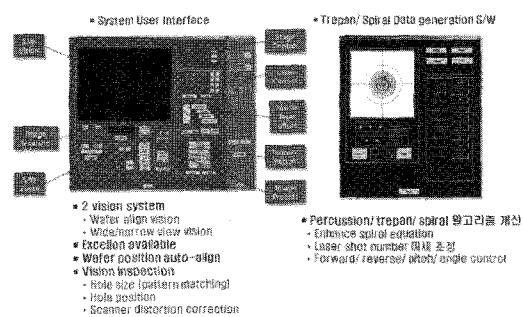


Fig. 5 Wafer driller system user interface

3. 사파이어 웨이퍼 드릴링

3.1 사파이어 웨이퍼 드릴링 공정

LED 소자의 기판으로 사용되는 직경 2 인치, 두께 $430\mu\text{m}$ 인 사파이어 웨이퍼의 상하부의 전기적 소통을 위한 홀 가공용으로 532nm 파장의 레이저를 사용하고, 레이저의 출력 및 가공 시간을 조절하면서 홀 직경 25-40 μm , 가공 깊이 100-300 μm 까지를 구현하는 실험을 진행하였다. 또한 30uJ 에서 450uJ 까지 펄스에너지지를 변화시키면서 홀 직경 변화 및 펄스에너지변화에 따른 사파이어 웨이퍼의 홀 깊이 변화에 대한 실험을 진행하였으며 Fig. 10, 11 에 그래프로 나타내었다.

Fig. 6 에서 가공 홀 직경 30 μm , 깊이 130 μm 에서 초당 30 홀의 가공 속도로 얻어진 가공된 홀의 입사부와 단면의 3 차원 비접촉 현미경 사진을 보여주고 있으며, 이는 산업적으로 상용 가능한 수준이며, 이때 레이저 펄스의 fluence 는 $44\text{J}/\text{cm}^2$ 이었다.

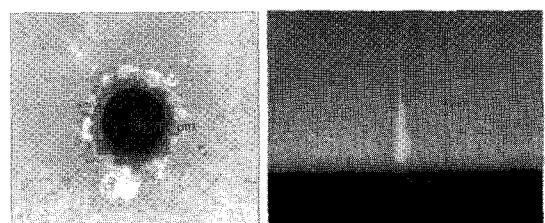


Fig. 6 Microscope images of sapphire wafer drilled by nano-second pulse laser (532nm)

3.2 사파이어 웨이퍼 드릴링 공정 시 냉각 연구

가공 시 발생하는 기판의 열적 변형에 의한 홀의 진원도 불량문제를 해결하기 위해 기판을 전기적으로 냉각시키는 냉각 척(cooling chuck)을 사용하였으며(Fig. 7), 가공 소프트웨어 알고리즘을 최적화하여 인접한 홀에 열적손상이 최소화되도록 가공 순서를 조절하는 방식을 구현하였다(Fig. 8).



Fig. 7 Cooling chuck for sapphire wafer drilling

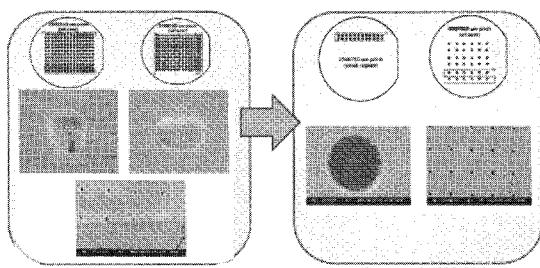


Fig. 8 Optimization laser path for sapphire wafer drilling

3.3 사파이어 웨이퍼 드릴링 직경 통계

Percussion 및 trepan, spiral 방식의 드릴링 가공을 지원하는 구동소프트웨어를 사용하고 비전을 이용하여 기판 축 교정 및 가공탐색이 가능하도록 하였다. 또한 비전을 이용하여 스캐너의 위치 왜곡오차를 $\pm 20\mu\text{m}$ 미만으로 보정할 수 있었다. 가공된 홀을 측정하기 위하여 2 인치 사파이어 웨이퍼의 표면을 12 개 영역으로 분할하여 각 영역에

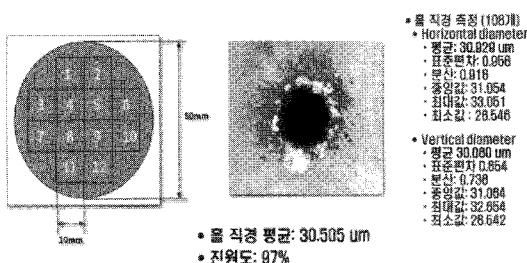


Fig. 9 Statistic data of hole size of sapphire wafer

서 9 개의 홀을 3 차원 비접촉 현미경을 사용하여 홀의 정확도를 측정하였다. 측정된 홀 직경은 수직방향 $30.080\mu\text{m}$, 수평방향 $30.929\mu\text{m}$, 평균 직경 $30.505\mu\text{m}$ 로 측정되었으며, 평균 진원도는 97%로 측정되었다(Fig. 9 참조).

3.4 사파이어 웨이퍼 드릴링 가공 특성

사파이어 웨이퍼 드릴링 가공 특성을 연구하기 위해 레이저의 가공 발수에 따른 가공 깊이 변화를 측정하였다. 레이저의 발수가 400 발 일때 가공 깊이는 $100\mu\text{m}$ 정도였으며 800 발에서는 $160\mu\text{m}$, 1200 발에서는 $260\mu\text{m}$ 의 가공 깊이에 대한 연구를 수행하였다. Fig. 10에서 레이저 발수에 따른 가공 깊이 변화를 그래프로 보여주고 있다.

펄스당 에너지에 따른 펄스당 가공 깊이 변화를 관찰하기 위해서 펄스 에너지를 변화시키면서 가공 깊이를 측정하는 실험을 하였으며 Fig. 11의 그래프에서 그 결과를 보여주고 있다. 펄스당 에너지가

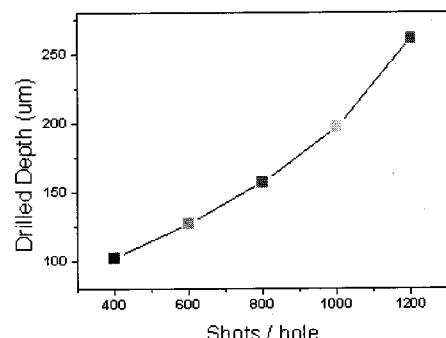


Fig. 10 Graph of sapphire wafer drilled depth according to increasing laser shot number

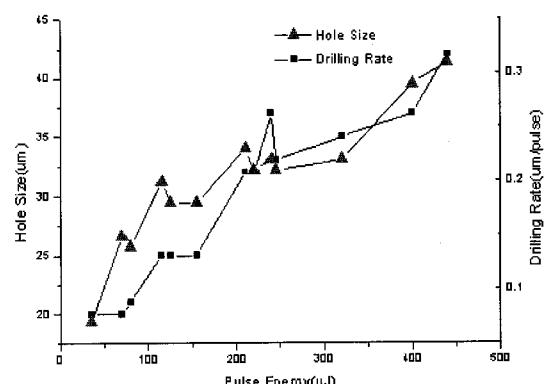


Fig. 11 Graph of sapphire wafer hole size and depth according to pulse energy

100μJ 에서는 홀 직경이 27μm, 펄스당 가공 깊이는 0.1μm/pulse 였으며 펄스에너지가 400μJ 에서는 홀 직경은 37μm, 펄스당 가공 깊이는 0.25μm/pulse 로 측정되었다.

4. 실리콘 웨이퍼 드릴링

4.1 실리콘 웨이퍼 드릴링 공정

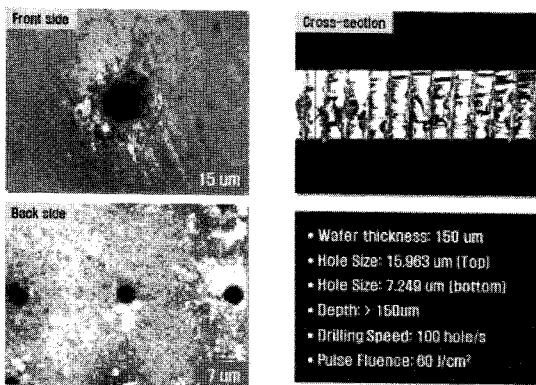


Fig. 12 Images of hole diameter and cross-section of silicon wafer drilling

가공된 실리콘 웨이퍼는 Olympus 사 STM-6/1000 \times 마이크로스코프를 사용하여 측정하였다. 실리콘 가공 깊이는 드릴의 가공 피치를 조밀하게 하고 가공 후 mechanical saw 를 사용하여 절단 시켜서 단면을 관찰하였으며, 다음 사진과 같이 측정되었다. 가공 홀의 직경이 15μm 정도로 매우 작기 때문에 단면 절단 시 가공 홀 주변으로 crack 이 발생한 거처럼 보이나 실제로는 percussion 방식으로 홀 가공이 이루어 졌기 때문에 매우 매끄럽게 가공 면이 형성되었다.

4.2 실리콘 웨이퍼 홀 드릴링 가공 특성 연구

실리콘 웨이퍼의 경우에는 가공 홀 직경에 따른 가공 속도 변화를 관찰하기 위해서 15μm 홀의 경우에는 percussion 방식을 사용하고 40μm, 100μm, 200μm 의 경우에는 spiral 방식을 사용하여 원하는 직경을 만들어서 직경에 따른 가공 속도 변화를 측정하였으며 결과는 Fig. 13-15 와 같다.

4.3 실리콘 웨이퍼 홀 가공 시 coating & cleaning 공정 특성 연구

실리콘 웨이퍼 드릴링 공정 시에는 드릴을 위

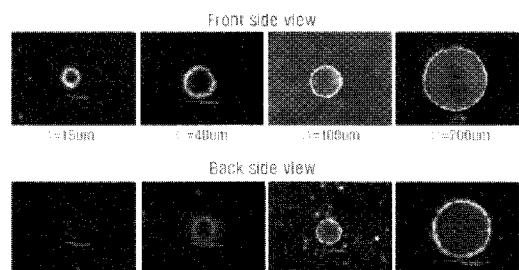


Fig. 13 Images of various drilled hole size of silicon wafer

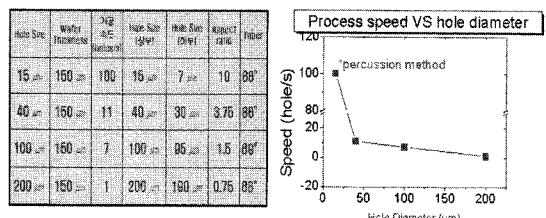


Fig. 14 Drilling speed of various drilled hole size

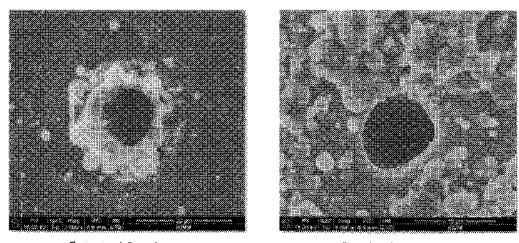


Fig. 15 SEM images of silicon wafer drilling

한 레이저 빔 조사 시 ablation 되는 silicon 입자들이 가공 홀 주변에 응착되는 현상이 발생하는데 이때 응착된 실리콘 입자들은 냉각되면서 표면에 응고되어 제거가 쉽게 되지 않는 현상이 발생한다.

따라서 본 연구에서는 이 현상을 개선하기 위해서 가공 시 실리콘 웨이퍼 표면에 표면 장력 없이 매우 낮은 PVA 물질을 도포하여 웨이퍼 표면에 고르게 유동성 액체를 도포함으로써 가공 시 발생하는 실리콘 입자들이 도포된 PVA 물질 위에서 응고되게 만들고, 가공 시 웨이퍼 표면을 공기 중의 산소와 격리시켜서 plume 발생을 억제 시켜서 plasma 발생에 따른 열적 표면 손상을 최소화하기 위해 cooling 레이저 공정인 coating & cleaning 공정을 테스트 하여 표면 분진이 제거되는 현상을 확인하였다.

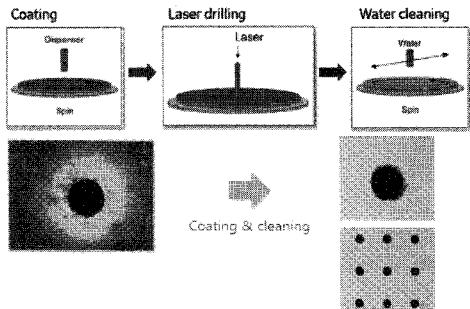


Fig. 16 Coating & cleaning for surface treatment

4.4 실리콘 웨이퍼 가공 드릴 홀 직경 통계

실리콘 웨이퍼의 경우는 직경 8 인치, 두께 150 μm 웨이퍼를 사용하여 실험하였으며, 웨이퍼를 4 부분으로 나누고 각 영역에서 3×3 으로 9 개로 총 36 개의 홀을 측정하였으며 이때 수평 방향 평균 14.559 μm , 수직 방향 평균 13.777 μm 로 측정되었으며, 홀 직경 평균은 14.168 μm , 진원도 95%로 측정되었으며, 레이저 펄스당 fluence 는 $60\text{J}/\text{cm}^2$ 에서 가공 깊이는 150 μm 으로 초당 100 홀 가공성을 얻었다.

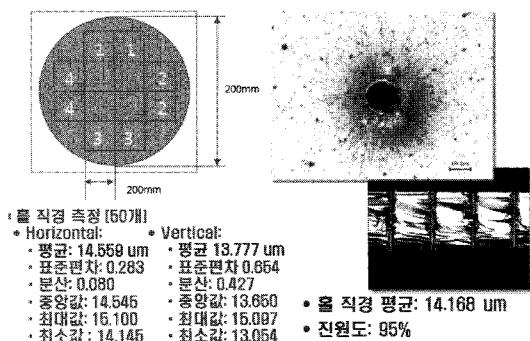


Fig. 17 Statistic data of hole size of silicon wafer

5. 결론

레이저의 광학적 특성을 연구하고 비전, 스테이지, 스캐너를 사용하여 정밀한 드릴링 공정이 가능하도록 장비를 제작하여 사파이어 웨이퍼는 위치오차 $\pm 20\mu\text{m}$, 직경 30 μm , 깊이 100 μm 이상의 홀을 초당 30 홀의 가공속도가 되도록 구현하였으며, 실리콘 웨이퍼는 위치오차 $\pm 10\mu\text{m}$, 직경 15 μm , 깊이 150 μm 이상의 홀을 초당 100 홀의 가공속도가 되도록 구현하였다. 개발된 사파이어/실리콘웨이퍼 드릴링 장비 기술을 적용하면 LED 산업, 솔

라셀 드릴링/스크라이빙, 반도체용 실리콘 웨이퍼 드릴링/dicing 분야에 적용이 가능하다.

후기

본 논문은 지식경제부 “첨단레이저 응용 미세 가공기술 개발” 과제(산업원천기술개발사업, 과제 번호: 10030268)의 지원으로 작성되었음.

참고문헌

1. Korea Institute of Science and Technology Information, “LED Technical Trend Report,” pp. 6-11, 2007
2. Terrill, R. and Beene, G. L., “3D packaging technology overview and mass memory applications,” IEEE Proc. of Aerospace Applications Conference, Vol. 2, pp. 347-355, 1996.
3. Campbell, M. L., Toborg, S. T. and Taylor, S. L., “3D wafer stack neurocomputing,” Fifth Annual IEEE International Conference on Wafer Scale Integration, pp. 67-74, 1993.
4. Bertagnolli, E., Bollmann, D., Braun, R., Buchner, R., Engelhardt, M., Grassl, T., Hieber, K., Kawala, G., Kleiner, M., Klumpp, A., Kuhn, S., Landesberger, C., Pamler, W., Popp, R., Ramm, P., Renner, E., Ruhl, G., Scheler, U., Schmidt, C., Schwarzl, S., Weber, J. and Sänger, A., “Interchip via technology-three dimensional metallization for vertically integrated circuits,” Fourth International Symposium on Semiconductor Wafer Bonding, pp. 509-520, 1997.
5. Laydevant, J. L., “High Speed Via Drilling for 3D Interconnect Industrialization,” Encasit Workshop, 2006.
6. Hirafune, S., Yamamoto, S., Wada, H., Okanishi, K., Tomita, M., Matsumaru, K. and Suemasu, T., “Packaging Technology for Imager Using Throughhole Interconnections in Si Substrate,” 6th IEEE CPMT Conference on High Density Microsystem Design and Packaging, pp. 303-306, 2004.
7. Bauer, T., “High Density Through Wafer Via Technology,” NSTI Nanotech, Vol. 3, pp. 116-119, 2007.
8. Brennan, N., Callaghan, J., Hannon, M. and Rodin,

A., "High-Throughput Laser Percussion Interconnect Microvia Process," WLT-Conference on Lasers in Manufacturing, 2007.