

논문 23-2-3

CVD에 의한 고전력 디바이스용 단결정 3C-SiC 박막 성장

Growth of Single Crystalline 3C-SiC Thin Films for High Power Devices by CVD

정귀상^{1,a}, 심재철¹

(Gwiy-Sang Chung^{1,a} and Jae-Cheol Shim¹)

Abstract

This paper describes that single crystalline 3C-SiC (cubic silicon carbide) thin films have been deposited on carbonized Si(100) substrates using hexamethyldisilane (HMDS, $\text{Si}_2(\text{CH}_3)_6$) as a safe organosilane single precursor and a nonflammable mixture of Ar and H_2 gas as the carrier gas by APCVD at 1280°C. The deposition was performed under various conditions to determine the optimized growth condition. The crystallinity of the 3C-SiC thin film was analyzed by XRD (X-ray diffraction). The surface morphology was also observed by AFM (atomic force microscopy) and voids between SiC and Si interfaces were measured by SEM (scanning electron microscopy). Finally, residual strain and hall mobility was investigated by surface profiler and hall measurement, respectively. From these results, the single crystalline 3C-SiC film had a good crystal quality without defects due to voids, a low residual stress, a very low roughness.

Key Words : Single crystalline 3C-SiC, APCVD, HMDS

1. 서론

최근 화석연료의 고갈과 기후변화의 위협 등으로 에너지소비의 고효율화가 매우 중요한 사회적 이슈로 대두되고 있다. 2009년 기준 전체 에너지 소비량 중 화석에너지가 차지하는 비중이 70%를 넘고, 화석연료를 사용하는 평균 전력 생산량은 전체 전력 생산량의 65%를 차지한다[1]. 전기에너지 생산에서 발생하는 화석연료로 인한 이산화탄소 배출량이 40%가 넘는 점을 고려한다면, 에너지의 효율적인 이용이 매우 중요하다. 따라서, 효율적인 에너지 사용을 위해서는 고효율과 고신뢰성을 가진 전력변환장치가 필요하다. 그러나, 현재 Si를 기반으로 한 전력반도체 소자의 성능은 다이오드, IGBT (insulated gate bipolar transistor), MOSFET (metal oxide semiconductor field effect transistor) 등의 구조적인 개선을 통해서 정격전류로는 약

8,000 A, 정격전압으로는 12 kV급까지 발전되었지만, Si의 물성적 측면에서 한계에 직면하였다. 최근에 이러한 Si 기반의 전력반도체 소자가 가지는 한계에 대한 대안으로 SiC (silicon carbide)가 주목받고 있다[2].

SiC는 Si의 물성적 한계를 극복할 수 있는 소재로 '80년대 이후 각광을 받아왔지만, 대구경의 단결정 웨이퍼 및 저결함의 에피 박막의 부재로 '90년대 중반까지는 가능성 있는 재료로서만 연구되었다. 이후, SiC 단결정 성장기술의 발전으로 '94년 step-controlled epitaxy 기법을 통해 저온에서 고품질의 박막형성이 가능해졌고, '03년 이후 on-axis 기판에서의 에피택시 기법 개발로 인해 웨이퍼의 단가를 획기적으로 낮추고, 결함을 최소화하여 소자의 신뢰성을 향상시키게 되었다[3]. 그러나, 에피택시 성장기술 향상에도 불구하고 소자의 신뢰성에 영향을 미치는 면결함 (basal plane defect), 마이크로 파이프 (micropipe), 전위 (dislocation), 그리고 적층결함 (stacking fault) 등이 존재한다. 특히, SiC에서만 존재하는 마이크로 파이프는 단결정 성장에 있어서 가장 치명적인 결함이고, 이들을 줄이기 위한 연구가 진행되고 있다.

1. 울산대학교 전기전자정보시스템공학부
(울산시 남구 무거2동 산29)

a. Corresponding Author : gschung@ulsan.ac.kr

접수일자 : 2009. 12. 1

1차 심사 : 2010. 1. 18

심사완료 : 2010. 1. 22

SiC 전력반도체 소자는 Si 기반 반도체에 비하여 8배 정도 높은 절연파괴 전계강도를 가지고 있어 보다 높은 내전압을 가진 소자를 만들 수 있다. 또한, Si보다 3배 높은 열전도율에 의해 별도의 히트 싱크나 냉각팬이 필요하지 않고 자체적으로 쉽게 열을 방출할 수 있는 장점을 지녀 고온에서 안정적인 특성을 가진다. 그리고, 높은 포화 드리프트 속도로 인해 전력변환 스위칭소자로 만들 경우 Si 기반의 전력소자와 비교하여 소자 크기와 도통 손실을 획기적으로 감소시킬 수 있다. 따라서, SiC는 고전압이면서도 저전력 손실이라는 특징과 더불어 고온에서도 안정적으로 동작가능한 차세대 전력반도체 소자용 재료로 연구가 진행되고 있다[4].

이러한 특성을 지닌 SiC 중 3C-SiC는 4H, 6H와는 다르게 벌크 상태로 성장이 불가능하나 Si 기판 혹은 절연막 위에 이중성장층에 의한 대면적의 성장이 가능하다. 또한, 전자 및 기계적 특성이 벌크 SiC에 상응하고 일괄공정에 의한 기존의 Si 기반기술을 이용할 수 있어 MEMS에 적용 가능하다[5]. 그러나, 고온 성장시 두 물질 간의 큰 격자부정합과 열팽창계수의 차이로 인해 결함이 발생한다[6]. 그래서, 결함이 작고 고온에서도 우수한 결정질을 갖는 박막을 성장하기 위해 버퍼층으로 탄화막을 이용한다[7].

본 연구에서는 고온에 의해서 발생하는 결함을 감소시키기 위해 APCVD법으로 HMDS (hexamethyldisilane: $\text{Si}_2(\text{CH}_3)_6$)를 단일 전구체로 사용하여 탄화된 Si 기판위에 고전압용 단결정 3C-SiC 박막을 성장했다.

2. 실험

그림 1은 본 연구에서 사용한 내부 직경 70 mm 인 반응관을 가지는 APCVD 장치를 도식적으로 나타낸 것이다. 냉각팬을 사용하여 반응기의 벽을 차갑게 하여 증기/벽 반응을 감소시켜 입자들이 벽에서 떨어져 나오는 위험을 줄였다. 불산 (HF)으로 자연 산화막을 제거한 Si(100) 기판은 SiC로 코팅된 graphite susceptor 위에 장착하였으며 RF 코일의 중앙에 위치에 놓았다. 반응관의 초기화를 위해 Ar purging을 10회 수행 후, 버퍼층을 형성하기 위해 Ar과 H_2 가 혼합된 캐리어가스와 C_3H_8 가스 (20 sccm, 5% C_3H_8 in H_2)를 주입하고 탄화온도 (1060°C)에서 8분간 탄화공정을 수행하였다. 이후, 성장온도 (1220~1280°C)와 전구체인 HMDS 유량

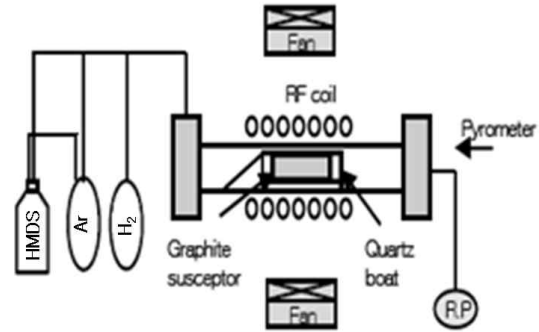


그림 1. 3C-SiC 박막 결정성장용 APCVD 도식도.
Fig. 1. Schematic diagram for the crystal growth of 3C-SiC thin films by APCVD.

(1.87~1 sccm)을 증감시키며 1시간동안 성장했다. 그리고, 탄화막 형성시 C_3H_8 가스 (20~100 sccm)와 탄화온도 (1000~1200°C)에 따른 결정성과 성장률을 분석했다. 또한, 성장 시 C_3H_8 가스 유량 (4~13 sccm)을 변화시켜 박막의 평탄도를 분석하고, H_2 비율 (8~20%, H_2 /carrier gas)의 변화에 따른 결정성을 분석했다.

본 연구에서 성장된 단결정 3C-SiC 박막의 결정성은 XRD (X-ray diffraction)으로 측정했으며 표면의 거칠기와 SiC와 Si계면간의 결함은 AFM (atomic force microscope)와 SEM (scanning electron microscopy)로 각각 분석하였다. 또한, 잔류응력, 전기적 특성을 분석하기 위해 surface profiler와 홀 측정을 사용했다.

3. 결과 및 고찰

그림 2는 탄화막이 성장된 Si(100) 기판위에 온도 별로 성장된 3C-SiC 박막의 XRD 스펙트럼 변화를 나타낸 것이다. 일반적으로 Si기판위에 이중결정 성장된 3C-SiC의 경우에는 $2\theta=35.6, 41.5^\circ$ 에서 SiC(111) 피크와 SiC(200) 피크가 나타나며, 각각의 피크는 다결정성향과 단결정성향을 의미한다[8]. 추가적으로 $2\theta = 69.1^\circ$ 에서 공통적으로 관측된 피크는 Si기판에 의해 생성된 것이다. 본 연구에서는 1220°C에서 SiC(111) 피크와 SiC(200) 피크가 관측되었지만, 온도가 증가함에 따라 SiC(200) 피크만이 관측되었고, 크기는 강해지고 폭도 좁아졌다. 즉, 성장온도가 높을수록 3C-SiC 박막의 결정성이 향상됨을 확인했다.

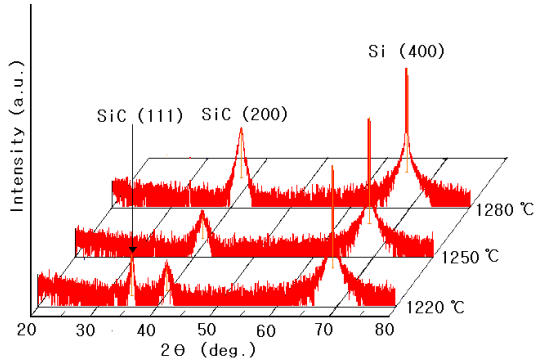


그림 2. 성장온도에 따른 SiC 막의 XRD 스펙트럼.
 Fig. 2. XRD spectra of SiC films with growth temperatures.

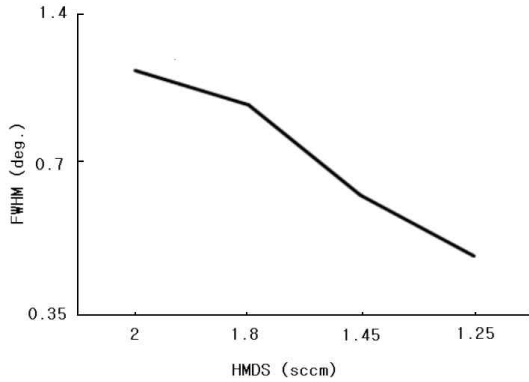


그림 3. HMDS 유량에 따른 SiC(200) 피크의 FWHM 변화.
 Fig. 3. FWHM variations of SiC(200) peak with HMDS flow rates.

그림 3은 1280°C의 성장온도에서 HMDS 유량을 2.0~1.0 sccm으로 낮추며 성장된 박막의 SiC(200) 피크의 FWHM (full width at half maximum) 변화를 분석한 결과이다. 1.45 sccm이하의 HMDS 유량에서는 단결정 박막이 형성됐고, HMDS 유량이 감소할수록 SiC(200) 피크의 FWHM가 감소되어 결정성이 향상됨을 확인했다.

그림 4는 1280°C의 성장온도에서 H₂ 비율(H₂/carrier gas)을 8~20%로 변화시키며 성장한 단결정 3C-SiC 박막의 상을 분석한 결과를 나타낸 것이다. H₂는 반응식 (1), (2)과 같이 HMDS의 분해에 관여하여 보다 많은 반응물을 생성하고 결정성을 향상시키는 것으로 알려져 있다[9].

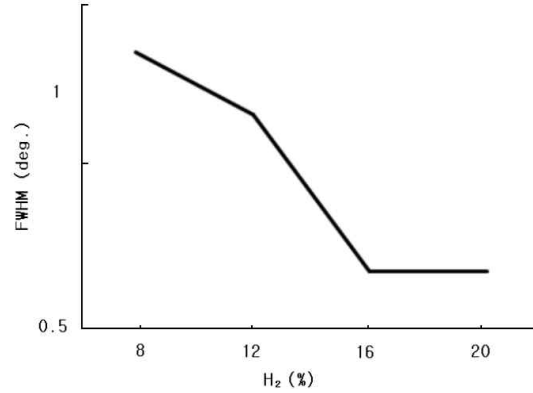


그림 4. H₂의 비율에 따른 SiC(200) 피크의 FWHM 변화.
 Fig. 4. FWHM variations of SiC(200) peak with H₂ ratios.

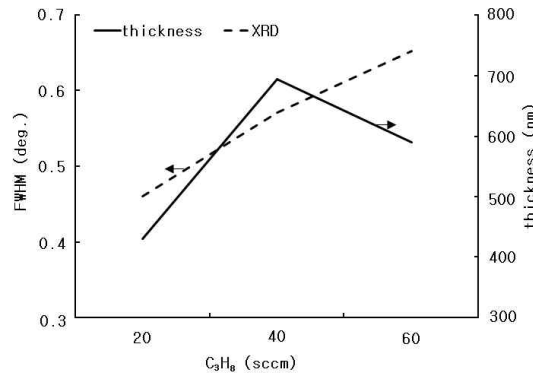
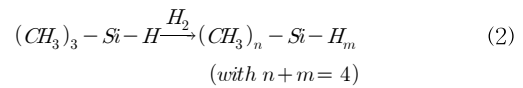
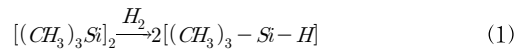


그림 5. 탄화막증착시 C₃H₈ 유량에 따른 두께와 SiC(200) 피크의 FWHM 변화.
 Fig. 5. Thickness and FWHM variations of SiC(200) peak with C₃H₈ flow rates at carbonization step.



본 연구에서도 H₂ 비율이 증가함에 따라 결정성이 향상됨을 확인하였으나, 수소의 비율이 16% 이상부터는 결정성에 있어 큰 차이를 보이지 않았다. 이것은 16%이상의 H₂가 HMDS와의 분해반응에

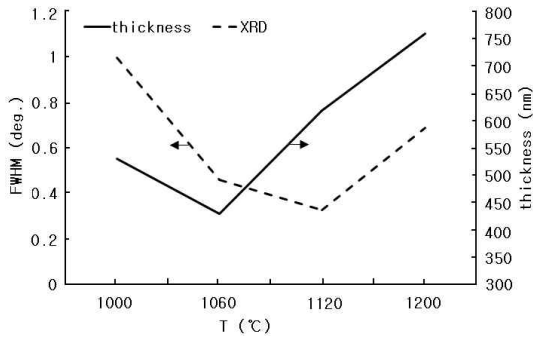


그림 6. 탄화막 증착시 온도에 따른 두께와 SiC(200) 피크의 FWHM 변화.

Fig. 6. Thickness and FWHM variations of SiC(200) peak with temperatures at carbonization step.

관여하지 않아 결정성향상에 영향을 주지 못한 것으로 사료된다.

그림 5는 탄화막 증착시 C_3H_8 유량에 따른 두께와 SiC(200) 피크의 FWHM 변화를 나타낸 것이다. C_3H_8 유량이 증가함에 따라 두께가 증가되었으나, 40 sccm 이상에서는 감소됨을 확인했다. 낮은 유량에서는 낮은 핵 지점 밀도(nucleation site density)에 의해 3차원 성장을 하기 때문에 성장률이 낮는데 비해 높은 유량에서는 높은 핵 지점 밀도에 의한 2차원 성장을 하기 때문에 높은 성장률을 갖는다. 따라서, 본 실험에서도 유량의 증가에 따라 성장률이 증가하였다. 그러나, 40 sccm 이상에서는 오히려 감소하였는데 이는 핵 지점 밀도가 적정 유량에서 포화(최대)되고 이후부터는 감소되었기 때문으로 사료된다. 이러한 경향은 이미 보고된 논문과 같았다[10]. 그리고, C_3H_8 유량이 증가함에 따라 FWHM이 증가되어 결정성이 감소됐고, 80 sccm 이상부터는 단결정 박막이 형성되지 않았다.

그림 6은 탄화막 증착시 온도에 따른 두께와 SiC(200) 피크의 FWHM 변화를 나타낸 것이다. 1060°C에서 다소 감소되었지만, 온도가 증가함에 따라 두께가 증가됨을 확인했다. 1060°C에서 성장된 박막보다 낮은 온도(1000°C)에서 성장된 박막이 두껍게 나타난 것은 단결정보다 성장률이 높은 다결정 성장이 이루어졌기때문으로 사료된다. 또한, 온도의 증가에 따라 FWHM이 감소되어 결정성이 향상됐으나, 1120°C이상부터는 다시 증가하여 결정성이 감소됐다. 그리고, 1200°C이후에서는 단결정 박막이 형성되지 않았다. 즉, 성장률은 온도가 증가함에 따라 증가되나, 결정성은 1120°C에서 가장 우수한 결과를 나타냈다.

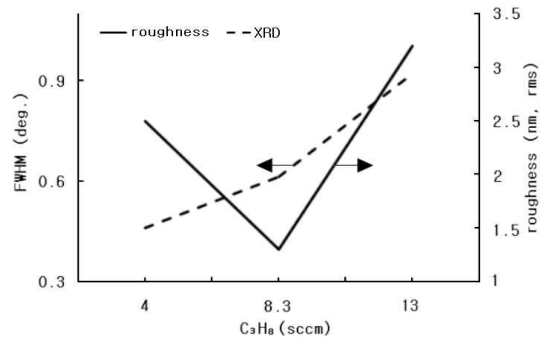


그림 7. C_3H_8 유량에 따른 평탄도와 SiC(200) 피크의 FWHM 변화.

Fig. 7. Roughness and FWHM variations of SiC(200) peak with C_3H_8 flow rates.

그림 7은 C_3H_8 유량을 변화시키며 1.25 sccm의 HMDS 유량과 1280°C의 성장온도에서 성장된 단결정 3C-SiC 박막의 평탄도와 결정성을 분석한 것이다. 8.3 sccm일 경우에 RMS (root mean square) 거칠기가 1.3 nm으로 가장 매끄러운 박막을 나타냈고, 가장 거친 박막은 3.2 nm로 나타냈다. 그리고, 가장 우수한 평탄도를 가진 박막의 C/Si 비율은 3.5로 다른 연구결과와 것과 일치한다[15]. 그러나, 이 비율 (8.3 sccm의 C_3H_8 유량)에서의 FWHM은 4 sccm일때보다 결정성이 높게 나타나 결정성이 감소됨을 확인했다. 따라서, C_3H_8 유량을 줄여 C/Si 비율을 3.5보다 작게 하는 것이 결정성 향상에 적합할 것으로 사료된다.

그림 8은 최적의 조건인 1.25 sccm의 HMDS 유량과 1280°C의 성장온도에서 성장된 단결정 3C-SiC 박막의 단면 SEM 이미지이다. SiC 박막에서 주로 발생하는 결정결함은 고전력용 반도체소자에서 누설전류, 항복현상 등을 유발하는 원인이 된다. 그러나, 탄화막 공정을 통해 단결정 3C-SiC박막과 기판의 계면에서 void를 비롯한 이중결정성장에 발생이 가능한 결점들은 관측되지 않았고, 증착된 박막의 두께는 2.704 μm 였다.

잔류응력은 surface profiler로 측정되었고 이미 보고된 논문의 250 MPa보다 낮은 148 MPa로 나타났다[11]. 낮은 잔류응력이 나타난 것은 격자부정합에 의해 생성되는 tensile biaxial stress의 탄화막에 의한 감소와 낮은 성장온도때문으로 판단된다. 또한, 캐리어 농도는 홀 측정했으며 $7.1598 \times 10^{17} \text{ cm}^{-3}$ 로 나타났다. 이러한 낮은 캐리어농도는 SiC-SBD (Schottky barrier diode)에서의 항복전압을 높일 수 있어 고전압용 반도체 소자에 적합할 것으로 사료된다.

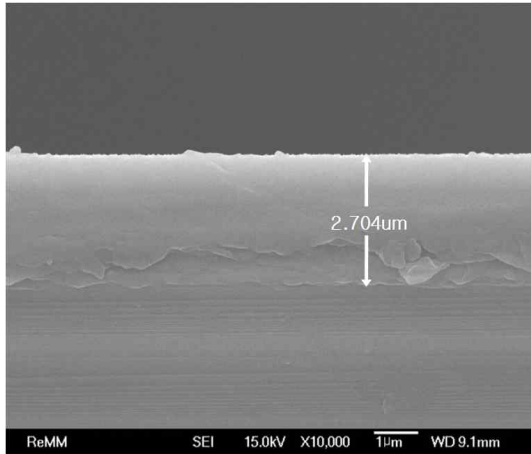


그림 8. 성장된 단결정 3C-SiC 박막의 단면 SEM 이미지.

Fig. 8. SEM image of cross-section of grown single 3C-SiC thin film.

4. 결론

본 연구에서는 HMDS를 사용하여 탄화시킨 Si기판위에 APCVD법으로 단결정 3C-SiC 박막을 이중 성장하였으며 고전압용 반도체소자를 위한 최적의 성장 조건과 특성을 분석했다. 탄화된 Si 기판위에 박막의 결정성을 성장온도, HMDS 유량, H₂ 비율별로 분석한 결과 최적의 성장조건은 각각 1280°C, 1.25 sccm, 16%였으며, 동일한 성장조건에서 두께와 결정성을 탄화온도와 탄화시 C₃H₈ 유량별로 분석한 결과 최적의 탄화막 형성조건은 1120°C, 20 sccm였다. 또한, C₃H₈ 유량의 변화에 따른 우수한 평탄도를 나타내는 C/Si 비율은 3.5이지만, 결정성 측면에서 보면 이보다 낮은 지점에서 나타났다. 그리고, SEM, surface profiler, 홀 측정 등을 통해 결함이 거의 존재하지 않으며, 잔류응력과 캐리어 농도가 낮은 3C-SiC 박막이 성장됨을 확인했다.

따라서, Si(100) 기판 위에 성장된 3C-SiC 박막은 고전압, 고출력, 고주파 응용분야에 적합한 차세대 고전압용 반도체 소자의 재료로서 유용하게 적용될 것으로 전망된다.

감사의 글

본 논문은 지식경제부가 지원하는 전력계통기술개발사업인 "계통연계형 인버터 시스템을 위한 고효율 전력소자 기반기술개발"을 통해 개발된 결과임을 밝힙니다.

참고 문헌

- [1] 한국전력 전력통계속보, 370호, 2009.
- [2] 김상철, "SiC 전력반도체 기술개발 동향", 전력전자학회지, 14권, 1호, p. 21, 2009.
- [3] S. Shigehiro, J. A. Powell, and H. A. Will, "Production of large-area single-crystal wafers of cubic SiC for semiconductor devices", Appl. Phys. Lett., Vol. 42, p. 460, 1983.
- [4] C. E. Weitzel, J. W. Palmour, C. H. Carter, K. Moore, K. K. Nordquist, S. Allen, C. Thero, and M. Bhatnagar, "Silicon carbide high-power devices", IEEE Trans. Electron. Devices, Vol. 43, No. 10, p. 1732, 1996.
- [5] M. Kitabatake, "SiC/Si heteroepitaxial growth", Thin Solide Films, Vol. 369, p. 257, 2000.
- [6] M. Zielinski, A. Leycuras, S. Ndiaye, and T. Chassagne, "Stress relaxation during the growth of 3C-SiC/Si thin films", J. Appl. Phys., Vol. 89, p. 131906, 2006.
- [7] Y. Chen, K. Matsumoto, Y. Nishio, T. Shirafuji, and S. Nishino, "Heteroepitaxial growth of 3C-SiC using HMDS by atmospheric CVD", Materials Sci & Eng. B, Vol. 61, p. 579, 1999.
- [8] R. J. Iwanowski, K. Fronc, W. Paszkowicz, and M. Heinonen, "XPS and XRD study of crystalline 3C-SiC grown by sublimation method", J. Alloys & compounds, Vol. 286, p. 143, 1999.
- [9] N. Nordell, S. Nishino, J. W. Yang, C. Jacob, and P. Pirouz, "Influence of H₂ addition and growth temperature on CVD of SiC using hexamethyldisilane and Ar", J. Electrochem. Soc., Vol. 142, p. 565, 1995.
- [10] V. Cimalla, K. V. Karagodina, J. Pezoldt, and G. Eichhorn, "Growth of thin fl-SiC layers by carbonization of Si surfaces by rapid thermal processing", Mat. Sci. & Eng. B, Vol. 29, p.170, 1995.
- [11] W. L. Zhu, J. L. Zhu, S. Nishino, and G. Pezzotti, "Spatially resolved raman spectroscopy evaluation of residual stresses in 3C-SiC layer deposited on Si substrates with different crystallographic orientations", Appl. Surf. Sci., Vol. 252, p. 2346, 2006.