

논문 23-3-1

## PVA 배열층을 이용한 펜타신 유기 박막 트랜지스터의 전기적 특성

### An Electrical Characteristics on the Pentacene-Based Organic Thin-Film Transistors using PVA Alignment Layer

전현성<sup>1</sup>, 오환술<sup>1,a</sup>

(Jun Hyeon Sung<sup>1</sup> and Oh Hwan Sool<sup>1,a</sup>)

#### Abstract

The pentacene-based organic thin film transistors(OTFTs) using polyvinylalcohol(PVA) alignment layer were fabricated on the SiO<sub>2</sub> evaporated to n-type (111) Si substrates. The pentacene film was deposited by thermally evaporated at 10<sup>-7</sup> torr. X-ray diffraction (XRD) and atomic force microscope(AFM) measurement showed pentacene film which deposited on rubbed PVA layers were partially crystallized at (001) plane. The pentacene OTFTs with PVA layers rubbed perpendicular to the direction of current flow was shown to align better orientation than parallel rubbed case and thus to enhance the mobility and saturation current by a factor of 2.3 respectively. We obtained mobility by 0.026 cm<sup>2</sup>/Vs and on-off current ratio by ~10<sup>8</sup>.

**Key Words** : Pentacene, Organic thin film transistor, PVA, Rubbing, Mobility, XRD, AFM

#### 1. 서론

유기 박막 트랜지스터(organic thin-film transistors: OTFTs)는 최근 수년간 상당한 관심을 끌고 있는 반도체 소자이다. 종래의 수소를 첨가한 아몰퍼스 실리콘을 활성층으로 갖는 TFT와 비교하면, OTFT는 가격이 저렴하고, 공정이 간단하며, 화학적으로 안정하며, 플라스틱 기판과 호환성이 있는 장점을 가지고 있다. 이들은 AMOLEDs, 모든 유기 디스플레이들의 집적화한 화소 소자 그리고 스마트 카드 등에 매우 적합하다[1,2]. 펜타신은 p형 반도체로 정공(holes)이 다수캐리어인 방향족 탄화수소로 구성된 단분자이며 유기박막 트랜지스터의 활성층 반도체 재료로서 분자의 결정화를 형성하는 추세로 널리 사용되어 왔다[3,4]. 그동안 OTFTs용으로 펜타신의 이동도를 향상시키기 위

한 많은 연구가 진행되어 왔다.[5, 6]. 즉 고유전상수인 절연체로서 W/L비, 증착율, SAM(self-assembly monolayer)층, 열처리(thermal annealing), doping 등이 있다[7,8]. 최근에는 모든 공정을 용해하여 잉크젯 프린팅한 OTFT도 발표된 바 있다 [9]. 일반적으로 OTFTs 소자 구조는 2 종류이며, 하나는 소스와 드레인이 활성층 아래에 있는 bottom contact(BC) 구조이며, 다른 하나는 소스와 드레인이 활성층 위에 있는 top contact(TC) 구조이다.

본 논문은 펜타신 기반 유기 박막 트랜지스터의 전기적 특성을 향상 시키기 위하여 BC구조 OTFT 소자를 제작하였다. 이를 위하여 산화막이 증착된 실리콘 기판위에 고분자 물질인 PVA (polyvinylalcohol)를 게이트 절연층으로 스프인코팅한 후, 펜타신 박막의 분자 배열을 좋게 하기 위해 표면을 러빙(rubbing)한 후, 펜타신 박막을 진공증착 하였다. 먼저 PVA층의 러빙 유·무에 따른 박막의 표면구조와 표면 형태(surface morphology)를 분석하기 위해 X-선 회절법과 AFM장비로 측정하였다. 그후, 배열층인 PVA층의 유·무에 따른 펜타신 OTFTs를 제작하여 전기적 특성을

1. 건국대학교 전자공학부  
(서울시 광진구 화양동 1)

a. Corresponding Author : hsoh@konkuk.ac.kr  
접수일자 : 2009. 10. 14  
1차 심사 : 2010. 1. 20  
심사완료 : 2010. 2. 11

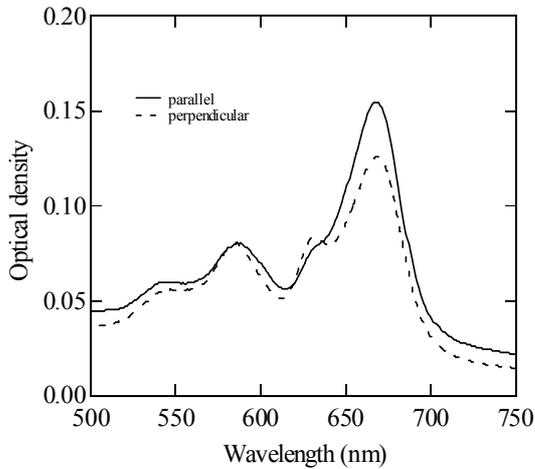


그림 1. 펜타신 박막에 수직 및 수평 방향으로 배열된 광학 밀도.

Fig. 1. Optical density of the pentacene film irradiated parallel and perpendicular to the polarization direction.

분석한 후, 이동도를 향상시키는 새로운 방법을 제시하였다.

## 2. 박막의 특성 분석

산화막이 성장된 (111) 실리콘 기판위에  $\sim 10^{-7}$  torr 분위기에서 진공증착한 펜타신 박막의 표면 형태(surface morphology)를 분석하기 위하여 XRD법과 AFM으로 측정하였다. 그림 1은 X-선을 펜타신 박막(두께 50 nm)의 표면에 쬐일 때 박막의 분자 배열 방향에 수직방향과 수평 방향에서 광학적 밀도(optical density)를 측정한 값이다. 본 실험에서 펜타신 박막이 쬐인 광에 의해 수평과 수직방향에서 미약하지만 잘 배열되어 있음을 볼 수 있다.

그림 2는 산화막이 증착된 (111) 실리콘 기판위에 펜타신 박막을 상온에서 100 nm 두께로 진공 증착한 시료의 X선 회절 패턴을 나타낸 그림이다. 이때 X선의 에너지와 파장은 각각 8.33 keV와 1.49 Å 이다. 박막의 구조는 결합 각,  $\Theta$ - $2\Theta$ 로 스캔하여 측정하였으며 여기서 4개의 피크(peak)값이 나타났다. 이것은 펜타신 박막내 이웃하는 분자들 간의 파동함수가 부분적으로 겹쳐 결정화가 이뤄졌기 때문이다. 즉, 부분적으로 그레인 경계(grain

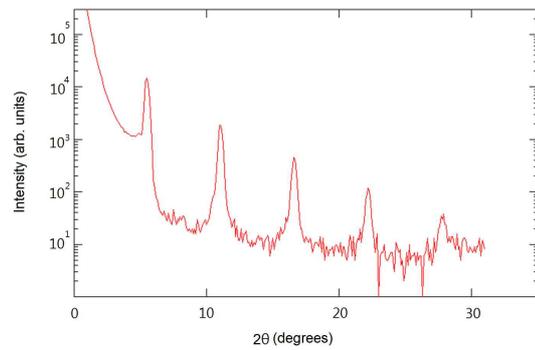


그림 2. 산화막이 성장된 실리콘 기판위 증착된 펜타신 박막(100 nm)의 X 선 회절 패턴.

Fig. 2. X-ray diffraction pattern of a pentacene film(100 nm) deposited on SiO<sub>2</sub>.

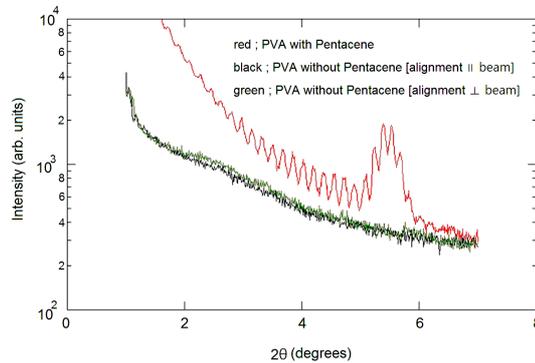


그림 3. 산화막위 PVA층이 있는 펜타신 박막에서 X선 회절에 의한 반사강도.

Fig. 3. Reflectivity of the irradiated X-ray to the PVA layer on pentacene films on SiO<sub>2</sub>.

boundary)가 줄어들어 그레인 크기(grain size)가 길게 증가되었기 때문이라 사료된다. 여기서 결정화가 이뤄진 곳은 (001)면이며 간격,  $d_{001}$  는 15.26 Å 였다.

그림 3은 산화막이 증착된 (111) 실리콘 기판위에 절연층인 PVA박막(두께 120nm)을 증착한 시료의 표면에 X-선을 쬐일 때 배열된 층이 분자배열 방향과 수직(green)과 수평(black) 방향일때 반사강도를 측정한 값이다. 여기서 X선 빔의 방향이 PVA박막의 분자배열 방향에 수직 및 수평 방향 모두 리플(ripples)이 나타나지 않았다. 이것은 표면이

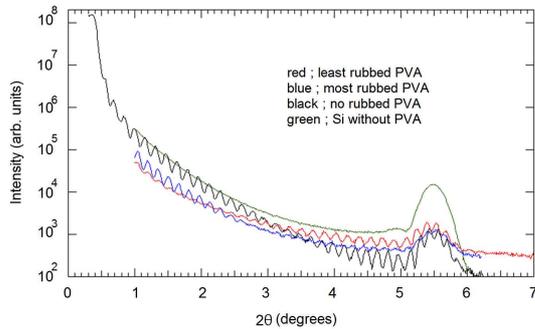


그림 4. PVA층의 러빙에 의한 펜타신 박막의 반사강도.

Fig. 4. Reflectivity of the pentacene film using the rubbed PVA layers.

거칠어서 분자배열이 불규칙적으로 정렬되었기 때문이라 사료된다. 또한, PVA층 위에 펜타신 박막(두께, 30 nm)을 진공증착한 시료(red)에 X-선을 쬐일 경우는 리플(ripple)이 존재함을 알 수 있다. 이것은 PVA층이 펜타신 박막의 배열을 좋게 하는 배열층임을 입증하였다.

그림 4는 그림 3에서 제작된 PVA층의 표면을 러빙 한후, 상온에서 펜타신 박막(두께, 30 nm)을 진공증착한 시료의 반사강도이다. 여기서 PVA층의 러빙은 3가지 방법으로 하였다. 그림 4에서 알 수 있듯이, 붉은색은 매우 약하게 러빙한 시료이고, 푸른색은 아주 많이 러빙한 시료이고, 검정색은 전혀 러빙하지 않은 시료이다. PVA층위에 펜타신 박막을 증착한 시료들은 PVA층의 러빙의 유·무에 관계없이 모두 리플이 나타남을 보였으며 이격은 그림 3의 실험결과와 일치함을 알 수 있었다. 따라서 산화막위에 PVA층을 삽입함으로써 그 위에 성장한 펜타신 박막의 분자배열이 잘 정렬되어 표면이 부드럽게 되었다고 사료된다. 이에 반해, 녹색인 PVA층이 없기 관위에 펜타신 박막을 증착한 시료에서는 리플이 전혀 나타나지 않았다. 이것은 PVA층이 없기에 펜타신 박막의 분자 배열이 정렬되지 않았기 때문이라 사료된다. 본 실험에서 PVA층을 약하게 러빙한 시료에서 펜타신 박막내 (001)면에 29개 내지 31개의 분자 평면들이 배열되어 있음을 발견하였다.

### 3. 소자 제작

본 연구는 이동도를 향상하기 위해 BC구조 펜타신 기반 OTFTs를 제작하였다. 소자 제작은 고

농도로 도핑한 n형 (111) 실리콘 기판위에 절연층으로 산화막(두께 400 nm)을 진공증착 한 후, PT72 RIE 장비로 플라즈마 분위기에서 식각 하였다. 그 위에 전극을 형성하기 위해 금(Au)을 새도우 마스크를 사용하여 패터닝하였다. 게이트, 소스, 드레인 전극은 모두 50 nm 두께로 진공증착하였다. 소스/드레인간 채널길이와 채널폭은 각각 20  $\mu\text{m}$ 와 220  $\mu\text{m}$ 로 설계 하였다. 그리고 활성층으로 유기 반도체인 펜타신(두께 50 nm)을 상온에서 진공증착 하였다. 한편, 펜타신 박막을 성장하기 전, 산화막이 성장된 기판위에 절연체인 PVA(polyvinylalcohol, Aldrich)층(두께 120 nm)을 스핀 코팅한 후, 120°C에서 2시간동안 오븐에 넣어 휘발성 물질을 제거하였다. 그 후, PVA박막의 표면처리하는 소스/드레인간 채널내 전류흐름에 수평방향과 수직방향으로 LCBM장비(Optron Systems, Inc.)로 러빙(rubbing)하였다. 러빙 방법은 레이온 천(섬유길이,  $\sim 600 \mu\text{m}$ , 섬유 직경, 15  $\mu\text{m}$ )을 사용하였고 롤러의 회전반경은 3 cm이고 속도는 1000 rpm로 회전시켰다.

### 4. 결과 및 고찰

펜타신 기반 유기 박막 트랜지스터의 동작 메카니즘은 표준 FET 방정식에 의해 적절하게 모델링하였다[10,11]. TFTs의 주된 파라미터들은 이동도, 전류 점멸비, 그리고 subthreshold slopes이다. 전압을 인가할 때 전하의 이동속도는 이동도에 영향을 받으며, 이동도가 클수록 소자의 이동속도가 빨라져 전류값도 크짐을 실험으로 보였다. 그림 5는 산화막(두께 400 nm)이 증착된 (111) 실리콘 기판위에 펜타신(두께 50 nm)을 증착한 BC형 OTFT에서 게이트 길이와 폭이 각각 20  $\mu\text{m}$ , 220  $\mu\text{m}$ 일 때, 게이트 전압과 드레인 전압을 변화시킬때 드레인 전류를 나타낸 곡선이다. 드레인/소스간 전압이 -80 V 이상에서 드레인 전류가 포화되었다. 소스를 접지하였을때 OTFT의 동작 모드는  $V_{GS} < 0 \text{ V}$ ,  $V_{DS} < 0 \text{ V}$  에서 발생하였으며 이것은 정공이 다수캐리어이기 때문이다.

그림 6은 그림 5와 동일한 조건에서 제작된 BC형 OTFT의 게이트 전압 변화에 의한 드레인 전류의 전달특성 곡선이다. 여기서 드레인/소스간 전압을 -80 V로 인가했을 때 전류 점멸비와 subthreshold slope은 각각  $\sim 10^8$  와  $\sim 4.8 \text{ V/decade}$  를 얻었다.

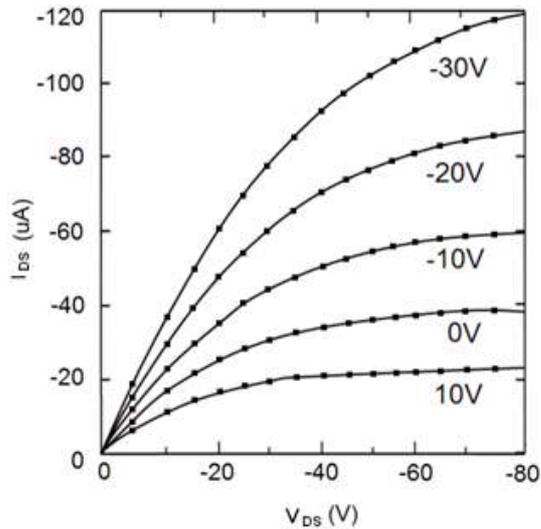


그림 5. 대표적인 펜타신 유기박막트랜지스터의  $I_{DS}$  -  $V_{DS}$  출력 특성 곡선.  
 Fig. 5.  $I_{DS}$  vs.  $V_{DS}$  output characteristics for a typical pentacene OTFT.

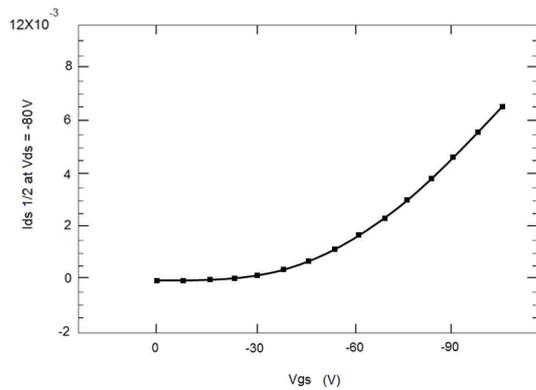


그림 6. 펜타신 OTFT의  $V_{DS} = -80$  V에서  $I_{DS}^{1/2}$  와  $V_{GS}$ 의 전달특성 곡선.  
 Fig. 6.  $I_{DS}^{1/2}$  vs.  $V_{GS}$  transfer characteristics of the pentacene OTFT at  $V_{DS} = -80$  V.

일반적인 TFT의 전기적 성능은 궁극적으로 전하전송에 의존하며 전류는 대전된 캐리어들의 이동도에 직접 비례한다. 반면 OTFT에서는 캐리어들이 개별적인 분자들에 국지화(localization)하는 경향이 있기 때문에 캐리어들이 호핑(hopping)하면서 전송하므로 이동도가 TFT에 비해 낮기 때문에

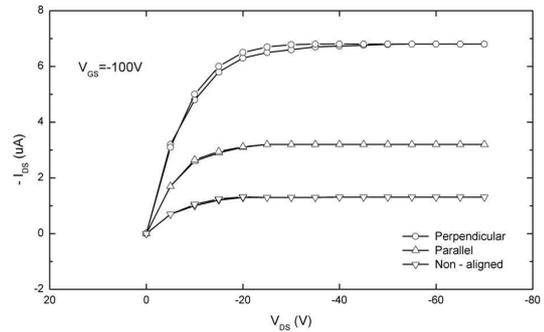


그림 7. 펜타신 OTFT의  $I_{DS}$  vs.  $V_{DS}$  특성곡선.  
 Fig. 7.  $I_{DS}$  vs.  $V_{DS}$  characteristics of the pentacene OTFT.

이동도를 높이기 위해선 캐리어들의 탈 국지화(de-localization)가 매우 중요하다[12,13]. 탈 국지화를 위해서는 이웃하는 분자들간의 파동함수를 충분히 겹치게 함으로써 얻을 수 있다. 파동함수를 충분히 겹치게 하기 위해서는 분자들간의 공액(conjugate)으로 그래인 크기(grain size)를 길게 쪽 뺀 상태로 만들어 줘야 한다. 지금까지 OTFT에서 펜타신 박막의 그래인 경계(grain boundary)에서 전하전송에 대한 물리적 메커니즘을 정확히 규명한 논문은 없지만, 본 실험을 통해 얻은 결과로는 이동도가 감소하는 원인은 캐리어가 이동할 때 박막의 그래인 경계에서 캐리어를 포획하였기 때문이라 사료된다. 왜냐하면 러빙된 PVA층에 펜타신 박막을 성장하였을 때 표면의 형태(morphology)가 좋게 나타났기 때문이다. 이는 펜타신 박막의 그래인 경계가 부분적으로 제거되어 그래인 크기가 그 만큼 넓어졌기 때문에 이동도가 크졌다고 사료된다.

그림 7은 PVA 배열층이 삽입된 3종류의 펜타신(두께 50 nm)기반 OTFTs에 대한 게이트 전압을 -100 V로 고정하였을 때 드레인 전압 변화에 따른 드레인 전류값을 나타낸 출력특성 곡선이다. 2종류는 PVA층을 러빙한 소자이고 나머지 1종류는 PVA층을 러빙하지 않은 소자이다. 여기서 2종류의 러빙은 소스/드레인간 채널내 전류흐름에 수직 방향으로 러빙한 소자(원형)와 수평 방향으로 러빙한 소자(삼각형)로 구분하였다.

그림 7에서 포화전류는 수직 방향으로 러빙한 소자가 수평 방향으로 러빙한 소자보다 약 2.3배 높았다. 즉, 수직 방향으로 러빙한 경우가 소스/드레인 전극간 그래인 경계가 보다 많이 제거되어 그래인 크기가 보다 넓어졌기 때문이라 사료된다. 한편,

수평방향으로 러빙한 소자는 러빙하지 않은 소자에 비해 포화전류가 약 3배 높았다. 이는 러빙한 소자가 비 러빙한 소자보다 펜타신 박막의 분자 배열이 더욱 좋게 정렬되었기 때문이다. 그리고, 포화전류 영역에서 계산한 이동도는 수직방향으로 러빙한 경우,  $0.026 \text{ m}^2/\text{Vsec}$ , 수평방향으로 러빙한 경우,  $0.011 \text{ m}^2/\text{Vsec}$ , 그리고 비 러빙한 경우,  $0.004 \text{ m}^2/\text{Vsec}$ 를 각각 얻었다. 따라서 수직과 수평방향으로 러빙한 소자의 이동도의 비는 포화전류의 비와 마찬가지로 2.3이 됨을 알 수 있다. 이처럼 수직과 수평방향으로 러빙한 경우, 이동도 값이 비등방적으로 나타나는 이유는 유기물질의 전하수송 현상으로 설명할 수 있다[14]. 즉, 펜타신 박막에서 전하수송은 그래인 경계에서 캐리어들이 포획되어 제한을 받기 때문이다. 지금까지 그래인 경계면에서 전하의 포획 메카니즘에 관한 명확히 규명된 것은 없지만, 본 실험에서 얻은 결과는 이동도가 전류흐름에 수직방향으로 러빙한 경우가 수평방향보다 큰 이유는 펜타신 박막내 그래인 경계가 보다 많이 줄어들어 그래인 크기가 길게 늘어났기 때문이라 사료된다. 이로 인해 부분적인 결정화가 이뤄져 전류흐름 방향으로 배열되어 전하 이동이 빨라졌기 때문이다.

## 5. 결론

산화막이 증착된 (111) 실리콘 기판위에 절연체인 PVA 배열층이 코팅된 펜타신 기반 유기 박막 트랜지스터를 제조하였다. PVA층의 유.무에 따른 펜타신 박막의 표면특성을 XRD법과 AFM 장비로 조사하였다. 박막 구조와 표면의 형태는 PVA층이 있는 펜타신 박막이 (001)면에서 부분적으로 결정화가 이뤄졌음을 보였다. 배열층인 PVA층을 러빙한 후, 펜타신 박막을  $\sim 10^{-7}$  torr에서 진공증착하였다. PVA층을 소스/드레인간 채널내 전류흐름과 수직방향으로 러빙하였을 때가 수평방향으로 러빙한 경우보다 포화전류가 2.3배 높았고 이동도도 2.3배 증가됨을 보였다. 이것은 그래인 경계가 부분적으로 제거되어 그래인 크기가 넓어진 것 만큼 결정화가 이뤄졌기 때문이다. 이동도는  $0.026 \text{ cm}^2/\text{V.s}$  이고, 전류 점멸비는  $\sim 10^8$  을 얻었다.

## 감사의 글

이 논문은 2010학년도 건국대학교의 지원에 의하여 연구되었음.

## 참고 문헌

- [1] E. H. Jazaairi, T. Trigaud, and J. P. Molton, "OTFT with silk printed drain and source", *Micro and Nanosystems*, Vol. 1, p. 46, 2009.
- [2] S. T. Kato, Y. Iba, S. Shinaoka, and S. T. Takagi, "Comfprnable flexible large-area networks of pressure and thermal sensors with organic transistor active matrixes", *Alli. Phys. Lett.*, Vol. 86, p. 073511, 2005.
- [3] H. Klauk, David J. Gundlach, M. Bonse, C.-C. Kuo, and Thomas N. Jackson, "A reduced complexity process for organic thin film transistors", *Appl. Phys. Lett.*, Vol. 76, p. 1692, 1999.
- [4] Benor, A. Knipp, "Electrical stability of pentacene thin film transistors", *Org. Electron.*, Vol. 9, p. 209, 2007.
- [5] Y. Y. Lin, D. J. Gundlach, S. F. Nelson, and T. N. Jackson, "Pentacene-based organic thin-film transistors", *IEEE Transactions on Electron Devices*, Vol. 44, No. 8, p. 1325, 1997.
- [6] G. W. Kang, K. M. Park, J. H. Song, C. H. Lee, and D. H. Hwang, "The electrical characteristics of pentacene-based organic field effect transistors with polymer gate insulators", *Curr. Appl. Phys.*, Vol. 5, p. 297, 2005.
- [7] D. A. Bernards and G. G. Malliaras, "Steady-state and transient behavior of organic electrochemical transistors", *Adv. Funct. Mater.*, Vol. 17, p. 3538, 2007.
- [8] S. Hong, A. Amassian, A. R. Woll, S. Bhargava, J. D. Ferguson, G. G. Malliaras, J. D. Brock, and J. R. Engstrom, "Real time monitoring of pentacene growth on  $\text{SiO}_2$  from a supersonic source", *Appl. Phys. Lett.*, Vol. 92, p. 253304, 2008.
- [9] J. Kim, J. Jeong, H. D. Cho, C. Lee, S. O. Kim, S. K. Kwon, and Y. Hong, "All-solution-processed bottom-gate organic thin-film transistor with improved subthreshold behaviour using functionalized pentacene active layer", *J. Phys. D: Applied Phys.*,

- Vol. 42, p. 115107, 2009.
- [10] H. Sirringhaus, P. J. Brown, R. H. Friend, M. M. Nielsen, K. Bechgaard, B. M. W. Langeveld-Voss, A. J. H. Spiering, R. A. J. Janssen, E. W. Meijer, P. Herwig, and D. M. de Leeuw, "Two-dimensional charge transport in self-organized, high-mobility conjugated polymers", *Nature*, Vol. 401, p. 685, 1999.
- [11] M. M. Payne, S. R. parkin, J. E. Anthony, and C. C. Jackson, "Organic field effect transistors from solution deposited functionalized acenes with mobilities as high as  $1 \text{ cm}^2/\text{V.s}$ ", *J. Am. Chem. Soc.*, Vol. 127, p. 4986, 2005.
- [12] D. Shenoy, K. Grueneberg, J. Naciri, and R. Shashidhar, "Device properties and polar anchoring of nematic molecules at photodimerized surfaces", *Proc. SPIE*, Vol. 24, p. 3635, 1999.
- [13] S. F. Nelson, Y. Y. Lin, D. J. Gundlach, and T. N. Jackson, "Temperature-independent transport in high-mobility pentacene transistors", *Appl. Phys. Lett.*, Vol. 72, p. 1854, 1998.
- [14] J. Wang, D. J. Gundlach, C. C. Kuo, and T. N. Jackson "Improved contacts for organic electronic devices using self-assembled charge transfer materials", 41st Electronic Materials Conference Digest, p. 16, 1999.