

전력 손실 평균화 기법에 의한 3상 전압형 인버터의 소손 모드에 관한 연구

논 문
59-3-14

A Study of Failure Mode for 3 Phase VSI by Power Loss Averaging Technique

조 수 역[†] · 박 성 준*
(SE Cho · SJ Park)

Abstract - This paper is to design an optimum power conversion device for the system required for development of a low cost 3-phase power inverter. For this purpose, in order to meet with endurance required by the industry, failure mode is standardized to guarantee lifetime of a power semiconductor by monitoring real time power loss and to facilitate failure mode analysis. As normality of heat loss of a power semiconductor is identified remaining in a certain range by comparing heat rise slope between that is calculated by using average current or average loss and that is measured at a heat sink, its feasibility is confirmed by experiment.

Key Words : Power loss, Lifetime, Failure mode, Inverter, Averaging technique

1. 서 론

최근까지 전력변환장치내의 전력 반도체의 열적 스트레스에 대한 실질적인 연구는 거의 진행되지 않았다. 전력 반도체 모듈은 일반적으로 반도체칩과 칩들을 연결하는 와이어 본딩(wire bonding), 반도체 칩을 용접하여 부착하는 세라믹 기판 그리고 이를 지지하는 베이스 플레이트로 구성되어져 있다. 이러한 여러 재질들은 다양한 온도 환경에서 각각 다른 열팽창 계수를 가지고 있으며 이는 열 충격(thermal stress)으로 전력 반도체에 인가되어 수명 단축의 주요 원인이 된다. 또한 전력 반도체의 방열 특성은 수명 및 소손과 관계가 있다. 본 연구에서 다루는 주제는 전력 반도체의 수명을 보장하기 위하여, 실시간으로 방열 판의 온도를 관측하여 전력 반도체의 손실을 검증한다. 전력 변환 장치의 구성에는 여러 가지가 있다. 스위칭을 하는 전력 반도체와 전력 반도체의 정선 온도를 낮추기 위한 방열판, 냉각 기능을 높이기 위해 방열판에 취부 된 팬, 전력 반도체 와 방열판과의 열 저항을 최소화하기 위한 컴파운드등, 어느 한 요소가 불안 하더라도 전력 반도체의 수명을 시스템에 최적화한대로 보장 할 수는 없다. 전력 반도체를 시스템에 맞게 최적화하여 정격을 낮추어서 원가를 감소시키는 것도 중요하지만, 산업 사회에서 요구하는 전력 반도체의 수명을 보장하여 신뢰성을 높이는 것도 원가를 낮추는 일 못지않게 중요하다. 현대 사회는 산업 사회의 빠른 발전으로 전력 변환 장치의 소형화 및 저렴한 공급 원가를 요구하고 있다. 전력반도체의 온

도 변화는 수명에 영향을 미치며, 전력반도체 정선의 온도 변화는 컴퓨터 시뮬레이션을 통하여 오프 라인으로 추정되어 지거나, 실험실에서 전력반도체를 오픈 한 상태에서 열 측정 기구에 의해서 측정되어졌다. 전력 반도체의 온도 변화(열적 스트레스)는 소손의 원인이 되기 때문에 전력변환장치 설계 시에, 약조건의 열적 스트레스를 감소하기위해 그동안 많은 노력이 있었다[1-3]. 전력 변환 장치가 가속하고 감속 그리고 다양한 부하 조건에서 다양한 열적 스트레스가 전력 반도체에 인가될 수 있다. 전력 변환 장치 설계 시에 전력 반도체의 열적 스트레스를 구동 조건에 최적화하면 전력 반도체의 수명을 보장할 수 있다[4-5]. 비록, 전력 반도체는 오프라인의 시뮬레이션과 계산으로 모델링되었지만 드라이브의 구동 알고리즘에 포괄적으로 포함되어 열적 스트레스를 최적화 할 수 있다. 이러한 시도는 드라이브가 높은 열적 스트레스를 받는 경우 스트레스를 감소하는 방향으로 구동하여 드라이브의 신뢰성 구축에 도움이 될수있다. 전력 반도체 메이커가 제공하는 구동회수 대비 소손 가능성 자료는 전력 반도체의 수명 예측에 필수적인 자료이다. 본 연구에서는 전력 반도체의 수명을 보장하기 위해서, 전력 변환 장치의 주위 온도를 측정할 수 있는 곳과 방열판위의 지정된 위치에 온도 센서를 2곳 부착하여 방열판의 온도 변화를 관측함으로써 전력 반도체가 시뮬레이션 된 최적의 상태로 운행되는 것을 실시간으로 감시하여 최적화된 수명을 보장하였다. 또한, 방열판 팬(Fan)의 고장 모드를 분석할 수 있게 하기 위하여 온도가 포화되는 방열판 시정수를 주기로 하여 전류 혹은 전력 손실을 평균하여 방열판 의 지정된 위치에서의 온도 상승의 변화량을 감시하여 방열판 팬의 전원 저하 및 소손 유무를 판단 할 수 있게 하여 전력 변환 장치의 신뢰성을 높였다.

† 교신저자, 정회원 : 서일대학 전기과 조교수 · 공박

E-mail : secho@seoil.ac.kr

* 정 회 원 : 전남대학교 전기공학과 부교수 · 공박

접수일자 : 2010년 1월 14일

최종완료 : 2010년 2월 22일

2. 본 론

그림 1은 전력 반도체의 빠른 열 저항(T_j) 시정수 및 방열판의 느린 열 저항(T_h) 시정수를 표현 하였다. 전력 반도체의 열 저항의 시정수는 수십 ms 로 빠르지만 방열판의 시정수는 수십 분으로 느린 편이다. 실시간으로 방열판의 온도를 관측하여 열 저항 시정수가 수십 ms인 전력 반도체의 손실을 확인하기 위하여 전류 프로파일별 히트 싱크 온도 상승 분석 및 평균 전류와 전류 프로파일과의 상관 관계를 분석 하여 일정 주기 동안 전류의 크기가 각각 다른 전류 프로파일을 부하에 인가하더라도 평균 전류만 알면 평균 전류 값 비율에 의해 방열판 온도 상승을 계산할 수 있게 되었다. 그리고 인가된 전력의 양이 다르더라도 시정수는 항상 일정하고 포화 온도의 크기만 다르므로 평균 전류의 주기를 방열판의 시정수로 할 수 있다. 이 결과는 방열판 모델링 시에 크기가 정해지고 방열판 온도 측정 위치가 정해지면, 각기 다른 전류 프로파일에서도 항상 같은 시정수를 가지는 원리를 이용하여 방열판의 온도 시뮬레이션 및 최적화에 사용할 수 있으며, 방열판의 시정수동안의 전력 손실(전류) 평균값을 계산하여 측정된 방열판의 온도 변화와 비교하여 전력변환장치의 전력 손실 이상 유무를 판단할 수 있다[6].

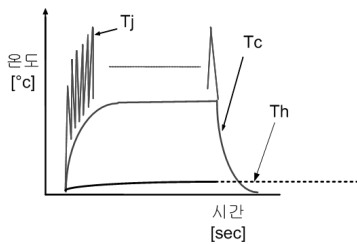


그림 1 전력 반도체와 히트 싱크의 열저항 시정수 비교
Fig. 1 A comparison of time response of thermal resistance of power electronics and Heat-sink

IGBT모델에서 전력손실은 그림 2 및 식(1)에서 (8)까지의 과정에서 각 상 전력반도체(IGBT)의 전력 손실이 계산되어진다.

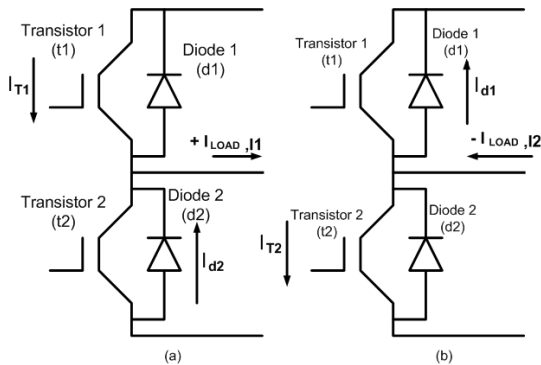


그림 2 부하 전류와 시비율
(a) 정(+)의 구간 부하 전류(Iload) 시비율(D)
(b) 부(-)의 구간 부하 전류(Iload) 시비율(1-D)

Fig. 2 Load current and duty ratio

각각의 IGBT에 소비되는 전체 전력은 다음의 순서로 계산되어진다.

$$P1 = P_{t1sw} + P_{t1cn} + P_{d1cn} \tag{1}$$

$$P2 = P_{t2sw} + P_{t2cn} + P_{d2cn} \tag{2}$$

여기서, P_{t1sw}, P_{t2sw} : transistor의 스위칭 손실
 P_{t1cn}, P_{t2cn} : transistor의 전도 손실
 P_{d1cn}, P_{d2cn} : diode의 전도 손실

$$P_{t1sw} = F_{sw} \times [E_{swon}(I1) + E_{swoff}(I1)] \tag{3}$$

$$P_{t2sw} = F_{sw} \times [E_{swon}(I2) + E_{swoff}(I2)] \tag{4}$$

여기서, F_{sw} : 스위칭 주파스[Hz]

$E_{swon}(I)$: 스위치 온 에너지 손실

$E_{swoff}(I)$: 스위치 오프 에너지 손실

$$P_{t1cn} = I_{T1} \times V_{ce}(I1) \tag{5}$$

$$P_{t2cn} = I_{T2} \times V_{ce}(I2) \tag{6}$$

$$P_{d1cn} = I_{d1} \times V_{ec}(I1) \tag{7}$$

$$P_{d2cn} = I_{d2} \times V_{ec}(I2) \tag{8}$$

여기서, $V_{ce}(I)$ (컬렉터-에미터 포화 전압), $V_{ec}(I)$ (에미터-컬렉터 포화 전압), $E_{swon}(I), E_{swoff}(I)$ 값들은 메이커에서 제공하며, 여기에 사용된 전력반도체는 Mitsubishi사의 IPM, PM50RSE120 이다. IGBT의 정선 온도는 그림 3의 원리로 계산되며, IGBT의 정선 온도는 식 9, 10, 11에 따른다.

$$dT_{jc} = P_{transistor} \times Z_{jc} \tag{9}$$

$$dT_{cs} = (P_{transistor} + P_{diode}) \times Z_{cs} \tag{10}$$

$$dT_{js} = dT_{jc} + dT_{cs} \tag{11}$$

여기서, dT_{jc} (케이스에 대한 정선의 온도 상승), dT_{cs} (방열판에 대한 케이스의 온도 상승), dT_{js} (방열판에 대한 정선의 온도 상승)이며, Z_{cs} (방열판에 대한 케이스의 임피던스) 및 Z_{jc} (케이스에 대한 정선의 임피던스)의 값은 메이커에서 제공한다[7].

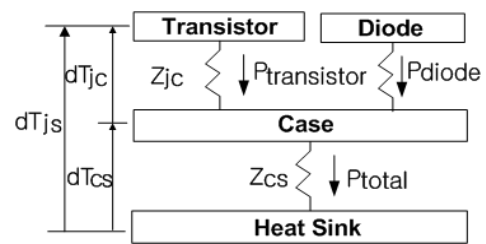


그림 3 IGBT 열 전도 모델
Fig. 3 IGBT thermal conduction model

2.1 실험 장치의 구성

실험에서 사용된 전력 변환 장치의 구성은 크게 다이오드 정류부와 직류 링크단, 그리고 3상 PWM인버터로 구성되어 있다. 다이오드 정류부는 3상 전원으로부터 전원 전압을 정류하여 직류링크단의 평활용 전해 커패시터에 전력을 공급하는 역할을 수행한다. 3상 PWM 인버터의 스위칭 소자로는 Mitsubishi사의 PM50RSE120 모듈을 사용하였고, 실험에

서는 암(arm) 단락을 방지하기 위한 데드타임(Dead time)을 5[μs]로 설정 하였다. 부하로는 30A[rms]정격의 3상 교류 리액터를 사용하였으며 유입되는 상전류를 측정하기 위한 Hall CT로는 KOHSHIN사의 HC-WT100V4B15를 사용하였고, Hall CT로부터 입력받은 U상, V상의 전류는 DSP(TMS320F2812) 내장형 12bit A/D 컨버터를 통해 디지털 신호로 변환된 후 디지털 제어기의 전류 피드백으로 이용하였다. 그림 4는 실험에 사용된 실험장치의 사진이다. 실험에 사용된 주제어기는 크게 DSP(TMS320F2812)core부, 전원부(1.9V, 3.3V), 온도검출 회로부, PWM 인버터구동을 위한 인버터 신호 발생부, 부하 전류를 받기위한 ADC부 및 모니터링 및 디버거용 에뮬레이터부로 나누어진다.

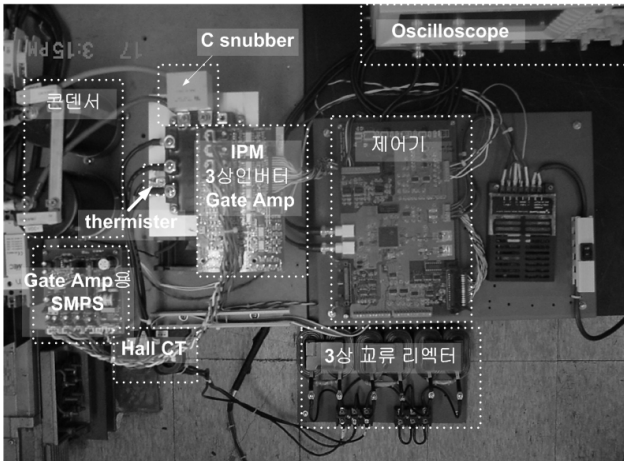


그림 4 전력 변환 장치의 구성
Fig. 4 Configuration of power conversion system

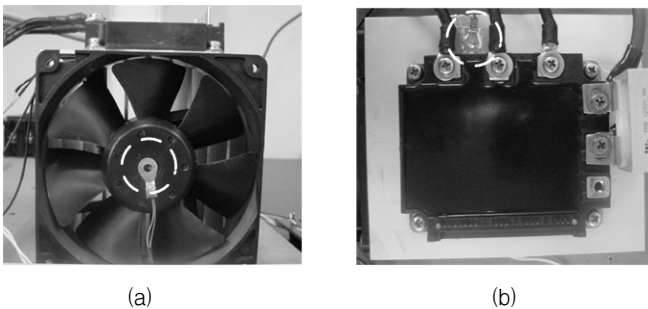


그림 5 온도 측정 위한 실제 구성
(a) 외부 온도 측정, (b) 방열판 온도 측정
Fig. 5 Actual configuration of temperature measurement

2.2 온도 검출 회로의 구성

그림 5의 전력 변환 장치 주변의 온도(a) 와 전력 반도체가 취부 되는 방열판(b)의 온도를 검출하여 주위 온도에 대한 방열판의 온도 상승을 써멀메니지먼트(Thermal anagement) 제어기가 인식하여 전력 반도체의 열손실의 이상 유무를 판단하고 이상이 발생 하였을 경우 고장 모드를 해석하기 위해 온도 검출 회로가 콘트롤러 보드에 추가 되었다.

온도 검출 회로에 사용되어진 NTC 모델명은 B57703으로 상온(25℃)에서 저항 값은 10[kΩ]이며, 그림 6에서 그래프로

표현하였다. 회로에서 사용 온도 범위는 0℃에서 80 ℃로 산정하였다. NTC 써어미스터의 특성은 온도가 증가하면 저항치가 감소하는 부의 특성을 가진 칩이다.

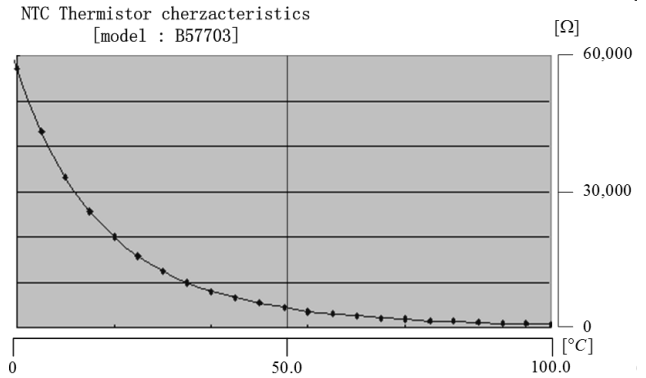


그림 6 B57703의 온도에 따른 저항 특성
Fig. 6 Resistance characteristics of B57703 according to temperature

2.3 전력 반도체(IGBT) 정선 온도 관측기

전력 반도체의 전력 손실 및 정선 과 방열판 사이의 온도 상승치는 전류 제어 주기에서 계산되어 정해진 수명의 온도상승을 초과하는지 감시하여 전력 반도체의 수명을 보장 한다. 그리고 방열판 시정수의 주기로 전류 혹은 전력 손실을 평균하여 방열판 의 지정된 위치에서의 온도 상승의 변화량을 감시하여 전력 반도체의 열 손실 과 비교하여 전력 반도체의 열화 및 케이스 와 방열판의 열 저항 변화 그리고 방열판 팬의 전원 저하 및 소손 유무를 판단 할 수 있게 한다.

시험 조건은 엘리베이터가 연속으로 표 1의 조건으로 구동 하였을 때의 전류 프로파일을 3상 교류 리액터에 인가하여, 방열판의 온도 와 전력 변환 장치 주위 온도를 비교하여 온도 상승 데이터를 구하였다.

표 1 시험 구동 조건

Table 1 Condition of test operation

스위칭 주파수[kHz]	8
이동 거리[m]	10
부하 조건[%]	100, 82.5, 75, 62.5, 50
엘리베이터 방향	상승
가속도[%]	0.8
가가속도[m/s ³]	1.4

엘리베이터 부하별로 100%, 87.5%, 75%, 62.5%, 50%에 대해 방열판 시정수 1tau (275[sec]) 동안의 평균 전류 및

평균손실로 방열판의 온도상승을 계산하고 실측한 방열판의 온도 상승치 와 비교하였다. 비교한 결과는 그림 7에서 부하별로 실측한 온도 상승 및 기울기로 표시하였고, 표 2에는 계산치 와 실측치를 비교하였다. 계산치는 그림 9의 써멀 메니지먼트 II 순서도에서 이미 작성된 평균 손실 대 방열판 온도 상승 기울기 록업 테이블(look-up table)에서 계산된 평균 손실에 해당하는 기울기의 색인을 선정한 후 색인된 평균 손실 값 대 계산된 평균 손실 값의 비로 곱하여 히트 싱크의 온도 상승 기울기 데이터를 계산하였으며, 실측치보다 계산치가 최대 8.45% 더 계산되었다. 부하별 구간을 5개 구간에서 10개구간으로 증가하여 록업 테이블을 작성하면 차이가 최대 4% 이내로 줄어들 것으로 추정된다.

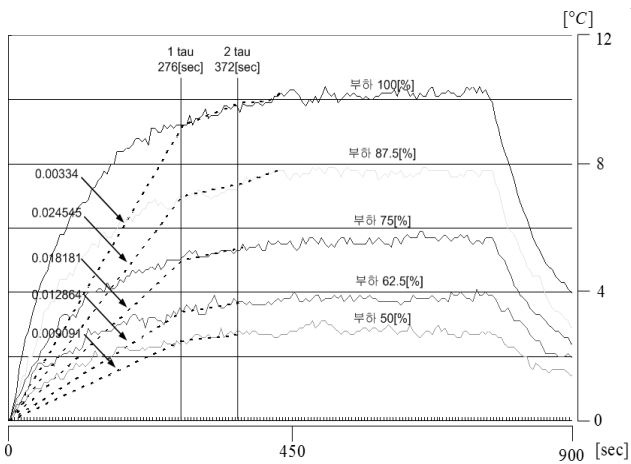


그림 7 부하별 온도 상승치 및 기울기
Fig. 7 Temperature rise and slope by each load type

표 2 평균 손실별 계산 기울기 와 실측 기울기 비교
Table 2 Comparison of slope between measured value and calculated value by each average power loss

부하 조건[%]	평균 손실[w]	계산 기울기	실측 기울기	오차율
100.0	216.4100	0.0335	0.0335	0.0000
87.5	170.0900	0.0263	0.0242	-8.4527
75.0	131.9900	0.0188	0.0182	-3.4824
62.5	100.8900	0.0139	0.0129	-8.0311
50.0	73.9000	0.0094	0.0091	-3.6479

실험장치에 사용된 PM50RSE120 S- 시리즈 전력 반도체에 대한 파워 사이클링 수명 데이터는 그림 8과 같다.

전력반도체의 정선 과 방열판 사이의 온도 상승치 (ΔT_{ref})가 100°C인 경우 수명은 약 15,000회이며, 30°C인 경우는 약 3,000,000회이다.

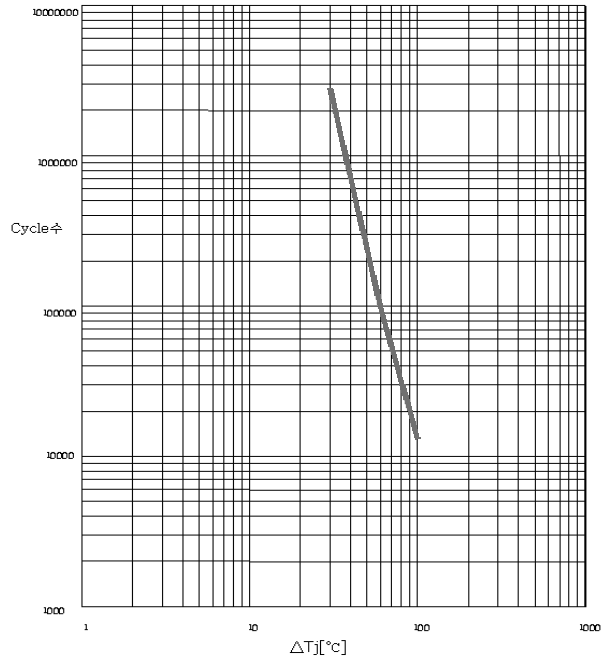


그림 8 파워 사이클링 수명
Fig. 8 Power cycling life

그림 9에서 전력 반도체의 정선 온도 관측기가 정선의 온도 상승치를 40[ms] 주기로 관측하여

평균 손실로 계산한 방열판의 온도 상승 데이터 와 실측한 방열판의 온도 상승 데이터가 일정치 이상 다른 경우 소손 모드 1,2,3로 분류하여 전력 변환 장치의 보수성을 용이하게 하고 소손 모드 1,2,3의 원인으로 열화 되는 것을 방지하기 위하여 실시간으로 방열판의 시정수에 해당하는 시간의 주기로 평균 손실을 계산한다. 이미 작성된 평균 손실 대 방열판 온도 상승의 기울기의 록업 테이블(look-up table)에서 계산된 평균 손실에 해당하는 기울기의 색인을 선정한 후 색인된 평균 손실 값 대 계산된 평균 손실 값의 비로 곱하여 히트 싱크의 온도 상승 기울기 데이터를 계산한다. 계산된 히트 싱크의 온도 상승분의 기울기 ($\frac{\Delta T}{\Delta t}(L, 7X[\%])$)의 1.15배보다 측정된 온도 상승분의

기울기 ($\frac{\Delta T}{\Delta t}(L, 7X[\%])_{mea}$)가 더 큰 경우는 측정된 온도 상승분의 기울기가 계산한 온도 상승분의 기울기 보다 130[%]를 초과하면 소손 모드 2로써 팬의 열화 및 소손의 경우이다. 측정된 온도 상승분의 기울기가 계산한 온도 상승분의 기울기의 115[%] 와 130[%] 사이에 있으면 소손 모드 1로써 팬의 구동 전압이 저하된 경우이다. 소손 모드 1 및 2는 측정 값이 계산 값 보다 많은 경우로써 방열판의 열 저항이 증가한 경우이다. 최초 최적화 설계시보다 팬의 대류(Convection) 능력이 저하된 경우로써 팬의 구동 전압이 저하된 경우와 소손된 경우로 나누어 볼 수 있다. 반대의 경우 측정값이 계산된 값 보다 작은 경우로 소손 모드 3로 볼 수 있다. 원인으로는 열적 스트레스에 의한 전력 반도체의 정선 과 케이스 간의 열 저항이 증가된 경우로써 전력 반도체의 열화 혹은 수명이 다한 경우로 볼 수 있다. 그리고 전력 반

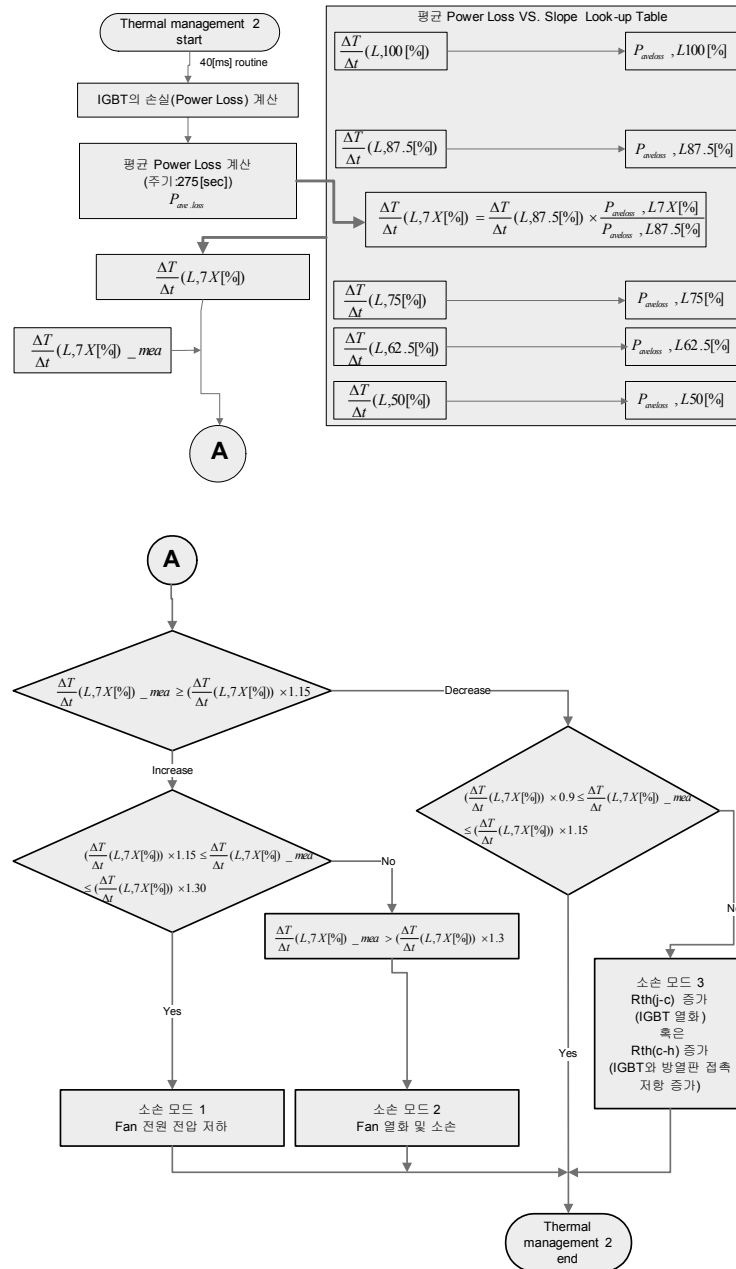


그림 9 써멀 매니지먼트 II 순서도
 Fig. 9 Flow chart for thermal management II

도체의 케이스와 방열판의 열 저항이 증가한 경우로 전력 반도체를 방열판에 취부 시 정해진 토크로 체결을 하지 않은 경우와 도포된 컴파운드(그리스)의 특성 및 두께가 일정치 않은 경우이다. 평균전류 혹은 평균손실에 의해 계산된 방열판 온도상승의 기술기는 전력반도체의 열화 및 Fan의 열화, 전력 반도체의 방열판 접촉 상태 등을 실시간으로 감시하여 최적화된 IGBT(전력 반도체)의 수명을 보장하였다.

3. 결론

최적화된 손실을 실시간으로 검증하기 위하여, 다양한 부하별로 전류를 인가하여, 계산한 방열판의 온도 상승 값과

실측된 방열판의 온도 상승 값이 비례 관계를 가지고 있는 것을 검증하였으며, 특히 방열판과 전력 변환 장치 주변의 온도를 정확하게 DSP가 인식할 수 있도록 제어기 보드에 온도 검출 회로를 추가하였다. 평균 손실 및 평균 전류에 의하여 계산된 방열판 온도 상승치와 온도 검출회로에 의한 온도 상승치가 최대 8% 이내의 오차 범위에 있다는 것을 실험을 통하여 검증하였다. 평균 전류 혹은 평균 손실에 의해 계산한 방열판의 온도 상승 기술기와 실측된 온도 상승 기술기를 비교하여, 전력 반도체 열 손실의 제한 범위를 판단하고, 제한 범위를 초과하였을 경우 열 소손 모드를 판단함으로써 전력 변환 장치의 열적 신뢰성을 향상시킬 수 있음을 확인하였다. 이러한 연구 결과는 전력 변환 장치를

시스템에 최적화하여 저가의 인버터 장치를 산업 사회에 공급 가능 하게 하고, 실시간 방열판 온도 상승 관측에 의하여 최적화한 수명을 보장하게하고 소손 발생 시 분석을 용이하게 할 것으로 사료된다.

감사의 글

본 논문은 2008년도 서일대학 학술연구비에 의해 연구되었음.

참 고 문 헌

[1] V. Blasko and R. Lukaszewski, "On the Loading of Power Modules in a Three Phase Voltage Source Converter", pp. 1241 - 1246, Proceedings of Industry Applications Society Annual Meeting, New Orleans, Louisiana, October 5-9, 1997.

[2] V. Blasko, "Analysis of a Hybrid PWM Based on Modified Space Vector and Triangle - Comparison Methods", IEEE Trans. Ind. Applications vol. 33, No. 3, pp. 756- 764, May June 1997.

[3] Blasko, V.; Lukaszewski, R.; Sladky, R.; "On line thermal model and thermal management strategy of a three phase voltage source inverter", Industry Conference Record of the 1999 IEEE, vol. 2, 3-7 Oct. 1999, pp. 1423-1431.

[4] M.Ciappa, F.Carbognani, W.Fichtner, "Lifetime modeling of Thermo-mechanics-Related Failure Mechanisms in High Power IGBT Modules for Traction Applications," Proc. ISPSD '03, Power Semiconductor Devices and ICs, 15th April 2003, pp.295-298.

[5] Mauro Ciappa and Wolfgang Fichtner, "Lifetime Prediction of IGBT Modules for Traction Applications," Proc. IEEE International Reliability Physics Symposium, San Jose, 2000, pp. 210-216.

[6] 전장건, 조수억, 박노식, 박성준, 문채주, 권순재, 김철우, "평균기법을 이용한 인버터 히트싱크 최적화 설계", 전력전자학회 2006년도 전력전자학술대회 논문집, 2006. 6, pp. 539 - 541

[7] 조수억, 박성준, "써멀 매니지먼트(Thermal Management)에 의한 3상 전압형 인버터의 전력손실 최적화 설계", 대한전기학회 전기학회논문지 제56권 제 10호, 2007. 10

저 자 소 개



조 수 억 (曹 洙 億)

1966년 9월 15일생. 1993년 부산대 전기공학과 졸업(학사). 1993년1월 LG 산업입사 ~ 2004년 11월 OTIS_LG Engineering Center Power Electronics팀 Senior Engineer. 2002년 8월 동 대학원 전기공학과 졸업(석사). 2005년 8월 동 대학원 전기공학과 졸업(박사). 2005년 8월~ 2006년 2월 전남대 전기공학과 겸임교수. 2006년 3월부터 현재 서일대 전기과 조교수.



박 성 준 (朴 晟 濬)

1965년 3월 20일생. 1991년 부산대 전기공학과 졸업(학사). 1993년 동 대학원 전기공학과 졸업(석사). 1996년 동 대학원 전기공학과 졸업(박사). 2002년 동 대학원 지능기계공학과 졸업(박사) 1996년 3월부터 2000년 2월까지 거제대학 전기과 조교수. 2000년 3월부터 2003년 8월까지 동명대학 전기과 조교수. 2003년 8월부터 현재 전남대 전기공학과 부교수.