

# L1/L2 이중-밴드 GPS 수신기용 RF 전단부 설계

## Design of the RF Front-end for L1/L2 Dual-Band GPS Receiver

김현덕 · 오태수\* · 전재완 · 김성균 · 김병성

Hyeon-Deok Kim · Tae-Soo Oh\* · Jae-Wan Jeon · Seong-Kyun Kim · Byung-Sung Kim

### 요약

본 논문에서는 L1/L2 이중-밴드 GPS(Global Positioning System) 수신기용 RF 전단부를 설계하였다. 수신기는 Low IF 구조이며, 인덕터를 사용하지 않는 광대역 저잡음 증폭기(Low Noise Amplifier: LNA)와 이미지 제거를 위하여 다상 여파기(poly-phase filter)를 포함하는 quadrature 하향 변환 주파수 혼합기(quadrature down-conversion mixer) 및 전류 모드 논리(Current Mode Logic: CML) 주파수 분배기로 구성되어 있다. 저잡음 증폭기와 이미지 제거 주파수 혼합기는 높은 이득과 헤드룸 문제를 해결하기 위하여 전류 블리딩 기술을 이용하였으며, 광대역 입력 정합을 구현하기 위하여 공통 드레인 피드백을 이용하였다. 0.18  $\mu\text{m}$  CMOS 공정을 이용해 제작된 RF 전단부는 L1 밴드에서 38 dB 그리고 L2 밴드에서 41 dB의 이득을 보이며, IIP3는 L1 밴드에서 -29 dBm, L2 밴드에서는 -33 dBm이다. 입력 정합은 50 MHz에서 3 GHz까지 -10 dB 이하를 만족하며, 잡음 지수(Noise Figure: NF)는 L1 밴드에서는 3.81dB, L2 밴드에서는 3.71 dB를 보인다. 이미지 주파수 제거율은 36.5 dB이다. 설계된 RF 전단부의 칩 사이즈는 1.2x1.35 mm<sup>2</sup>이다.

### Abstract

The RF front-end for L1/L2 dual-band Global Positioning System(GPS) receiver is presented in this paper. The RF front-end(down-converter) using low IF architecture consists of a wideband low noise amplifier(LNA), a current mode logic(CML) frequency divider and a I/Q down-conversion mixer with a poly-phase filter for image rejection. The current bleeding technique is used in the LNA and mixer to obtain the high gain and solve the head-room problem. The common drain feedback is adopted for low noise amplifier to achieve the wideband input matching without inductors. The fabricated RF front-end using 0.18  $\mu\text{m}$  CMOS process shows a gain of 38 dB for L1 and 41 dB for L2 band. The measured IIP3 is -29 dBm in L1 band and -33 dBm in L2 band, The input return loss is less than -10 dB from 50 MHz to 3 GHz. The measured noise figure(NF) is 3.81 dB for L1 band and 3.71 dB for L2 band. The image rejection ratio is 36.5 dB. The chip size of RF front end is 1.2x1.35 mm<sup>2</sup>.

Key words : Global Positioning System(GPS), CMOS RF Down Converter, Low IF, Image Rejection Filter

### I. 서론

위치와 정확한 시각 정보를 제공하는 GPS 시스템은 과거 군사용에만 머물러 있었던 것과는 달리 현

재는 교통, 정보 통신, 해양, 농업 등 다양한 산업에서 활용되고 있다. 그 가운데 미국에서는 2001년부터 모든 휴대폰에 GPS 탑재를 의무화해 긴급 구조와 재난 상황에 활용하고 있다. 긴급 구조와 재난 상

「이 논문은 2009년도 정부(교육과학기술부)의 재원으로 한국연구재단의 지원을 받아 수행된 연구임(2009-0086266)」

「본 연구는 반도체설계교육센터(IDEC)의 지원을 받아 수행되었습니다.」

성균관대학교 정보통신공학부(School of Information and Communication Engineering, Sungkyunkwan University)

\*(주)아바코 테크놀로지스 코리아(Avago Technologies Korea)

· 논문 번호 : 20100730-102

· 교신저자 : 김병성(e-mail : bskim@ece.skku.ac.kr)

· 수정완료일자 : 2010년 9월 16일



$$F = 1 + \left(1 + \frac{1}{1 - A_v}\right)^2 \frac{\gamma_1}{\alpha_1 g_{m1} R_S} + \frac{\gamma_2}{\alpha_2 (1 - A_v)} + \frac{R_S}{R_2} + \left(\frac{2 - A_v}{A_v (1 - A_v)}\right)^2 \frac{R_1}{R_S} \quad (3)$$

여기서  $\gamma_1, \gamma_2$  그리고  $\alpha_1, \alpha_2$ 는  $M_1$ 과  $M_2$ 의 채널 잡음 지수와 단채널 효과를 나타내며,  $A_v$ 는  $-g_{m1}R_1$ ,  $R_S$ 는 소스 임피던스를 나타낸다. 위 식에서 두 번째, 세 번째 항은 각각  $M_1, M_2$ 에 의한 잡음이고, 네 번째 다섯 번째 항은 저항  $R_2, R_1$ 에 의한 잡음을 나타낸다. 마지막 항에서  $A_v$ 는  $-g_{m1}R_1$ 으로 결과적으로  $R_1$ 에 반비례하므로  $R_1$ 이 클수록 감소하며,  $R_2$ 는 클수록 잡음 지수가 감소한다. 또한, 전압 이득이 클수록  $M_2$ 에 의한 잡음도 감소하게 된다. 따라서 입력 정합 조건을 유지하면서 잡음 지수를 낮추기 위해서는  $M_1$ 의 트랜스 컨덕턴스,  $g_{m1}$ 을 키우고,  $R_1$ 의 값을 키우는 것이 필요하다.

그러나 저항성 부하를 사용하여 이득을 올릴 경우, 전압 헤드룸 문제에 직면하게 되므로  $R_1$ 을 키우거나,  $M_1$ 의 바이어스 전류를 증가시켜  $g_{m1}$ 을 키우기에는 한계가 있다. 따라서 전압 헤드룸 문제를 해결하면서 전압 이득을 키우기 위해 전류 블리딩 기술을 사용하였다<sup>[4]</sup>.

전류 블리딩을 이용한 공통 드레인 피드백 증폭기의 잡음 지수를 계산하기 위해 그림 3과 같은 등가 회로를 이용하였다. 여기서  $I_{nM1}^2, I_{nM2}^2, I_{nM4}^2$ 는 각각 트랜지스터  $M_1, M_2, M_4$ 의 채널 저항 성분에 의한 잡음을 나타낸다. 또한  $I_{nR1}^2, I_{nR2}^2$ 는 저항  $R_1$ 과  $R_2$ 에

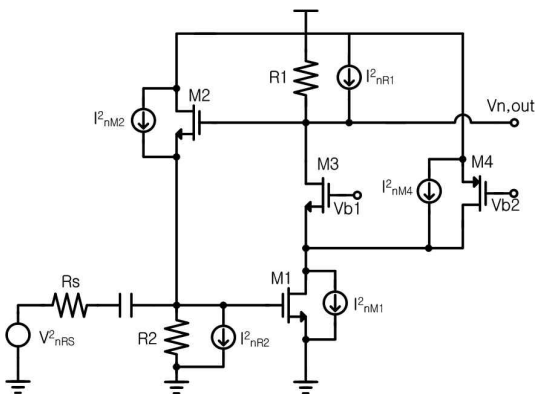


그림 3. 제안된 저잡음 증폭기의 잡음 등가 회로

Fig. 3. Noise equivalent circuit of the proposed low-noise amplifier.

의한 잡음을 나타내고,  $V_{nRS}^2$ 는 입력 저항  $R_S$ 에 의한 잡음을 나타낸다. 이 회로의 잡음 지수 계산식을 참고문헌 [4] 식의 오류를 수정하여 나타내면 아래와 같다.

$$F = 1 + \left(1 + \frac{1}{1 - A'_v}\right)^2 \frac{\gamma_1}{\alpha_1 g'_{m1} R_S} + \frac{\gamma_2}{\alpha_2 (1 - A'_v)} + \frac{R_S}{R_2} + \left(\frac{2 - A'_v}{A'_v (1 - A'_v)}\right)^2 \frac{R_1}{R_S} + \left(1 + \frac{1}{1 - A'_v}\right)^2 \frac{\gamma_3}{\alpha_3 (g'_{m1})^2 R_S} \quad (4)$$

여기에서  $g'_{m1}$ 은 트랜지스터  $M_3$ 의 전류  $I_{D3}$ 와 트랜지스터  $M_4$ 의 블리딩 전류  $I_{D4}$ 에 의해 증가된 값인  $\sqrt{1 + I_{D4}/I_{D3}} g_{m1}$ 을 나타내고,  $A'_v$ 는  $\sqrt{1 + I_{D4}/I_{D3}} A_v$ 의 값을 나타낸다. 식 (4)의 여러 항들은 이전의 식 (3)과 같은 영향을 나타내며, 마지막 항은 블리딩 전류원  $M_4$ 에 의한 잡음을 나타낸다. 식을 통하여 블리딩 비율이 각각의 잡음 감소에 기여하는 것을 볼 수 있다. 이전의 식과 비교하여 마지막 항이 추가되었지만 트랜지스터  $M_4$ 의 트랜스 컨덕턴스보다  $M_1$ 의 트랜스 컨덕턴스가 크기 때문에 전류 블리딩 구조의 잡음 지수가 식 (3)의 단순한 구조에 비해 좀 더 낮은 잡음 지수를 가진다는 것을 알 수 있다.

광대역 저잡음 증폭기의 단동 출력력으로 차동 입력력을 갖는 양평형 구조의 이미지 제거 주파수 혼합기를 구동하기 위하여 그림 2와 같이 단동 신호를 차동 신호로 변환해 주는 변환기를 광대역 저잡음 증폭기의 다음 단에 연결하였다.

## 2-2 이미지 제거 주파수 혼합기

설계된 이미지 제거 주파수 혼합기는 그림 4와 같이 트랜스 컨덕터 단과 스위칭 단 그리고 저항과 커패시터로 이루어진 low pass 타입의 부하로 이루어져 있다. 트랜스 컨덕터 단은 광대역 저잡음 증폭기의 출력으로부터 받은 RF 신호를 전류로 변환하여 증폭시키고, 스위칭 단은 트랜스 컨덕터 단으로부터 받은 증폭된 전류를  $0^\circ, 90^\circ, 180^\circ, 270^\circ$ 의 위상차를 갖는 LO 신호와 혼합하여 부하로 전달하게 된다. 저항과 커패시터로 이루어진 부하는 스위칭 단에서 혼합 작용으로 인하여 생긴 여러 신호 가운데 하향 변환된 신호 근처의 낮은 주파수 성분만을 통과시키는

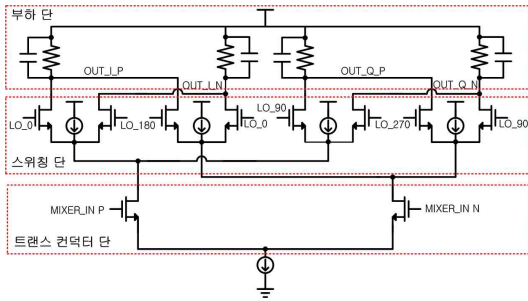


그림 4. 하향 변환 주파수 혼합기  
Fig. 4. Down conversion frequency mixer.

역할을 한다.

또한, 설계된 이미지 제거 주파수 혼합기는 높은 변환 이득과 출력에서의 전압 헤드룸 문제를 해결하기 위해 전류 블리딩 기술을 이용하였다. 그림 4에 구조를 나타내었다.

이미지 제거 주파수 혼합기의 출력 단에는 다상 여과기를 연결하였다. 직접 변환 수신기 구조에서는 DC offset과 플리커 잡음 등과 같은 문제가 있는 반면에 Low-IF 수신기는 RF 신호를 DC 근처, IF 대역으로 변환하기 때문에 이미지 주파수 제거가 요구된다. 다상 여과기는 저항과 커패시터로 이루어진 수동 필터로 I/Q IF 신호를 입력하여 원하는 주파수 대역에서 큰 이미지 신호 제거 특성을 얻을 수 있다. 또한, 여러 단으로 이루어진 다상 여과기를 사용함으로써 보다 넓은 대역의 이미지 신호 제거 특성을 가질 수 있다.

본 논문에서는 그림 5와 같이 3단으로 구성된 다상 여과기를 설계하였다. 식 (5)는 3단으로 구성된 다상 여과기의 전달 함수이다<sup>[5]</sup>.

4 MHz 대역의 IF 주파수를 갖는 본 수신기에서는 -4 MHz 대역의 이미지 주파수가 문제가 된다. 따라서 설계된 3단 다상 여과기는 -4 MHz에서 40 dB 이상의 이미지 주파수 제거 특성을 갖도록 설계하였다.

$$\frac{V_{out}}{V_{in}} = \frac{(1 - jsR_1C_1)(1 - jsR_2C_2)(1 - jsR_3C_3)}{1 + as + bs^2 + cs^3}$$

$$a = R_1C_1 + R_2C_2 + R_3C_3 + 2(R_1C_2 + R_2C_3 + R_1C_3)$$

$$b = R_2R_3C_2C_3 + R_1R_2C_1C_2 + R_1R_3C_1C_3 + 2(R_1R_3C_2C_3 + R_1R_2C_2C_3 + R_1R_2C_1C_3)$$

$$c = R_1R_2R_3C_1C_2C_3 \quad (5)$$

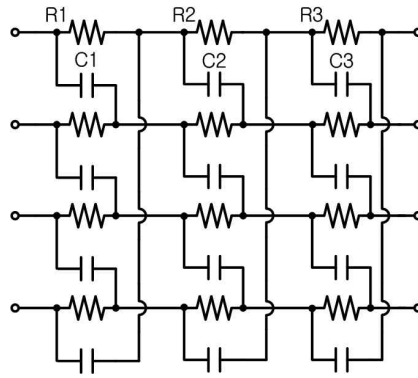


그림 5. 3단으로 구성된 다상 여과기  
Fig. 5. 3rd-order poly phase filter.

### 2-3 전류 모드 논리 주파수 분배기

이미지 제거 주파수 혼합기를 구동하기 위해서는 0°, 90°, 180°, 270°의 위상차를 갖는 LO 신호가 요구된다. 본 연구에서는 주파수 분배 방식으로 필요한 I/Q LO 신호를 생성하기 위해서 전류 모드 논리 주파수 분배기를 설계하였다. 그림 6은 설계된 주파수 분배기의 회로도를 나타낸다. 분배기는 반전된 슬레이브의 출력을 마스터의 입력에 연결시키는 고전적인 마스터-슬레이브 D-플립 플롭의 구조로 되어 있다.

입력으로 180°의 위상차를 갖는 CLK와 CLKB가 들어오게 된다. CLK가 high일 때는 드라이브 트랜지스터(Gm단)가 동작하게 되어, 저항 값과 트랜지스터의 Gm에 의해 전체 이득이 정해지게 된다. 반대로 CLKB가 high일 때는 래치 트랜지스터가 동작하게 되어 드라이브 트랜지스터에서 나온 신호를 저장하게 된다. 이렇게 입력 신호의 한 주기에 따라 한번은 출력 신호를 내보내고 한번은 신호를 저장하게 되어 입력이 두 주기 변할 때 출력이 한 주기로 변하게 되

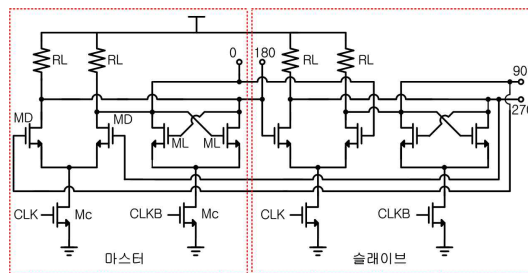


그림 6. 전류 모드 논리 주파수 분배기의 회로도  
Fig. 6. Schematic of the CML frequency divider.

므로 주파수가 2분주 된다. 전류 모드 논리 주파수 분배기의 출력 단에는 인버터 버퍼를 사용하였다.

### III. 측정 결과

설계된 L1/L2 이중 밴드 GPS 수신기용 RF 전단부는 저잡음 증폭기, 다상여파기를 포함하는 이미지 제거 주파수 혼합기 그리고 I/Q LO 주파수 생성을 위한 전류 모드 논리 주파수 분배기로 구성되어 있으며, TSMC 0.18  $\mu\text{m}$  CMOS 공정을 이용하여 단일 칩으로 집적하였다. 칩의 현미경 사진을 그림 7에 나타내었다.

블리딩 전류 비율에 대한 이득을 측정하기 위하여 L1 밴드 1,575.42 MHz의 RF 입력과 2분주된 1,571.42 MHz의 LO 주파수를 생성하기 위하여 전류 모드 논리 주파수 분배기에 3,142.84 MHz를 입력, 블리딩 전류 제어 전압  $V_{b2}$ 를 조절하여 그에 대한 IF 주파수의 이득을 측정하였다.

또한, L2 밴드 1,227.6 MHz의 RF 입력과 2분주되는 1,223.6 MHz의 LO 주파수를 생성하기 위하여 분배기에 2,447.2 MHz 신호를 입력한 후, 전압  $V_{b2}$ 를 변화시켜가며 이득을 측정하였다. 그림 8은 블리딩 전류 제어 전압  $V_{b2}$ 에 따른 이득과 저잡음 증폭기의 소모 전류를 나타낸다.

블리딩 전압에 따라 L1 밴드에서는 38.9 dB에서 36.3 dB, L2 밴드에서는 42.2 dB에서 40.4 dB의 이득 변화를 보인다.

그림 9는 측정된 반사 손실을 나타낸다. 설계된 하향 변환기는 50 MHz에서 3 GHz까지 -10 dB 이하의 반사 손실을 보인다.

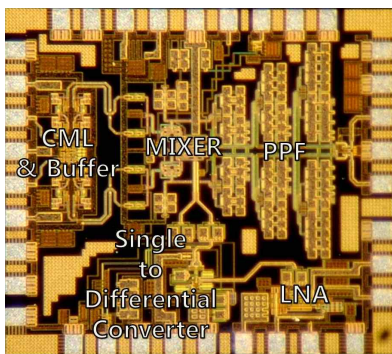


그림 7. 설계된 Down converter의 현미경 사진  
Fig. 7. Micrograph of the proposed wideband LNA.

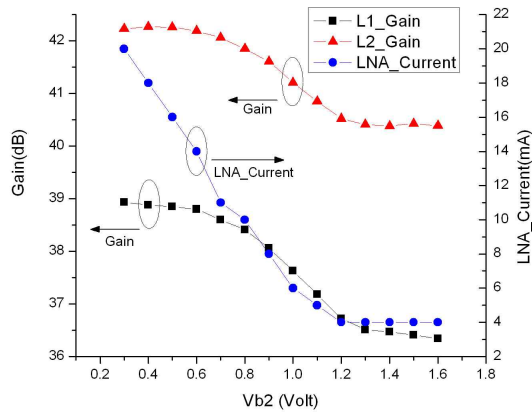


그림 8. L1/L2 주파수에서 측정된 블리딩 전압에 대한 이득과 저잡음 증폭기의 소모 전류  
Fig. 8. Measured gain and current consume of LNA by the bleeding voltage @ L1/L2 band.

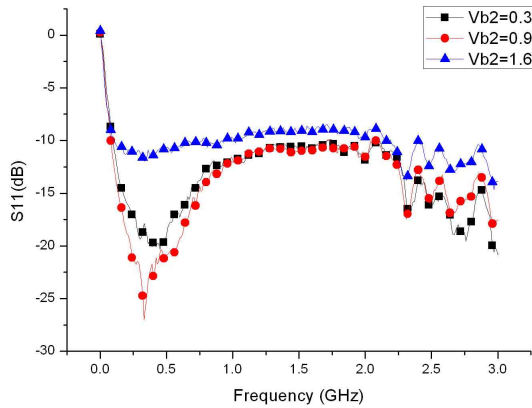


그림 9. 측정된 반사 손실 @ 50 MHz~3 GHz  
Fig. 9. Measured return loss @ 50 MHz~3 GHz.

잡음 지수의 측정에서 스펙트럼 분석기의 내부 잡음에 의한 영향을 받지 않도록 하기 위해 전단부의 출력에 별도로 제작한 증폭기를 연결하고, 증폭기의 이득이 30 dB가 되도록 조정하였다. 잡음 지수의 측정은 Y-factor 방법을 이용하여 측정하였다. 전단부의 입력 단에 잡음원을 연결하고 잡음원을 온, 오프하여 스펙트럼 분석기에서 측정된 출력 채널 전력으로부터 잡음 지수를 계산해 내는 방법을 사용하였다. 잡음 지수의 계산식은 식 (6)과 같다.

$$NF = 10 \log_{10} \left( \frac{10^{ENR/10}}{10^{Y/10} - 1} \right) \quad (6)$$

$$ENR_{dB} = 10 \log_{10} [(T_s^{ON} - T_s^{OFF}) / T_0] \quad (7)$$

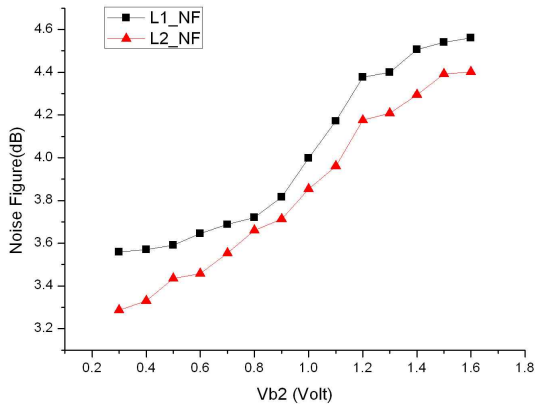


그림 10. 측정된 잡음 지수  
Fig. 10. Measured noise figure.

여기서  $V$ 는 잡음원을 온, 오프하여 측정된 출력 채널 전력의 차이 값이고, ENR 값은 주파수 별로 주어진 값을 이용하거나 식 (7)로부터 계산할 수 있다.  $T_s^{ON}$ 과  $T_s^{OFF}$ 는 각각 잡음원이 온, 오프 상태에 있을 때의 잡음 온도이다.

위 수식을 이용하여 블리딩 전압  $V_{b2}$ 에 따른 전단부의 잡음 지수를 그림 10에 나타내었다.

광대역 저잡음 증폭기의 블리딩 전압에 따라 L1 밴드는 3.55 dB에서 4.56 dB, L2 밴드는 3.28 dB에서 4.40 dB까지의 잡음 지수 변화를 갖는 동시에 증폭기는 20 mA에서 4 mA의 소모 전류 변화를 보인다. 따라서 본 수신기는 낮은 잡음 지수와 소모 전력이 큰 저잡음 모드와 낮은 소모 전력과 1 dB 정도의 잡음 지수가 증가하는 저전력 모드로 나눌 수 있다.

그림 11은 측정된 IIP3로 블리딩 제어 전압에 따

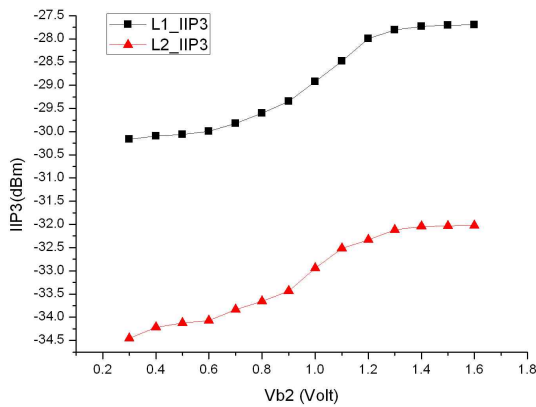


그림 11. 전단부의 IIP3 측정 결과  
Fig. 11. Measured IIP3 of front-end.

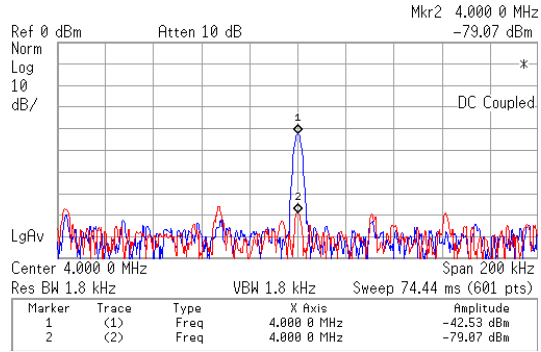


그림 12. 이미지 신호 제거 특성  
Fig. 12. Image rejection performance.

른 값의 변화를 보인다. L1 밴드에서는  $-30$  dBm에서  $-28$  dBm, L2 밴드에서는  $-34$  dBm에서  $-32$  dBm까지의 값을 가진다.

이미지 제거 성능을 측정하기 위해 입력에  $-80$  dBm의 1,567.42 MHz 주파수를 인가한 뒤 출력 주파수 파형과 이와 같은 전력을 가진 L1 밴드 1,575.42 MHz 주파수의 출력 파형을 비교하였다. 그림 12에 두 출력 파형을 나타내었다.

그림 12와 같이 36.5 dB의 이미지 주파수 제거율을 보인다.

설계된 전단부의 성능을 표 1에 요약하였고, 전단부의 전류 소모량은 표 2에 요약하였다. 식 (4)에서 나타낸 것과 같이 PMOS 트랜지스터  $M_4$ 의 게이트 전압을 낮추면( $V_{b2}=0.3$  V) 더 많은 전류가 트랜지스

표 1. 설계된 전단부의 측정 결과 요약  
Table 1. Summary of measurement result of proposed front-end.

	L1 band		L2 band	
	저전력 모드	저잡음 모드	저전력 모드	저잡음 모드
Gain(dB)	36.3	38.9	40.4	42.2
IIP3(dBm)	-28	-30	-32	-34
Noise figure (dB)	4.56	3.55	4.40	3.28
Image rejection ratio(dB)	36.5			
$S_{11}$ (dB)	-10 이하(50 MHz~3 GHz)			
Chip size (mm <sup>2</sup> )	1.2×1.35			



표 2. 설계된 전단부의 전력 소모량 요약

Table 2. Summary of power consume of proposed front-end.

	저전력 모드	저잡음 모드
저잡음 증폭기(mA)	4	20
차동 변환 증폭기(mA)	2	
이미지 제거 주파수 혼합기(mA)	4.8	
CML 주파수 분배기(mA)	1.5	
총 소모 전류(mA)	12.3	28.3
총 소모 전력 (mW @ 1.8 V)	22.14	50.94

터  $M_1$ 에 흐르게 되어 낮은 잡음 지수를 갖는 반면 소모 전력이 큰 저잡음 모드와 마찬가지로  $M_4$ 의 게이트 전압을 높이면( $V_{b2}=1.6$  V) 트랜지스터  $M_1$ 에 흐르는 전류가 감소되어 낮은 소모 전력을 보이는 반면 1 dB 정도 잡음 지수가 증가하는 저전력 모드로 구분하여 나타내었다.

#### IV. 결 론

본 논문에서는 L1/L2 이중-밴드 수신기용 RF 전단부를 설계하였다. 설계된 RF 전단부는 광대역 저잡음 증폭기, 이미지 제거 주파수 혼합기, 전류 모드 논리 주파수 분배기로 구성되어 있으며, 모든 블록을 하나의 칩으로 집적하였다. 전단부의 칩 크기를 최소화하기 위해 저잡음 증폭기에서는 인덕터를 사

용하지 않고 공통 드레인 피드백을 이용하여 광대역 입력 정합을 실현 하였으며, L1/L2 밴드의 저잡음 모드에서 3.5 dB 정도의 낮은 잡음 지수를 달성하였다. 칩 크기는  $1.2 \times 1.35$  mm<sup>2</sup>이다.

#### 참 고 문 헌

- [1] J. Kim, S. Cho, and J. Ko et al., "A 19-mW 2.6-mm<sup>2</sup> L1/L2 dual-band CMOS GPS receiver", *IEEE J. of Solid-State Circuits*, vol. 40, no. 7, pp. 1414-1425, Jul. 2005.
- [2] Jun-Gi Jo, Jong-Ho Lee et al., "An L1-band dual-mode RF receiver for GPS and Galileo in 0.18-um CMOS", *2008 IEEE Radio Frequency Integrated Circuits(RFIC) Symposium*, pp. 21-24, Jun. 2008.
- [3] R. Ramzan, S. Andersson, J. Dabrowski, and C. Svensson, "A 1.4 V 25 mW inductorless wideband LNA in 0.13 um CMOS", *IEEE ISSCC 2007 Dig. Tech. Papers*, pp. 424-426, 2007.
- [4] 오태수, 김성균 외, "이득과 잡음 지수의 동적 제어 가능한 광대역 저 잡음 증폭기", *한국전자과학회 논문지*, 20(9), pp. 900-905, 2009년 9월.
- [5] S. H. Galal, H. F. Ragaie, and M. S. Tawfik, "RC sequence asymmetric polyphase networks for RF integrated transceivers", *Circuits and Systems II: Analog and Digital Signal Processing*, IEEE, vol. 47, pp. 18-27, Jan. 2000.

#### 김 현 덕



2009년 2월: 광운대학교 전자공학과 (공학사)  
2009년 3월~현재: 성균관대학교 휴대폰학과 석사과정  
[주 관심분야] RFIC 설계

#### 오 태 수



2006년 8월: 강남대학교 전자공학과 (공학사)  
2010년 2월: 성균관대학교 정보통신공학부 (공학석사)  
2010년 2월~현재: (주)아바코 테크놀로지스 코리아 주임연구원  
[주 관심분야] RFIC 설계

전 재 완



2010년 2월: 광운대학교 전자공학과 (공학사)  
2010년 3월~현재: 성균관대학교 휴대폰학과 석사과정  
[주 관심분야] RFIC 설계

김 병 성



1989년 2월: 서울대학교 전자공학과 (공학사)  
1991년 2월: 서울대학교 전자공학과 (공학석사)  
1997년 2월: 서울대학교 전자공학과 (공학박사)  
1997년 3월~현재: 성균관대학교 정보통신공학부 교수  
[주 관심분야] RFIC 설계, RF 소자 모델링

김 성 균



2007년 2월: 성균관대학교 정보통신공학부 (공학사)  
2009년 2월: 성균관대학교 정보통신공학부 (공학석사)  
2009년 3월~현재: 성균관대학교 정보통신공학부 박사과정  
[주 관심분야] RFIC 설계