

논문 2010-47SP-1-18

표본화 속도 변환기용 다단 FIR 필터의 설계방법

(A Design Method of Multistage FIR Filters for Sampling Rate Converters)

백 제 인*

(Jeon Baek)

요 약

디지털 신호의 표본화 속도를 변환시키는 SRC(sample rate converter) 장치에는 필터가 필요하다. 속도 변환율이 높을수록 필터의 신호처리량이 증대되며, 필터의 구현이 복잡해진다. 그러므로 속도 변환율이 높은 경우에는 신호처리량이 적은 필터를 설계하는 것은 중요한 문제이다. 본 논문에서는 다단 FIR(finite impulse response) 필터를 효과적으로 설계하는 방법을 제시하였다. 다단 필터는 표본화 속도를 한 번에 변환하는 것이 아니라 여러 단 나누어서 변환하는 방식이다. 제시된 설계방식은, 속도 변환율의 인수분해 조합 모두에 대하여 조사하며, 필터의 복잡도 측정을 필터 차수의 추정식에 의존하지 않고 필터의 구현 결과를 바탕으로 한 점이 특징이다. 필터 설계 결과, 종래의 방식으로 설계된 것보다 곱셈연산량이 적음을 보였다. 또한 halfband 필터나 다중 차단대역 필터 등의 특성을 활용하면 곱셈연산량이 더욱 감소된 필터를 구성할 수 있음을 확인하였다.

Abstract

Filtering is necessary for the SRC(sample rate converter), that is used to change the sampling rate of a digital signal. The larger the conversion ratio of the sampling rate becomes, the more signal processing is needed for the filter, which means more complexity on realization. Thus it is important to reduce the amount of signal processing for the case of substantial conversion ratios. In this paper it is presented an efficient design method of a multistage FIR(finite impulse response) filter, with which the rate conversion occurs in stages rather than in one step. In this method, filter searching is performed exhaustively over all possible factorization of the conversion ratio, and also the filter complexity is measured based on direct realization rather than on estimation. It has been shown a designed multistage filter to have a less number of multiplications for filtering operation in comparison with a conventionally designed one. It has also been found that by allowing some variations of the filter architecture such as a halfband filter or a filter with multiple transition bands, the number of multiplications can be reduced further.

Keywords : multistage, rate conversion, interpolation, decimation, FIR filter

I. 서 론

고속의 ADC(analog-digital conversion), DAC(digital-analog conversion) 소자의 발전과 고속의 디지털 신호처리(DSP: digital signal processing) 소자 덕분에 디지털 신호처리의 영역이 더욱 넓어지고 있다.

디지털 신호처리 장치는 신호의 표본화 속도에 의하여 그 복잡도가 크게 좌우되므로 신호 대역폭에 알맞은 속도로 표본화하는 것이 중요하다. 신호의 대역폭에 비하여 표본화 속도가 지나치게 높은 경우에는, 먼저 표본화 속도를 낮춘 후 신호처리의 나머지 부분을 진행하는 것이 유리하다. 이처럼 디지털 신호의 표본화 속도를 적당한 수준으로 높이거나 낮추는 장치를 표본화 속도 변환기(SRC: sample rate converter)라고 한다^[1].

SRC는 ADC 및 DAC에 인접한 디지털 신호처리부에서 폭넓게 활용되고 있다. 특히 반송파 주파수의 통과대역 신호를 디지털 신호로 직접 변환하는 디지털

* 정회원, 한남대학교 정보통신공학과
(Hannam University)

※ 이 논문은 2008년도 한남대학교 연구년 지원에 의하여 연구되었음

접수일자: 2009년5월7일, 수정완료일: 2009년12월30일

RF(radio frequency) 혹은 디지털 IF(intermediate frequency) 방식에서는 ADC와 DAC의 표본화 속도가 신호 대역폭에 비하여 매우 높다. 하지만 복조 후에는 기저대역으로 주파수가 낮추어진다. 이러한 경우에 SRC를 사용하여 표본화 속도도 낮추는 것이 필요하다. 반대 방향의 신호처리, 즉 기저대역 신호를 반송파 주파수 대역으로 변조하거나 여러 신호를 다중화하는 송신과정에서는 에일리어싱(aliasing)을 피하기 위하여 표본화 속도를 높이는 SRC를 사용한다. 이 같은 사례는 디지털 모뎀에서 빈번하며, 상향/하향 변환기(up/down converter)의 이름으로 여러 종류의 트랜시버가 소개되고 있다^[2~3].

SRC 내부에는 이미지 스펙트럼을 제거하기 위한 저역필터(LPF: lowpass filter)가 필요한데, CIC(cascaded integrator comb) 필터, FIR(finite impulse response) 필터, IIR(infinite impulse response) 필터 등이 사용되고 있다. CIC 필터는 회로가 간단하면서도 이미지 스펙트럼 제거 특성이 우수하여 표본화 속도 변환율이 높은 경우에 효과적으로 이용되고 있다^[4]. 그러나 이 필터는 신호 대역에 대하여 sinc 함수 모양의 찌그러짐을 동반하므로 이를 보상하기 위하여 별도의 FIR 필터를 사용하여야 하는 불편함이 있다. IIR 필터는 회로의 복잡도에 비하여 필터의 특성이 우수하다는 장점이 있으나, 궤환 구조로 인하여 그 특성이 불안정할 수가 있다는 결점이 있다. FIR 필터는 안정한 특성과 아울러 선형 위상의 설계가 가능하고, 정합 필터와 같은 다양한 필터 특성에 대해서도 설계가 용이하여 전형적인 방법으로서 널리 사용되고 있다. 본 논문에서는 FIR 필터를 사용하는 SRC만을 고려하였다.

SRC용 FIR 필터는 속도변환을 한 번만 수행하는 단일 필터로 구성할 수도 있으나, 필터의 복잡도를 낮추기 위하여 속도변환을 여러 번 수행하는 다단(multistage) 구조의 방법이 활용되고 있다. 필터의 복잡도, 즉 필터의 신호처리량을 최소화하는 것은, 필터 성능의 손실 없이 하드웨어를 최소화하거나 DSP 프로세서의 부담을 최소화하기 때문에 중요한 일이다. 다단 FIR 필터를 설계함에 있어서, 신호처리량 관점에서 최적 필터를 구하는 방법이 연구되었다^[5~8]. 이 방법에서는 다단 필터의 복잡도를 표현한 수식에 대하여 FIR 필터의 차수 추정식 및 최적화 수치해석 기법을 적용함으로써 필터의 최적 구조를 유도하였다^[5~6]. 하지만 수치해석 과정에서 필터 차수는 근사값이었고 유도된 속도

변환율이 정수가 아닌 경우에는 인접 정수값으로 대처하는 등, 엄밀한 의미에서 최적화를 보장하지 못하는 단점이 있다. 이에 대하여 본 논문에서는 속도 변환율의 인수분해 조합을 먼저 조사하고 필터 차수의 실제값에 입각한 비교를 통하여 최적 필터를 보장하는 설계 방법을 제시하고자 한다.

서론에 이어서 II 장에서는 SRC용 다단 필터의 기본적인 구조를 설명하고, 필터의 복잡도를 수식으로 표현하였다. III 장에서는 다단 필터의 새로운 설계 방법을 제시하였다. 각 단별 필터에 대한 여러 파라미터 값을 설정하는 방법을 제시하였다. IV 장에서는 몇 가지의 설계 예를 보임으로써 제시된 설계 방법의 타당성을 확인하고, 필터의 여러 파라미터와 최적 필터 복잡도 사이의 상관성을 관찰하였다. 그리고 VI 장에서 결론을 맺었다.

II. SRC용 다단 필터

SRC의 표본화 속도 변환율을 R 이라고 할 때, $R > 1$ 인 경우는 interpolation, $R < 1$ 인 경우는 decimation이라고 부른다. 그림 1은 interpolation SRC에 대한 내용을 나타낸 것으로서, 기본적으로

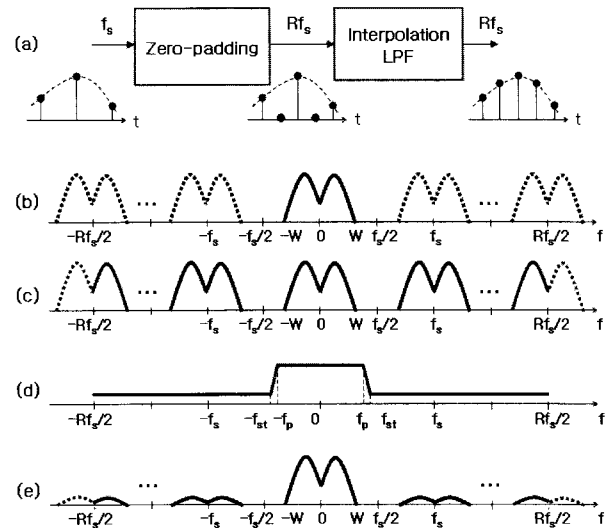


그림 1. Interpolation SRC(속도 변환율 = R).
(a) 구조. (b) 입력 스펙트럼. (c) zero-padding 스펙트럼. (d) interpolation LPF 주파수 전달특성. (e) 출력 스펙트럼

Fig. 1. Interpolation SRC(rate conversion ratio = R).
(a) structure. (b) input spectrum. (c) spectrum after zero-padding. (d) frequency characteristics of the interpolation LPF. (e) output spectrum.

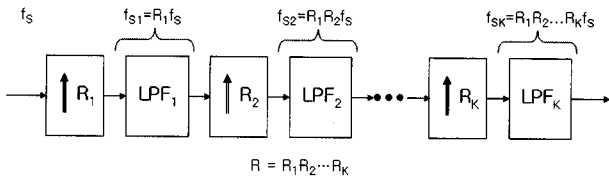


그림 2. 다단 필터 구조의 interpolation SRC
Fig. 2. Interpolation SRC with a multistage filter structure.

zero-padding 과정과 interpolation LPF로써 구성된다. 입력 신호는 대역폭이 W 이고 표본화 속도는 f_s 라고 가정하면, 스펙트럼의 유효한 주파수 범위는 $-f_s/2 \leq f \leq f_s/2$ 이다(그림 1-(b)). Zero-padding은 매 입력 표본에 대하여 $(R-1)$ 개의 영 표본을 삽입하는 것인데, 이 결과 출력 신호는 표본화 속도가 R 배 높아져서 유효 주파수 범위는 $-Rf_s/2 \leq f \leq Rf_s/2$ 이 되고, 입력 스펙트럼이 f_s 간격으로 R 번 반복되는 모습을 갖게 된다(그림 1-(c)). LPF는 반복된 스펙트럼을 차단하고 기저대역의 스펙트럼만 통과시킨다. LPF의 통과대역 주파수는 f_p , 차단대역 주파수는 f_{st} 라고 표기할 때, 이들은 $W \leq f_p \leq f_{st} \leq f_s/2$ 의 범위에 있다(그림 1-(d)). 또한 주파수 전달특성을 $H(f)$ 라 하고, 통과대역 및 차단대역에서의 리플 오차 범위를 각각 r_p, r_{st} 라고 하면, $H(f)$ 는 다음 식을 만족하면 된다.

$$1 - r_p \leq |H(f)| \leq 1 + r_p, \quad 0 \leq |f| \leq f_p \quad (1)$$

$$0 \leq |H(f)| \leq r_{st}, \quad f_{st} \leq |f| \leq Rf_s/2 \quad (2)$$

그림 2는 interpolation SRC를 K 개의 다단 필터 구조로 구성하는 경우를 나타낸 것이다. 각 단은 zero-padding을 하여 표본화 속도를 상승시킨 다음, LPF 처리를 하여 출력한다. j 번째 단의 속도 상승률을 R_j 이라 하면, K 개의 단별 속도 상승률을 모두 곱하면 전체 속도 변환을 R 이 된다.

$$R = \prod_{k=1}^K R_k \quad (3)$$

또한 j 번째 단의 출력신호 속도를 f_{sj} 라고 하면,

$$f_{sj} = \left(\prod_{k=1}^j R_k \right) f_s \quad (4)$$

이 된다.

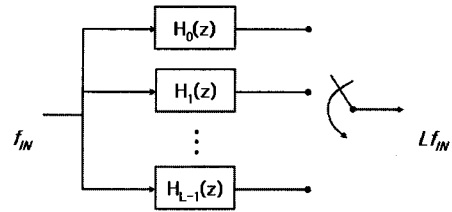


그림 3. Interpolation 다상 필터
Fig. 3. Polyphase interpolation filter.

Zero-padding을 포함한 단별 LPF는 다상 필터의 구조로써 구성하는 것이 신호처리 계산량 및 필터의 동작 속도 관점에서 유리하다. 그림 3은 단별 속도 변환율이 L 인 경우의 interpolation 다상 필터의 구조를 나타낸 것이다. L 개의 부 필터가 있어서, 하나의 입력 표본에 대하여 L 개의 부 필터의 출력 표본을 순서대로 출력함으로써 interpolation과 필터링 처리를 동시에 해결한다. 단별 LPF의 임펄스 응답 시퀀스가 $h(n), n = 0, 1, \dots, N-1$ 이라 할 때, l 번째 위상의 부 필터는 다음과 같은 응답 시퀀스를 갖는다.

$$h_l(n) = \{h(l), h(l+L), \dots, h(l + L \lfloor \frac{N-L}{L} \rfloor)\}, \quad l = 0, 1, \dots, (L-1) \quad (5)$$

여기서 $\lfloor x \rfloor$ 는 x 이하의 최대 정수값을 말한다. 그러므로 다상 필터 구조에서는 입력 표본 당 곱셈연산량이 N 이며, 부 필터의 클럭 속도는 입력신호의 클럭 속도와 같다.

그림 2의 다단 필터에서 j 번째 단 FIR 필터의 탭 수, 즉 임펄스 응답 시간을 N_j 라 하자. 단별 필터 모두를 다상 FIR 필터로써 구성하는 경우, 하나의 입력 표본에 대하여 이루어지는 곱셈연산의 총량 M 은 다음과 같게 된다.

$$M = \sum_{j=1}^K \left(\prod_{m=0}^{j-1} R_m \right) N_j, \quad R_0 = 1 \quad (6)$$

표본화 속도가 낮추어지는 decimation인 경우는 interpolation의 경우와 이원적 대칭성을 갖는다. 그러므

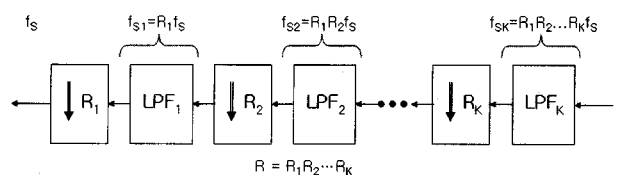


그림 4. 다단 필터 구조의 decimation SRC
Fig. 4. Decimation SRC with a multistage filter structure.

로 decimation SRC의 다단 필터 구조는 그림 4와 같이, 신호 흐름을 반대로 하면 된다. 즉, K번째 단으로 신호가 입력되고 첫 번째 단에서 최종결과가 출력되는 것으로 변경하면 된다. 그리고 각 단은 LPF 처리를 먼저 하고, 그 출력에 대하여 decimation을 수행하도록 한다.

각 단별 필터를 다상 필터 구조로 구성하는 경우, 하나의 출력 표본을 얻기 위하여 수행하여야 하는 곱셈연산량은 interpolation 경우와 마찬가지로 필터의 임펄스 응답 시간 N과 같다. 따라서 다단 필터 최종 출력 표본 하나를 얻기 위하여 수행하여야 하는 곱셈연산의 총량은 식 (6)과 동일하다.

FIR 필터의 곱셈연산량은 필터의 계수 수(탭 수) 혹은 임펄스 응답시간 N과 같으며, 이는 필터의 차수보다 1만큼 큰 값이다. FIR 필터의 계수를 구하는 방식으로는, Parks-McClellan 알고리즘이 있다^[9]. 이것은 주어진 필터 규격을 만족하도록 균등 리플 특성을 갖는 FIR 필터를 구하는 최적의 방법이다. LPF 필터의 설계 변수에는, 통과대역 주파수, 차단대역 주파수, 통과대역 리플 허용치, 차단대역 리플 허용치 등이 있다.

균등 리플 필터의 차수를 추정하는 식으로는 Herrmann 근사식이 있으며, 이를 좀 더 간소화시킨 Kaiser 근사식이 있다^[10]. 이 식들에 따르면 필터의 차수는 리플 허용치가 작을수록 증대한다. 또한 필터의 천이대역폭, 즉 통과대역 주파수와 차단대역 주파수의 차이값에 반비례한다.

III. 다단 FIR 필터의 설계 방법

본 절에서는 다단 FIR 필터의 설계 방법을 제시하되, 지면 제약상 interpolation SRC에 대해서만 설명한다. 최적의 다단 FIR 필터를 설계한다 함은 표본화 속도 변환을 R , 통과대역 주파수 f_p , 차단대역 주파수 f_{st} , 통과대역 리플 허용치 r_p , 차단대역 리플 허용치 r_{st} 값이 주어졌을 때, 식 (6)의 곱셈연산 총량을 최소화하도록 각 단별로 속도 변환을 및 임펄스 응답 시퀀스를 구하는 것이다.

최적 필터의 설계를 위하여 그동안 사용되어 온 방법은, 식 (6)에 대하여 수치해석적 최적화 프로그래밍을 수행함으로써 최적의 K 값 및 R_1, R_2, \dots, R_K 값을 추론하는 것이다. 그런데 이 수치해석 과정에서 FIR 필터의 차수를 추정하는 근사식을 활용하여야 할 뿐만 아니

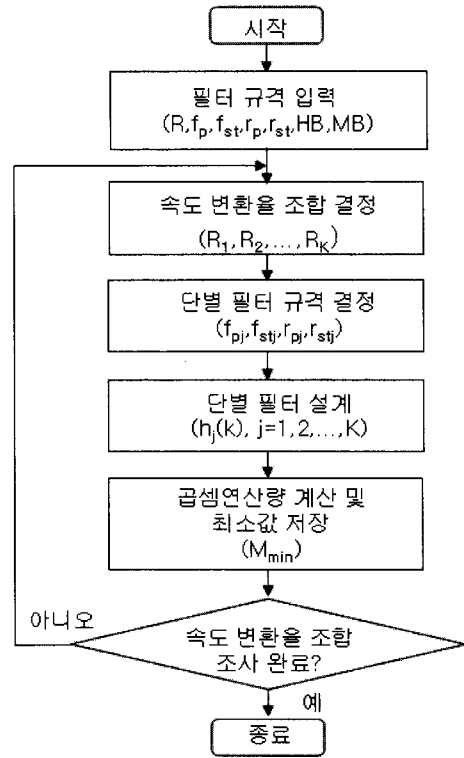


그림 5. 최적의 다단 FIR 필터 설계 순서도
Fig. 5. Design flow for the optimal multistage FIR filter.

라, 유도된 R_1, R_2, \dots, R_K 최적값이 정수가 아닌 경우에는 이들을 인접 정수값으로 치환하는 작업을 수행하여야 하므로, 엄밀한 의미에서 최적화를 보장하지 못하는 단점이 있다.

이와는 달리 본 논문에서는 차수 추정 근사식을 사용하는 것이 아니라, 구체적으로 설계된 필터 차수의 실제값을 비교하면서 최적화하는 방식을 제시한다. 그 설계 과정은 그림 5와 같다. SRC 필터 전체에 대한 규격이 주어지면 속도 변환을 R 을 인수분해한 모든 조합을 나열하고 각각에 대하여 다단 필터를 구한 후, 이들 중에서 최적의 다단 필터를 선택하는 방식이다. 각 단별 필터의 설계는, 단별 속도 변환을 R_j , 통과대역 주파수 f_{pj} , 차단대역 주파수 f_{stj} , 통과대역 리플 허용치 r_{pj} , 차단대역 리플 허용치 r_{stj} 값을 정하고, 이들에 대하여 Parks-McClellan 알고리즘을 적용하여 필터의 임펄스 응답 시퀀스를 구하는 것이다. 다단 필터 간의 비교는 식 (6)의 곱셈연산 총량의 관점에서 이루어지며, 이 값이 최소가 되는 것을 최종적으로 선택하게 된다. 이 방식은 기존의 방식에 비하여 설계 과정에서의 계산량은 많지만, 최적 필터를 확실하게 찾을 수 있다는 장점이 있다.

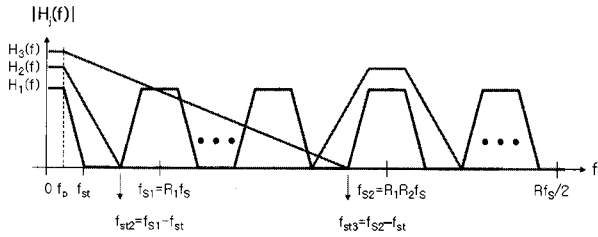


그림 6. 단별 LPF의 주파수 설정값
Fig. 6. Frequency assignments for each stage LPF.

단별 LPF의 차수를 최소화하기 위해서는 천이대역폭을 가능한 한 큰 값으로 놓는 것이 유리하므로 통과대역 주파수는 최소값으로, 차단대역 주파수는 최대값으로 설정한다. 단별 필터의 주파수 값 설정 개념을 그림 6에 나타내었다. 통과대역 주파수는 모든 단에 대하여 동일하며, 최소값 f_p 이다. 즉,

$$f_{pj} = f_{p0}, \quad 1 \leq j \leq K \quad (7)$$

차단대역 주파수는 첫째 단의 경우는 f_{st} 이지만, 둘째 단부터는 첫째 단 필터 출력에 존재하는 이미지 스펙트럼만 제거하면 되므로, 다음과 같이 설정하면 된다.

$$f_{stj} = \begin{cases} f_{st}, & j = 1 \\ f_{S(j-1)} - f_{st}, & 2 \leq j \leq K \end{cases} \quad (8)$$

필터 전체의 주파수 전달특성은 각 단별 전달특성을 모두 곱한 값이 된다. 직렬 연결된 필터의 통과대역은 서로 중첩하여 있기 때문에 전체 리플 값은 다음 식과 같이 각 단별 리플 값의 합으로 근사화할 수 있다.

$$\prod_{j=1}^K (1 \pm r_{pj}) \approx 1 \pm \sum_{j=1}^K r_{pj} \quad (9)$$

이에 따라서, 본 논문에서는 통과대역 리플 상한값 r_p 을 단별로 균등 분배하였다. 즉,

$$r_{pj} = r_p/K, \quad 1 \leq j \leq K \quad (10)$$

이에 비하여 단별 필터의 차단대역은 언제나 서로 중첩하는 것은 아니므로, 단별 필터 모두에 대하여 리플 상한값을 r_{st} 로 설정하였다. 즉,

$$r_{stj} = r_{st}, \quad 1 \leq j \leq K \quad (11)$$

각 단별 필터의 설계 변수의 설정값을 표 1에 정리하였다.

단별 필터의 주파수가 다음 식과 같을 경우에는

표 1. 단별 필터 설계 변수 설정값
Table 1. Assignments of parameter values for each stage filter.

필터 구분 설계변수	1차 필터	j번째 필터 ($2 \leq j \leq K$)
입력신호 속도	f_S	$f_{S(j-1)} = \left(\prod_{k=0}^{j-1} R_k \right) f_S$
표본화 속도 변환율	R_1	R_j
출력신호 속도	$f_{S1} = R_1 f_S$	$f_{Sj} = R_j f_{S(j-1)}$
통과대역 주파수	f_p	f_p
차단대역주파수	f_{st}	$f_{S(j-1)} - f_{st}$
통과대역 리플 허용치	r_p/K	r_p/K
차단대역 리플 허용치	r_{st}	r_{st}

halfband 필터로 구성할 수 있다.

$$f_{sj} = 2(f_{pj} + f_{stj}) \quad (12)$$

Halfband 필터는 일부 계수가 0 혹은 1의 값을 가지므로 이들을 제외한 $(N+1)/2$ 개의 계수에 대해서만 곱셈연산을 하면 되므로 연산량이 감소되는 이점이 있다 (즉, 식 (6)에서 N_j 대신에 $(N_j+1)/2$ 을 대입함). 본 논문에서는 HB 파라미터를 두어, HB='Y'인 경우는 halfband 필터의 구성법을 선택할 수 있도록 하였다. 만약 식 (12)를 정확하게 만족하지 않는 경우에는, f_{pj} 를 증대시키거나 f_{stj} 를 감소시킴으로써 halfband 필터 조건을 충족시킨 후 구성할 수도 있다.

어떤 주파수 대역이 하나의 단별 필터의 차단대역으로 처리되고 있다면, 그 이후에 연결되는 단별 필터는 더 이상 이 대역을 차단대역으로 설정하지 않고 임의 (don't care)값의 천이대역으로 놓고 설계하여도 무방하다. 이렇게 설계하면 천이대역이 여러 번 나타나는 필터가 된다. 이 방식은 필터 계수값의 자유도를 증대시키는 효과를 유발하여 필터 차수를 감소시키는 이점이 있다. 본 논문에서는 MB 파라미터를 두어, MB='Y'인 경우는 다중 천이대역 필터의 구성법을 선택할 수 있도록 하였다.

IV. 다단 FIR 필터의 설계 예

본 절에서는 제안된 다단 FIR 필터 설계법을 이용하는 사례를 제시하고, 그에 따른 곱셈연산량 감소 효과를 확인하며, 최적 다단 필터의 일반적 특성을 관찰한다. 필터 주파수 값의 정규화를 위하여 편의상 $f_S = 2$

라고 가정한다.

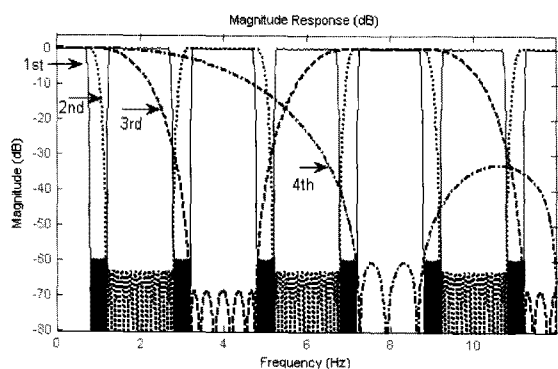
설계 예-1: $R=12, f_p=0.7, f_{st}=0.8, r_p=0.01, r_{st}=0.001$ (즉, -60dB), $\text{HB}='Y', \text{MB}='Y'$ 에 대하여 최적 필터를 설계한 결과, 단별 속도 변환율이 $R_1, R_2, \dots, R_K=(1,2,2,3)$ 인 4단 필터가 나왔다. $R_1=1$ 이므로 첫째 단은 속도변환 없는 저역필터만 있고, 둘째 단과 셋째 단은 halfband 필터로, 그리고 넷째 단은 다중 천이대역 필터로 각각 구성되었다. 그림 7(a)는 각 단별 필터의 주파수 특성을 중첩하여 나타낸 것이며, 그림 7(b)는 이들의 곱, 즉 필터 전체 구간에 대한 주파수 특성으로서, 설계 규격을 모두 만족하고 있음을 볼 수 있다. 단별 필터 탭 수는 $N_1, N_2, \dots, N_K=(61,35,11,10)$ 이 되었고, 곱셈연산이 필요한 탭 수는 $(61,18,6,10)$ 으로서, 식 (6)에 의한 곱셈연산 총량은 $M=131$ 이 되었다. 이는 단일 필터로 구성할 경우

($M=609$)와 비교할 때 21.5% 정도의 수준이다.

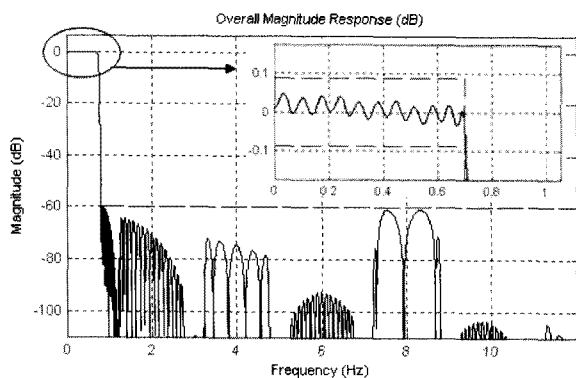
설계 예-2: $R=64, f_p=0.9, f_{st}=1.0, r_p=0.01, r_{st}=0.001$ 에 대하여, 2가지의 필터 옵션에 따른 설계 결과를 표 2에 정리하였다. 표에는 기존의 설계법에 의한 결과^[6]를 함께 제시하였다.

표 2. 다단 FIR 필터 설계 결과 비교($R=64$)
Table 2. Design results of a multistage FIR filter($R=64$).

필터 설계법	기존 방법		제안된 방법	
	설계법-A (차수 추정식 이용) ^[6]	설계법-B (필터 설계 결과)	설계법-C (HB='N', MB='N')	설계법-D (HB='Y', MB='Y')
단수	3	3	4	5
단별 속도 변환율	(2,4,8)	(2,4,8)	(2,2,4,4)	(2,2,2,2,4)
단별 필터 탭 수	(115,22,26)	(118,24,29)	(122,12,16,10)	(125,15,7,7,7)
단별 곱셈연산 탭 수	(115,22,26)	(118,24,29)	(122,12,16,10)	(125,8,4,4,7)
입력 표본당 곱셈연산 총량, M	366	398	370	301



(a)



(b)

그림 7. 설계된 필터의 주파수 특성.

(a) 단별 필터 특성. (b) 전체 특성

Fig. 7. Frequency responses of the designed filter.

(a) responses of the stage filters.

(b) overall response.

기존 방법(설계법-A)에 의한 최적화 설계 결과는 3단 구조의 필터로서, 곱셈연산량은 $M=366$ 으로 나타났다. 그러나 이는 필터 차수 추정식에 따른 최적화일 뿐이고, 정확하지 않은 값이다. 설계된 필터 구조를 따르되 필터 전체에 대한 리플 규격을 만족할 때까지 필터 차수를 수정하면(설계법-B), $M=398$ 이 되었다. 한편 본 논문에서 제안한 방법 중 하나로서, HB 및 MB 값이 'N'인 경우(설계법-C), 4단 구조로서 $M=370$ 이 설계되었으며, 약 7% 정도의 연산량 감소 효과를 얻었다. HB 및 MB 값이 'Y'인 경우(설계법-D)에는 5단 구조의 필터로서 $M=301$ 이 설계되었고 설계법-B에 비하여 약 24% 정도의 연산량 감소 효과를 얻었다.

그림 8은 $L=12, W_T=0.1, r_p=0.01, r_{st}=0.001, \text{HB}='N', \text{MB}='N'$ 인 경우, 몇 가지의 속도 변환율 조합에 대하여 f_T 의 변동에 따라 M 값의 변동을 관찰한 것이다. 여기서 $W_T=f_{st}-f_p$ 로서 천이대역폭이고, $f_T=(f_p+f_{st})/2$ 로서 천이대역의 중심주파수이다. M 값이 최소가 되는 최적 조합은 고정되어 있지 않으며, 천이대역 중심주파수 f_T 에 따라 달라진다는 사실을 확인할 수 있다.

그림 9는 $L=12, f_p=0.7, f_{st}=0.8, r_p=0.01,$

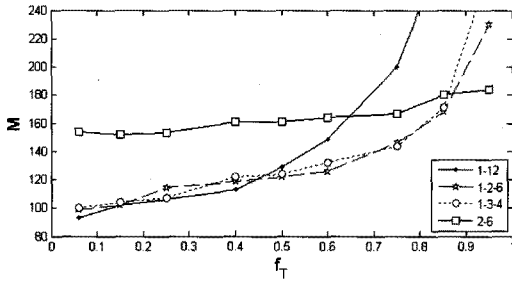


그림 8. 천이대역 중심주파수의 변동에 따른 곱셈연산 총량의 변동
 Fig. 8. The total number of multiplications vs. the center frequency of the transition band.

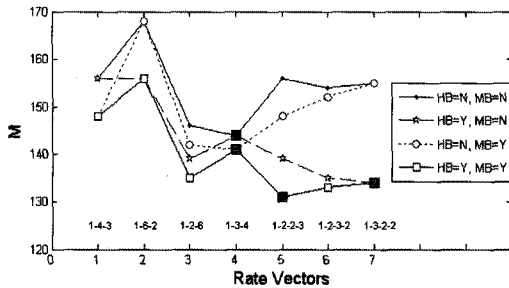


그림 9. 속도 변환을 조합에 따른 곱셈연산 총량의 변동
 Fig. 9. The total number of multiplications for various factorization of the conversion ratio.

$r_{st} = 0.001$ 인 경우, 몇 가지의 속도 변환을 조합에 대하여 HB와 MB의 선택을 달리 하면서 M 값의 변동을 관찰한 것이다. HB 및 MB의 선택을 바꾸면 최적의 속도 변환을 조합도 변경되는 것을 볼 수 있다. 결국, 최적 조합은 필터 파라미터 모두의 영향을 받으며, 불규칙적으로 달라지기 때문에 어떠한 해석적인 방법으로 간단하게 유도해 낼 수 있는 것이 아님을 알 수 있다. 이 같은 사실은 본 논문에서 제안한 바, 모든 가능한 조합에 대하여 빠짐없이 조사하여야 하는 근본 이유이다.

그림 10은 $R = 12$, $r_p = 0.01$, $r_{st} = 0.001$ 의 경우, 필터의 천이대역 규격을 달리 하면서 최적 필터의 곱셈연산 총량 M 의 변화를 관찰한 것이다. M 은 W_T 가 작을수록 큰 값을 보인다. 또한 M 은 f_T 가 증가할수록 증가하는 것으로 나타났는데, 이 특징은 단일필터에서는 f_T 에 무관하게 되는 경향과 다른 점이다. HB 및 MB를 사용하지 않은(즉 'N'값) 경우보다는 사용하는(즉 'Y'값) 경우가 M 값이 작아짐을 볼 수 있다. 특히 $f_T = 0.5$ 는 그 자체로 식 (12)를 만족하기 때문에 halfband 필터의 효과를 얻어, M 값이 뚜렷하게 감소하

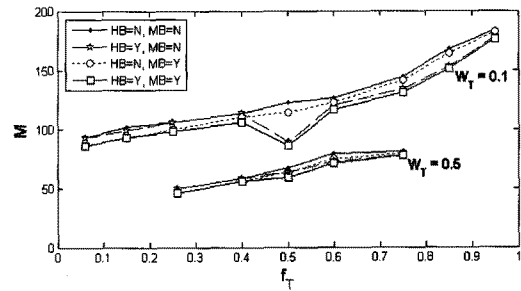


그림 10. 천이대역 규격에 따른 최적 필터 곱셈연산 총량의 변동
 Fig. 10. The total number of multiplications of the optimal filter for various options of the transition band.

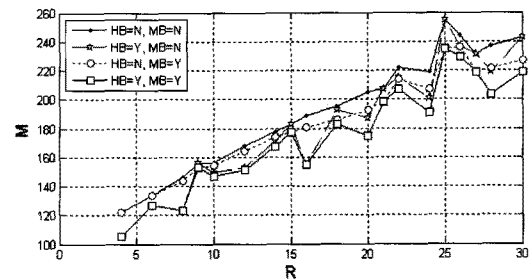


그림 11. 표본화 속도 변환율에 따른 최적 필터 곱셈연산 총량의 변동
 Fig. 11. The total number of multiplications of the optimal filter vs. the sampling conversion ratio.

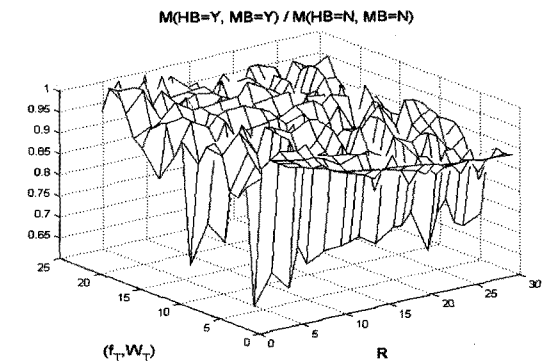


그림 12. (HB, MB) 사용 여부에 따른 최적 필터 곱셈연산 총량간의 비율
 Fig. 12. Ratio of the total numbers of multiplications of the optimal filter with different design option of (HB, MB).

고 있다.

그림 11은 $f_p = 0.8$, $f_{st} = 0.9$, $r_p = 0.01$, $r_{st} = 0.001$ 의 경우, R 값을 달리 하면서 최적 필터의 M 값 변동을 관찰한 것이다. R 의 증가에 따라 M 이 증가하는 경향을 보인다. Halfband 필터에 의한 M 값 감

소 효과는 R 이 인수 2를 가진 경우(특히 4의 배수)에 잘 나타나며, 다중 천이대역 필터의 효과는 R 의 증가에 따라 조금씩 증가한다. 그리고 HB, MB를 둘 다 사용하면 M 값은 더욱 감소한다.

그림 12는 HB 및 MB를 모두 사용한 경우와 그렇지 않은 경우 각각에 대하여 구한 최적 필터의 M 값들 사이의 비율을 나타낸 것이다. R 의 증대에 따라 비율이 점차 감소하고 있는데, 이는 다중 천이대역 필터의 효과에 의한 것이다. 필터 주파수 (f_T, W_T)의 특정 조합에서 뚜렷하게 작은 값의 비율을 보이는 것은 halfband 필터 효과에 의한 것이다.

V. 결 론

표본화 속도 변환기용 다단 FIR 필터의 설계 문제에 있어서, 곱셈연산 총량을 최소화하는 최적 필터를 구하는 방법을 제시하였다. 이 방법에 따른 결과, FIR 필터 차수의 추정식 및 수치해석에 근거한 종래의 방식으로 설계된 필터보다 곱셈연산량이 적은 필터를 찾을 수 있었다. 또한 halfband 필터, 다중 천이대역 필터의 특성을 활용하면 곱셈연산 총량을 더욱 감소시킬 수 있음을 확인하였다. 표본화 속도 변환율, 천이대역 주파수 등의 필터 파라미터 값을 다양하게 변경하면서 최적 다단 필터를 설계하였고, 곱셈연산 총량이 어떠한 상관성으로 변화하는지를 관찰하였다.

표본화 속도 변환기용 필터는 일반적으로 표본화 속도가 높기 때문에 신호처리 계산량 혹은 회로 구성의 복잡도 관점에서 큰 비중을 차지한다. 그러므로 필터의 곱셈연산량을 최소화하는 것은 매우 중요하다. 특히 필터 천이대역이 좁을수록, 속도 변환율이 높을수록 필터의 복잡도는 증대되는데, 이 때문에 단일 필터보다는 다단 필터의 구성이 더 유망하다. 본 논문에서 제시한 다단 필터 설계 방법은 기존의 방식에 비하여 최적 필터를 구하기까지 많은 시간이 소요된다는 단점을 갖고 있으나, 필터의 곱셈연산량 최소화를 보장하므로 실용 시스템 설계에 효과적으로 활용할 수 있을 것이다.

앞으로 유한 소수점 방식의 디지털 필터를 설계하여 회로 로직 수의 관점에서 복잡도를 조사하거나, IIR 필터 혹은 CIC 필터의 구조에 대한 다단 필터 설계법과 비교할 필요가 있다.

참 고 문 헌

- [1] Fredric J. Harris, *Multirate Signal Processing for Communication Systems*, Pearson Education, 2004.
- [2] 광승현, 김재석, 소프트웨어 라디오 수신기의 구현을 위한 효율적인 programmable down converter 설계, 전자공학회논문지, pp. 87-96, 제39권, SP편, 제1호, 2002.
- [3] T. Hentschel and G. Fettweis, "Sample Rate Conversion for Software Radio," *IEEE Communication Magazine*, pp. 142-150, Aug. 2000.
- [4] Eugene B. Hogenauer, "An economical class of digital filters for decimation and interpolation," *IEEE Trans. On Acoustics, Speech, and Signal Processing*, vol. ASSP-29, no. 2, April 1981.
- [5] Ronald E. Crochiere and Lawrence R. Rabiner, "Optimum FIR digital filter implementations for decimation, interpolation, and narrow-band filtering," *IEEE Trans. On Acoustics, Speech, and Signal Processing*, pp. 444-456, vol. ASSP-23, no. 5, Oct. 1975.
- [6] Ronald E. Crochiere and Lawrence R. Rabiner, "Interpolation and decimation of digital signals - a tutorial review," *Proceedings of the IEEE*, vol. 69, no. 3, March 1981.
- [7] S. M. Mortazavi Zanjani, S. Rahimian Omam, S. M. Fakhraie, and O. Shoaie, "Algorithmic design of high-precision low-power multi-stage decimation filters," *2006 MWSCAS'06*, 49th IEEE International Midwest Symposium on Circuits and Systems, pp. 184-187, vol. 2, 6-9 Aug. 2006
- [8] Ricardo A. Losada, "Multirate signal processing with matlab & simulink: design of multistage decimators," *webinar*, The MathWorks Inc., Oct. 2005.
- [9] Thomas W. Parks and James H. McClellan, "Chebyshev approximation for nonrecursive digital filters with linear phase," *IEEE Trans. On Circuit Theory*, pp. 189-194, vol. CT-19, no. 2, March 1972.
- [10] O. Herrmann, L. R. Rabiner, and D. S. K. Chan, "Practical design rules for optimum finite impulse response low-pass digital filters," *BSTJ*, pp. 769-799, vol 52, no. 6, 1973.

 저 자 소 개



백 제 인(정회원)

1978년 서울대학교 전자공학과
학사 졸업.

1980년 KAIST 산업전자공학과
석사 졸업.

1986년 KAIST 전기및전자공학과
박사 졸업.

1984년~1988년 ETRI TDX개발단 선임연구원

1988년~현재 한남대학교 정보통신공학과 교수

<주관심분야 : 디지털변복조, 디지털필터, 모뎀
DSP>