

PWM 전력 컨버터에서 DC 링크 커패시터의 개선된 온라인 고장 진단

논문

59P-1-7

An Improvement On-Line Failure Diagnosis of DC Link Capacitor in PWM Power Converters

손진근* · 나채동†
(Jin-Geun Shon · Chae-Dong Na)

Abstract - DC link electrolytic capacitors are widely used in various PWM power converter system, such as adjustable speed driver(ASD) or DC/DC converter. Electrolytic capacitors, which is the most of the time affected by aging effect, plays a very important role for the power electronics system quality and reliability.

This objective of this paper is to propose a improvement method to detect the rise of equivalent series resistor(ESR) in order to realize the online failure prediction of electrolytic capacitor for DC link of PWM power converter. The ESR detection scheme is based on the determination of the electrolytic capacitor AC losses calculated from voltage/current measurement using AC coupling. Therefore, the preposed online failure prediction method has the merits of easy ESR computation and circuit simplicity compare with BPF method. Simulation results show the veridity of the proposed on-line ESR estimation method.

Key Words : DC Link Electrolytic Capacitor, PWM Converter, Equivalent Series Resistance(ESR), AC Losses Calculation, On-Line ESR Estimation, BPF(Band Pass Filter).

1. 서 론

최근 산업분야에서의 전기적 부하들은 보다 정밀하고 제어 능력이 우수한 전력 변환시스템을 요구하고 있으며 이에 따라 가변속 드라이브(ASD)와 무정전전원장치(UPS), DC/DC 컨버터 등 PWM 전력변환장치가 많이 사용되고 있다. 이러한 전력변환 장치에는 DC 에너지에 대한 저장이나 스위칭 맥동전류의 완화 등을 위하여 DC 링크부에 전해 커패시터를 일반적으로 사용한다. 그러나 이의 커패시터는 가격이 저렴 하면서 비교적 대용량이라는 장점을 가지지만 온도 및 동작 조건의 특성에 따라 쉽게 열화가 진행되면서 폭발의 위험성 등 운전의 신뢰성이 저하된다는 문제점이 지속적으로 지적되고 있다[1,2].

이러한 문제점은 단순한 부품사고 뿐 만 아니라 PCB를 통한 단락사고에 의하여 전원라인의 사고까지 이어지는 위험요소가 될 수 있으므로 이를 방지할 수 있는 진단시스템의 개발이 필요하다. 따라서 본 논문에서는 각종 PWM 전력 변환장치에 사용되는 전해 커패시터의 파라미터 산출 특히 등가직렬저항(equivalent series resistor; 이하 'ESR'이라 칭함)을 쉽게 추정할 수 있는 개선된 온라인 고장신호 진단 기법을 제안하고자 한다.

지금까지의 고장신호 진단기법은 전해 커패시터의 ESR 값이 열화가 진행되면서 정상 값 대비 약 2배 이상일 경우에 이

상(abnormal) 징후의 시작으로 판단하는 고장판별 기법이 대부분 차지한다[3]. Afroz M. Imam[4]은 DC/DC 컨버터의 모델에서 커패시터의 맥동성분 전압/전류 신호를 특정의 스위칭 주파수 영역대에 대한 대역통과필터(이하 'BPF'라 칭함)의 신호처리를 거친 후 주파수분석(FFT)하여 커패시터 ESR을 추정하는 연산을 수행하는 기법을 제안하였으나 이는 BPF의 구현 및 온라인처리가 매우 힘들다는 단점을 지니게 된다. 또한 참고문헌 [5]와 [6,7]에서는 각각 커패시터의 맥동 전압/전류 신호를 각각 BPF에 통과 후 RLS (recursive least squares) 신호처리 및 RMS 연산처리하여 이의 커패시터 ESR을 추정하는 방식을 제안하였다.

이렇듯 전해 커패시터의 ESR을 추정하는 방식들은 상당 부분 BPF의 신호처리에 의존하게 되는데 이는 각 PWM 전력변환장치마다 특정의 스위칭 주파수를 미리 알아야하는 번거로움이 따르게 되며 또한 이를 사전에 인지하지 못할 경우에는 필터의 대역 폭이 매우 커야 한다. 그러나 필터의 대역 폭이 클 경우에는 커패시터의 용량성 임피던스의 영향에 의하여 신호의 크기가 적어지게 되는 단점이 있으며 또한 고차의 필터설계가 요구되면서 필터의 계수처리 및 하드웨어적인 구현 등의 어려움이 따르게 된다는 단점을 지니게 된다.

따라서 본 논문에서는 BPF의 복잡한 연산과정 및 신호처리의 도입이 필요 없이 전해 커패시터의 ESR을 온라인으로 간단하게 추정할 수 있는 개선된 방식 새로운 ESR 추정 알고리즘을 제안하고자 한다. 이의 방식은 커패시터의 맥동 전압 및 전류 성분을 AC의 전력 손실 개념으로 접근하여 이로 부터 ESR을 추정하는 방식으로 이는 AC 커플링의 간단한 신호 처리에 의하여 구현이 가능하다는 장점이 있다.

* 정 회 원 : 경원대학교 전기공학과 교수 · 공박

† 교신저자, 비회원 : 동서울대학 전기정보제어과 교수 · 공박
E-mail : cdna@dsc.ac.kr

접수일자 : 2010년 1월 25일

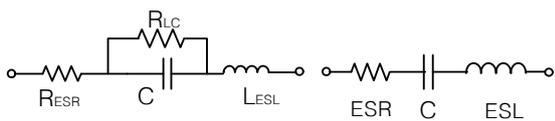
최종완료 : 2010년 2월 19일

따라서 BPF가 필요 없는 이의 ESR 추정 방식은 다양한 전력변환장치(인버터 및 컨버터)에서도 적용이 가능하고 스위칭주파수의 사전정보 없이도 간단하게 구현할 수 있음을 모의실험의 결과에서 확인하였다.

2. 전해 커패시터의 주파수 및 고장 특성

2.1 전해 커패시터의 주파수 특성

알루미늄 전해 커패시터는 전도성 극판의 한쪽을 전도성 재료인 전해액(electrolytic)을 사용한다는 점이 주 특징이다. 이 전극의 양극판(anode foil)은 매우 높은 순도의 알루미늄 박 표면에 산화피막(Al₂O₃)인 유전체(dielectric)로 형성되어 있으며, 전해액과 전해지(separator), 그리고 음극 알루미늄 박(cathode foil)으로 구성되어 있다[2,3]. 이의 구성에 대하여 그림 2.1의 (a),(b)는 이에 대한 등가회로 및 간략화 등가회로를 각각 나타낸 것이다. 여기서 커패시턴스 C의 생성은 양 극(anode & cathode)에서 발생되고 전해액과 절연지의 저항 등은 등가직렬저항 R_{ESR}로 나타내며, C와 병렬로 구성되어 있는 R_{LC}는 전해액 누설 전류(leakage current)에 기인하는 저항이며 L_{ESL}은 등가 직렬 인덕턴스를 나타낸 것이다.



(a) Commonly equivalent circuit (b) Simplified equivalent circuit

그림 2.1 전해 커패시터의 등가회로

Fig. 2.1 Equivalent circuit of electrolytic capacitor.

그림 2.1 (b)는 그림 2.1(a)에서 나열된 파라미터를 ESR, ESL로 기호정리하고 R_{LC}의 누설전류를 생략하여 간략화시킨 등가 회로이며, 이로 부터 커패시턴스의 복소 임피던스 Z_C는 식 (2.1)과 같이 나타낼 수 있다. 여기서 ω는 각 주파수를 나타낸다[4].

$$Z_C = ESR + j2\pi f ESL + \frac{1}{j2\pi f C} = \sqrt{ESR^2 + (\omega ESL - \frac{1}{\omega C})^2} \quad (2.1)$$

이때 유전체 손실 tan δ는 그림 3.1과 같이 나타낼 수 있으며 이의 관계식을 식 (2.2)로 표현할 수 있다.

$$\tan \delta = ESR / (1/\omega C) = \omega C ESR \quad (2.2)$$

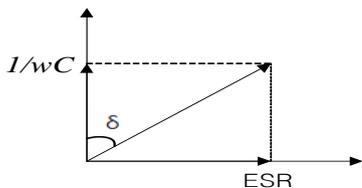


그림 2.2 전해 커패시터의 유전체 손실(tan δ) 그래프

Fig. 2.2 Dielectrics loss graph of electrolytic capacitor.

식 (2.1)과 같은 전해 커패시터의 임피던스 특성식을 근거로 하

여 주파수 변화에 따른 임피던스의 변화 특성을 Saber 프로그램을 이용하여 시뮬레이션 한 결과는 그림 2.3과 같다. 이때의 ESR 및 ESL 값은 각각 1[Ω], 100[nH]로 선정하였고, 커패시턴스 값은 470[uF]로 선정하여 이의 변화 특성을 고찰하였다. 주파수 가변에 따른 위상변화(deg.)의 결과 및 임피던스의 크기(Ohm)에 대한 결과는 이의 그림 2.3에서 알 수 있듯이 커패시터의 용량성 임피던스 특성은 저주파 영역(섹션 1)에서는 커패시터의 성분이 지배적(dominant)이며, 수[kHz] 또는 수 십 [kHz] 등의 스위칭 주파수 영역(섹션 2)에서는 저항성분인 ESR이 지배적이며, 고주파 영역(섹션 3)에서는 ESL 값이 지배적임을 알 수 있다. 따라서 이의 그림으로부터 ESR의 추정은 섹션 1부터 섹션 3까지의 대역을 통과시킬 수 있는 대역통과필터의 도입이 필요하다 할 수 있다.

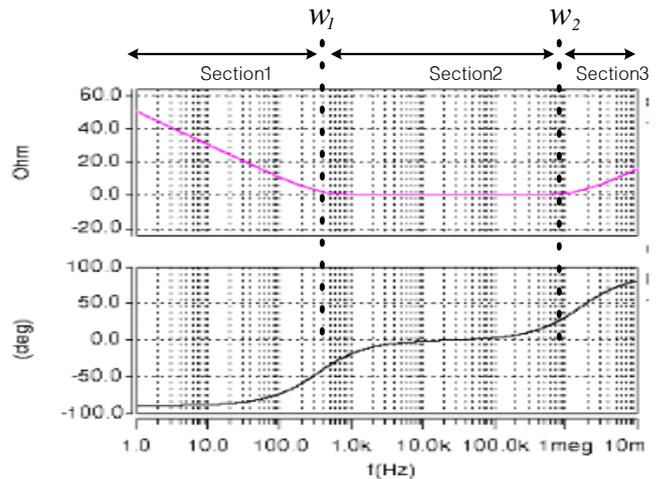


그림 2.3 커패시턴스 470[uF]일 때의 주파수 특성

Fig. 2.3 Frequency Characteristics of 470[uF] capacitor.

2.2 전해 커패시터의 고장 특성

그림 2.4는 전해커패시터의 고장모드에 대한 개략적인 FTA(fault tree analysis)를 나타낸 것이다[5-7]. 여기에서 전해 커패시터의 고장 모드는 전기적 성능 악화와 기계적 스트레스로 나눌 수 있다. 단락 및 개방회로는 주로 기계적 스트레스에 의한 것이며 단락 시에는 산화막의 유전 파괴가 있을 수 있으나 이는 산화막의 신속한 복구 성능 때문에 전류의 집중이 거의 일어나지 않아 단락회로의 형성은 매우 드물다[2,8].

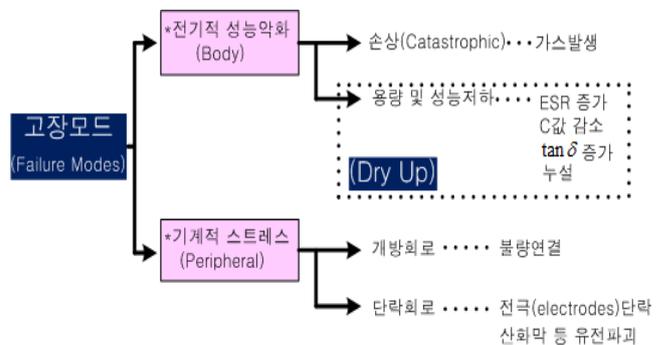


그림 2.4 전해 커패시터의 고장 모드 FTA

Fig. 2.4 Failure mode fault tree analysis of electrolytic capacitor.

또한 전해 커패시터의 전기적 성능 약화는 거의 대부분 전기화학적(electrochemical) 반응 즉 온도 상승 등에 따른 전해액의 증발(dry up)이 가장 큰 요인이라 할 수 있다. 이는 전해액의 감소 및 전해액 증기분출(vaporization), 양극과 음극에서의 커패시턴스 감소로 나타나게 되며 이의 요인으로는 온도 및 전압 그리고 맥동전류 등의 초과에 의해서 발생된다. 특히 온도의 초과는 전해액 성능과 직접 관련이 있으며 기타 맥동 전류의 증가에 의하여 온도 상승을 가중시킬 수 있다.

따라서 전해 커패시터의 전기적 성능 약화는 정전용량의 감소 및 ESR의 증가, 유전 손실 $\tan \delta$ 의 증가 등을 초래한다고 할 수 있다. 그림 2.5는 사용시간에 따른 커패시터의 성능악화 특성을 나타낸 그림이다. 이때 커패시턴스의 정전용량 감소는 약 10[%]에서 시작하여 약 40[%]~50[%]이상으로 이어질 경우에는 이를 수명 말기로 판단하여 고장에 대비하게 된다. 또한 ESR의 상승에 대해서는 이의 값이 정상 값 대비 약 2배 이상일 경우 그리고 $\tan \delta$ 는 초기 값 대비 약 1.3배 이상일 경우에 이상(abnormal) 징후의 시작으로 판단하여 고장진단 알고리즘에 적용하는 것이 일반적이다 [4,10,11].

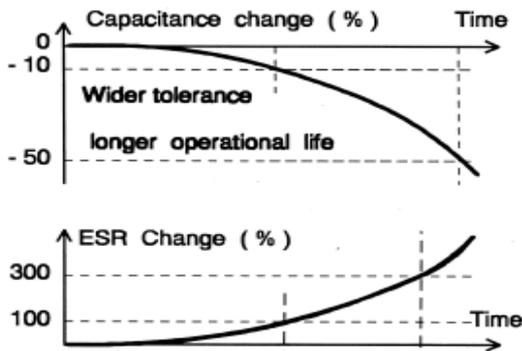


그림 2.5 사용시간에 따른 전해 커패시터의 성능 변화
Fig. 2.5 Performance variations of capacitor versus operating time.

3. 개선된 온라인 고장 검출 알고리즘

3.1 BPF를 이용한 기존의 ESR 추정 알고리즘[6,7]

전해 커패시터의 복소 임피던스는 식 (2.1)과 같이 주파수 가변에 따라 그 크기가 변화하게 되며 이에 대한 분석결과를 그림 2.3에서 살펴보았다. 즉, 커패시터의 임피던스 특성은 저주파 영역(섹션 1)에서는 커패시터의 성분이 지배적이며, 스위칭 주파수 영역(섹션 2)에서는 저항성분의 특성이 나타나 ESR 성분을 추출할 수 있으며, 고주파 영역(섹션 3)에서는 ESL 값이 지배적임을 알 수 있다. 따라서 ESR의 추정에는 섹션 1과 섹션 3의 대역(ω_1 과 ω_2 사이)을 차단할 수 있는 BPF의 도입이 필요하다 할 수 있다.

그러므로 ESR 성분을 추정하기 위해서는 PWM 컨버터 등에서의 스위칭 주파수를 중심 주파수로 하여 ω_1 과 ω_2 사이의 주파를 적절히 설정하여 커패시터에 대한 맥동 성분의 전압 및 전류를 센싱하여 이를 BPF에 통과 시킨 후 신호처리가 된다. 이렇게 BPF에 통과된 맥동 성분의 전류($\Delta V_{C,RMS}$)

에 대한 전압($\Delta V_{C,RMS}$)의 비에 의하여 식 (3.1)과 같이 전해 커패시터의 ESR 평균값을 추정할 수 있으며 또한 이의 처리과정은 그림 3.1과 같은 흐름으로 계산할 수 있다.

$$ESR_m \approx \frac{\Delta V_{C,RMS}}{\Delta I_{C,RMS}} \quad (3.1)$$

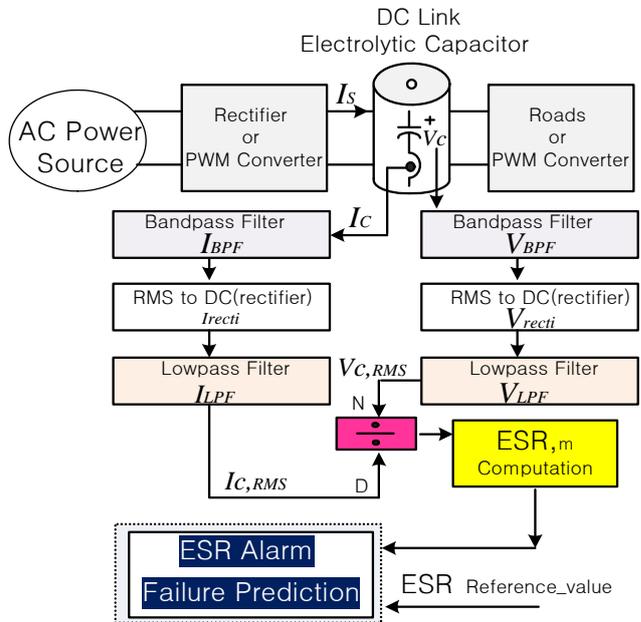


그림 3.1 기존의 ESR 고장 검출기법 알고리즘
Fig. 3.1 Conventional algorithm of ESR failure detection method.

그러나 이러한 기존의 ESR 추정 알고리즘은 BPF의 신호 처리에 의존하게 되는데 이는 각 PWM 전력변환장치마다 특정의 스위칭 주파수를 미리 알아야하는 번거로움이 따르게 되며 또한 이를 사전에 인지하지 못할 경우에는 필터의 대역 폭이 매우 커야 한다. 이런 경우에는 용량성 임피던스의 영향을 최소화하기 위하여 ω_1 의 주파수 보다 적거나 그 근처의 주파수 성분들은 충분히 제거되어야 한다. 만일 BPF가 일반적인 스위칭 주파수(약 10~30[kHz]) 대역을 벗어난 경우(가령 대용량급 컨버터는 수[kHz] 정도)에는 신호의 크기가 적어지게 되는 단점이 있다.

또한 정밀한 BPF의 설계시에는 고차의 필터설계 요구 및 필터의 계수 처리문제가 있으며 아날로그 처리시에는 온도 영향에 따른 시정수의 변화문제가 디지털 구현시에는 고 정밀 및 고 분해능의 A/D 컨버터가 필요하는 등 하드웨어적인 구현의 어려움이 따르게 된다는 단점을 지니게 된다.

3.2 개선된 ESR 추정 알고리즘

그림 3.2는 본 논문에서 제안한 전해 커패시터의 온라인 고장진단 기법에 대한 개선된 알고리즘의 블록 다이어그램을 나타내고 있다. 이러한 방법은 그림 2.1(b)와 같이 커패시터에 대한 전체의 평균전력 손실이 커패시터의 ESR에 나타나게 되므로 ESR 값의 추정은 이의 손실로부터 구할 수 있다. 이는 커패시터의 맥동 전압 및 전류(V_C & I_C)에 대하여 DC성분을 차단시킨 AC 커플링 성분의 신호로부터 AC

전력 손실을 구하여 ESR을 추정하는 기법이 되며, 이때의 커패시터 누설전류에 의한 손실은 AC 커플링의 신호처리에 의하여 무시할 수 있게 된다. 따라서 AC 커플링 신호로부터 계산된 순시적 전력손실 $P_{C,AC}$ 와 $(I_{C,AC})^2$ 신호를 각각 저역 통과필터(LPF)에 통과시켜 $P_{C,F}$ 와 $(I_{C,F})^2$ 의 신호를 그림 3.2와 같이 나뉠셈 연산하게 되면 ESR의 평균값을 추정할 수 있게 된다. 이렇게 구해진 ESR의 평균값은 LPF에 의하여 적당히 대역의 폭을 제한하게 되며 AC 커플링에 의하여 고주파 성분을 갖기 때문에 BPF를 사용하지 않고도 이의 사용 효과를 가지기 때문에 앞 절에서의 여러 단점들을 보완할 수 있는 간단한 기법이 된다.

그러므로 전해 커패시터의 고장 검출은 미리 인지하거나 기준값으로 정한 ESR 값과 이의 추정 결과 값이 약 2배 이상일 경우에 커패시터의 열화에 대한 이상(abnormal) 징후의 시작으로 판단하여 ESR 알람에 신호 전송하게 하며, 이의 알람이 지속 반복되면 열화된 커패시터의 교체 등으로 사고를 미연에 방지할 수 있게 되는 고장진단 시스템이 되게 된다.

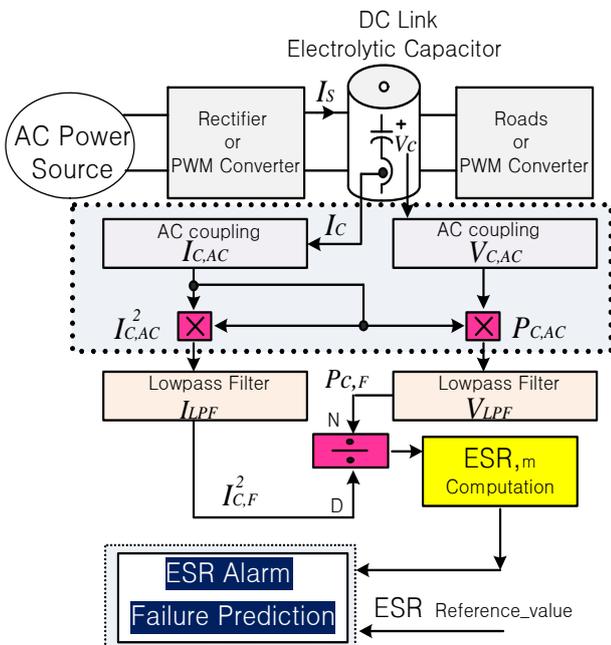


그림 3.2 제안된 ESR 고장 검출기법 알고리즘
Fig. 3.2 Proposed algorithm of ESR failure detection method.

3.3 개선된 ESR 검출 기법의 이론적 검토

그림 3.2와 같은 DC 링크 커패시터에 대한 입력전류 I_s 는 일반적으로 AC전원 소스로부터 정류기나 PWM 컨버터 등으로 DC로 변환되어 전해 커패시터에 충전되지만 이의 신호에는 맥동성분의 신호가 포함하게 된다. 이 때문에 이의 전류 I_s 는 DC성분의 전류 $I_{s,DC}$ 와 AC성분의 전류 $I_{s,AC}$ 로 구분하여 나타낼 수 있고 이는 식 (3.2)와 같이 표현할 수 있다.

$$I_s = I_{s,DC} + I_{s,AC} \quad (3.2)$$

또한 이러한 신호에 대해서 AC 커플링으로 신호처리하면 DC 소스에 대해서는 개방회로를 형성하므로 전해 커패시터 C

는 AC 성분의 전류($I_{s,AC}$) 성분만이 커패시터에 나타나게 되므로 이를 그림 3.3과 같은 등가회로로 모델링할 수 있다. 또한 위와 같은 등가모델 회로에서는 그림 2.3 에서 살펴보았듯이 커패시터에 대한 주파수 특성은 수 십[kHz]의 스위칭 동작 주파수에서는 저항성분이 지배적임을 알 수 있고 또한 커패시턴스 값은 적어도 수 천[μF] 이상의 매우 큰 용량으로 선정되기 때문에 전해 커패시터의 임피던스 특성은 저항 성분 ESR 값의 크기로 거의 결정되며 C 값의 특성은 무시된다. 따라서 그림 3.3과 같은 등가회로의 구조에서는 DC 링크 커패시터 C는 단락회로로 간주할 수 있으므로 부하저항 R_o 에서의 출력 AC 맥동 전압 $V_{O,AC}$ 는 식 (3.3)으로 표현할 수 있다.

$$V_{O,AC} = \frac{ESR \times R_o}{ESR + R_o} \times I_{s,AC} \quad (3.3)$$

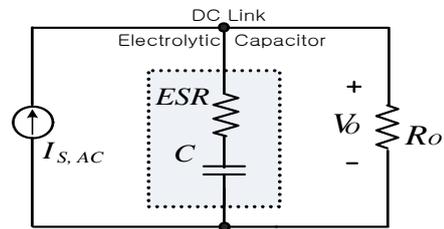


그림 3.3 AC 전류원에 대한 등가회로
Fig. 3.3 Equivalent circuit for AC current source.

그러나 출력 전압의 평활화 특성을 얻기 위해서는 부하저항 R_o 의 값이 커패시터의 ESR 값 보다 매우 크기 때문에 식 (3.3)에 의한 출력단 AC 맥동 전압은 식 (3.4)로 다시 쓸 수 있다. 또한, 맥동 성분에 의한 커패시터에서의 순시적 AC 전력 손실($P_{C,AC}$)은 ESR에서 나타나게 되므로 ESR의 추정은 식 (3.5)에 의하여 표현 가능하게 되며, 이에 따라 그림 3.2의 절차에 의하여 평균적인 ESR_m 값의 계산이 가능함을 알 수 있다.

$$V_{O,AC} = ESR \times I_{s,AC} \quad (3.4)$$

$$ESR_m \approx \frac{P_{C,AC}}{I_{C,AC}^2} \approx \frac{P_{C,F}}{I_{C,F}^2} \quad (3.5)$$

따라서 위의 식 (3.4)와 식(3.5)를 통하여 전해 커패시터의 ESR 값의 크기변동은 PWM 컨버터 등의 부하단에 나타나는 AC 맥동 전압의 크기와 비례하게 되며 열화 등에 의한 손실이 크게 나타날수록 ESR 값 또한 비례하여 나타나게 됨을 알 수 있다.

4. 모의실험 및 결과 고찰

4.1 DC/DC 컨버터에서의 결과

전해 커패시터의 ESR 검출에 대하여 제안된 알고리즘의 타당성을 입증하기 위하여 모의실험을 수행하였다. 이는 그림 4.1과 같이 DC/DC 벅(Buck) 컨버터를 구성하여 PSIM 6.0 툴을 사용하여 모의하였다. 두 종류의 알고리즘에 의하여 추정하

고자 하는 ESR은 DC 부하단의 커패시터를 선정하여 이의 맥동 전압 V_C 와 전류 I_C 를 계측하여 (1)BPF에 의한 신호처리($V_{C,BPF}, I_{C,BPF}$) (2)AC 커플링에 의한 신호처리($V_{C,AC}, I_{C,BPF}$) 기법을 각각 모의실험하여 이들의 성능을 비교 검증하도록 하였다. 이때의 두 알고리즘에 대한 회로조건은 동일하도록 하였으며 BPF 및 AC 커플링과 기타의 신호처리 기법에 대한 회로 구성들은 생략하였다.

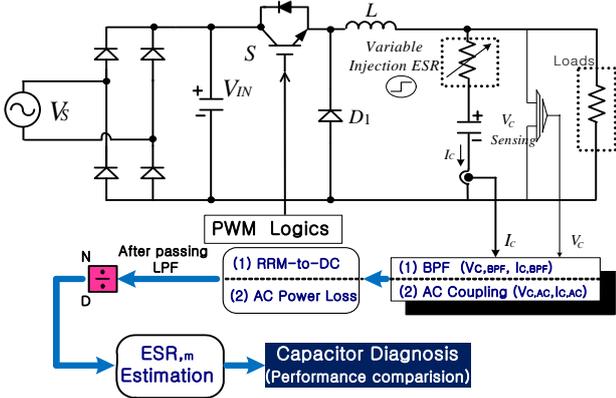


그림 4.1 ESR 추정을 위한 Buck 컨버터의 모의회로
 Fig. 4.1 Simulation circuit of buck converter for ESR estimation.

이때의 추정하고자 하는 ESR 값은 PSIM 상에서 커패시터의 내부 파라미터 설정모드가 없는 관계로 인하여 이를 직렬로 100[mΩ]을 주입하여 연결하였으며 또한 200[ms]의 시간 축에서 내부 스위칭에 의하여 200[mΩ]으로 변동되도록 설정하였으며, 이때의 시뮬레이션 조건은 다음과 같이 설정하였다.

- 단상 전원 $V_S=100[V_{peak}], 60[Hz]$, 부하저항 : 10[Ω]
- IGBT 스위칭 주파수 : 5[kHz], 듀티비 :0.5
- V_{IN} (정류기) 및 V_C 커패시터 : 6,800[μF] 및 4,700[μF]
- 인덕터 L : 0.9[mH]

그림 4.2와 그림 4.3은 벡 컨버터의 가변 커패시터에 대한 ESR 추정에 대하여 기존의 BPF에 의한 기법과 제안된 AC 커플링에 의한 추정기법에 대한 결과를 각각 나타내었다. 이들 그림의 순서는 ESR의 추정결과와 맥동 전압 및 전류에 대한 각각의 신호처리($V_{C,BPF}, I_{C,BPF}$ 및 $V_{C,AC}, I_{C,BPF}$)결과 순으로 나타내었다. 두 기법 모두 주어진 알고리즘에 견실히 잘 추종하고 있음을 보여주고 있다.

그리고 그림 4.4는 두 번의 가변 커패시터에 대한 ESR 추정 결과를 두 방법의 알고리즘으로 수행한 결과를 동시에 각각 나타내고 있다. 이의 추종결과는 두 방법 모두 거의 동일하게 나타났으며 또한 이의 결과들은 식 (3.3) 및 식 (3.4)의 결과에 잘 일치되고 있음을 보여주고 있다. 즉 그림 4.4에서의 상단 두 파형에서는 기존의 BPF 방법이 식 (3.3)과 같이 전압 맥동의 크기 $V_C(LPF)$ 에 따라 ESR의 값이 비례하게 되고, 하단의 두 파형에서는 제안된 AC 커플링 방법이 식 (3.4)와 같이 AC 순시전력 ($P_{C,F}$)의 크기에 따라 ESR의 값이 비례하게 됨을 잘 표현해 주고 있다.

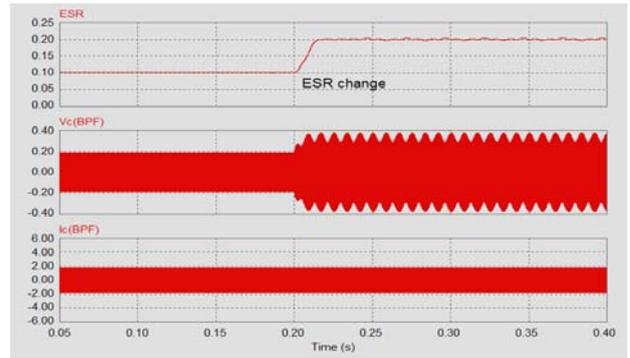


그림 4.2 기존 방법의 가변 ESR의 추정(Buck Converter)
 Fig. 4.2 Variable ESR estimation of conventional method.

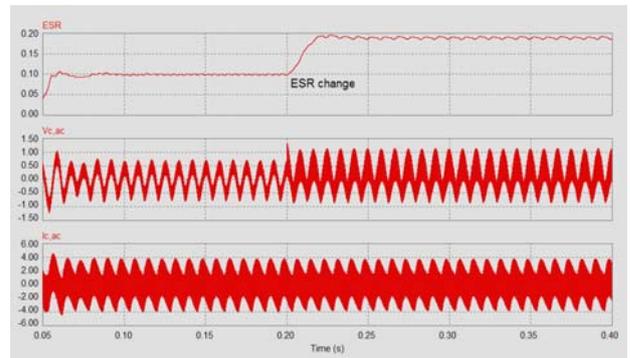


그림 4.3 제안된 방법의 가변 ESR의 추정(Buck Converter)
 Fig. 4.3 Variable ESR estimation of proposed method.

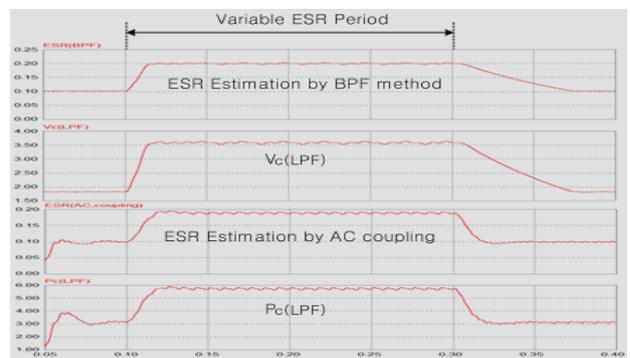


그림 4.4 ESR 추정 결과의 비교(Buck Converter)
 Fig. 4.4 Comparison of ESR estimation results.

4.2 DC/AC 인버터에서의 결과

또한 본 논문에서는 그림 4.5와 같이 3상 정류기 및 DC/AC 인버터에 의한 가변속 유도전동기(IM) 드라이브(ASD)회로를 구성하여 DC 링크 커패시터에 대한 ESR 추정 알고리즘을 모의실험하여 이의 성능이 다양한 전력변환 장치에도 적용이 가능한가를 동시에 파악하였다. 이때의 모의실험 조건은 다음과 같다.

- 3상 전원 556[V](line-line-rms), 60[Hz]
- 인버터 IGBT 스위칭 주파수 : 1.5[kHz], 듀티비 :0.5
- 3상 6극 유도전동기 및 전압소스인버터(VSI)
- V_C 커패시터 및 인덕터 L : 4,700[μF], 0.9[mH]

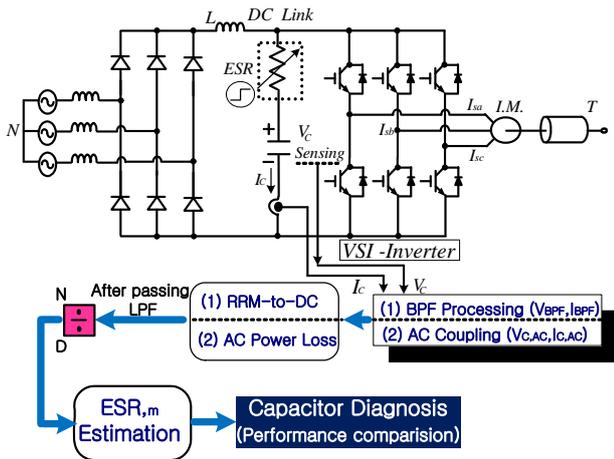


그림 4.5 ESR 추정을 위한 ASD 모의회로
 Fig. 4.5 Simulation circuit of ASD for ESR estimation.

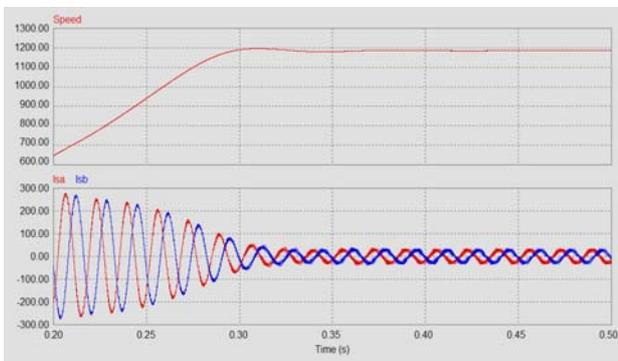


그림 4.6 ASD에 대한 속도 및 인버터 전류 파형
 Fig. 4.6 Speed and inverter current waveform for ASD.

그림 4.6은 본 모의실험 회로에 대한 기본 동작 및 그림 4.7과 그림 4.8의 과도상태 동작에 대한 조건을 살펴보기 위한 가변속 드라이브 ASD에 대한 동작파형이다. 그림 4.6에서 정류기 및 ASD에서의 동작 초기에서는 DC 충전전류 및 전동의 기동전류가 약 300[mS]까지 매우 과다하게 흐르게 되며 이에 따른 과도상태가 ESR의 추정시에도 영향을 끼치게 된다. 그림 4.7과 그림 4.8은 ASD의 DC 링크 커패시터에 대한 ESR 추정 결과를 나타낸 결과이다. 이는 앞에서의 벽

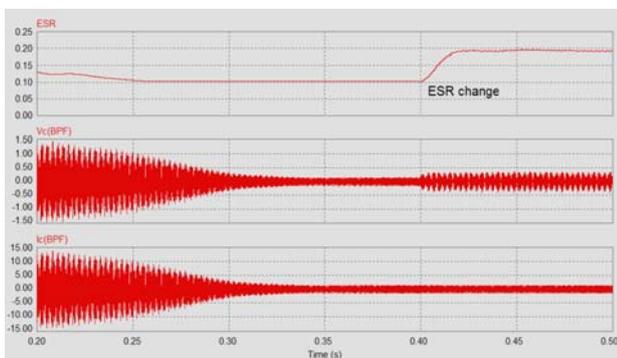


그림 4.7 기존 방법의 가변 ESR의 추정(ASD)
 Fig. 4.7 Variable ESR estimation of conventional method.

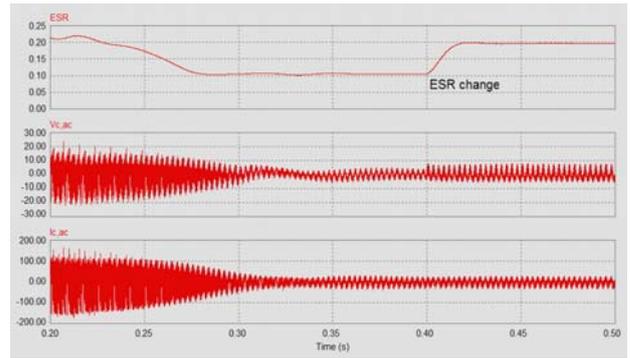


그림 4.8 제안된 방법의 가변 ESR의 추정(ASD)
 Fig. 4.8 Variable ESR estimation of proposed method.

컨버터와 같이 400[mS]에서 ESR 값이 100[mΩ]에서 200 [mΩ]으로 변동되도록 설정하였다. 이들 파형은 기존의 BPF 에 의한 기법과 제안된 AC 커플링에 의한 추정기법에 대한 결과를 각각 나타내었다. 이들 그림의 순서는 ESR의 추정결과와 맥동 전압 및 전류에 대한 각각의 신호처리($V_{C,BPF}$, $I_{C,BPF}$ 및 $V_{C,AC}$, $I_{C,BPF}$) 결과로 나타내었다. 이들의 결과는 기동전류(I_{sa})의 변화에 따른 과도상태가 약간 있으나 이후 두 기법 모두 주어진 알고리즘에 충실히 잘 추종하고 있음을 보여주고 있다.

따라서 본 논문에서 제안한 ESR에 의한 전해 커패시터의 고장 검출기법은 커패시터의 맥동 전압 및 전류로부터 복잡한 BPF의 구성없이도 간단하게 신호를 처리하여 ESR 값을 추정하여 이의 크기 변동에 대한 열화상태 및 고장 검출을 수행하도록 할 수 있다는 장점이 있다. 따라서 이의 방법은 온라인으로 처리할 수 있다는 장점이 있으며 인버터 및 컨버터 등 전력변환장치의 종류에 상관없이 범용적으로 활용 가능하다는 것이 특징이 있다.

5. 결 론

PWM 전력용 컨버터 등에 다양하게 사용되고 있는 저가 격형 알루미늄 전해 커패시터는 사용시간의 증대에 따른 전기화학적 열화의 특성 때문에 빈번한 손상 및 고장을 일으키는 사고요인으로 작용하게 된다. 이 때문에 본 논문에서는 이의 사고에 대한 예방진단 및 지속적인 모니터링 감시를 위하여 커패시터의 ESR 값을 추정하는 새로운 검출 알고리즘을 제안하였다.

기존의 ESR 값 추정 기법은 커패시터에 대한 맥동 전류 및 전압 신호를 BPF에 통과시킨 후 이를 적절히 신호처리하는 방법을 사용하였다. 그러나 이의 방식은 정확한 BPF의 중심 주파수를 정하기 위하여 진단하고자 하는 각각의 전력변환 장치마다 특정의 스위칭 주파수를 미리 인지하여야 하는 어려움이 발생한다. 또한 이의 방법은 필터의 계수 설정 및 온도특성의 고려 등 구현에도 많은 문제점이 나타나게 된다.

따라서 본 논문에서는 BPF의 사용이 필요 없이 연산이 간단하면서도 구현이 쉬운 새로운 방법의 ESR 값 추정 기법을 제안하였다. 이는 커패시터에 대한 맥동 성분의 AC 전력 손실이 커패시터의 ESR에 나타나게 되므로 이의 전력 손실로부터 ESR 값의 추정하는 방식이다. 이때의 AC성분에 대한 전력손실의 검출은 AC커플링의 방법을 사용하여

간단하게 구할 수 있다. 모의실험의 결과는 ESR 기준값에 대하여 잘 추종하고 있음을 확인하였으며 또한 온라인의 처리 및 인버터와 컨버터 등 다양한 전력변환장치에도 활용가능하다는 장점이 있음을 확인하였다.

감사의 글

이 연구는 2010학년도 경원대학교 지원에 의한 결과이며 또한 지식경제부(예기평)의 2010년도 ‘전력산업연구개발사업’의 연구 지원에 의하여 연구 수행된 내용의 일부임

참 고 문 헌

[1] J.W. Kolar and S.D. Round, "Analytical calculation of the RMS current stress on the DC-link capacitor of voltage-PWM converter systems", *IEE Proc.-Electr. Power Appl.*, Vol. 153, No. 4, pp.535-543, July 2006.

[2] 기술표준원 신뢰성전문위원회, "알루미늄 전해 커패시터 해설서 RS C 0005", 산업자원부, 2001년 11월.

[3] M.L. Gasperi, "Life Prediction Modeling of Bus Capacitor in AC Variable-Frequency Drives", *IEEE Trans. on Ind. Appl.*, vol., 41, no.6 ,pp.1430-1435, 2005, Nov./Dec.

[4] Afro M. Imam, Thomas G. Habetler, Ronald G. Harley and D. M. Divan, "LMS based Condition Monitoring of Electrolytic Capacitor" *IEEE Trans. on Ind. Appl.*, vol., 41, no.6 ,pp.848-853, 2005.

[5] D.-C. Lee, K.-J. Lee, J.-K. Seok and J.-W. Choi, "Online capacitance estimation of DC-link electrolytic capacitors for three-phase AC/DC/AC PWM converters using recursive least squares method", *IEE Proc.-Electr. Power Appl.*, Vol. 152, No.6, november 2006.

[6] P. Venet, F.Perisse, M.H. El-Hussein1 and G. Rojat, "Realization of a smart electrolytic capacitor circuit", *IEEE of Industry Applications Magazine*, No.1, pp. 16-20. 2002.

[7] 손진근, "전력변환장치에서의 DC 출력 필터 커패시터의 온라인 고장 검출기법", *전기학회 논문지*, 제58P권 제4호, pp. 483-489, 2009년 12월.

[8] 안치영, 김재중, 장석원, 신승중, 광계달, "알루미늄 전해 커패시터의 가속열화시험," *대한기계학회 추계학술대회 논문집*, pp.1-6, 2006.

[9] E.C. Aeloiza, J.H .Kim, P. Ruminot and P.N Enjeti, "A Real Time Method to Estimate Electrolytic Capacitor Condition in PWM Adjustable Speed Drives and Uninterruptible Power Supplies," in *Conf. Rec. IEEE 2005 PESC*, pp.2867-2872.

[10] Matsushita Electronic Components Co, "Technical guide of aluminum electrolytic capacitors," Mar. 2, 2000.

[11] <http://www.bhc.co.uk/pdf/bhccat.pdf>

[12] United States Department of Defense, "US MIL

-HDBK-217F Reliability Prediction of electronics Equipment," Version F, Notice 2, USA, 1995.

[13] Amine Lahyani, Pascal Venet, Guy Grellet, and Pierre-Jean Viverge, "Failure Prediction of Electrolytic Capacitors During Operation of a Switchmode Power Supply", *IEEE Trans. on Power Electronics*, Vol.13, No.6, pp.1199-1207, November 1998.

저 자 소 개



손진근 (孫珍勳)

1990년 숭실대학교 전기공학과 졸업. 1992/1997년 동 대학원 전기공학과 졸업(석사/박사). 1992~1995 현대중공업(주) 기전연구소 주임연구원. 2002. 2~2003. 2 (한국과학재단) 일본 가고시마대학 전기공학부 Post-doc. 2009. 1~2010. 2 Michigan State University 방문교수. 현재, 경원대학교 전기공학과 교수.
Tel : 031-750-5711
Fax : 031-750-5354
E-mail : shon@kyungwon.ac.kr



나채동 (羅采東)

1979년 숭실대학교 전기공학과 졸업. 1983년 동 대학원 전기공학과 졸업(석사). 1991년 동 대학원 전기공학과 졸업(공학박사). 1983~1991 한국전기연구원 선임연구원. 1991~현재 동서울대학 전기정보제어과 교수/산학협력처장
Tel : 031-720-2066
Fax : 031-720-2262
E-mail : cdna@dsc.ac.kr