

A Frequency Synthesizer using Low Voltage Active Inductor VCO

이순재* · 이동건** · 정항근†
(Soon-Jai Yi · Dong-Keon Lee · Hang-Geun Jeong)

Abstract - This paper presents a frequency synthesizer using low voltage active inductor VCO(Voltage Controlled Oscillator). The low voltage active inductor VCO with feedback resistor increases its equivalent inductance and the quality-factor(Q). Under certain conditions, the low voltage active inductor with feedback resistor generates a negative resistance at the input. In this paper, the conditions for negative resistance are obtained by small signal analysis. The designed low voltage active inductor VCO covers a frequency band between 1059MHz and 1223MHz. The measured phase noise at 1.178GHz is -81.8dBc/Hz at 1MHz offset.

Key Words : Frequency Synthesizer, Active Inductor, VCO

1. 서론

주파수 합성기(Frequency synthesizer)는 유·무선통신 시스템에 널리 사용되고 있으며 PLL(Phase Locked Loop) 구조를 기본으로 사용한다. PLL를 구성하는 여러 블록중 VCO는 위상잡음, 전력소모, 하모닉등 주파수 합성기의 중요한 특성을 결정한다. RF(Radio Frequency) 집적회로에 사용되는 VCO는 크게 LC VCO와 링 VCO로 나뉜다. 나선형 인덕터를 사용한 LC VCO는 위상 잡음 특성이 좋고 집적회로 구현시 제작이 용이해 주파수 합성기에 많이 사용된다. 그러나 가변 주파수 범위가 좁고 링 VCO에 비해 넓은 칩 면적이 필요하며 Q값도 낮다는 단점을 가지고 있다[1]. 가변 주파수 범위를 넓히기 위해서 스위치드 커패시터 방식의 회로를 추가적으로 연결하거나 나선형 인덕터가 아닌 분당 와이어를 이용해 LC VCO를 구현하기도 한다. 하지만 분당 와이어를 이용한 인덕터는 필요하는 인덕턴스 값에 최대 ±20%의 오차를 가질수도 있어 VCO를 만들기에는 적합하지 않다[2]. 링 VCO는 동작하는 가변 주파수 범위는 크지만 위상 잡음 특성이 좋지 않아 활용에 제한적이다. 이로 인해 제안된 방법이 능동 인덕터이다. 능동 인덕터는 나선형 인덕터에 비해 칩 면적이 상대적으로 작고 높은 Q값을 가지며 VCO로 활용할 때 인덕턴스를 가변시켜 넓은 주파수 범위를 갖는 장점이 있다[3]. 하지만 VCO의 출력 크기가 작고 위상 잡음 특성이 나선형 인덕터를 이용한 LC VCO에 비해 좋지 않은 단점을 가지고 있다.

본 논문에서는 피드백 저항을 가지는 저전압 능동 인덕터 VCO를 이용하여 주파수 합성기를 설계하였다. 자이레이터 모델링을 이용하여 저전압 능동 인덕터 VCO를 해석하였으며 모의실험과 테스트로 이를 확인하였다. 또한 이중 보상 방식의 전하 펌프를 사용하여 전류 부정합을 감소시켰다. 루프 필터는 칩 사이즈와 주파수 합성기의 안정도를 고려하여 칩 외부에 연결하였다.

2. 회로 설계

주파수 합성기는 VCO의 출력위상이 기준신호의 위상과 동일하게 만드는 부궤환 시스템이며 그림 1처럼 위상 주파수 검출기(Phase Frequency Detector), 전하 펌프(Charge Pump), 루프필터(Loop Filter), VCO, 분주기(Divider)로 구성된다.

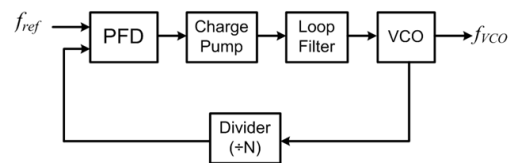


그림 1 주파수 합성기 블록다이어그램
Fig. 1 The block diagram of frequency synthesizer

2.1 VCO

그림 2의 자이레이터(gyator) 모델을 이용하면 입력 임피던스가 인덕턴스 성분으로 모의됨을 식 (1)을 통해 확인할 수 있다. 이러한 자이레이터 모델을 기본으로 가장 간단한 능동 인덕터는 MOS 트랜지스터를 사용하여 구현될 수 있으며 간단한 접지 능동 CMOS 인덕터를 그림 3에 나타내

* 정 회 원 : 전북대학 전자정보공학부 박사과정
** 준 회 원 : 전북대학 전자정보공학부 석사과정
† 교신저자, 정회원 : 전북대학 전자정보공학부 정교수 · 공박
E-mail : hgjeong@chonbuk.ac.kr
접수일자 : 2009년 12월 15일
최종완료 : 2010년 1월 23일

었다. 간단한 접지 능동 CMOS 인덕터는 공통 소스 트랜지스터 M2, 공통 드레인 트랜지스터 M1, 그리고 바이어스 전류원 I₁, I₂로 구성된다. 그림 3의 간단한 접지 능동 CMOS 인덕터에 사용된 트랜지스터 M1, M2는 자이레이터 모델에서 g_{m1}, -g_{m2}의 역할을 담당하게 된다.

$$Z_{IN} = \frac{V}{I} = \frac{sC}{g_{m1}g_{m2}} = j\omega \frac{C}{g_{m1}g_{m2}} = j\omega L \rightarrow L = \frac{C}{g_{m1}g_{m2}} \quad (1)$$

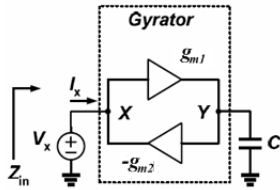


그림 2 자이레이터 모델
Fig. 2 Gyrator model

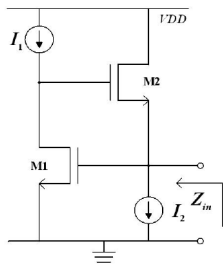


그림 3 간단한 접지 능동 CMOS 인덕터
Fig. 3 Simple grounded active CMOS inductor

그림 4는 본 논문에서 사용한 저전압 능동 인덕터이다[5]. 저전압 능동 인덕터에 사용된 피드백 저항은 저항값에 따라 인덕턴스 값을 증가시키고 Q값을 크게 하는 역할을 한다. 인덕턴스의 증가량을 알아보기 위해 그림 4(a)를 그림 4(b)처럼 모델링후 인덕턴스 값을 알아보면 식(2)처럼 나온다.

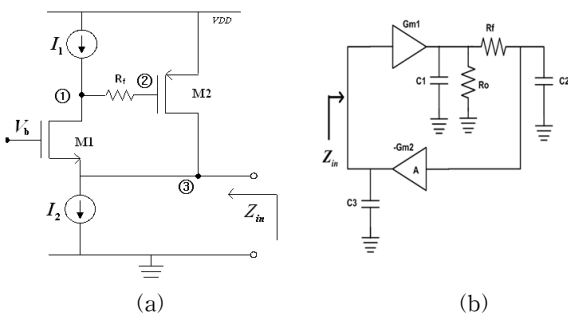


그림 4 피드백 저항을 가지는 저전압 능동 인덕터 (a) 회로 (b) 자이레이터 등가모델
Fig. 4 Low voltage active inductor with feedback resistor (a) circuit (b) equivalent gyrator model

피드백 저항이 증가하는만큼 인덕턴스 값이 증가함을 알 수 있다. C1, C2, C3은 회로의 ①, ②, ③노드에서의 커패시턴스 값이다.

$$L_{eff} = \frac{\left(C1 + C2 + \frac{R_f C2}{R_o} \right)}{g_{m1}g_{m2}}, C_{eff} \approx C3 = C_{gs1} + C_{gd2} \quad (2)$$

일반적인 능동 인덕터를 이용한 VCO는 인덕터의 손실성분을 보상하기위해 부성저항을 생성하는 회로를 추가한다. 하지만 그림 4의 (a)와 같은 능동 인덕터는 특정조건에서 입력 임피던스가 부성저항을 만들어 추가적인 회로 없이 발진을 유지할 수 있다. 부성저항을 만드는 조건을 찾기 위해 그림 4의 (a)를 소신호 분석해보면 Re(Z_{in}) < 0 인 범위는 식 (3)과 같다. 그림 5는 입력 임피던스의 부성저항 성분 모의실험을 통해 얻어진 결과이다.

$$0 < f < \frac{1}{2\pi} \sqrt{\frac{g_{m2}}{R_f C_{gs2} C_{gd1}}} \quad (3)$$

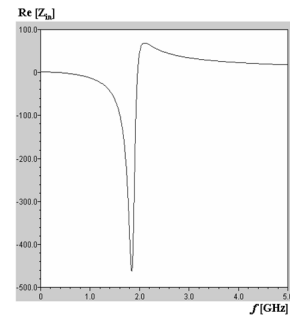


그림 5 입력 임피던스
Fig. 5 Resistance at input impedance

2.2 위상 주파수 검출기

기준 주파가 빠르지 않기 때문에 NOR 게이트를 이용한 일반적인 3-상태 위상 주파수 검출기를 사용하였다. 그림 6은 위상 주파수 검출기의 구조이며 전하 펌프 스위치의 동작시간을 고려하여 300 ps의 지연단을 삽입하였다.

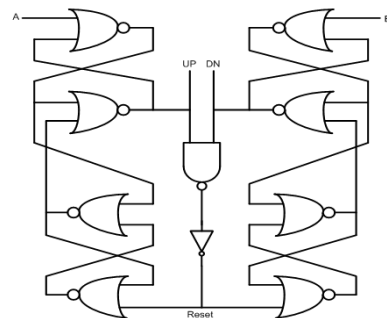


그림 6 위상 주파수 검출기
Fig. 6 Phase frequency detector

2.3 전하 펌프

전하 펌프의 전류 부정합은 VCO의 특성에 영향을 주어 전체 주파수 합성기의 성능을 감소시킨다. 전류 부정합을 줄이기 위해 기존의 전하 펌프는 캐스코드 방식을 이용하였다. 하지만 캐스코드 방식은 출력단의 동작범위를 줄이고 이로 인해 발생하는 기생커패시턴스 때문에 전하공유 문제를 증가시킨다. 이런 단점을 보완하기 위해 이중 보상 방식을 이용한 전하 펌프를 사용하였으며 전하공유 문제 및 전류 부정합 문제를 크게 줄일 수 있다. 이중 보상 방식의 전하 펌프 회로는 그림 7과 같다. UP 전류와 DN 전류 모두 부궤환 루프를 구성하도록 설계되었으며 두 개의 부궤환 루프는 각각 VR1 전압과 VR2 전압이 전하 펌프의 출력 전압(VCP)과 같도록 만들어 주는 역할을 하고 있다. 전하 펌프의 출력 전압(VCP)이 변하게 되면 첫 번째 피드백 루프를 통해서 VR1 전압이 VCP 전압과 같아지게 된다. 그로 인해 UP 전류는 바이어스 전류 (IB)와 같아진다. VR2 전압은 두 번째 루프를 통해서 VCP 전압과 같아지게 되고 DN 전류의 바이어스 전류원이 되는 UP 전류와 DN 전류가 같아지게 된다. 이 루프는 전하 펌프의 전류 부정합을 감소시키는 역할을 한다. 또한 이중 보상 방식을 이용한 전하 펌프는 출력단 구조에 변화가 없기 때문에 전하 펌프의 동작 범위가 줄어들지 않고 기생 커패시턴스를 증가시키지 않기 때문에 전하 공유 문제를 개선시킨다.

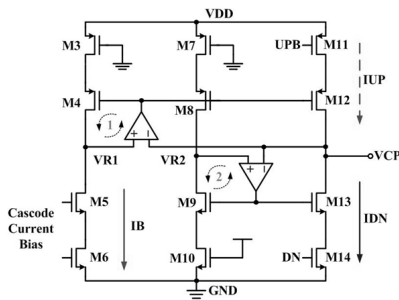


그림 7 이중 보상 방식을 이용한 전하펌프
Fig. 7 Dual compensated charge pump

그림 8은 설계된 전하 펌프의 모의실험 결과이다. 그림 8의 (a)를 통해 전하 펌프의 동작 범위 0.25 ~ 1.45V에서

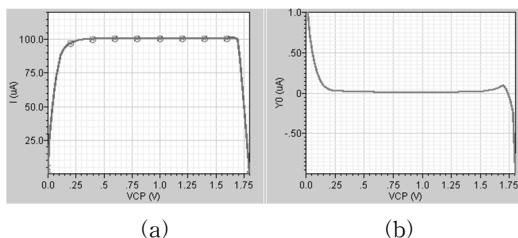


그림 8 이중 보상 방식을 이용한 전하펌프의 모의실험결과
(a) DC 특성 (b) UP 전류와 DN 전류의 전류부정합 차이

Fig. 8 Simulation result of dual compensated charge pump
(a) Current matching characteristics (b) difference between up and dn current

0.15%의 전류 부정합이 발생하고 있으며 그림 8(b)를 통해 IB와비교하여 출력단에서의 전류오차가 약 1.42%정도임을 알 수 있다.

2.4 루프 필터와 분주기

루프 필터는 집적회로로 제작할 경우 넓은 면적이 필요하므로 PCB(Printed Circuit Board) 위에 구현하였다. 루프 필터는 루프 대역폭을 기준주파수의 1/20로 설정하고 60°의 위상 여유를 가지도록 설계해 주파수 합성기의 안정도를 확보하였다. 분주기는 펄스 스왈로우 방식을 사용하여 구현하였다.

3. 칩 테스트

저전압 능동 인덕터 VCO는 1049~1239 MHz의 주파수 가변 범위를 갖도록 설계되었다. 하지만 측정결과 1059~1223 MHz의 가변 범위를 갖는다. 저전압 능동 인덕터 VCO는 인덕터와 커패시턴스를 기생성분을 사용하므로 약간의 오차를 가지게 된다. 그림 9는 저전압 능동 인덕터 VCO의 측정결과이며 그림 10은 제어전압의 변화에 따라 주파수 가변범위를 나타낸다.

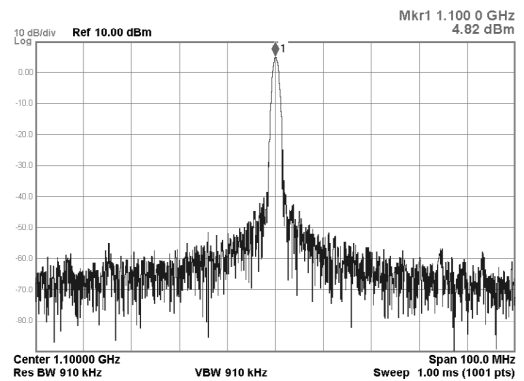


그림 9 저전압 능동 인덕터 VCO 측정결과
Fig. 9 The output spectrum of VCO

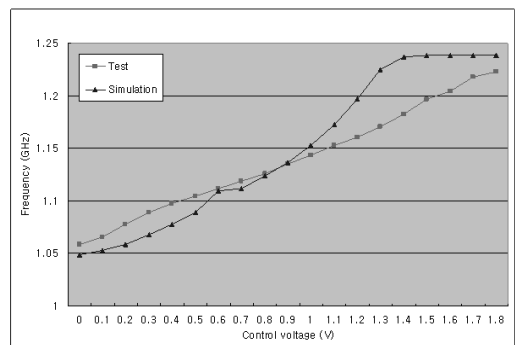


그림 10 제어전압에 따른 주파수 범위
Fig. 10 VCO tuning range

저전압 능동 인덕터 VCO는 측정결과 1059~1223 MHz의 가변 범위를 갖지만 주파수 합성기는 1098~1190 MHz의 주파수를 사용한다. 그 이유는 주파수 합성기에 사용한 전하 펌프 때문이다. 전하 펌프는 소스 스위치 형태이며 소스 스위치는 제어전압이 너무 높거나 낮을때 역전류가 흐르게 되어 오히려 정상적인 VCO 동작을 방해하게 된다. 그림 11은 제어 전압의 변화이다. 이를 통해서 주파수 합성기가 정상적으로 동작함을 확인할 수 있다. 그림 12는 주파수 합성기의 위상잡음 특성이다. 위상잡음은 1178 MHz에서 측정하였으며 300KHz 오프셋에서 -77.77 dBc/Hz, 1 MHz 오프셋에서 -81.8 dBc/Hz의 특성을 가진다. 능동 인덕터 VCO를 사용한 주파수 합성기는 LC VCO를 이용한 주파수 합성기보다 위상잡음 특성이 좋지 않지만 능동 인덕터 VCO의 위상잡음에 대한 분석과 설계로 이 부분을 개선한다면 고성능의 주파수 합성기를 설계할 수 있다. 그림 13은 설계된 주파수 합성기의 칩 사진이다. 칩 사이즈는 1mm × 1mm이다.

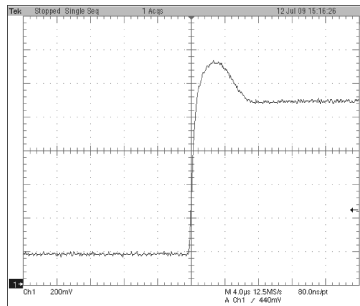


그림 11 주파수 합성기의 제어전압 변화
Fig. 11 Settling behavior of frequency synthesizer

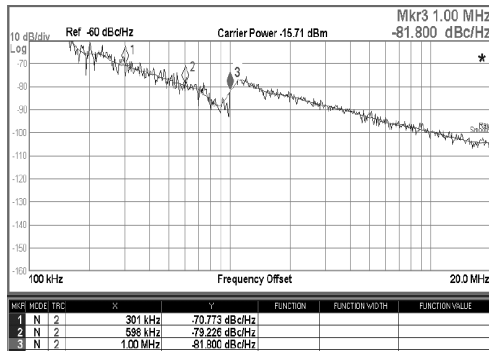


그림 12 위상잡음 특성(1178MHz)
Fig. 12 Measured phase noise(1178MHz)

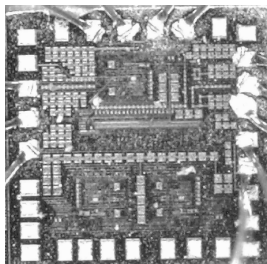


그림 13 주파수 합성기의 칩 사진
Fig. 13 Microphotograph of frequency synthesizer

4. 결 론

본 논문에서는 저전압 능동 인덕터 VCO를 사용한 주파수 합성기를 0.18μm CMOS 공정을 사용하여 설계하였다. 피드백 저항을 가지는 저전압 능동 인덕터 VCO는 부성저항을 생성하며 측정결과 1059~1223 MHz의 주파수 가변범위를 갖는다. 설계된 주파수 합성기는 300 KHz 오프셋에서 -77.77 dBc/Hz, 1 MHz 오프셋에서 -81.8 dBc/Hz의 위상잡음 특성을 가진다.

감사의 글

본 연구는 BK(Brain Korea)21의 지원으로 수행되었습니다.

참 고 문 헌

- [1] Grzegorz Szczepkowski, Gerard Baldwin, and Ronan Farrell, "Wideband 0.18μm CMOS VCO using active inductor with negative resistance," Proceeding of ECCTD, pp. 990-993, Aug. 2007.
- [2] Francesco Svelto, and Rinaldo Castello, "A bond-wire inductor MOS varactor VCO tunable from 1.8 to 2.4 GHz," IEEE Transactions on Microwave Theory and Technique, vol. 50, pp. 403-410, Jan. 2002.
- [3] L. Dai and R. Harjani, "Design of low-phase-noise CMOS ring oscillator," IEEE Trans. Circuit Syst. II, vol. 49, no. 5, pp.328-338, May 2002.
- [4] S. Hara, T. Tokumitsu, T. Tanaka, and M. Aikawa, "Broad-band monolithic microwave active inductor and its application to miniaturized wide-band amplifier," IEEE Trans. Microwave Theory Tech., vol. 36, pp.1920-1924, Dec. 1988.
- [5] 유태근, 홍석용, 정항근, "A low-voltage active CMOS inductor with high quality factor," 대한전자공학회 SD편, vol. 45, pp. 125-129, Feb. 2009.
- [6] Ismail M., Wassenaar R., and Morrison W., "A high speed continuous-time bandpass VHF filter in MOST e-chnology," Proc. IEEE ISCAS, Vol. 3, pp. 1761-1764, 1991.

저 자 소 개



이 순 재 (李 洵 在)

2007년 전북대학교 전자공학과 석사 졸업.
2007년 ~ 전북대학교 전자정보공학부 박사과정
<주관심분야: PLL, Sigma-Delta ADC>



이 동 건 (李 東 建)

2008년 전북대학교 전자정보공학부 졸업.
2008년 ~ 전북대학교 전자정보공학부 석사과정
<주관심분야: PLL, Charge pump>



정 항 근 (丁 恒 根)

1979년 한국과학기술원 전기전자공학 석사 졸업.
1989년 플로리다대학교 전기공학 박사 졸업.
1979년~1982년 한국 전자통신연구소 재직
1991년~현재 전북대학교 전자정보공학

부 교수.

<주관심분야: 주파수 합성기, Low-voltage Low-power analog circuit, High speed data Interface circuit>