고효율 LED 칩 기술 개발 동향

GaN LED는 그린에너지 시대에 적합한 친환경 차세대 백색 광원으로 각광을 받고 있다. 2009년에 선보인 LED TV (정확하게는 LCD TV with LED backlight unit)의 급격한 성장세에 힘입어 전세계 LED 시장은 호황기를 누 리고 있다. 향후 실내 및 옥외 조명에 이르는 조명시장의 확대를 예고하고 있어, GaN LED 소자 산업은 매년 눈부 신 성장세를 구가할 것으로 예상된다. GaN LED 소자가 조명 시장을 자연스럽게 대체하기 위해서는 150 lm/W 이 상의 고효율 LED 칩을 필요로 하는데, 청색 GaN LED 소자는 효율 향상의 측면에서 지난 20년간 놀라운 속도로 기술의 발전이 이루어졌다. 여기에서는 최근에 발표한 해 외 선진사들의 기술을 중심으로 InGaN 기반의 고효율 LED 칩 기술의 현 수준 및 기술 개발 동향을 살펴보고자 한다.

현재 고효율 칩 기술 개발의 뜨거운 이슈 중의 하나는 단



그림 1. 효율 저하 현상 (Efficiency Droop)

사는 발광층 두께는 얇은 반면 발광층내에 케리어 밀도가 너무 높아 상당 부분 Auger 재결합으로 소모되어 효율 저 하가 생긴다고 주장하고 있고, 해결책으로 두꺼운 발광층



고효율 LED 칩 기술 개발 동향

백광현*

연 효율 저하 현상 (Efficiency Droop¹⁾)이다. ¹⁺²¹ 이는 주 입 전류가 증가할수록 발광효율이 현저히 감소하는 현상 으로, 낮은 전류 (일반적으로 10-20mA)에서 효율이 최고 점을 찍고 전류 인가를 증가시킬수록 효율은 계속 감소하 여 그림 1에서 보는 바와 같이 1 A 전류 인가시 효율이 50%까지 저하된다. 칩 제조사들에게는 고효율 LED 칩의 비용 (\$/lm)을 결정하는 가장 중요한 요소가 되기 때문에 이를 해결하기 위한 기술 개발의 노력을 기울였다.

효율저하 현상의 원인에 대하여 많은 그룹들이 서로 다 른 의견을 제시하며 논쟁을 벌이고 있을 정도로 그 원인 및 해결책이 다양하게 제시되고 있다. 예를 들어 루미레즈 을 사용하는 이중접합 구조를 제안하고 있다.⁽³⁾ 이에 오스 람 역시 Auger 재결합 이론에 힘을 실어주고 있으며, 다만 결함에 의한 비발광 재결합이 Auger 재결합을 돕고 있다 고 주장한다.⁽⁴⁾ 이에 반하여 RPI는 발광층내의 압전 내부 전계 (polarization electric field)가 효율 저하의 원인이며, AlInGaN 사성분계의 발광층을 사용하여 내부 전계를 없 애야 한다고 주장한다.⁽⁵⁾ 또한 낮은 정공의 수와 이동도에 의하여 p-형 GaN층으로 전자의 overflow 현상이 발생하

1) Droop; 늘어지다, 서서히 줄어들다.

* 전자부품연구원





그림 2. 니치아 middle 칩 고효율 청색 LED의 광출력과 외부양자효율

여 캐리어가 비발광 결합으로 손실되고 있다는 이론들이 설득력을 얻고 있다. 효율 저하 현상에 대해서 아직 통일 된 의견이 제시되고 있지 못하고 여전히 많은 이론들이 여 러 그룹들에 의해 제시되고 있다. 이는 단순히 한가지 효 과에 의해 효율저하 현상이 발생하지 않고 많은 요인들이 복잡하게 얽혀있음을 반증하는 것 같다.

최근에 니치아는 350mA에서 756mW 광출력을 갖는 청색 LED 소자 및 183 lm/W 효율을 갖는 초고효율 백색 LED 소자 결과를 발표하였다.⁽⁶⁾ 그림 2는 니치아가 보고 하는 middle chip (450×450µm²) 고효율 청색 LED 칩의 광출력과 외부양자효율을 나타내는 그래프이다. 20mA 전류 하에서 광출력은 47.1mW, 구동전압은 2.89V, 파장 은 444nm, 외부양자효율은 84.3%, WPE는 81.3%를 갖 는다고 보고 하였다. 외부양자효율은 8mA에서 85.9%로 최고값을 가지며, 25mA까지 효율저하현상 (Efficiency Droop)을 보이지 않고 일정하게 유지되었다.

그림 3은 large 칩 (1mm×1mm) 고효율 청색 LED 칩 의 광출력과 외부양자효율을 나타내는 그래프이다. 350mA 전류 하에서 광출력은 756mW, 구동전압은 3.1V, 파장은 440nm, 외부양자효율은 76.7%, WPE는 71%를 갖는다고 보고하였다. 외부양자효율은 50mA에서 80.8%로 최대값을 갖고, 1A 인가시 외부양자효율 65.9 % (광출력 1.9W)로 50mA 양자효율에서 15% 정도의 감 소만을 보인다고 한다. 이는 현재까지 보고된 효율값 중에 서 가장 높은 것으로 인가전류의 증가에 따른 효율저하 현 상도 현저하게 감소시킨 것으로 보인다.

니치아는 그림 4와 같이 p-형 전극으로 ITO를 사용하고, 요철 구조를 갖는 사파이어 기판 (Patterned



그림 3. 니치아 large 칩 고효율 LED의 광출력과 외부양자효율

Sapphire Substrate: PSS)을 이용하여 위와 같은 놀라운 효율을 얻었다고 보고하고 있다. 또한 구동전압을 낮추기 위하여, ITO 전극 위에 전류확장전극 (Currentexpanding Electrode)을 사용하여 ITO 전극의 유효면저 항을 감소시켰다. 이로써 LED 소자의 series 저항을 14*9* 에서 7.4*9*으로, 구동전압은 3.08V에서 2.80V로 낮추었 다. ITO 전극은 일반적으로 사용되는 p-형 전극인 Ni/Au 대비 투과율이 매우 높아 20-30% 정도의 광출력 향상을 가져오는 것으로 알려져 있다. 니치아가 채용한 요철사파 이어기판 기술 역시 널리 쓰이고 있는 기술로, 일반적인 평탄한 사파이어기판 대비 광출력이 2배 정도로 향상되는 대표적인 추출효율 (Extraction Efficiency) 향상 기술이 다. 이는 요철구조에 의한 빛의 굴절 및 산란 효과와 더불 어 에피 박막 성장 과정에서의 결함 감소의 효과 등에 기 인한 것으로 알려져 있다.

니치아와 더불어 기술적으로 주목할 만한 결과를 오스람 이 UX:3라는 기술을 통하여 발표하였다.⁽⁴⁾ 오스람은 그림



그림 4. 요철사파이어기판과 ITO 전극을 사용한 고효율 LED 칩의 구조

고효율 LED 칩 기술 개발 동향



그림 5. 오스람 청색 ThinGaN 고효율 칩의 광출력 특성



그림 6. 기존 오스람 수직형 칩 (왼쪽)과 UX:3 기술을 채용한 수직형 칩 (오른쪽)

5에서와 같이 350mA에서 601.4mW, 3A에서 3.2W급의 광출력을 갖는 고효율 LED 칩을 보고하였다. 향상된 패 키지를 채용하면 350mA에서 643mW 광출력을 얻을 수 있다고 한다.

UX:3 기술은 그림 6 오른쪽 그림과 같이 n-형 전극을 칩 내부에 설치하고 p-층을 관통하는 via를 통하여 n-층과 전기적 접속을 하고, 전극간의 절연층을 형성하는 기술이 다. MQW에서 전류 밀도 저감으로 LED 구동 전류가 증 가하더라도 양자효율 저하 현상을 억제하여 Auger 재결합 에 의한 양자효율 저하문제를 해결하였다고 한다.

고효율 LED 칩 개발을 위하여 소자 제작 방식으로는 빛 을 위로 추출하는 Epi-up 방식보다는 플립칩 형 또는 수 직형 칩이 적합하다고 알려져 있었고, 그림 6 왼쪽 그림과 같이 사파이어를 제거한 n-GaN 쪽에 n-형 전극을 형성하 여 수직으로 전류를 인가하는 방식의 소자 연구를 진행하 였다. 그것은 플립칩 형 소자와 같은 lateral current spreading 방식으로는 multi-finger 타입의 전극의 edge 에서 생기는 전류집중 현상(current crowding) 문제를 해 결하기 힘들다고 생각했기 때문이었다. 하지만 수직으로 전류를 인가하는 수직형 칩이 높은 효율의 소자 제작을 가 능하게 하였지만, 이 역시 단점들을 가지고 있었다. 즉 n-GaN 표면에 n-형 전극을 형성하고 표면 요철을 통하여



그림 7. 기존 오스람 수직형 소자 (왼쪽)와 UX:3 기술의 ThinGaN 소자의 광분포 패턴 형상



그림 8. 루미레즈 TFFC LED 소자 단면 그림과 발광 사진

빛을 추출하는데, n-형 전극에 의한 빛의 흡수 및 손실 부 분이 생길 뿐만 아니라, 그림 7 왼쪽 그림에서 보는 바와 같이 높은 전류 인가시 n-형 전극 형상에 따른 발광 분포 가 균일하지 못한 문제가 있었다. 오스람의 UX:3 기술은 그림 6 오른 쪽 그림과 같이 여러 개의 원형 n-형 전극을 제작하고 넓은 유효면적을 갖는 p-형 반사 전극을 형성하 는 lateral 방식의 소자기술이다. 절연막을 통한 via 형성 으로 n-형 전극을 형성하여 앞서 언급한 lateral 칩이 갖는 전류 집중 현상을 해결하였다. 그림 7 오른쪽 그림과 같이 via 방식으로 n-형 전극을 형성한 소자의 경우 원활한 전 류 인가에 따른 소자내 광 분포가 2.8A 전류 인가시에도 매우 균일함을 알 수 있다. 따라서 수직형 소자에서의 n-형 전극에 의한 광손실을 감소시키고, 소자 디자인으로 전 류 집중 현상을 완화하여 고효율의 수직형 소자를 개발하 였다.

오스람이 발표한 수직형 소자 UX:3 방식은 루미레즈가 2006년도 발표한 박막플립칩 TFFC (Thin-Film Flip-Chip) 방식을 채용한 것으로 보인다. 플립칩 소자에 기술 적 강점을 보유하고 있던 루미레즈는 플립칩 소자에서 LLO (laser lift-off) 기술로 사파이어를 제거하고 표면요 철구조를 형성하여 기존 수직형 소자보다 2배 정도 향상 된 광출력을 보고하였다. 그림 8은 TFFC LED 소자 구조



의 단면을 보여주고 있다. 루미레즈의 TFFC 기술은 수직 형 소자 제작시 다수의 원형 n-형 전극과 넓은 유효 면적 의 p-형 반사전극이 같은 면에 있는 lateral 전류 인가 방 식의 소자를 만들고, n-GaN 쪽으로는 빛만 추출시키는 방식이다. ^[78]

본 기사에서는 일부 선진사들의 고효율 LED 칩의 특화 된 기술만으로 집중하여 구성하였다. 오스람은 UX:3 라 는 기술을 통하여 추출 효율을 더욱 항상시킨 초고효율 수 직형 칩 기술을 발표하였다. 흥미로운 것은 니치아의 경우 ITO와 PSS 기술만으로 거의 이론치에 가까운 외부양자 효율을 얻었다는 점이다. 현재까지 보고된 놀라운 결과들 을 볼 때, 고효율 청색 GaN LED 칩 기술은 과거에는 상 상하지 못했던 수준까지 왔으며, 또한 기존 조명을 쉽게 대체할 수 있는 수준까지 발전한 것으로 보인다. 더 높은 효율 향상을 위한 기술의 발전 가능성은 남아 있으며, 에 피 박막 및 발광층 형성에 기술 개발 여지는 충분한 것으 로 보인다.

참고 문헌

- 1. R. Stevenson, "The LED's dark secret", IEE Spectrum Magazine, Aug. 2009
- 2. 이성남, "LED 칩 프로세스 기술동향", LED 산업 및 최신 기술 동향, (2009)
- Y.C. Shen, G.O. Muller, S. Watanabe, N.F. Gardner, A. Munkholm, and M.R. Krames, Appl. Phys. Lett., vol. 92, p. 141101 (2007)
- A. Laubsch, M. Sabathil, J. Baur, M. Peter, and B. Hahn, IEEE Electron. Devices, vol. 57, p. 79 (2010)
- M.H. Kim, M.F. Shubert, Q. Dai, J.K. Kim, E.F. Shubert, J. Piprek, Y. Park, Appl. Phys. Lett., vol. 92, p. 183507 (2007)
- Y. Narukawa, M. Ichkawa, D. Sanga, M. Sano, and T. Mukai, J. Phys. D: Appl. Phy., vol. 43, p. 354002 (2010)
- O.B. Shchekin, J.E. Epler, T.A. Trottier, T. Margalith, D.A. Steigerwald, M.O. Holcomb, P.S. Martin, M.R. Krames, Appl. Phys. Lett., vol. 89, p. 071109, (2006)
- 8. O. Shchekin and D. Sun, Compound semiconductor, vol. 13 (2008)