

0.13- μ m RFCMOS 공정 기반 24-GHz 광대역 하향 변환 혼합기

A 24-GHz Wide-IF Down-Conversion Mixer Based on 0.13- μ m RFCMOS Technology

김 동 현 · 이 재 성

Dong-Hyun Kim · Jae-Sung Rieh

요 약

본 논문에서는 혼합기의 IF 대역폭을 향상시키는 방법을 제안하며, 이를 적용하여 설계 제작된 0.13- μ m RFCMOS 공정 기반 24 GHz 하향 변환 혼합기의 결과를 보인다. 측정 결과, 본 혼합기는 24 GHz의 LO 주파수에 대해 DC부터 5.25 GHz까지의 IF 주파수에서 2.7 \pm 1.5 dB의 변환 이득을 보이며, P-1dB와 LO-RF isolation은 각각 -8.7 dBm과 21 dB로 나타났다. 본 혼합기는 1.3 V의 전원으로로부터 10.6 mA의 DC 전류를 소모한다.

Abstract

In this work, a wideband technique has been proposed that improves the IF bandwidth of mixers and a 24-GHz down-conversion mixer employing the proposed technique has been designed and fabricated based on 0.13- μ m RFCMOS technology. The mixer showed the conversion gain of 2.7 \pm 1.5 dB from DC to 5.25 GHz IF for a fixed LO frequency of 24 GHz. Measured P-1dB and LO-RF isolation was -8.7 dBm and 21 dB, respectively. The mixer draws DC current of 10.6 mA from 1.3 V supply.

Key words : Wideband Mixer, 90° Hybrid Coupler, Bandwidth Enhancement

I. 서 론

최근 밀리미터파 영역의 넓은 대역을 활용한 Gbps급 무선 통신 시스템에 대한 연구가 활발히 진행되고 있으며, 이에 따라 밀리미터파 영역에서 동작하는 단일 칩 무선 송수신단이 개발되고 있다^{[1],[2]}.

혼합기는 송수신단을 구성하는 핵심적인 요소로서, 고속 데이터 전송을 위해서 높은 변환 이득과 더불어 넓은 대역폭, 이득 평탄도 등이 요구된다. 그러나 대부분의 트랜지스터 혼합기는 LO 주파수를 RF 주파수와 동시에 변화시킴으로써 얻어지는 특성인

RF 대역폭은 비교적 넓은 반면, LO 주파수를 고정된 환경에서 얻어지는 IF 대역폭은 상대적으로 넓지 않은 경향을 보이고 있다^[3]. 그러나 Gbps급 고속 송수신기에 적용되는 혼합기에 있어서는 넓은 IF 대역폭이 동시에 요구되므로, 혼합기의 설계에 있어서 충분한 IF 대역폭의 확보도 중요한 고려 사항 중의 하나이다.

본 논문에서는 능동 피드백 회로를 이용하여 혼합기의 IF 대역폭을 향상시키는 방법을 새롭게 제안하며, 이를 적용하여 0.13- μ m 공정을 이용해 설계한 24-GHz 하향 혼합기의 결과를 보여 준다.

「이 논문은 2009년도 정부(교육과학기술부)의 재원으로 한국연구재단의 지원을 받아 수행된 연구임(2009-0079994).」

「이 연구는 IDEC(IC Design Education Center)의 시뮬레이션 툴 지원을 통해 수행되었음.」

고려대학교 전자전기공학부(School of Electrical Engineering, Korea University)

· 논문 번호 : 20100716-087

· 교신저자 : 이재성(e-mail : jsrieh@korea.ac.kr)

· 수정완료일자 : 2010년 10월 25일

II. 회로 설계

2-1 제안하는 광대역 기법

혼합기의 IF 대역폭은 출력 단의 부하 특성에 의해 지배적으로 결정된다. 본 광대역 기법은 그림 1에 도시한 바와 같이, 출력 단의 부하 트랜지스터에 능동 피드백 루프를 형성하여 이득의 감소 없이 대역폭을 향상시키는 방법이다. 그림 1(a)의 회로는 부하 저항 R과 드레인 노드의 기생 커패시턴스에 의해 주파수가 높아짐에 따라 이득이 감소하게 된다. 반면 그림 1(b)의 회로는 부하 저항을 트랜지스터로 대체하고, 트랜지스터의 드레인과 게이트 사이에 DC에서 제로를 갖는 피드백 증폭기를 연결하여 고주파수 성분의 이득을 향상시키게 된다. 그림 2는 본 광대역 기법의 간단한 구현 예시로서 인덕터를 이용하여 피드백 증폭기가 제로를 갖도록 하였다.

이 때 피드백 증폭기의 이득을 A_0 , 혼합기 중심영역의 드레인에서의 출력 임피던스를 Z_o , PMOS에 의한 드레인 전류를 I_1 , NMOS에 의한 드레인 전류를

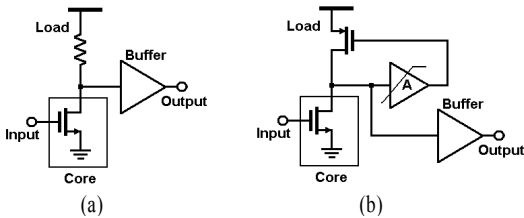


그림 1. (a) 통상적인 부하 구조, (b) 제안된 대역폭 향상 방법

Fig. 1. (a) Conventional load structure, (b) the proposed wideband technique.

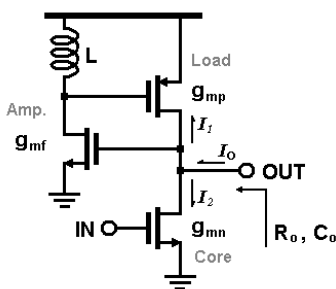


그림 2. 제안된 대역폭 향상 방법의 구현 예시
Fig. 2. Implementation example of the proposed technique.

I_2 , 피드백 증폭기의 트랜스 컨덕턴스를 g_{mf} 라 하고, 인덕터의 SRF(Self-Resonance Frequency)가 충분히 높다고 가정하면, 다음과 같은 유도과정에 의해 식 (2)~(7)과 같은 전압 전달 함수를 얻을 수 있다.

$$I_1 = g_{mp}A_0 V_o \tag{1}$$

$$A_0 = -g_{mf}Z_c = -j\omega g_{mf}L \tag{2}$$

$$I_2 = g_{mn} V_{in} \tag{3}$$

$$I_o = I_1 + I_2 = g_{mp}A_0 V_o + g_{mn} V_{in} \tag{4}$$

$$V_o = -I_o Z_o = -(g_{mp}A_0 V_o + g_{mn} V_{in}) Z_o \tag{5}$$

$$\frac{V_o}{V_{in}} = -\frac{g_{mn} Z_o}{1 + g_{mp}A_0 Z_o} \tag{6}$$

$$\therefore A_v(\omega) = -\frac{g_m R_o}{1 + j\omega C_o R_o - j\omega g_{mf} L g_{mp} R_o} \tag{7}$$

여기서 아래의 식 (8)과 같은 조건이 성립하게 되면 회로는 주파수와 무관하게 일정한 이득을 얻을 수 있게 되어 회로는 넓은 대역폭과 우수한 이득 평탄도를 갖게 된다.

$$\frac{L}{C_o} = \frac{1}{g_{mp}g_{mf}} \tag{8}$$

2-2 24-GHz 광대역 하향 혼합기

본 연구에서는 상기 기술한 광대역 기법을 적용하여 24-GHz wide-IF 하향 변환 혼합기를 설계 및 제작하였다. 본 혼합기는 단일-게이트 혼합기를 기반으로 하는 quadrature-balanced 구조를 채택하였으며, 그림 3에는 본 혼합기의 전체 회로도를 나타내었다.

LO 신호와 RF 신호를 결합시켜 혼합기 핵심의 트랜지스터를 구동시키기 위해 90° 하이브리드(T1~T4)를 사용하였다. 결합기를 구성하는 전송 선로는 높은 특성 임피던스를 갖게 함과 동시에 각각의 포트에 병렬 커패시터를 연결함으로써 그 길이를 줄일 수 있다^[4]. 이와 같은 방법으로 24 GHz에서 1,560 μm의 길이를 갖는 λ/4 선로를 50 Ω 및 35 Ω 선로에 대해 각각 275 μm, 190 μm로 축소시키고, 530 fF의 MIM 커패시터를 병렬 연결하여 브랜치 라인 결합

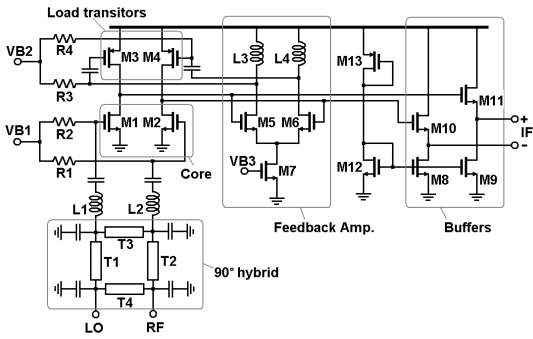


그림 3. 24-GHz 하향 변환 혼합기의 전체 회로도
Fig. 3. Full schematic of the 24-GHz down-conversion mixer.

기를 설계하였다. 그림 4는 설계된 브랜치 라인 결합기와 패드 및 상호 연결 선로를 포함한 EM 시뮬레이션의 결과를 보여주고 있다.

혼합기의 주 트랜지스터($M_1 \sim M_2$)의 바이어스 전압(VB_1)은 문턱 전압에 맞추어져서 LO 신호에 의해 트랜지스터가 스위치로 동작하도록 하였으며, 부하 트랜지스터($M_3 \sim M_4$)는 피드백 루프를 형성하는 차동 증폭기($M_5 \sim M_6$)에 의해 구동되어 IF 대역폭을 향상시킨다. 또한, 차동 증폭기의 꼬리 트랜지스터(M_7)를 외부 전압에 의해 on 또는 off 시킴으로써, 피드백에 의한 대역폭 향상의 효과를 비교할 수 있도록 하였으며(그림 6), 측정 장비의 50- Ω 부하를 구동하기 위해 소스 폴로워 버퍼($M_8 \sim M_{11}$)가 사용되었다.

III. 측정 결과

본 혼합기는 0.13- μm RFCMOS 공정을 이용하여 제작되었으며, 그림 5에는 제작된 혼합기의 칩 사진이 나타나 있다. 혼합기는 패드를 포함하여 880 $\mu\text{m} \times 740 \mu\text{m}$ 의 면적을 차지하였다.

본 혼합기의 측정에는 Agilent사의 E8257D 신호 발생기와 E4407B 스펙트럼 분석기가 사용되었으며, 프로브와 케이블의 손실은 측정을 통해 보정되었다.

그림 6은 24 GHz로 고정된 LO 신호에 대해 RF 신호를 24.5 GHz부터 29.5 GHz까지 변화시키며 측정된 변환 이득을 보여주고 있다. 피드백 증폭기를 on/off 시킴으로써 두 경우의 IF 대역폭을 비교할 수 있도록 하였다. 그림에서 보는 바와 같이 피드백이 활성화 된 경우의 IF 대역폭은 5.25 GHz로, 피드백이

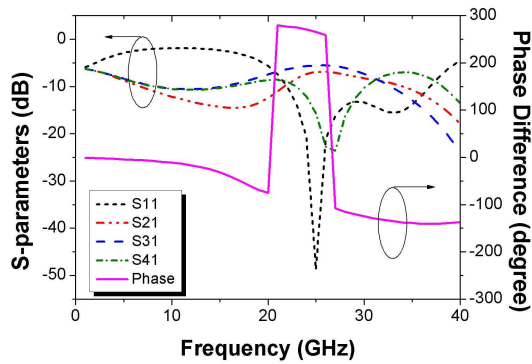


그림 4. 패드를 포함한 브랜치 라인 결합기의 시뮬레이션 결과
Fig. 4. Simulation of the branch-line coupler including pads.

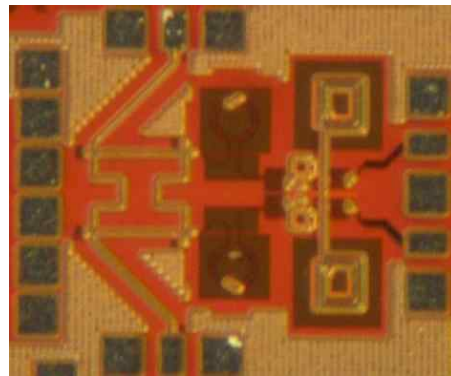


그림 5. 제작된 24-GHz 혼합기의 칩 사진
Fig. 5. Die photo of the fabricated 24-GHz mixer.

비활성화 된 경우의 대역폭(1.8 GHz)에 비해 3배 정도 넓게 나타났다.

그림 7은 IF 주파수를 500 MHz로 고정시키고, LO와 RF 신호의 주파수를 17.5 GHz부터 29.5 GHz까지 변화시키며 측정된 변환 이득의 결과로서, 22 GHz에서 최고 5 dB의 이득을 보이고 있으며, 3-dB RF 대역폭은 약 4 GHz 정도로 나타나고 있다.

그림 8은 본 혼합기의 이득 압축 곡선을 보여주고 있다. LO와 RF 주파수는 각각 24 GHz와 24.5 GHz로 고정하고, RF 입력 전력을 -33 dBm부터 -3 dBm까지 변화시키면서 변환 이득을 관찰한 결과, -8.7 dBm의 IP_{-1dB} (input referred 1-dB gain compression point)가 측정되었다. 표 1에는 본 믹서의 성능을 요약하여 나타내었다.

표 1. 혼합기의 성능 비교

Table 1. Performance comparison of prior arts.

	Reference [3]	Reference [5]	Reference [6]	This work
Process	0.13- μ m CMOS	0.13- μ m CMOS	0.13- μ m CMOS	0.13- μ m CMOS
RF frequency(GHz)	8.7~17.4	18~28	19	24
Peak conv. gain(dB)	20	0.7	1	4.2
IF bandwidth(GHz)	DC~8.7*	1.5~3.3	2.2~3.2**	DC~5.25
RF-LO isolation(dB)	20	30	41	20
Power(mW)	40	8	6.9	13.8
Input P1dB(dBm)	-16.7	-5.9	N/A	-8.7
Area(mm ²)	1.3	0.47	N/A	0.65

*10-dB bandwidth.

**1-dB bandwidth.

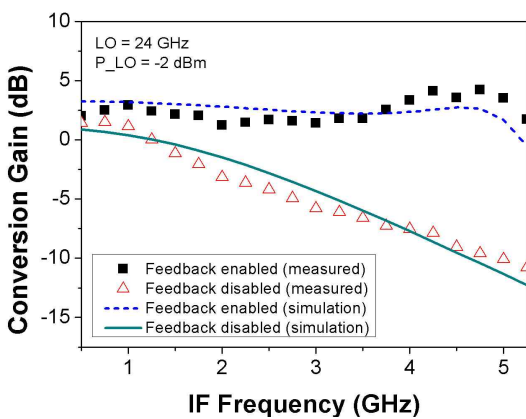


그림 6. 24 GHz의 LO 주파수에 대해 측정된 변환 이득
Fig. 6. Measured conversion gain for fixed LO of 24 GHz.

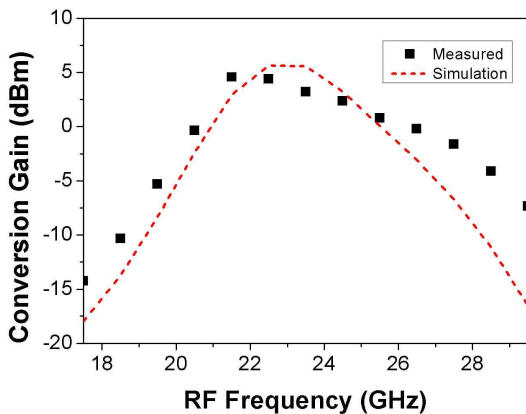


그림 7. RF 주파수에 따른 변환 이득(IF=500 MHz)
Fig. 7. Measured conversion gain for RF frequencies (IF=500 MHz).

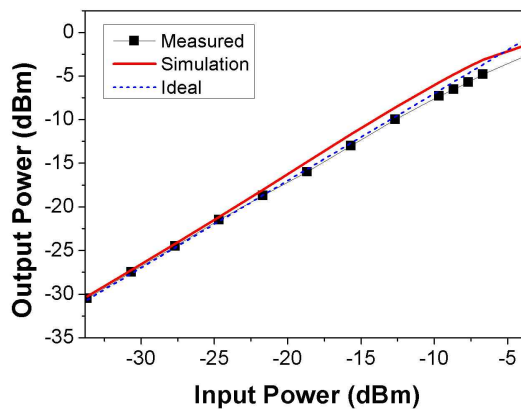


그림 8. 본 혼합기의 이득 압축 곡선
Fig. 8. Gain compression curve of the mixer.

IV. 결 론

본 논문에서는 새로운 대역폭 향상 기법을 제안하였으며, 이를 적용시켜 상용화된 0.13- μ m RFC-MOS 공정 기술을 바탕으로 24-GHz 하향 변환 혼합기를 설계 및 제작하였다. 본 혼합기는 적용된 대역폭 향상 기술에 의해 3배 정도의 대역폭 향상 효과를 보였으며, DC부터 5.25 GHz의 IF 주파수 대역에 걸쳐 2.7 \pm 1.5 dB의 변환 이득을 보였다.

참 고 문 헌

[1] B. Razavi, "A millimeter-wave CMOS heterodyne receiver with on-chip LO and divider", *IEEE Journal of Solid-State Circuits*, vol. 43, no. 2, Feb.

- 2008.
- [2] E. Laskin et al., "A 140-GHz double-sideband transceiver with amplitude and frequency modulation operating over a few meters", *IEEE Bipolar/Bi-CMOS Circuits and Technology Meeting*, pp. 178-181, 2009.
- [3] C. Pei-Yuan et al., "Wide-IF-band CMOS mixer design", *IEEE Transactions on Microwave Theory and Techniques*, vol. 58, no. 4, pp. 831-840, Apr. 2010.
- [4] T. Hirota et al., "Reduced-size branch-line and rat-race hybrids for uniplanar MMIC's", *IEEE Transactions on Microwave Theory and Techniques*, vol. 38, no. 3, pp. 270-275, Mar. 1990.
- [5] A. Verma et al., "A low-power up-conversion CMOS mixer for 22~29-GHz ultra-wideband applications", *IEEE Transactions on Microwave Theory and Techniques*, vol. 54, no. 8, pp. 3295-3300, Aug. 2006.
- [6] A. Verma, et al., "A K-band down-conversion mixer with 1.4-GHz bandwidth in 0.13- μm CMOS technology", *IEEE Microwave and Wireless Components Letters*, vol. 15, no. 8, pp. 493-495, Aug. 2005.

김 동 현



2008년 2월: 고려대학교 전기전자
전파공학부 (공학사)
2010년 8월: 고려대학교 전기전자
공학과 (공학석사)
2010년 8월~현재: 고려대학교 전기
전자공학과 박사과정
[주 관심분야] 밀리미터파 회로 및

시스템

이 재 성



1991년 2월: 서울대학교 전기전자
전파공학부 (공학사)
1995년 2월: 서울대학교 전기전자
공학과 (공학석사)
1999년 11월: Univ. of Michigan
EECS (공학박사)
1999년~2004년: IBM Semiconduc-
tor R&D Center

2004년~현재: 고려대학교 전기전자전파공학부 부교수
[주 관심분야] 밀리미터파 소자 및 회로, THz