

슬롯을 가진 사각 패치형의 발룬-대역 통과 여파기

A Slotted Square-Patch Type Balun-BPF

오 송 이 · 황 희 용

Song-Yi Oh · Hee-Yong Hwang

요 약

본 논문에서는 슬롯을 가진 마이크로스트립 사각 패치 형태의 balun-BPF를 제안한다. 기존의 balun-BPF는 대역폭이 좁고 손실이 다소 큰 단점을 가지고 있다. 이런 점을 개선하기 위해 사각 패치 평면에 수직으로 교차하는 슬롯을 넣고 한 모서리에 perturbation을 준 구조를 제시한다. 이러한 구조는 패치의 공간을 최대한 활용하기 때문에 손실을 줄일 수 있고 또한, 슬롯의 길이를 변화시킴으로써 주파수를 조절하고 대역폭을 넓힐 수 있다. 시험 제작된 balun-BPF는 2.4 GHz 대역에서 300 MHz(12.7 %)의 넓은 대역폭과 0.56 dB의 낮은 삽입 손실을 가지며, 두 출력 포트 간에 $184^{\circ} \pm 15^{\circ}$ 이내의 위상차와 1 dB 이내의 출력차를 나타낸다.

Abstract

In this paper, a microstrip balun-BPF of slotted-square-patch type is proposed. The conventional balun-BPF has some drawbacks of narrow bandwidth and high insertion loss. In order to improve these weak points, we used a square patch in designing balun-BPF on which two slots intersecting perpendicularly and one corner-edge perturbation are adopted. This structure allows one of the most effective use of the patch space so that the insertion loss can be decreased. Changing the slot lengths is use to control the operating frequency and the bandwidth of the balun-BPF. A fabricated balun-BPF shows wide bandwidth of 300 MHz(12.7 %), small insertion loss of 0.56 dB, phase difference of $184^{\circ} \pm 15^{\circ}$ and amplitude imbalances of within 1 dB between two output ports at 2.4 GHz band.

Key words : Balun, BPF, Balun-BPF, Square Patch Device

I. 서 론

최근 무선 랜, 블루투스, WiBro, DMB, GPS, UWB 등의 무선 통신 기술이 발달함에 따라 통신 모듈의 성능뿐만 아니라 소형화 및 집적화에 대한 중요성이 더욱 커지고 있다. 현재 반도체 공정 기반의 집적 기술로 인해 능동 소자의 집적 기술은 이미 보편화된 기술이 되었지만, 안테나, 여파기, 발룬, 커플러, 믹서 등의 수동 소자 집적 기술은 아직 많은 연구가 필요하고, 수동 소자의 집적도 및 성능의 차이가 곧바

로 전체 시스템의 차이를 결정짓는 중요 요소가 되는 경우가 많다. 최근에 수동 소자들은 LTCC 기술이나 Embedded-PCB 기술을 이용하여 집적시킴으로써 전체 시스템의 소형화를 기대할 수 있지만, 이러한 기술들은 설계와 제작상의 많은 어려움을 갖고 있다^{[1]-[3]}. 이 수동 소자들 중에서 발룬은 초고주파 회로 상에서 불 평형 선로와 평형 선로를 연결해 주는 회로 소자로서, 불 평형 입력과 평형 출력 간의 임피던스 변환도 가능하다. 평형 선로에는 크기가 같고 180° 위상차를 갖는 평형 신호가 전달되는데,

강원대학교 IT대학 전기전자공학부(College of Information Technology, Kangwon National University)

· 논문 번호 : 20100421-049

· 교신저자 : 황희용(e-mail : hyhwang@kangwon.ac.kr)

· 수정완료일자 : 2010년 10월 15일

이러한 평형 신호는 주파수 혼합기, 증폭기, 위상 천이, 안테나 급전부 등에서 폭 넓게 활용된다^{[4]~[7]}. 초고주파 회로에서 안테나를 통해 들어온 신호는 여파기와 발룬으로 연결되어 LNA를 포함한 MIC 또는 MIC와 주파수 믹서 사이를 통과하는 것이 일반적이다. 따라서 이와 같이 흔히 직결되어 같이 쓰이는 여파기와 발룬의 동시 합성은 전체적인 모듈의 크기의 소형화를 가져올 것이다^{[2],[3]}.

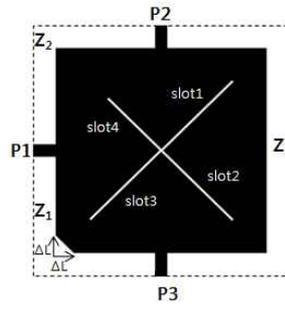
이에 최근 발룬과 대역 통과 여파기의 특성을 동시에 만족시키는 이중 모드 링 공진기를 이용한 balun-BPF가 제안되었고, 발룬과 필터가 차지하는 공간을 줄일 수 있었다^{[2],[3]}. 그러나 이 발룬 필터는 선로의 폭이 좁아 손실이 다소 크게 나타났고, 대역폭이 좁았다. 손실이 많이 개선된 balun-BPF가 제안되었으나^{[1],[8]} 링 공진기의 넓은 선로 폭으로 인해 정확한 설계에 더 많은 노력이 들고 대역폭은 여전히 좁았다.

이러한 점들을 고려하여 본 논문에서는 마이크로 스트립 사각 패치의 표면에 서로 수직 교차하는 동일한 폭의 길이가 다른 슬롯을 배치하고 패치의 한 모서리에 추가적인 perturbation을 주어, 회로의 공간 활용성을 최대화시키면서 이중 모드 링 공진기와 발룬의 특성을 나타나게 하여 손실을 최소화시키고 대역폭 또한 넓힐 수 있도록, 마이크로스트립 사각 패치 형태의 balun-BPF를 제안한다.

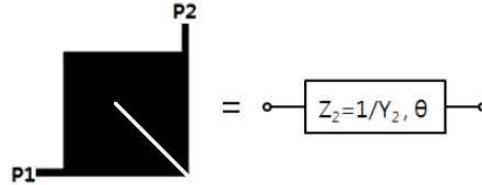
II. 본 론

2-1 제안된 사각 패치 Balun-BPF의 구조

그림 1은 제안된 사각 패치 balun-BPF로 기존의 얇은 선폭을 이용한 링 형 balun-BPF와 다르게 사각 패치를 이용하여 선폭을 넓은 구조로 패치 평면에 동일한 폭의 길이가 다른 slot 1~slot 4를 넣고, 패치의 한 모서리에는 작은 삼각 perturbation, ΔL 을 주었다. 포트 1의 임피던스를 Z_0 라고 하고, 입출력 포트 간의 등가 선로 임피던스를 Z_1 과 Z_2 라고 하고, 또한 두 출력 단 간에는 등가적으로 Z_3 의 특성 임피던스와 반 파장 길이의 선로로 동작하도록 하여 180°의 위상차를 갖는 3단자의 발룬 구조를 만족시키게 설계한다. 그림 1(b)는 포트 1과 포트 2 사이의 1/4 크기의 패치 부분을 $\lambda/4$ 전송 선로 등가회로로 나타



(a) 기본 구조
(a) Basic structure



(b) $\lambda/4$ 전송 선로 등가회로
(b) Equivalent circuit of transmission line

그림 1. 사각 패치형 발룬 대역 통과 여파기(Balun-BPF)
Fig. 1. Square patch balun-BPF.

낸 그림이다. 따라서, 제안된 사각 패치 balun-BPF의 구조인 그림 1(a)는 등가적으로는 이중 모드 링 공진기를 이용한 기존의 balun-BPF^{[1]~[3]}와 같은 구조가 된다.

등방성 물질에서 3단자 회로는 무손실, 가역성, 모든 포트의 매칭의 세 가지 조건을 동시에 만족시킬 수는 없다. 그러나 만약 이 세 가지 조건 중 하나를 무시한다면 실제로 실현 가능한 3단자 소자를 얻을 수 있다^[9]. Balun-BPF의 경우, 3단자 회로의 두 평형 출력의 정합을 고려하지 않고 설계된다^{[1]~[8]}.

그림 2는 slot 1, slot 2, slot 4의 길이와 ΔL 의 길이를 각각 11 mm, 11 mm, 8.2 mm, 2 mm로 일정하게 두고 slot 3의 길이를 13.8 mm에서 14.2 mm까지 0.1 mm 간격으로 늘렸을 때 S-파라미터를 나타낸 것이다. Slot 3의 길이가 길어질수록 대역폭이 넓어지는 것을 확인할 수 있다.

또한, 그림 3은 slot 1부터 slot 4의 길이를 각각 10 mm, 10 mm, 12 mm, 7 mm로 일정하게 유지하고, ΔL 의 길이를 2 mm에서 5 mm까지 1 mm씩 늘렸을 때 대역폭의 변화를 나타낸 것으로 ΔL 의 길이가 길어질수록 대역폭이 증가하는 것을 알 수 있었다. 이는

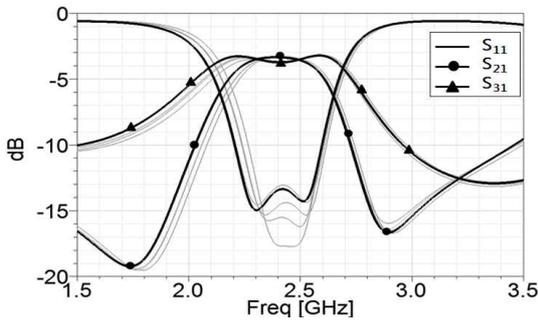


그림 2. Slot 3의 길이 변화에 따른 대역폭 변화
Fig. 2. Variation of the bandwidth by slot 3.

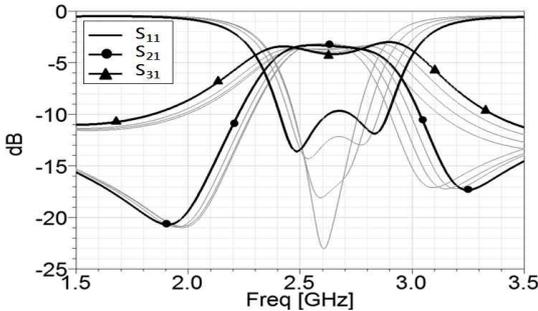


그림 3. ΔL의 길이 변화에 따른 대역폭 변화
Fig. 3. Variation of the bandwidth by ΔL.

slot 3의 길이가 길어지거나 ΔL의 길이가 길어짐에 따라 P₁과 P₃ 사이의 선로의 폭이 줄어들어 등가선로의 임피던스 Z₁이 증가하게 되는데, 이때 P₁과 P₂의 등가 선로 임피던스 Z₂와 P₁과 P₃ 사이의 등가 선로 임피던스 Z₁의 차이가 점점 커지게 된다. 그러므로 결국 Z₁의 어드미턴스 Y₁과 Z₂의 어드미턴스 Y₂의 차이가 커져 대역폭이 넓어지게 되고, 이는 참고문헌 [1]~[3]의 분석과 일치한다.

또한 참고문헌 [8]에 제시된 바와 같이 그림 1의 등가회로는 그림 4와 같이 두 개의 공진기와 인버터 J₁₂로 표현할 수 있다. 여기서 인버터 J₁₂의 값은 식 (1)^[8]에서 알 수 있듯이 Z₁의 어드미턴스 Y₁과 Z₂의 어드미턴스 Y₂의 차로 나타낼 수 있는데, 이때 slot 3의 길이와 ΔL의 길이가 길어질수록 두 어드미턴스 Y₁과 Y₂의 차이가 커져 인버터 J₁₂의 값이 증가하게 되고, 이는 식 (2)^[8]를 통하여 대역폭이 증가하였음을 알 수 있다. 즉, 제안된 구조의 대역폭은 slot 3의 길이 또는 ΔL의 길이를 변화시켜 입력 포트와 두 출력 포트 간의 각각의 등가선로 임피던스 Z₁와 Z₂의

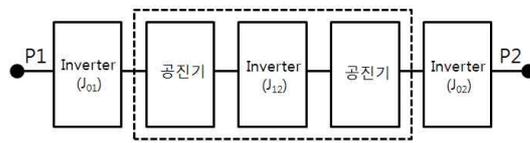


그림 4. J인버터를 갖는 2단 BPF 등가회로^[8]
Fig. 4. Equivalent circuit of 2-pole BPF with J-inverter^[8].

차이를 줄여서 중간 단 인버터 J₁₂의 값을 변화시켜 대역폭을 조절할 수 있다. 초단 인버터 J₀₁의 값의 경우 포트 1과 포트 2가 λ/4 길이의 전송 선로이므로 그 값은 포트 1의 어드미턴스 값과 동일한 값을 갖는다. 또한, 초단 인버터 J₀₁의 값과 중단 인버터 J₀₂의 값은 서로 다른 값을 갖지만 두 값이 큰 차이가 없기^{[1],[8]} 때문에 동일한 값을 사용하였다.

그림 5는 slot 3 및 ΔL의 길이 변화에 따른 결합 계수를 나타낸 그래프로 각 길이에 따른 특성의 통과 대역에서 최상단 주파수와 최하단 주파수를 얻어 식 (3)^[2]에 대입하여 구하였다. 여기서 slot 3의 길이 나 ΔL의 길이가 길어질수록 결합 계수가 증가하는 것을 알 수 있는데, 이것 역시 등가 선로 임피던스 Z₁과 Z₂의 차이가 커지면서 인버터 값이 증가하게 되고, 이때 식 (4)^[9]에 제시된 것과 같이 결합 계수 k값이 증가하게 된다.

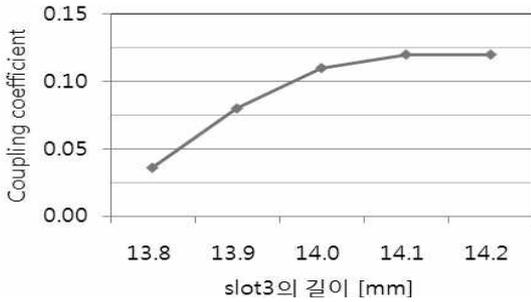
$$J_{12}|_{\omega=\omega_0} = |Y_1 - Y_2| \tag{1}$$

$$J_{12} = \bar{w} \sqrt{\frac{b_1 b_2}{g_0 g_1}} \tag{2}$$

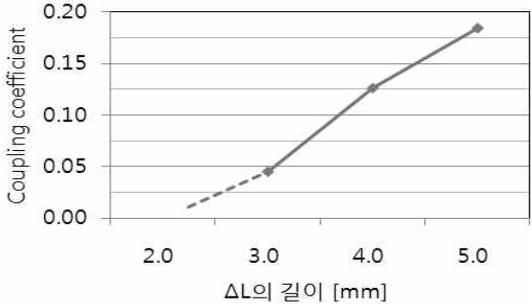
$$k = \frac{f_{02}^2 - f_{01}^2}{f_{02}^2 + f_{01}^2} \tag{3}$$

$$k_{j,j+1}|_{j=1} = \frac{J_{j,j+1}}{\sqrt{b_j b_{j+1}}} \tag{4}$$

여기서 J₁₂는 두 공진기 간의 인버터 값이고, Y₁과 Y₂는 그림 1의 등가 Z₁과 Z₂의 어드미턴스 값과 같다. 또한 \bar{w} 는 BPF의 분율 대역폭이고, b_j는 공진기들의 슬로프 파라미터, g_j는 프로토타입 타입 저역 통과 필터의 소자값, ω₀는 balun-BPF의 중심 주파수이다. 또한, f₀₁과 f₀₂는 각각 통과 대역의 최상단 및 최하단 주파수이다.



(a) Slot 3의 길이 변화에 따른 결합 계수
(a) Coupling coefficients by slot 3



(b) ΔL의 길이 변화에 따른 결합 계수
(b) Coupling coefficient by ΔL

그림 5. 결합 계수
Fig. 5. Coupling coefficients.

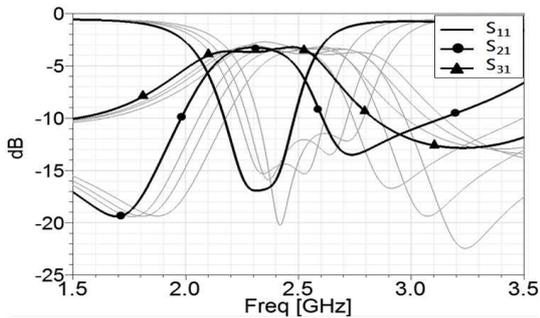


그림 6. Slot 1과 slot 2 길이에 따른 중심 주파수 변화
Fig. 6. Variation of the center frequency by slot 1 and slot 2.

그림 6은 slot 3과 slot 4, ΔL의 길이를 각각 14 mm, 8.2 mm, 2 mm로 일정하게 두고, slot 1과 slot 2의 길이를 변화시켰을 때의 S파라미터를 나타낸 것이다.

여기서 slot 1과 slot 2는 대칭적인 구조이므로 동일한 길이를 사용하여 9~12 mm까지 1 mm씩 증가시켰다. 그림에서 알 수 있듯이 slot 1과 slot 2의 길

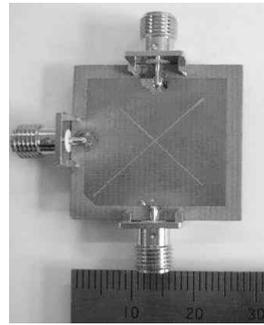


그림 7. 제작된 사각 balun-BPF
Fig. 7. Fabricated square patch balun-BPF.

이가 길어질수록 중심 주파수가 낮아지는 것을 확인할 수 있었다. 이는 슬롯의 길이가 길어질수록 포트 간의 등가적인 전기적 길이가 늘어났기 때문이다.

2-2 시뮬레이션 및 측정 결과

이상의 사각 슬롯 패치 파라미터들의 고찰 결과를 종합하여 중심 주파수 2.45 GHz에서 마이크로스트립 슬롯 패치 타입 balun-BPF를 설계하였다. 시뮬레이션에는 Ansoft사의 HFSS™을 사용하였고, 제작에는 비유전율 3.48, 기판 두께 0.762 mm, 유전체 손실 0.003의 Teflon 기판을 사용하였다. 그림 7은 제작된 balun-BPF의 사진이고, 표 1은 제작 및 시뮬레이션에 사용된 slot과 ΔL의 치수를 나타내었다.

그림 8은 balun-BPF의 S-파라미터에 대한 시뮬레이션 및 측정된 결과를 비교한 것이다. 측정 결과, 중심 주파수 2.4 GHz에서 약 300 MHz의 대역폭과 0.56 dB의 삽입 손실이 나타났고, 이 값은 기존의 balun-BPF가 200 MHz 미만에 약 0.9 dB 이상인데 비해 대역폭이 넓어지고 손실이 대폭 줄어들었다. 또한 대역폭 내에서 두 출력단 간의 출력차는 1 dB 이내로 나타났다.

그림 9는 대역폭 내의 두 출력단 간의 위상차에 대한 시뮬레이션과 측정치를 비교한 그래프이다. 중

표 1. 제작 및 시뮬레이션에 사용된 slot과 ΔL의 값
Table. 1. Dimensions of slots and ΔL used in simulation and fabrication.

	ΔL	Slot 1	Slot 2	Slot 3	Slot 4
길이(mm)	2	11	11	14	8.2
폭(mm)	-	0.2	0.2	0.2	0.2

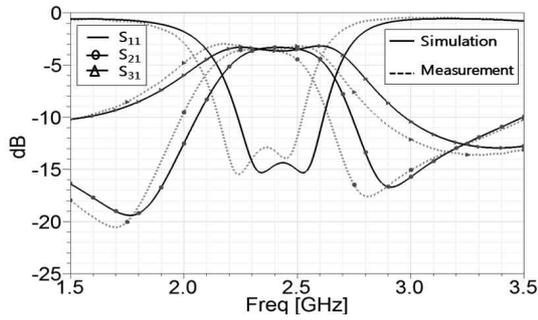


그림 8. S-파라미터의 시뮬레이션 및 측정 결과 비교
Fig. 8. S-parameter comparison of simulation and measurement.

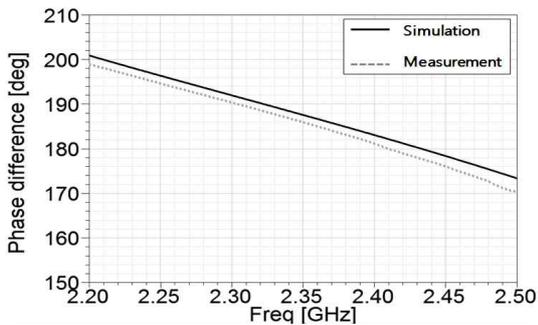


그림 9. 시뮬레이션 및 측정된 위상차
Fig. 9. Simulated and measured phase differences.

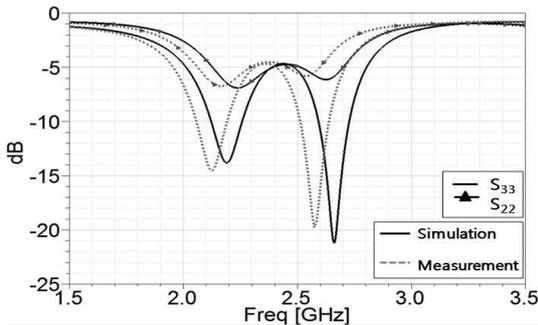


그림 10. 시뮬레이션 및 측정된 반사 손실
Fig. 10. Simulated and measured return losses.

심 주파수에서 위상차는 시뮬레이션이 179°, 측정치가 184°로 나타났고, 통과 대역에서 각각 167°~192°, 172°~199°의 위상차를 각각 보였다.

그림 10은 S_{22} 와 S_{33} 의 시뮬레이션 및 측정 결과를 나타낸 그래프이다. 3단자의 모든 포트가 임피던스 매칭이 되지 않으므로 balun-BPF는 출력단의 반사 손실이 생기게 된다^[9].

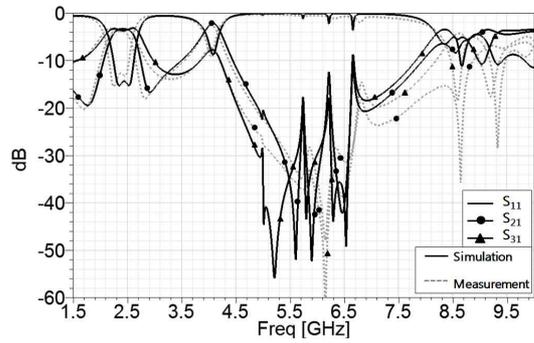


그림 11. 시뮬레이션 및 측정된 광대역 S-파라미터
Fig. 11. Simulated and measured wideband S-parameters.

그림 11은 1.5 GHz에서 10 GHz까지의 광대역에서 본 S-파라미터의 시뮬레이션과 측정 그래프이다. 그림에서 보면 약 4 GHz에서 첫 고조파가 발생하고 8 GHz 이상에서 두 번째 고조파가 발생한다.

III. 결 론

본 논문에서는 슬롯을 가진 사각 패치 형태의 마이크로스트립 balun-BPF를 제안하였다.

기존의 이중 모드 링공진기형 balun-BPF의 선로 폭의 한계에 의한 손실의 증가를 개선하기 위해 사각 패치 평면에 X자 모양의 슬롯을 넣어 등가적으로는 기존의 링 공진기형 balun-BPF 구조를 유지하면서도 패치 공간을 최대한 활용할 수 있도록 함으로써 삽입 손실을 대폭 줄일 수 있었다. 또한, 사각 패치 평면의 슬롯 길이와 패치 한 코너에 가한 삼각 perturbation을 이용하여 입력과 두 개의 출력에 이르는 임피던스의 차이를 증가시켜 대역폭을 넓게 개선하고 주파수를 조절할 수 있게 하였다.

앞으로, 제안한 패치형 balun-BPF에서 나타나는 4 GHz와 8 GHz에서의 고조파들의 제거와 두 출력 포트 간의 위상차 개선, 소형화 등에 후속 연구가 필요하다고 사료된다.

참 고 문 헌

[1] 강성준, 황희용, "두 개의 링-공진기로 구성된 balun-BPF의 설계", 한국전자과학회논문지, 19(8), pp. 878-883, 2008년 8월.

[2] 정을영, 황희용, "이중 모드 링 공진기를 이용한 balun-BPF의 설계", 한국전자과학회논문지, 17(12), pp. 1206-1211, 2006년 12월.

[3] Eul-Young Jung, Hee Yong Hwang, "A balun-BPF using a dual mode ring resonator", *IEEE Microwave and Wireless Components Letters*, vol. 17, no. 9, pp. 652-654, Sep. 2007.

[4] N. Marchand, "Transmission line conversion transformers", *Electronics*, vol. 17, pp. 142-145, Dec. 1944.

[5] 이병화, 박동석, 박상수, "새로운 3-라인 발룬 설계", 한국전자과학회논문지, 14(7), pp. 750-754, 2003년 7월.

[6] 이종환, 염경환, "결합 선로를 이용한 평판 구조

의 Marchand 발룬의 합성", 한국전자과학회논문지, 16(2), pp. 161-166, 2005년 2월.

[7] Dae-won Lew, Jun-Seok Park, Dal Ahn, Nam-Kee Kang, Chan Sei Yoo, and Jae-Bong Lim, "A design of the ceramic chip balun using the multilayer configuration", *IEEE Trans. Microwave Theory and Techniques*, vol. 49, no. 1, pp. 220-224, Jan. 2001.

[8] Seong-Jun Kang, Hee-Yong Hwang, "Ring-balun bandpass filter with harmonic suppression", *IET Microwaves, Antennas & Propagation*, Will be published in 2010.

[9] G. L. Matthaei, L. Young, and E. M. T. Jones, *Microwave Filters, Impedance-Matching Networks, and Coupling Structures*, McGraw-Hill, Inc., 1964.

오 송 이



2007년 3월~현재: 강원대학교 IT 특성화대학 전기전자공학부 (공학사)
[주 관심분야] 초고주파 수동 소자

황 희 용



1992년 2월: 서울대학교 전자공학과 (공학사)
1995년 2월: 서강대학교 전자공학과 (공학석사)
2000년 2월: 서강대학교 전자공학과 (공학박사)
2001년 3월~2002년 4월: 메릴랜드 주립대 연구학자
2010년 3월~2011년 2월: 워싱턴주립대 방문교수
2002년 5월~2003년 4월: (주)아모텍 연구소장
2003년 2월~현재: 강원대학교 IT특성화대학부대학 전기전자공학전공 부교수
[주 관심분야] RF, Microwave, Millimeter wave 분야의 부품 및 시스템