

그린 모드 파워 스위치 IC 설계에 관한 연구

A Study on the Design of Green Mode Power Switch IC

이 우 램*, 손 상 희**, 정 원 섭**

Woo-ram Lee*, Sang-hee Son**, Won-sup Chung**

Abstract

In this paper, Green Mode Power IC is designed to reduce the standby power. The proposed and designed IC works for the Switch Mode Power Supply(SMPS) and has the function of PWM. To reduce the unnecessary electric power, burst mode and skip mode section are introduced and controlled by external power MOSFET to diminish the standby power. The proposed IC is designed and simulated by KEC 30V-High Voltage 0.5um CMOS Process. The structure of proposed IC is composed of voltage regulator circuit, voltage reference circuit, UVLO(Under Voltage Lock out) circuit, Ibias circuit, green circuit, PWM circuit, OSC circuit, protection circuit, control circuit, and level & driver circuit. Measuring the current consumption of each block from the simulation results, 1.2942 mA of the summing consumption current from each block is calculated and it proved that it is within the our design target of 1.3 mA. The current consumption of the proposed IC in this paper is less than a half of conventional ICs, and power consumption is reduced to the extent of 1W in standby mode. From the above results, we know that efficiency of proposed IC is superior to the previous IC.

요 약

본 논문에서는 대기전력을 줄일 수 있는 Green Mode Power IC 회로를 설계하였다. 이 회로는 switch mode power supply(SMPS)을 구동하기 위한 PWM 기능을 가지고 있으며, 불필요한 소비전력을 제거하기 위해 burst mode와 skip mode 구간을 만들고 대기전력을 낮출 수 있도록 외부의 Power MOSFET에 의해 제어된다. 제안한 회로는 KEC 30V-High Voltage 0.5um CMOS process를 이용하여 시뮬레이션 하였다. 회로 내부는 크게 voltage regulator 회로, voltage reference 회로, UVLO(Under Voltage Lock Out)회로, Ibias 회로, green 회로, PWM 회로, OSC 회로, protection회로, control 회로, Level shift&Driver 회로로 구성되어 있다. 시뮬레이션 결과로부터 회로 동작 시 각 블록의 소비전류를 측정하여 확인한 결과 블록 별 전류총합이 1.29mA이었고, 이 값은 목표 설계치인 1.3mA을 충족시킴을 입증하였다. 이 값은 기존 IC의 소비전류보다 1/2이상 줄어든 값이며, 대기모드로 동작할 경우는 전력소비를 1W 미만까지 줄일 수 있었다.

Key words : Standby mode power, SMPS, PWM IC, Burst mode

1. 서론

진 세계적으로 에너지 효율에 대한 관심이 높아지면서 관련 기술과 제품 개발은 글로벌 경쟁을 위한 필수사항으로 부상하고 있다. 대규모 데이터를 처리하는 시스템들이 늘어나면서 그린 IT 기술에 대한 욕구가 점차 증대하고 있어 미래의 IT 기술 선도와 시

* 청주대학교 전자정보공학부
(Dept. of Electronics and information Engineering,
CheongJu University)

** 청주대학교 전자정보공학부 교수

接受日:2010年 6月 3日, 修正完了日: 2010年 6月 27日

장 선점에 구체적인 대안책으로 제시되고 있다. 현재 우리나라는 대기전력 1W 프로그램을 실행하여 2010년까지 대한민국에서 유통되는 모든 전자제품의 대기전력을 1W 이하로 하는 대기전력 절감정책이 시행하고 전기전자학회 논문지(Journal of IKEEE) Vol. 10, No.2

대기전력이 1W이상이 넘어가게 되는 전자제품은 국내뿐 아니라 국외에 수출 및 수입이 금지 될 것이다. 이러한 시점에서 디지털 가전기기의 끊임없는 수요로 SMPS 시장은 지속적으로 성장하고 있다.

스위치 모드 파워 서플라이(SMPS)는 전력용 트랜지스터 등의 반도체 소자를 이용하여 직류전압을 구형파 형태의 전압으로 변환한 후 필터를 이용하여 직류전압을 얻는 장치이다. 이 경우 직류 출력 전압은 스위치의 On, Off 기간의 제어를 통해 이루어진다. 기존의 선형 제어기는 트랜지스터를 능동영역에서 동작시키기 때문에 손실이 심하여 회로 효율이 저하되는 단점이 있으나 SMPS는 트랜지스터를 스위치로 사용함으로써 효율 및 사이즈를 줄일 수 있는 장점이 있다. SMPS는 절연방식과 비절연 방식으로 나눌 수 있으며, 표 1에 SMPS의 비절연 방식과 절연 방식을 분류하고 특징을 설명하였다.

표 1. SMPS의 분류

Table 1. Type of SMPS

분류		특징
비절연 방식	Buck	입력전압보다 출력전압을 하강시킴
	Boost	입력전압보다 출력전압을 상승시킴
	Buck-Boost & C'uk	입력전압보다 출력전압을 상승·하강시킴
절연 방식	Flyback	간단하며, 가장 경제적이고 소형파워에 적합함
	RCC (Ringing Choke converter)	Flyback과 회로구조가 동일, 50W이하에 적합
	Forward	500W이하의 중전력용
	Bridge	500W이하의 중대전력용

본 논문에서 제안하고자 하는 green mode power IC란 대기전력을 줄이기 위한 버스트 기능을 갖추고 있으며, PWM IC와 Power MOSFET을 동시에 집적화시킨 것을 말한다.

본 논문에서는 앞에서 알아본 SMPS의 방식 중 그

림 1과 같은 플라이백 컨버터에 응용될 수 있는 green mode power IC(smart power IC)를 설계하고자 한다.[1]~[5] 또한 정부의 그린 정책을 준수하기 위해 대기전력 시 소비전력이 1W 이하를 만족할 수 있는 그린모드 파워스위치 회로를 설계하고자 한다. 제안하고자 하는 회로는 스위칭을 제어하여 출력 전압을 일정하게 유지시켜 주면서 burst 모드와 skip 모드를 만들어 대기모드시 power MOSFET을 off시켜 1W 미만의 대기 소비전력을 갖도록 설계하고자 한다.

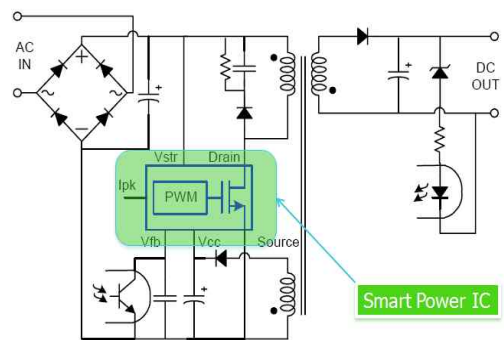


Fig. 1. Smart power IC of typical flyback converter
그림 1. 일반적인 플라이백 컨버터의 스마트 파워 IC

II. 본론

1. 제안하고자 하는 green mode power IC 블록도

본 논문에서 제작한 green mode power IC는 그림 2와 같은 블록 회로로 구성되었다.

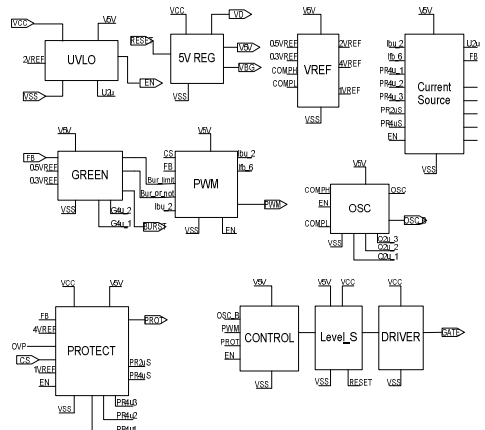


Fig. 2. Block diagram of green mode power IC
그림 2. Green Mode Power IC의 전체 블록도
제안한 회로는 전원부, 스위칭 제어부, 출력부, 보호

부 등 크게 4개의 부분으로 나눌 수 있다. 전원부는 각각의 회로에 정전압을 주기 위한 전압조정기, 각각의 회로에 필요한 전압을 만들어 주는 전압기준회로, 입력전압이 충분히 인가되지 않았을 시 내부 회로를 Off 시켜주기 위한 UVLO 회로로 구성되어 있다. 스위칭 제어부는 대기 전력시 회로의 파워소비를 줄여주기 위한 Green 회로, 출력을 제어해 주기 위한 PWM 회로, OSC 회로로 구성되어 있고, 출력부는 power MOSFET을 구동 시킬 수 있는 레벨슈프트 & 드라이버 회로로 구성되어 있고, 보호부 회로는 IC를 과전압, 과부하, 과전류로부터 보호해 주기 위한 보호 회로로 구성되어 있다.

KEC 5V/30V-high voltage 0.5 um CMOS process 를 이용하여 UVLO, 전압조정기, 보호회로, 레벨슈프트 & 드라이버 회로는 high voltage MOS를 사용하였고, 나머지 회로는 standard CMOS process를 사용하여 시뮬레이션하였다.

가. 5V-정전압 회로

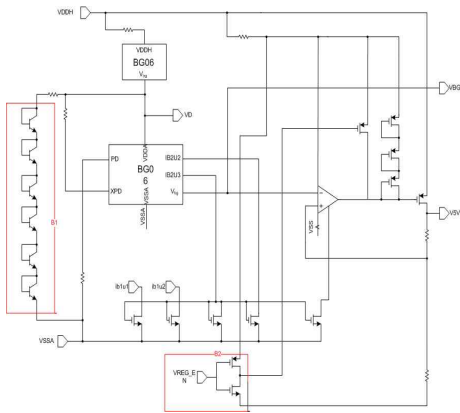


그림 3. 5V-조정기 회로
Fig. 3. 5V-regulator circuit

이 회로는 IC내부에 필요로 하는 전원을 공급하는 주전원 공급장치인 전압조정기이다. 전압조정기는 크게 온도에 영향을 받지 않는 bandgap 기준회로와 원하는 출력전압을 만들어 내기 위해 구성된 Op-Amp로 구성되어 있다. bandgap 기준회로의 기준전압은 1.23V로 맞추어져 있으며, 이를 기준으로 하여 전압조정기는 출력전압이 5V로 설계되어 있다. 또한 전압조정기를 임의로 on/off 시킬 수 있도록 하기 위하여, enable기능을 삽입하였다. 전압조정기에 enable기능을 삽입한 것은 향후 SMPS 구성 시 대기전력을 보다

더 낮출 수 있도록 하기 위함이다.

나. Under voltage lock out(UVLO) 회로

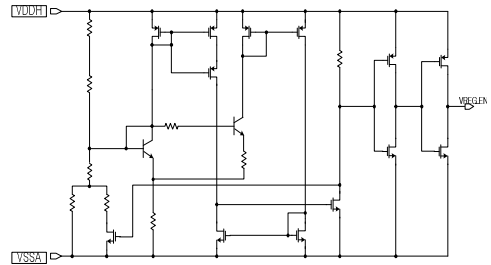


그림 4. UVLO 회로
Fig. 4. UVLO circuit

그림 4.의 회로는 IC에 인가된 전압을 감시하여, 일정 전압이상이 되지 않으면 IC를 보호하기 위하여 전압을 차단하도록 신호를 내보내는 역할을 한다. 또한 다시 인가되는 전압이 정상으로 돌아오면, IC 동작이 정상적으로 이루어지도록 신호를 발생시킨다. 이때 자칫 인가되는 전압의 변동으로 인하여 UVLO의 출력신호가 발견처럼 나타날 수 있으므로, 이를 방지하기 위하여 히스테리시스를 주었다. 여기 설계된 UVLO의 start 전압은 12V이며, stop 전압은 8V이다. 따라서 히스테리시스 전압은 대략 4V이다.

다. Voltage reference 회로

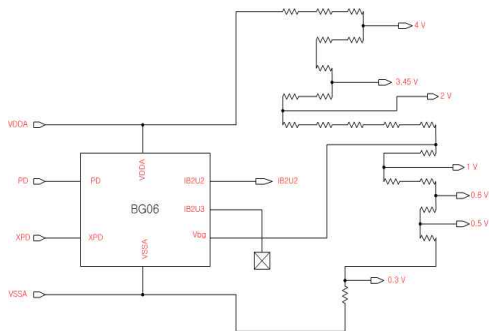


그림 5. Voltage reference 회로
Fig. 5. Voltage reference circuit

전압기준회로는 IC 내부에서 각기 필요로 하는 특정 전압들을 공급하기 위한 회로로 bandgap 기준회로와 저항들로 구성되어 있다. bandgap 기준 전압을

이용하여, 저항들의 직렬연결을 통하여 필요한 특정 전압들을 만들어 낸다. 여기서 저항을 쓴 이유는 BJT가 온도가 상승하면, V_{be} 전압이 $-0.2mV/1^{\circ}C$ 씩 줄어들기 때문에 이를 보상하여 주기위하여 파지티브 저항인 Poly 저항을 비율에 맞게 사용함으로써 온도에 대해 기준전압이 변화되지 않게 설계하였다.

라. 전류 바이어스 회로

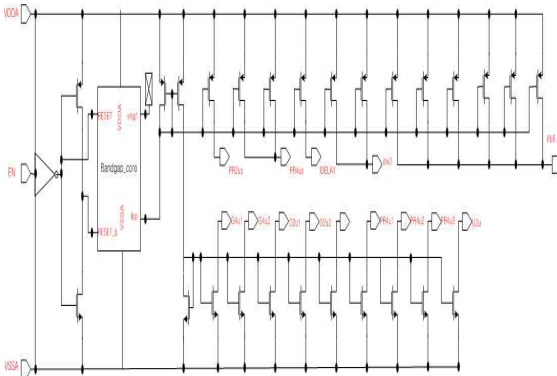


그림 6. 전류 바이어스 회로
Fig. 6. I-Bias circuit

그림 6의 회로는 IC내부에 필요로 하는 전류를 공급하는 기능을 한다. 전류미러 기능으로 current source /current sink 구성으로 위/아래를 설계하였다. 이 회로에서 공급하는 전류는 2uA, 3uA, 600uA, 250uA, 4uA이다.

마. 펄스폭변조 회로

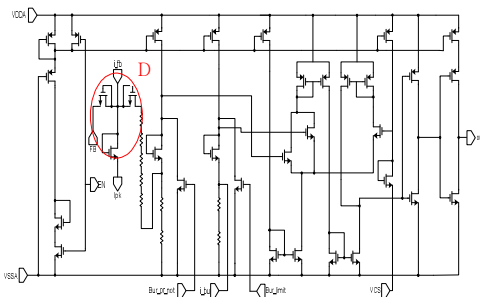


그림 7. 펄스폭변조 회로
Fig. 7. PWM circuit

이 회로는 PWM 신호를 만들어 내는 회로로 비교기와 MOS다이오드로 구성되어 있다. 정현파와 같은 전압진폭이 변화하는 신호를 출력하기 위해서는 펄스

신호로 변조할 필요가 있다. 이 역할을 해내는 것이 PWM 회로이다. 스위칭 출력회로는 고효율 전력전송을 실현하기 위해 필수적이다. 마찬가지로 PWM 회로도 고효율 전력변환에 반드시 필요한 것이다. 통상 전원회로는 PWM 회로, 게이트 드라이브 회로, 스위칭 출력회로로 구성되어 있다. 이 중에서 PWM 회로는 지시신호와 출력을 감지하는 신호인 FB 신호의 기울기와 비교하여 PWM 듀티 비(Duty ratio)를 조절함으로써, Power MOSFET의 On/Off 시간을 제어하는 신호를 출력한다. 이 제어신호에 의해 전원회로의 출력전압이 컨트롤된다.

바. 그린 회로

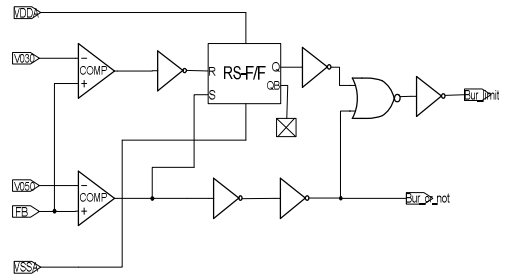


그림 8. Green 회로
Fig. 8. Green circuit

그림9의 회로는 비교기와 디지털 로직으로 구성되어 있다. 전원 출력부의 상태를 감시하는 FB(Feedback) 신호를 입력으로 받아 대기모드 상태일 때와 아닐 때를 판단하여, 대기모드 일 때는 대기전력을 최소화하도록 하기 위한 burst 모드 동작을 하도록 하는 회로이다. FB(SMPS의 출력 피드백 전압)전압이 0.5V에서 0.3V사이에는 스위칭을 가끔씩 하는 Skip 모드로 동작을 하고 0.3V이하로 떨어지게 되면 스위칭을 OFF하는 burst 모드로 동작하도록 설계되었다. 이는 대기 모드 시 스위칭을 적게 하여 파워소비를 줄이고 0.3V 이하가 되면 스위칭을 OFF한 후 Enable 신호를 5-REG, 기준전압회로, 전류 바이어스 회로를 제외한 모든 회로에 인가하여 회로 동작을 Off시키고, 다시 정상적인 신호가 들어왔을 시에 회로를 동작시켜 줄 수 있는 최소 동작대기 회로인 5-REG, 기준전압회로, 전류 바이어스 회로만 동작을 시켜 IC 내의 동작 전류를 줄여줌으로서 대기모드 시 전력 소비를 최소화 시켜줄 수 있게 5-REG, 기준전압회로, 전류 바이어스

회로를 제외한 모든 회로에 Enable 단을 넣어서 설계하였다.

사. 보호 회로

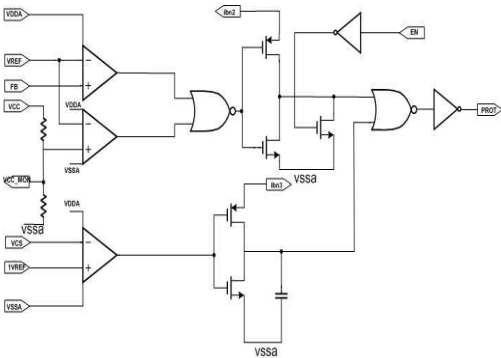


그림 9. 보호 회로
Fig. 9. Protection circuit

이 보호 회로는 회로를 보호하는 회로로서, 3가지의 보호 기능을 가지고 있다. 그 3가지는 과전압보호(OVP)와 과부하보호(OLP), 그리고 과전류보호(OCP)이다. 회로구성은 회로 보호를 위해 각각의 보호 신호를 감지하여 비교하는 비교기와 디지털 로직, 그리고 지연 회로로 구성되어 있다.

아. 발진기(OSC) 회로

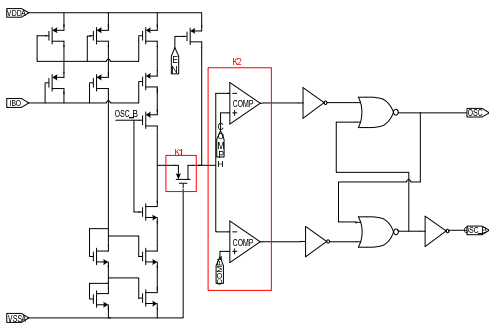


그림 10. 발진기 회로
Fig. 10. OSC circuit

그림 10의 회로는 SMPS의 기본원리인 스위칭 동작을 하기 위하여 반드시 필요한 회로로서, 회로구성은 비교기와 디지털 로직으로 이루어져 있다. 이 회로는 MOS 커패시터(K1)의 충전전을 이용하였으며,

OSC의 동작주파수는 130kHz, max duty는 70%로 설계되었다.

자. Control 회로

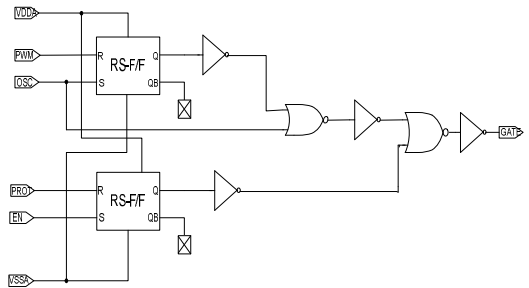


그림 11. Control 회로
Fig. 11. Control circuit

이 회로는 디지털 회로 블럭인 RS Flip Flop과 디지털 로직으로 구성되어 있다. 외부의 power MOSFET를 구동하기 위한 driver단의 신호를 제어하는 블럭으로서, IC가 하는 모든 동작들의 신호, 즉 OSC 동작 및 PWM 신호, 보호부 신호, 버스트 동작 등을 모두 받아들여 판단하고 이에 따라 driver단을 제어하여 최종 출력인 power MOSFET 구동을 책임지게 된다.

차. Level_shift & Driver 회로

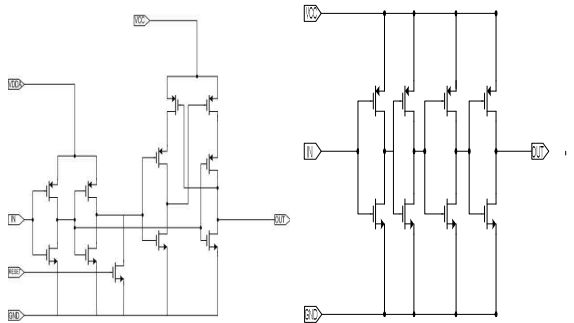


그림 12. Level_shift & Driver 회로
Fig. 12. Level_shift & Driver circuit

Control신호를 그대로 받아들여 드라이버를 구동하기에는 컨트롤 회로의 출력부하 뿐만 아니라 전압레벨이 max. 5 V이기 때문에 드라이버를 구동시킬 수가 없다. 따라서 레벨쉬프트를 통하여, 드라이버를 구

동시킬 수 있는 전압레벨을 5 V에서 VCC전압까지 상승시켜 주는 기능을 한다. 또한 최종 드라이버단에서 외부의 power MOSFET를 구동할 수 있을 정도의 출력전류를 만들어 낼 수 있도록 설계하였다. 위의 드라이버의 최종 출력전류는 $\pm 100\text{mA}$ 로 설계되었다.

2. 제안한 Green Mode Power IC 시뮬레이션 결과 분석

먼저 전체 소비 전류를 알아보기 위해 전체 회로 동작 시 각각 블록의 전류 소비를 측정해 보았다. 각각의 블록별 전류 측정 결과를 그림 13에 나타내었다. 참고로 타사의 20W~40W급 PWM IC의 전류 소비량을 표 2에 나타내었다. 표 2를 보면, 본 논문에서 제안한 IC가 기존의 IC보다 19%~ 50%이상의 전류 소비가 적어진 것을 확인할 수 있었다.

전체 회로 동작 시뮬레이션 결과를 그림 14에 나타내었다. FB신호를 받아 FB 신호가 0.5V 이하가 되었을 경우 스킵 모드로 동작하고 FB신호가 0.3V보다 낮아졌을 시 PWM이 스위치 동작을 멈추도록 버스트 동작을 하여 power MOSFET의 게이트에 Low 전압을 인가하여 Power MOSFET을 구동 시키지 않는 것을 확인하였으며, 스킵 모드와 버스트 동작이 끝나면 다시 회로가 정상 동작하는 것을 확인 할 수 있었다.

표 2. 각 회사의 PWM IC의 전류 소비량
Table 2. Current consumption of each Company

Company	Operation Supply Current
P사(20W)	1.6 mA
P사(30W)	2.2 mA
F사(20W)	3 mA
F사(30W)	3 mA
제안한 회로	1.3 mA



그림 13. 각 블록별 전류 측정 결과
Fig. 13. Results of current measurement in each block

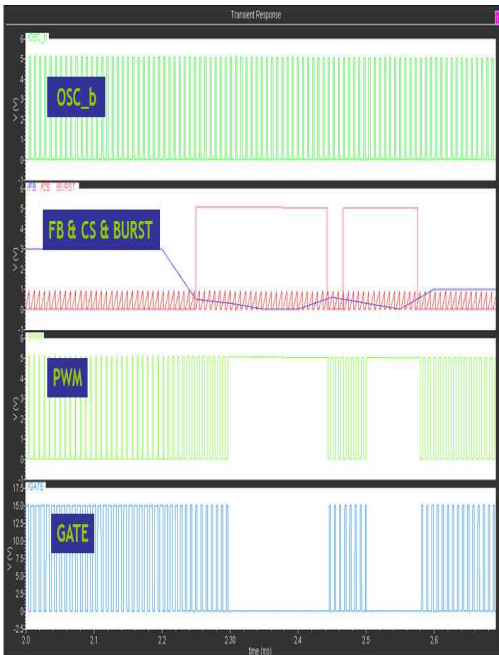


그림 14. Green Mode Power IC 시뮬레이션 결과
 Fig. 14. Simulation results of Green Mode Power IC

III 결론

본 논문에서는 대기전력 소비 문제를 해결하기 위해 대기전력 시 1W 미만의 전력을 소비하는 Green Mode Power Switch IC를 설계하였다. 설계한 IC의 동작을 검증하기 위해 KEC 5V/30V-high voltage 0.5um CMOS 공정을 이용하여 모의실험 하였다. 제안한 IC는 시뮬레이션 결과 스킵 모드 동작과 버스트 모드 동작 시 Power MOSFET의 게이트 전압을 차단하고, PWM의 스위칭을 멈추는 것을 확인하였으며 버스트 모드 동작이 끝나면 다시 정상으로 회로가 동작하는 것을 확인하였다. 또한 회로 설계에 있어서 BJT소자를 많이 사용하지 않아 회로 동작 시 총 1.2942mA의 적은 전류를 소비하는 것을 확인하였다. 이는 타사의 20W~30W급 PWM IC와 비교 해보았을 때 최소 19%에서 최대 50%이상의 전류 소비가 적어진 것을 확인할 수 있었다. 또한 그린 회로를 통해 대기모드 동작시 Skip 모드와 Burst 모드로 나눠 스위칭을 줄이고 스위칭을 OFF함으로써 대기모드 시 5-REG, 기준전압회로, 전류 바이어스 회로를 제외한 다른 회로 블록에 Enable 단을 만들어 대기모드 시 Off 상태로 만들 수 있게 설계를 하여 정상 전압이 인가되었을 때 다시 회로를 동작 시킬 수 있게 전원

블록들만을 동작시켜줌으로서 대기모드 시에 전력 소비를 줄여 줄 수 있어 대기전력을 1W 이하로 줄여 줄 수 있다.

현재 국내에서 개발된 전원 IC가 없어 전량 수입에 의존하고 있는 추세이기 때문에 제안한 회로를 활용한다면 유사한 방식의 다른 Green Mode Power IC를 제작할 수 있기 때문에 큰 수입 대체 효과를 가져올 수 있을 것이다.

참고문헌

- [1] 김희준, “스위칭 모드 파워 서플라이, 성안당, 1993
- [2] K. H. Liu, F. C. Lee, “ZVS technique in DC-DC converter”, IEEE PESC '86, June 1986, pp. 58-70
- [3] C. P. Henge, H. C. Martin, D. W. Paraley, “ZVS in high frequency power converter using PWM”, IEEE PESC '88, Feb. 1988, pp. 33-40
- [4] G. Hua, F. C. Lee, “A New class of Isolated ZVS converter”, HFPC, June, 1991, pp. 244-251
- [5] G. Hua, F. C. Lee, “Novel ZVT PWM converters”, VPEC Seminar, Sept, 1991, pp. 81-88

저 자 소 개

이완직 (학생회원)



2007년 청주대학교 반도체설계공학과 학사 졸업.
 2009년 청주대학교 전자공학과 석사 졸업.
 2009년 2월~현재 : (주)위즈덤세미컨덕터 재직
 <주관심분야>CMOS Analog IC 설계 및 Mixed Mode 설계

손상희 (정회원)



1983년 2월 한양대학교 전자공학과 학사 졸업
 1985년 2월 한양대학교 전자공학박사 졸업
 1988년 8월 한양대학교 전자공학과 박사 졸업
 1988년 9월~1991년 2월 순천향대학교 전산학과 전임강사
 1991년 3월~현재 : 청주대학교 반도체 설계공학과 교수
 <주관심분야> CMOS Analog IC 설계 및 센서 신호 처리 회로 설계

정 원 섭 (정회원)

1977년 2월 한양대학교 전자통신
공학과 학사 졸업.
1979년 2월 한양대학교 전자통신
공학과 석사 졸업.
1986년 일본 시즈오카대학 전자과
학연구과 박사 졸업.
1986년 4월~현재 : 청주대학교
반도체설계공학과 교수

<주관심분야>Bipolar 및 CMOS 아날로그 집적회로,
아날로그필터, 전류모드 신호처리 회로, 센서
신호처리 회로설계