

DSP를 이용한 원격전력제어 장치 구현

Implement of a Remote Solid State Power Controller by DSP

전영철 · 이혁재 · 정원용 · 박영석

Yeong-Cheol Jeon, Hyuek-Jae Lee, Won-Yong Chong and Young-Seak Park

* 경남대학교 정보통신공학과

요 약

대규모 DC 전력시스템에서는 회로차단기와 계전기로 대표되는 기존의 전자기적 회로 차단기가 산업 전 분야에 널리 이용되고 있다. 최근에는 고 신뢰성, 원격제어능력, 과부하와 단락전류 보호, 적은 열손실 등의 장점을 가지고 있는 원격전력제어기를 MOSFET 반도체 스위칭 소자를 이용하여 개발하고 있는 추세이다. 따라서 원격전력제어기는 고품질을 요구하는 시스템에서 필수적인 부품이 되어가고 있다. 본 논문에서는 원격전력제어장치를 모델링하였고 DSP를 이용하여 과전류 여부를 미리 판단할 수 있는 테스트 환경을 구현하여 최적 신호범위를 산출하였다.

키워드 : SSPC, 전력제어, 최적 신호범위 산출, 회로차단기, DSP.

Abstract

The conventional electro-mechanical circuit break and relay are widely used in large-sized DC power system. However, recently due to high reliability, remote controllability and small power dissipation of a RSSPC(Remote Solid State Power Controller), high-friendly DC power systems have increasingly adopted the RSSPC as a essential element. In this paper, we have conducted a mathematical modeling to analyze the performance of the proposed RSSPC system with the optimal signal range for I^2t . Based on the calculation, the RSSPC system has been implemented by DSP.

Key Words : RSSPC, Power control, Optimal signal range calculation, Circuit break, DSP.

1. 서 론

기존의 대규모 DC 전력시스템에서의 회로차단기는 공급되는 전원이 전원분배장치 및 제어장치를 경유하고 있어 전압 강하에 따른 전력손실이 발생한다. 또한 전력을 효율적으로 분배하고 제어하지 못한다. 그러나 최근에는 전력손실을 막기 위해 종래의 회로차단기와 계전기를 통합한 SSPC(Solid State Power Controller)로 교체되어 지고 있다. SSPC는 높은 신뢰성, 원격제어능력, 과부하 보호의 이점을 가지고 있으며 전력 손실이 낮다[1]. 더욱이 SSPC는 단락 전류를 즉시 트립 할 수 있을 뿐만 아니라 I^2t 특성을 고려하여 배선을 보호할 수 있다. SSPC의 전류 피드백 루프는 대체로 전류제한 기능을 실시하기 위해 설계되어진다[4]. 부하에 센싱 된 전류는 기준 전류 값과 비교하며, 이때 발생한 에러 신호가 제어기의 MOSFET ON/OFF 스위칭 특성을 결정한다[1][4].

SSPC분야는 이미 DC전력 시스템에서 저가의 SSPC 개발, 온도 보상에 따른 SSPC, 스위칭 특성에 따른 SSPC 등 많은 분야에서 연구되어지고 있다. 하지만 기존의 연구

에서 제시된 SSPC의 과전류 차단 회로는 복잡하고 소신호로 SSPC의 동작 상태를 확인할 수 없기 때문에, 장비의 오작동과 결함 등을 미리 파악하기는 어려운 실정이다.

본 논문에서는 종래의 SSPC 기능을 통합한 원격전력 제어기(RSSPC: Remote Solid State Power Controller)를 모델링 하고 DSP를 이용하여 최적 제어신호 범위를 산출하고자 한다. 본 논문의 구성은 2장에서 RSSPC 모델링을 설명하고 3장에서는 DSP를 이용한 RSSPC를 구현한다. 4장에서는 제안된 RSSPC의 최적 신호범위 산출 결과를 확인한다. 마지막으로 5장에서 결론을 맺는다.

2. RSSPC 모델링

일반적으로, RSSPC 구조인 그림 1은 전력 MOSFET, Isolated Control Circuit, Internal Power Supply로 3개의 주요 블록으로 구성되어있다. 컨트롤러의 주 블록은 MOSFET 드라이버 논리 단계이다. 이것은 트립 특성, MOSFET를 컨트롤하기 위한 드라이버 수준을 제공하는 필수적인 기능을 가지고 있다. RSSPC와 같이 고전압의 스위칭 회로를 설계하기 위해서는 스위칭 회로의 전압/전류 용량을 결정해야 하며 상승/하강 시간, 입/출력, 등가 캐패

접수일자 : 2010년 4월 3일

완료일자 : 2010년 9월 30일

감사의 글 :

본 논문은 본 학회 2010년도 춘계 학술대회에서 선정된 우수논문입니다. 2010년도 경남대학교 학술연구장려금 지원으로 연구되었습니다.

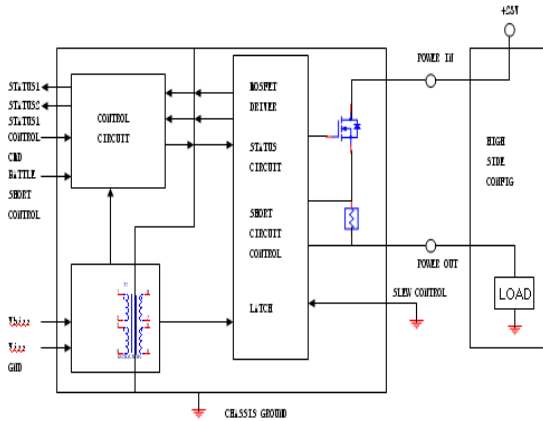


그림 1. RSSPC 블록 다이어그램
Fig. 1. RSSPC block diagram

시턴스, Conduction Loss를 최소화 할 수 있어야 한다. 그림2는 수식(1)을 이용하여, 전압/전류 용량을 결정하기 위한 제어루프의 회로를 간략화 하였다.

$$C_{iss} = C_{gs} + C_{gd}$$

$$C_{oss} = C_{gd} + C_{ds}$$

$$C_{rss} = C_{gd}$$

(1)

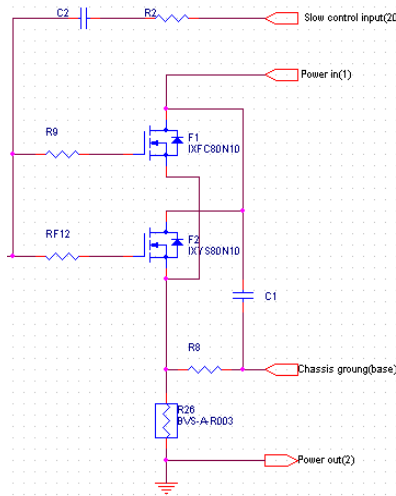


그림 2. RSSPC 루프 회로
Fig. 2. RSSPC loop circuit

다음은 호스트에게 상태를 보고하는 제어회로이다. 제어 회로는 디지털 컨트롤 부분과 결함을 방지하기 위한 전력 MOSFET 드라이버로부터 반드시 분리되어야 한다. 따라서 이 블록은 원격으로 RSSPC의 실시간 상태를 제어할 수 있게 되어있다. 그림3은 제어회로의 회로도이며 표1은 RSSPC의 두 개의 디지털 출력과 하나의 입력 신호에 따른 RSSPC 동작 상태를 나타내고 있다.

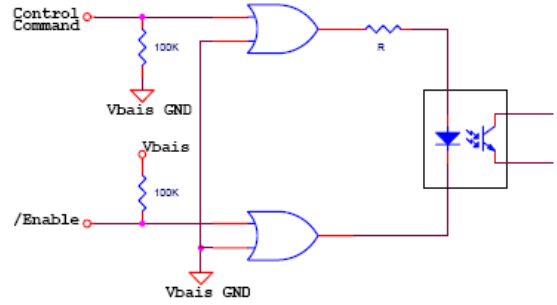


그림 3. Control/Enable 회로
Fig. 3. Control/Enable circuit

status1은 부하가 정격 전류의 5% 보다 낮을 경우에는 "H", 15% 보다 높을 경우에는 "L"이 된다. status2 신호는 MOSFET의 ON/OFF 상태를 나타내는 신호로서 MOSFET가 ON이면 "L", MOSFET가 OFF이면 "H"가 된다.

표1. RSSPC 동작상태

Table 1. RSSPC operation state

순번	제어신호	status1	status2	제어 및 부하상태
1	L	L	L	RSPC고장
2	L	L	H	부하 ON RSPC 고장
3	L	H	L	부하OFF RSPC OFF
4	L	H	H	RSPC 고장
5	H	L	L	RSPC 고장
6	H	L	H	부하ON RSPC ON
7	H	H	L	부하OFF RSPC 트립
8	H	H	H	RSPC ON

RSSPC의 과전류 차단회로 모델링은 RC 회로의 시정수 값을 조절하여 최적 신호 범위를 산출할 수 있으며 PSpice 시뮬레이션을 이용하여 그 결과를 확인할 수 있다. 그림4는 본 논문에서 제안한 과전류 차단 회로이며 센싱 된 신호의 Rising time을 결정하는 특성은 수식(2),(3),(4)를 통해 결정할 수 있다[2]. 산출된 값은 비교기의 기준전압과 비교하여 RSSPC의 전류차단 특성을 확인할 수 있다. 마지막으로 전류 차단 이후의 상태를 유지시키기 위해 Latch 회로를 설계 하였다.

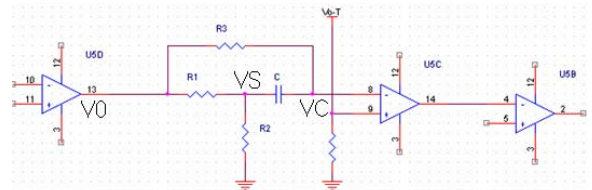


그림 4. 과전류 차단 회로
Fig. 4. Short Control Circuit

$$VS = \frac{R2}{R1 + R2} * V0 \tag{2}$$

$$t = R3 * C * Lm \left(\frac{VS - V0}{VE - V0} \right) \tag{3}$$

$$VC = V0 + (VS - V0)e^{-\frac{1}{\tau}t} \tag{4}$$

수식(4)에서 VC는 커패시터의 충전 전압을 의미한다. 이는 PSpice를 이용한 과도해석을 통해 적절한 시정수(τ) 값을 미리 산출할 수 있고, 그 결과를 바탕으로 트립 시간을 계산함으로써 I^2t 특성곡선의 최적 신호범위를 알아낼 수 있다. 그림4의[1] I^2t 커브에 따라 전류 임계값에 따른 단락을 구성할 수 있다. 부하 전류의 정도에 따라 그 임계값은 최대값과 최소값으로 범위가 정해져 있으며 로드 전류가 최대 한계를 넘었을 때, RSSPC는 즉시 트립(trip)되어 지고 최소값 이내에서는 절대 트립 되지 않는다.



그림 5. RSSPC I^2t 커브 특성
Fig. 5. I^2t curve characteristics

3. DSP를 이용한 RSSPC 구현

DSP에 RSSPC를 인터페이스 하면 직접 또는 원격으로 실시간 로드관리 적용을 더 효율적으로 할 수 있다. DSP를 RSSPC에 사용함으로써 로드 분계를 지원하는 특징, 자동 리셋, 메인 로드의 지속적인 동작을 유지하기 위한 전력 분배 조정 등 많은 장점을 가질 수 있다. 본 논문에서는 그림6과 같이 원격전력제어 장치를 모델링 한 후, TMS320F280x 계열의 DSP EVM 보드를 이용하여 RSSPC에 제어 신호(COMMAND)를 입력하고 RSSPC의 과전류 판단 여부를 확인할 수 있게 구성하였다. DSP와 RSSPC와의 동작 타이밍 동기화를 맞추기 위해 외부 신호를 이용하여 인터럽트를 수행하게 하였다. 외부인터럽트 처리와 함께 DSP의 DAC 출력 단에서는 RSSPC를 ON 시킨다. 부하에 전류가 흐르게 되면 RSSPC는 과전류 판단회로 입력 신호를 DSP의 아날로그 입력으로 인가한다. DSP에서는 Timer0,1를 이용하여 1.5msec마다 ADC Sampling을 수행한다. 하지만 RSSPC에서 출력되는 아날로그 신호는 노이즈로 인해 불안정한 신호가 출력된다. 이를 해결하고자 1.5msec마다 샘플링 된 신호를 평균 연산하여 기준 전압과 비교하게 설정하

였고 과전류 판단 유무를 확인하였다. 그림7과 같이 내부 알고리즘에서 과전류 입력이 판단되면 RSSPC의 제어신호를 OFF 하는 방식을 구현하였다. RSSPC의 ON/OFF 제어는 DSP의 SPI에 의한 DAC 출력과 DAQ 장비를 이용한다. 그림7은 DSP를 적용하기 위한 ADC 및 Timer의

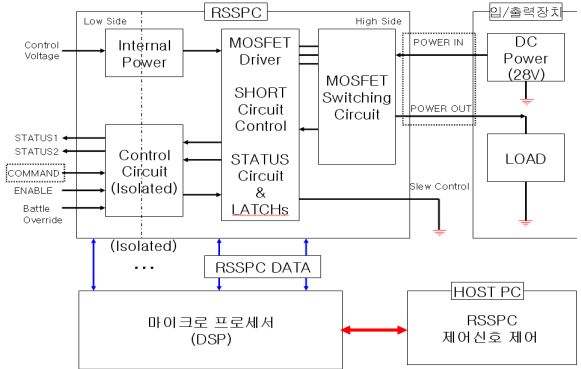


그림 6. DSP 기반 전체 시스템 개념도
Fig. 6. The entire system diagram based on DSP

수행 흐름도를 나타낸다. 먼저 사용하고자 하는 DSP 칩의 초기화를 수행한다. DSP280x의 경우, 보다 자유스러운 동작 속도를 구현하기 위해서 주변회로를 2개 그룹으로 나눠 ADC에 High Speed Clock 이라는 경로를 통해서 클럭을 공급하였다. 또한 ADC 구동 클럭 설정을 위해 ADCCLKPS에 3.75Mhz의 클럭을 설정하였다. ADC, Timer0,1, 외부인터럽트 초기화 설정을 마치고 ADC 수행 결과를 바탕으로 과전류 판단 알고리즘을 구현하였다. Timer 주기 설정을 변화시켜 ADC 샘플링 간격을 설정하였고 그 결과의 상태에 따라 DAC 출력을 확인했다. 또한 과전류 판단 여부에 따라서 DAC 출력 결과를 달리 낼 수 있게 구성하였다.

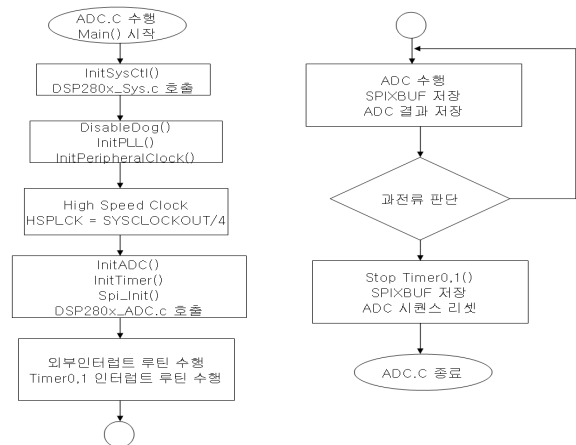


그림 7. ADC & Timer 수행 흐름도
Fig. 7. ADC & Timer performance flow chart

이처럼 DSP에서 RSSPC에 제어신호 ON/OFF 과정을 수행하기 위해서는 DAC 출력이 필요하다. DAC를 출력하는 방식에는 ePWM을 이용하여 DAC를 출력하는 방법이 있다. 본 논문에서는 TLV5638 칩을 이용하여 SPI 통신을 통한 DAC 출력하는 방법을 사용하였다. 하지만 DAC 출력

되는 신호는 아날로그 입력범위 0~3V에 따른 출력 값을 가지므로 DAQ 장비에서 DAC출력된 신호를 맞춰주기 위해 내부 알고리즘으로 5V로 출력하는 방식을 구현하였다. DAQ 장비에서 RSSPC에 인가되는 신호의 지연을 막고자 그림 8의 TLV5638에 출력되는 전압을 2.048V에서 동작하도록 설정하였다. 하지만 TLV5638에서 출력되는 전압은 노이즈로 인한 신호가 불안정하다. 이를 해결하고자 저역통과필터를 사용하여 고주파 성분의 신호를 제거하였다.

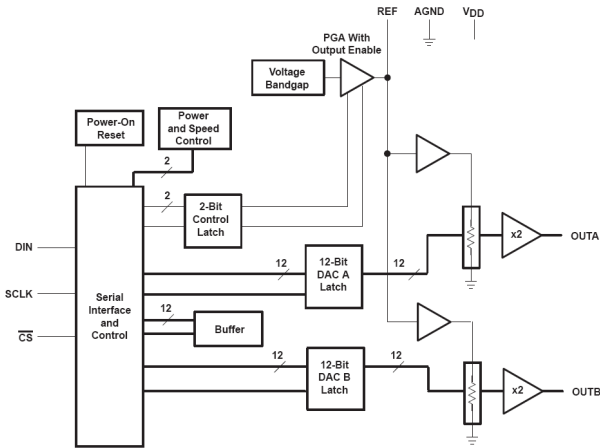


그림 8. TLV5638 개념도
Fig. 8. TLV5638 block diagram

4. 최적 신호범위 산출 결과

DSP를 이용한 RSSPC의 제어를 위해 그림 9에서 크게 두 부분으로 시스템을 구성하였다. RSSPC 구동에 필요한 전압 28V, 5V를 인가하고 부하장비는 RSSPC와 연결하여 부하장치에 로드되는 전류를 확인할 수 있게 하였다. 오실로스코프는 RSSPC의 동작상태 확인과 +28V과 부하(-)단을 연결하여 트립 되는 시간을 확인하였다. DSP에서는 외부 인터럽트 신호에 의해 RSSPC와 DSP간의 동작 타이밍 동기화를 맞추도록 설정하였고 외부 신호 인가, 신호의 변환, 출력을 위해 Labview 기반의 DAQ 장비를 사용하였다. 통합 시스템의 수행 흐름도는 그림10과 같다. 먼저 RSSPC와 DSP 간의 시스템 동기화를 맞추기 위해 Labview 기반의 DAQ 장비를 이용하여 시작 명령을 전달한다. PC에서 시작 명령을 전달하면 외부인터럽트를 위한 3V DC 전압을 DSP에 인가하고 그 즉시 RSSPC에 제어신호 5V를 인가한다. RSSPC에서는 부하에 전류가 흐르게 되고 센싱 된 전류가 증폭 및 RC 시정수에 의한 적분을 수행한다. 적분된 파형은 실시간으로 DSP에서 타이머(0,1), ADC를 통해 기준값과 비교한다. 만약 RSSPC에 로드되는 전류가 과전류로 판단되면 과전류 판단에 따른 DAC 출력과 타이머, ADC 수행을 멈추고 RSSPC에 인가된 제어신호를 OFF한다. 또한 DSP를 이용한 RSSPC 과전류 차단 특성을 확인하기 위해 오실로스코프의 트리거 신호 설정 및 모드 설정을 통해 차단 특성을 확인하였다.

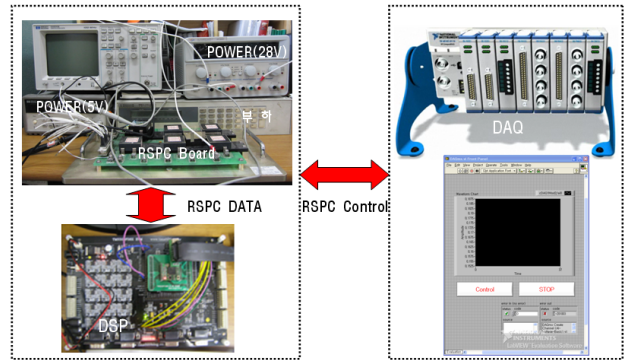


그림 9. 전체 시스템 구성
Fig. 9. The entire system for test

4.1 과전류 차단 특성 결과

RSSPC는 외부로부터 $V_{BIAS}(5V)$ 를 공급받아 제어회로에 전원을 공급하고 High side의 제어회로에 전원을 공급하기 위하여 전기적으로 절연된 트랜스와 Push-Pull 방식의 DC/DC converter를 사용하여 2개의 전원을 공급한다. High side의 구동회로는 전원 공급기와 부하 사이에 RSSPC가 연결되며 MOSFET에 의해 부하에 전원을 ON/OFF 한다. RSSPC의 회로차단 기능은 RSSPC에 연속적으로 공급되는 전류가 정격전류의 110% 미만에서는 차단되지 않는다. 또한 RSSPC에 연속적으로 공급되는 전류가 정격전류의 145%이상 일 때는 항상 차단되도록 되어있다. 표2는 RSSPC의 과전류 차단 특성 결과를 나타내었다. I^2T 특성 곡선은 전력시스템의 특성에 따라 2가지의 곡선 형태로 표현된다. 본 논문에서는 그림11의 특성을 가지는 저 전력 계통의 RSSPC를 모델링 하였고 그림 11에서 I^2T 특성 곡선 내에서 트립 되는 시점을 나타내었다.

표 2. RSSPC 검사 항목 및 과전류 차단 특성
Table 2. Check list of RSSPC and Short control circuit characteristics

순서	부하조건 (%)	단위	기준치	측정치
				3A
1	110 (NO Trip)	ms	10000 이상	NO Limit
2	145	ms	300~10000	1240
3	200	ms	220~750	550
4	300	ms	110~250	250
5	400	ms	65~150	144
6	500	ms	35~100	84
7	600	ms	20~65	49
8	700	ms	7~40	25.2
9	800	ms	20 이하	8
10	900	ms	10 이하	6.4
11	1000	ms	5 이하	2.36
시험결과				합격

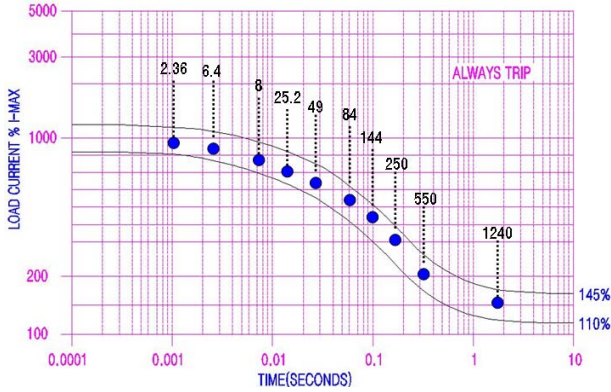


그림 10. I^2t 곡선 내의 차단 특성

Fig. 10. circuit break characteristics in I^2t curve

4.2 DSP와 RSSPC간의 시스템 동기화에 의한 결과

RSSPC와 DSP 간의 외부 인터럽트를 이용하여 시스템 시작 동기화를 맞추고 DSP에서 직접 RSSPC에 제어신호를 인가 한 이후의 트립 시간을 확인했다. 실험 결과 과형의 출력은 LATCH 회로 사용 이후의 출력 결과와 초기 전압의 특성과 과전류 차단 이후의 상태를 확인하기 위해 LATCH 회로 이전의 상태의 결과를 구현하였다. 110%에서는 RSSPC 시험환경 테스트 환경에서 획득한 신호와 같이 트립 되지 않음을 확인하였다. 그림 12와 같이 145%에서는 1276msec에서 트립 되었고 200%에서는 500msec에서 트립 됨을 확인하였다. 이는 RSSPC에서 직접 구현한 트립 시간과는 10msec~50msec 정도의 오차가 나타나지만 I^2T 특성 곡선의 각 부하특성에 따른 Maximum값과 Minimum 값의 범주 안에서 안정적으로 트립 되어 짐을 확인하였다.

그림 11. 실험 결과

Fig. 11. Examination results

- (a) 145% Characteristics in load current
- (b) 200% Characteristics in load current

4.3 제어신호 ON/OFF에 의한 트립 시간 결과

DSP에서 RSSPC에 직접 Control 신호를 인가한 후, DSP 내에서 과전류 판단 알고리즘을 통해 Control 신호를 OFF 시킴으로써 제어신호 ON/OFF에 따른 시간을 트립 시간으로 간주하여 확인하였다. 결과과형의 산출은 제어신호의 "ON" 되는 시점을 트리거 신호로 설정하고 확인하였다. 부하전류 110% 에서는 제어신호가 OFF 되지 않음을 확인하였고 그림13과 같이 145%에서는 1200msec로 확인하였다.

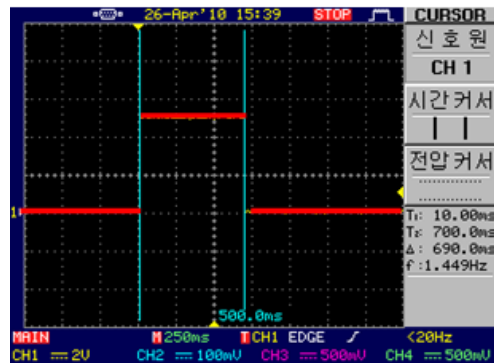


그림 12. 부하전류 200% 실험 결과

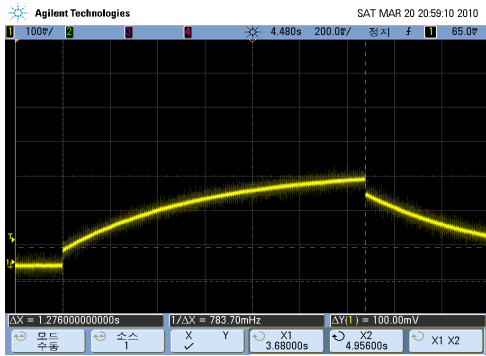
Fig. 12. Examination results in load current 200%

5. 결론

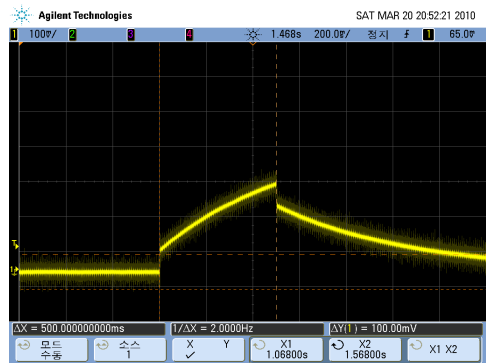
본 논문에서는 DSP를 이용하여 원격전력제어기를 모델링 하고 최적신호 범위 산출에 대해 연구하였다. 부하전류 145%, 200%에서 RSSPC의 과전류 차단 특성 결과는, 1240msec, 550msec이며 DSP를 이용한 RSSPC 차단특성 결과는 1276msec, 500msec로써 I^2t 특성곡선 이내에서 모두 안정적으로 차단됨을 확인하였다.

기존의 SSPC는 과전류 차단회로 알고리즘이 많이 제안되고 있다. 하지만 설계된 회로가 복잡하여 제어기의 유지보수가 어렵고 과전류 여부를 모니터링 할 수 있는 환경 또한 제한되어 있다. 이를 해결하고자 최적신호 범위 산출을 위해, RC 시정수를 이용한 과전류 차단 회로를 비롯한 RSSPC를 모델링 하였다. 더 나아가 DSP를 이용한 최적신호 범위를 산출함으로써 과전류 여부를 미리 판단하고 원격 전력제어 장치의 제어 신호를 ON/OFF 할 수 있게 연구하였다.

본 논문에서 제안한 원격전력제어 장치 모델링은 저전압 대 전류 계통의 설계 및 제작기술, I^2t 에 의한 과전류 차단 알고리즘 설계기술, 센서기술과 결합하여 전력시스템 제어 기술 향상에 도움을 줄 수 있다. 또한 DSP를 RSSPC에 직접 운용 가능하도록 설계할 수 있으며 다수의 RSSPC를 제어하고 TCP/IP 통신을 이용한 RSSPC의 데이터 전송을 통해 장치 관리의 효율성을 증대시킬 수 있다.



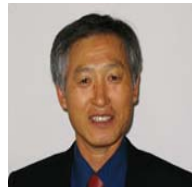
(a)



(b)

참 고 문 헌

- [1] D. Izquierdo, A. Barrado, M. Sanz, C. Fernández, P. Zumel, "Modeling Methods for Solid State Power Controllers (SSPC)", *Compatibility and Power Electronics, CPE'09*, pp. 265-270 May 2009.
- [2] Y.V. Panov and F.C. Lee, "Modeling and Stability analysis of a DC Power System with Solid State Power Controllers", *Applied Power Electronics Conference and Exposition, APEC '96. Conference Proceedings*, vol. 2, pp. 685-691, March 1996.
- [3] A. Barrado, D. Izquierdo, M. Sanz, C. Raga, A.Lázaro, "Behavioural Modeling of Solid State Power Controllers (SSPC) for Distributed Power Systems", *Applied Power Electronics Conference and Exposition, APEC'09*. pp. 1692-1697, Feb. 2009.
- [4] Wei Liu and Alex Q. Huang, "A Novel High Current Solid State Power Controller", *Industrial Electronics Society, IECON 2005*, pp. 1306-1310, Nov. 2005.



정원용 (Won-Yong Chong)

1975년 : 부산대학교 전기공학과(공학사)
 1977년 : 부산대학교 전기공학과(공학석사)
 1983년 : 미국 FIT 전기공학과(공학석사)
 1992년 : 영남대학교 전기공학과(공학박사)
 1978년~현재 : 경남대학교 정보통신공학과 교수

관심분야 : DSP Processor, Image Processing
 E-mail : wychong@kyungnam.ac.kr



박영석(Young-Seok Park)

1979년 : 영남대학교 전자공학과(공학사)
 1981년 : 한양대학교 전자공학과(공학석사)
 1985년 : 한양대학교 전자공학과(공학박사)
 1990년~1991년 : 일본 우정성 통신종합연구소(관서선단연구센터) 초빙과학자
 1990~1991년 : 일본 긴끼이동통신센터 객원연구원

2001년~2002년 미국 North Carolina 주립대학(NCSU) 교환교수
 2001년~현재 경남대 정보통신공학과 교수, 공과대학 학장

관심분야 : Software Engineering, Web-based Software Design & Development, Pattern Recognition, Image Processing, Computer Network & Network Computing, Embedded Processor System HW/SW

E-mail : yspark@kyungnam.ac.kr

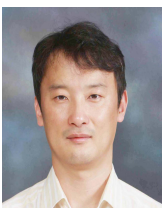
저 자 소 개



전영철 (Yeong-Cheol Jeon)

2009년 : 경남대학교 정보통신공학과(공학사)
 2009년~현재 : 경남대 첨단공학과 석사과정

관심분야 : 전력제어, DSP, 임베디드 시스템
 E-mail : chiriya@nate.com



이혁재 (Hyuek-Jae Lee)

1987년 : 충남대학교 전자공학과(공학사)
 1991년 : KAIST 전기 및 전자공학과 (공학석사)
 1994년 : KAIST 전기 및 전자공학과 (공학박사)
 1994년~1995년 : LG전자기술원 선임연구원
 1995년~2000년 : 한국전자통신연구원 선임연구원

2000년~2003년 : UC Davis Research Associate & ROSWIN-USA CEO/CTO
 2003년~현재 : 경남대학교 정보통신공학과 교수

관심분야 : Cost-effective passive optical networks, Neural networks, Optical packet switching systems
 E-mail : hyuek@kyungnam.ac.kr