

PSCAD/EMTDC를 이용한 저전압 직류 배전 시스템의 단락 고장 전류 분석

논문
59P-4-23

Analysis on the Short Circuit Current of a Low Voltage Direct Current(DC) Distribution System using PSCAD/EMTDC

안재민[†] · 전정채* · 임용배** · 배석명*** · 변길성[§] · 이경호^{§§}

(Jae-Min Ahn · Jeong-Chay Jeon · Young-Bae Lim · Seok-Myeong Bae · Gil-Sung Byeon · Kyoung-Ho Lee)

Abstract - In this paper, we analyzed the short circuit current of a low voltage direct current distribution system. For the analysis, we performed the modeling of the low voltage direct current distribution system with a 6-pulse three-phase thyristor rectifier using the PSCAD/EMTDC, surveyed impedance of sources, transformers and distribution lines to run a simulation. A result of the simulation is that short circuit currents of the direct current distribution system with the rectifier decreased due to a thyristor-ON-resistance(Ron). But in case of the low thyristor-ON resistance, output fault current of the rectifier increased over three-phase short circuit current of an AC power system without a rectifier by regular ratio of the rectifier. Because the output fault current of the rectifier can increase over interrupting the capacity of circuit breakers, studying short circuit currents of a low voltage direct current distribution system with a rectifier is necessary for introducing the direct current distribution systems.

Key Words : Short Circuit Currents, Low Voltage DC Distribution System, PSCAD/EMTDC

1. 서론

직류를 사용하는 기기는 매우 급속히 증가하였다. 하지만 기존 전력계통 시스템은 교류전력계통으로 전력변환 장치를 이용하여 교류를 직류로 또는 직류를 교류로 변환함으로써 변환에 따른 전력손실이 불가피한 상황이다. 이러한 전력변환에 따른 전력손실을 최소화하기 위하여 직류 배전 시스템 도입에 대한 연구가 진행되고 있다[1,2]. 또한, 태양광 발전 및 연료전지 발전과 같은 직류를 출력하는 신재생에너지의 보급은 직류 배전 시스템 도입의 필요성을 더욱 부각시키고 있다[3]. 하지만 직류 배전 시스템 도입을 위한 배선기기 및 안전기구 개발과 안전성 확보를 위한 규격 제정 등은 아직 미흡한 실정이다.

본 논문에서는 저압 직류 배전 시스템 도입시 고장전류 변화 분석을 통하여 저압 직류 배전시스템 도입시 발생할 수 있는 문제점에 대하여 검토하고자 한다. 고장전류 분석은 보호계전기정정, 차단기 차단용량 검토, 각종 전력기기의 과전류 과전압내력 검토 및 계통안정도 검토를 위해 필요하다. 저압 직류 배전 시스템 도입시 기존 교류 전력계통 시스템에서의 고장전류 분석과 차이가 발생할 수 있으므로 직

류 배전 시스템 도입에 따른 고장전류 변화를 PSCAD/EMTDC를 이용하여 분석하고자 한다.

2. 저전압 직류 배전 시스템의 고장전류 분석

본 논문에서는 저전압 직류 배전시스템의 고장전류 분석을 위하여 기존 교류 전력계통 시스템에 정류기를 적용하여 저전압 직류 배전 시스템을 구성하였으며 정류기의 내부 임피던스를 가변하여 고장전류를 분석하였다. 또한, 고장전류 분석을 위하여 전력계통 과도해석 프로그램인 PSCAD/EMTDC를 이용하였으며 표 1과 같은 조건으로 시뮬레이션 하였다.

표 1 시뮬레이션 조건

Table 1 Conditions of Simulation

구분	값 (value)
Simulation time step	50 [μ s]
Duration of simulation	10 [s]
Time to apply fault	1 [s]
Duration of fault	9 [s]
Fault type	short circuit

2.1 저전압 직류 배전 시스템 구성

그림 1은 본 논문에서 구성한 저전압 직류 배전 시스템의 계통도이다. 본 논문에서 구성한 저전압 직류 배전 시스템은 기존 교류 전력계통 시스템의 수전 변압기 이후 정류기를 통해 직류부하에 전력을 공급하는 형태를 가지며 전원단, 변전소, 배전선로, 수전변압기 및 구내선로로 구성된다[4]. 각각의 임피던스는 표 2에 나타내었다. 전원단 임피던스와

[†] 교신저자, 정회원 : 전기안전연구원 연구원
E-mail: ajm0130@kesco.or.kr

* 정 회원 : 전기안전연구원 선임연구원

** 정 회원 : 전기안전연구원 선임연구원 · 공박

*** 시니어회원 : 전기안전연구원 수석연구원

§ 정 회원 : 고려대학교 전기공학과 박사과정

§§ 정 회원 : 삼성물산 건설부문 팀장

접수일자 : 2010년 10월 4일

최종완료 : 2010년 11월 9일

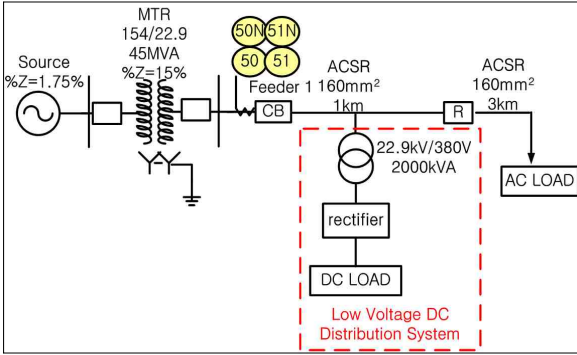


그림 1 저전압 직류 배전 시스템 계통도
 Fig. 1 Diagram of a Low Voltage DC Distribution System

표 2 계통 임피던스
 Table 2 Impedances of Power System

구분	기준용량 / 기준전압	% 임피던스	비고
전원단 (ZG)	100 [MVA] / 154 [kV]	j1.75 [%]	실 데이터 참조
주변압기 (ZMTr)	45 [MVA] / 22.9 [kV]	j15 [%]	실 데이터 참조
배전선로 (ZLine)	100 [MVA] / 22.9 [kV]	3.47 + j7.07 [%/km]	한전설계 기준 참조
수전변압기 (ZTr)	2 [MVA] / 0.38 [kV]	j5.6 [%]	IEEE C37 참조

주변압기 임피던스는 실 데이터를 인용하였으며 배전선로 임피던스는 한전 설계 기준을 인용하였다. 또한, 저압 수전 변압기의 임피던스 데이터는 IEEE 데이터를 인용하였다[5].

2.2 정류기 모델링

정류기는 교류를 직류로 변환하는 기기로서 저전압 직류 배전 시스템을 구현하기 위하여 필요한 기기이다. 본 논문에서는 3상 6-펄스 사이리스터 정류기를 적용하였으며 그림 2 와 같이 모델링 하였다. 또한, 6-펄스 제어를 이용하여 사이리스터의 게이트 신호를 제어하였으며 그림 3과 같다. 게이트 신호 제어는 정류기의 입력 전압(Vab, Vbc, Vca)을 이용하여 PLL(Phase Locked Loop)에서 6 펄스 신호를 발생시키며 알파 값과 비교하여 게이트 제어 신호를 발생시킨다.

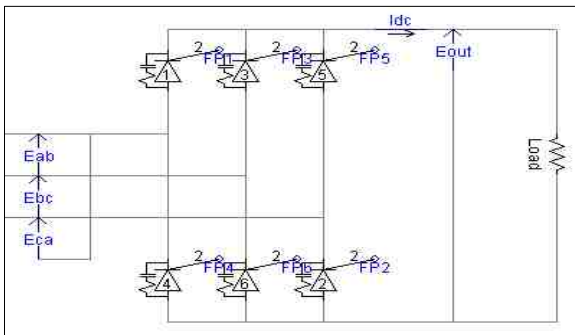


그림 2 6펄스 3상 사이리스터 정류기
 Fig. 2 6-Pulse 3-Phase Thyristor Rectifier

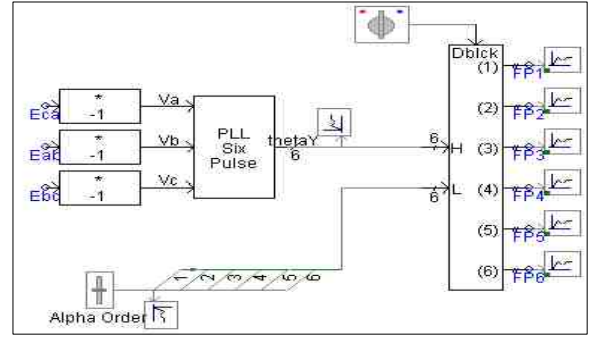


그림 3 게이트 제어 회로
 Fig. 3 circuit of gate control

각 상에 적용된 사이리스터(Thyristor)는 그림 4와 같이 온/오프 저항과 스너버 회로를 가진 등가회로로 구성된다. 본 논문에서는 고장전류 분석을 위하여 스너버(Snubber)회로는 무시하였으며 온/오프 저항만 적용하였다. 본 논문에서 모델링한 정류기의 출력 파형은 그림 5와 같으며 전력용 반도체의 스위칭이 12, 23, 34, 45, 56, 61, ... 순으로 동작하여 입력 전압을 정류시키는 것을 볼 수 있다.

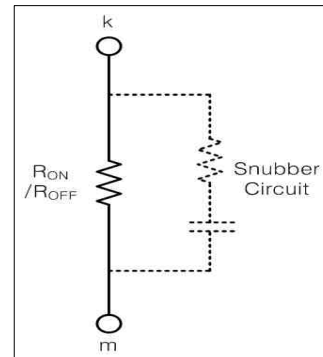


그림 4 사이리스터의 등가 회로
 Fig. 4 Equivalent Circuit of Thyristor

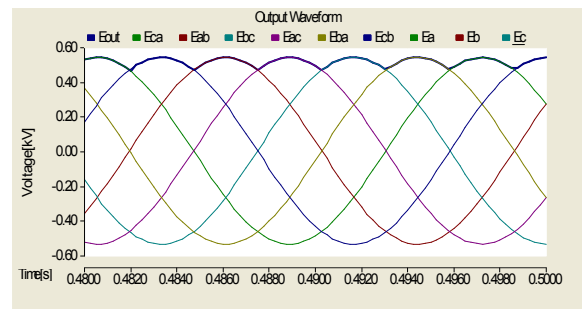


그림 5 정류기의 출력 파형
 Fig. 5 Waveforms of Rectifier Outputs

2.3 저압 직류배전 시스템 3상 단락 고장전류 분석

직류 배전 시스템 도입은 정류기를 이용하여 구성되며 정류기를 적용하기 전 교류 전력계통의 3상 단락 고장전류를 분석한 후 정류기를 적용하여 정류기의 출력단 단락전류 변

화를 PSCAD/EMTDC를 이용하여 분석하고자 한다. 또한, 전술한바와 같이 교류 전력계통은 전원단, 변전소, 배전선로, 수전변전소 및 구내선로로 구성되며[6] 임피던스 맵은 그림 6과 같고 정류기 내부저항(Ron)을 가변하여 시뮬레이션 하였다. 정류기를 적용하기 전 3상 단락 고장전류의 실효치 파형은 그림 7과 같으며 47.1[kA]의 결과 값을 얻었다. 이 결과 값은 식 1과 같은 수계산 결과 값과 동일한 값으로서 시뮬레이션이 신뢰성을 갖는다.

$$I_{SC} = \frac{100}{\%Z} I_n = \frac{100}{322.17} \times \frac{100,000}{\sqrt{3} \times 0.38} = 47.1kA \quad (1)$$

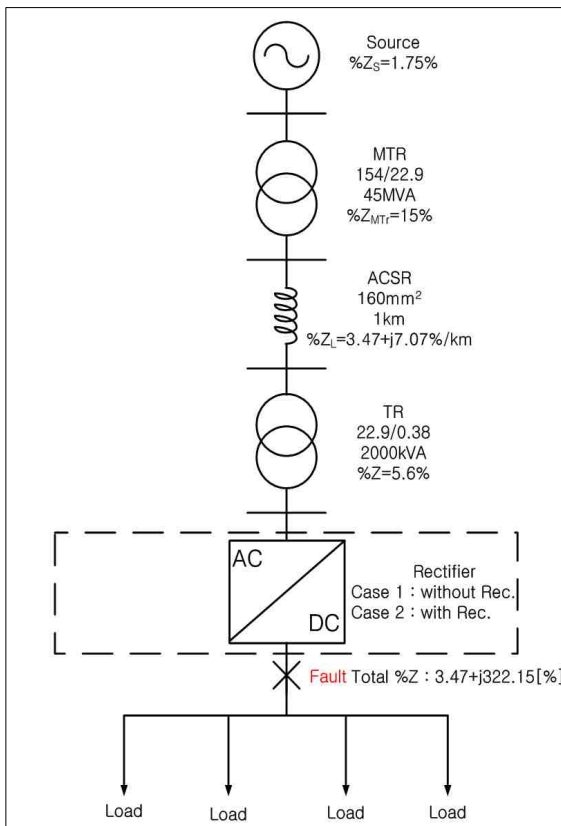


그림 6 모델계통의 임피던스 맵
Fig. 6 Impedance Map of the Model Power System

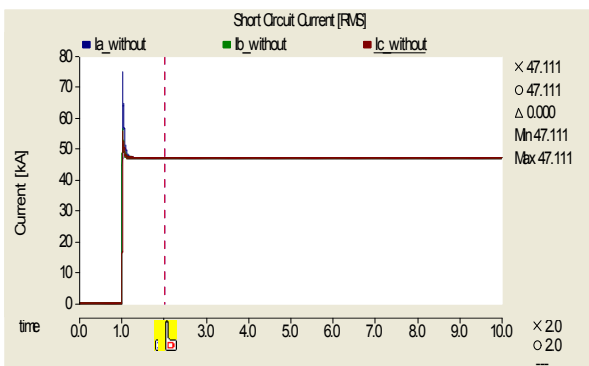


그림 7 3상 단락전류 실효치 파형
Fig. 7 Waveforms of Three Phase Short Circuits

정류기의 입력전류(Ia, Ib, Ic)와 출력전류(Idc)의 단락전류 실효치를 전력용 반도체의 내부저항을 가변하여 시뮬레이션 하였다. 전력용 반도체의 내부 저항은 1 ~ 0.0001[ohm]으로 가변 하였으며 고장저항에 의한 고장전류의 변화를 최소화 하기 위하여 고장저항을 0.00001[ohm]으로 설정하였고 시뮬레이션 결과는 표 3과 같다.

표 3 시뮬레이션 결과

Table 3 Results of Simulation

내부저항 [ohm]	Ia, Ib, Ic [A, RMS]	Idc [A, RMS]	Ratio
without REC.	47159	-	-
0.0001	47158.04	63741.13	1.351649
0.0005	38881.66	50482.7	1.298368
0.001	37842.03	48962.4	1.293863
0.005	26901.17	34277.51	1.274201
0.01	17764.75	22498.59	1.266474
0.05	4230.44	5392.55	1.274702
0.1	2138.84	2738.65	1.280437
0.5	431.43	552.73	1.281158
1	215.89	276.67	1.281532

결과를 분석하면 정류기에 사용된 전력용 반도체의 내부 저항에 의해 기존 교류 전력계통 시스템에서의 3상 단락고장 전류보다 감소하는 결과를 나타내었다. 하지만 입력전류를 정류하면서 정류기의 출력 단에 흐르는 고장전류(Idc)는 과도 상태에 따라 일정한 비율(1.26 ~ 1.35)로 증가하는 패턴을 나타내었다. 또한, 정류기의 내부저항이 작을 경우 정류기의 출력단 고장전류가 기존 교류 시스템의 3상 단락 고장 전류보다 증가하는 결과가 도출되었으며 이러한 결과는 저전압 직류 배전시스템 적용을 위한 차단기 용량 선정 및 보호협조 정정 등 추가적인 검토가 필요할 것으로 사료된다.

3. 결 론

본 논문에서는 저전압 직류 배전 시스템 도입에 따른 고장전류 변화를 분석하였다. 직류 배전 시스템 도입을 위하여 정류기 도입시 발생될 수 있는 문제점을 분석하기 위하여 실증시험 및 분석이 필요하나 직류 배전 시스템은 아직 보편화되지 않아 실증시험이 어려운 실정이다. 하지만 직류 배전 시스템을 도입을 위해 여러 연구가 진행 중이며 본 논문에서는 과도해석 프로그램인 PSCAD/EMTDC를 이용하여 직류 배전 시스템 도입에 따른 고장전류의 패턴을 분석하고자 하였다. 분석을 위하여 기존 교류전력계통의 3상 단락전류를 분석하고 정류기를 모델링 하여 저전압 직류 배전 시스템을 구성하였으며 정류기의 내부저항을 가변하여 저전압 직류배전 시스템의 단락전류를 시뮬레이션 하였다. 시뮬레이션 결과 기존 교류전력 시스템의 3상고장전류는 정류기의 내부 임피던스에 의해 감소하나 정류된 전류(Idc)는 일정 비율로 증가하는 결과를 초래하였다. 또한, 정류기의 내부저항이 작을 경우 정류기의 출력단 고장전류가 기존 교류 전력 계통의 3상 고장전류 보다 증가하는 결과를 초래할 수

있으며 이러한 결과는 차단기 용량선정 및 보호협조 정정에 매우 중요함으로 보다 정밀한 검토가 필요할 것으로 사료된다. 이러한 결과는 직류 배전 시스템 도입을 위한 기초 자료로 활용될 것이다.

참 고 문 헌

- [1] D Nilsson, A Sannino, "Efficiency analysis of low- and medium-voltage DC distribution system", IEEE PES., 2004
- [2] D Nilsson, "DC Distribution Systems", Division of Electric Power Engineering Department of Energy and Environment CHALMERS UNIVERSITY OF TECHNOLOGY, Sweden, 2005
- [3] 이경호, 구경완, "구내 직류배전기술과 그린홈 구현사례", 대한전기학회, 전기의세계, vol.59, No.7, July, 2010.
- [4] 송길영, "송배전공학", 동일출판사, 2006
- [5] ANSI/IEEE C37. 010-1979
- [6] 대한전기학회, "배전시스템공학", 대한전기학회, 2006

저 자 소 개



안 재 민 (安宰民)
 2009년 2월 숭실대학교 전기공학과 졸업 (석사). 2009년 3월 ~ 현재 한국전기안전공사 전기안전연구원 연구원.
 Tel) 031-580-3075
 Fax) 031-580-3066
 E-mail : ajm0130@kesco.or.kr



전 정 채 (全正采)
 1999년 2월 원광대학교 전기공학과 졸업 (석사). 2000년 3월 ~ 현재 한국전기안전공사 전기안전연구원 선임연구원.
 Tel) 031-580-3054
 Fax) 031-580-3066
 E-mail : cameleon@kesco.or.kr



임 용 배 (林庸培)
 1998년 8월 홍익대학교 전기제어공학과 졸업(석사). 2007년 2월 홍익대학교 전기정보제어공학과 졸업(박사). 1994년 1월 ~ 1996년 2월 동양트랜스공업(주) 연구원. 1996년 3월 ~ 현재 한국전기안전공사 전기안전연구원 선임연구원.
 Tel) 031-580-3056
 Fax) 031-580-3066
 E-mail : tree@kesco.or.kr



배 석 명 (裴錫銘)
 1982년 3월 창원기능대학 전기공학과 졸업. 1981년 3월 ~ 현재 한국전기안전공사 전기안전연구원 수석연구원.
 Tel) 031-580-3050
 Fax) 031-580-3066
 E-mail : skmyeong@kesco.or.kr



변 길 성 (邊吉成)
 2006년 2월 고려대 전기공학과 졸업. 2006년~현재 동 대학원 전기전자전과공학과 석박사통합과정 재학
 Tel : 02-3290-3675
 Fax : 02-3290-3692
 E-mail : bgsean@korea.ac.kr



이 경 호 (李庚浩)
 1986년 한양대학교 전기공학과 졸업. 2009년 ~ 현재 한양대학교 공학대학원 전기공학과 재학. 1986년 ~ 2006년 한국전력기술(주). 1993년 발송배전기술사 취득. 2007년 ~ 현재 삼성물산(주) 건설부문 건축기전팀 전력 담당 부장.
 Tel) : 02-2145-7650
 Fax) : 02-2145-7660
 E-mail : powerkh.lee@samsung.com