

두 번째

# 초정밀가공기술로서의 CMP 기술과 그 응용분야

최근의 전자·광정보통신시스템의 급속한 고성능화·다기능화로 상징되는 것처럼, 기능성 재료의 물성을 심분 발휘하여 초고성능부품을 제조하기 위해서는 초정밀가공기술이 필수이다. 여기에서 말하는 초정밀가공조건에는 통상, 무교란(결정공학적으로 원자배열에 교란이 없는)경면, 게다가 나노미터오더의 형상정도여야 하는 것이 대전제가 된다. 본 고에서는 초정밀가공기술을 구사한 가공공정 중에서, 가장 미세한 가공면을 얻을 수 있는 유리지립 가공의 초정밀폴리싱/CMP기술과 그 응용사례에 관해 서술한다. <원문출처: FC Report 26 (2008) No. 3(여름호)>

글/도이 도시로, 쿠로가와 슈헤이,  
우메자키 요우지(이상 일본 큐슈대학 공학연구원),  
코시아마 이사무(코시아마과학기술진흥재단)

## 1. 시작하면서

오래전부터 인류는 공구류, 무기류, 장식품류 등에 대해 그 시대의 최첨단의 수법으로서 연마기술을 적용하여, 당시 존재하고 있거나 혹은 개발된 여러 분야에 걸친 재료를 취입하면서 여러 가지 기능이나 성능을 추구하여 왔다. 사실 고대의 유적에서 수정구슬이나 금속거울 등의 경면 마무리품이 몇 가지 발굴되고 있다. 또한 14세기 전후의 서구 르네상스시대에 구텐베르크의 인쇄기술이 등장했던 때부터 급격히 수요가 증가한 안경을 중심으로 망원경, 현미경 등의 발명에 경면연마기술이 크게 공헌하였다.

이들 유리지립(遊離砥粒)가공으로서의 연마기술은 인류의 역

사와 함께 가장 오래전부터 발달한 가공기술이면서 현재의 초정밀가공기술과 통한다. 이 기술은 지립의 고정화공구(지석;숫돌)에 의한 고정지립가공쪽에도 분화하여, 고강성 정밀기계의 개발과 함께 오늘날의 초정밀 연삭·절삭기술로 전개하였다. 이어서 미립자(지립)를 이온으로 치환하면, 예를 들면 클러스터 이온빔 가공도 그 연장선상에 있는 것으로 생각하면 흥미롭다.

최근의 전자·광정보통신시스템의 급속한 고성능화·다기능화로 상징되는 것처럼, 기능성재료의 물성을 심분 발휘하여 초고성능부품을 제조하기 위해서는 초정밀가공기술이 필수이다. 여기에서 말하는 초정밀가공조건에는 통상, 무교란(결정공학적으로 원자배열에 교란이 없는)경면, 게다가 나노미터오더의 형상정도여야 하는 것이 대전제가 된다.

표1. 오토메카트로닉스 부품재료와 적용부품 예

종별		재료의 대표예	적용 부품예
결정	반도체	Si, Ge, GaAs, InP, GaP, InAs, InSb, CdTe, CdMnTe, SiC, GaN, 다이아몬드	LSI, 반도체레이저, 센서, 광집적회로, 태양전지, 다이오드
	자성체	Fe <sub>2</sub> O <sub>3</sub> , MnFe <sub>2</sub> O <sub>4</sub> , MnO, YIG, GaG	자기헤드, 서큐레이터, 브라운관
	유전체 압전체	LiNbO <sub>3</sub> , LiTaO <sub>3</sub> , SiO <sub>2</sub> (수정, 산화막), CaS, ZnS, BaTiO <sub>3</sub> , TiO <sub>2</sub> , KDP, ADP, TeO <sub>2</sub> , 사파이어( $\alpha$ -Al <sub>2</sub> O <sub>3</sub> ), YAG, MgO, GGG(Gd,Ga?O12), NaCl, 유기결정(e.g. 칼콘)	각종 전자부품, 센서, 압전기관, 전자부품, 필터, 레이저
세라믹스	페라이트, 알루미늄, 질코니아, Al <sub>2</sub> O <sub>3</sub> ·TiC, PZT, Si <sub>3</sub> N <sub>4</sub> , SiC	자기디스크기판, 레이저미러	
플라스틱	아크릴, 폴리카보네이트	광디스크기판, 광부품, 렌즈	
글라스	화이버	광통신부품	

표1에 구체적인 전자·광부품의 제작에 관련된 예를 나타낸다. 어느쪽에 있어서도 가공기술의 고도화가 요구된다. 그 때문에 전술한 초정밀절삭·초정밀연삭·초정밀연마(래핑, 폴리싱) 등의 초정밀가공기술이 적용되어, 대상재료·부품 등에 적합한 가공프로세스에 의해 고성능부품을 실현한다.

본 고에서는 초정밀가공기술을 구사한 가공공정 중에서, 가장 미세한 가공면을 얻을수 있는 유리지립가공의 초정밀폴리싱/CMP기술과 그 응용사례에 관해 서술한다.

## 2. 초정밀폴리싱의 개요

### 2.1 초정밀폴리싱의 자리매김

유리지립가공에는 『래핑·폴리싱·초정밀폴리싱』 등을 대표적으로 들 수 있다.

래핑은 실리콘이나 글라스 등의 경취재료를 피가공물로 한 경우, 경질 지립의 기계적 작용에 의한 크랙의 발생을 동반한 파쇄에 의해 절층을 계속 생성하여 가공이 진행된다. 폴리싱에서는 래핑에 비해 기계적 작용이 적고, 파쇄를 동반하지 않는 미소할퀴에 의해 경면화가 이루어진다. 다음으로 초정밀폴리싱에서는 이러한 작용이 한층 근소화(僅少化)되어, 피가공물, 절층, 가공액 등의 사이에 미묘한 상호작용을 무시할수 없게 되어, 원자·분자의 집합체 등으로 가공작용을 실현한다.

초정밀폴리싱(연마)을 별도 관점에서 정의한다면, 비교적 연질인 미립자가 피가공물 표면에 취성파괴를 주지 않고, 탄소성 변형(彈塑性變形)만으로 극미소량씩 재료를 제거하면서 요철(凹凸)이 작은 평활경면으로 되면서 소정의 형상정도로 가공하는 것이라고 할 수 있다.

선단기술분야에 적용되는 기능성재료는 극히 다품종에 걸친다. 거의가 결정재료, 세라믹스, 글라스 등 굳으면서 깨지기 쉬운 것이 많다. 이들 재료는 높은 가공능률을 얻기가 어려운 반

면, 금속 등에 비해 커다란 스크래치 등은 발생하기 어렵고, 상처가 없는 평활경면으로 마무리하는 것은 비교적 용이하다. 일반적으로 대부분의 디바이스·부품은 적용하는 기능성재료가 갖는 특이한 물성을 활용하는 것이다. 전술한 것처럼 가공에 의해 생기는 표면의 변질층·왜(歪)층(가공변질층이라 총칭함)을 모두 없애 “무교란경면”으로 하는 것이 대전제가 된다.

이처럼 마이크로디바이스로 대표되는 기능성재료의 초정밀 폴리싱에 있어서의 특징·목적은 ‘소정의 형상·정도로 얼마나 가공변질층이 없는 표면을 구사할 수 있는지’, ‘얼마나 능률을 좋게 표면가공할 수 있는지’에 귀착된다. 이들 목적을 달성하기 위한 나노미터오더의 초정밀폴리싱법에서는 종래 폴리싱의 연장선상에 있고 세부를 개선한 현재의 광학적폴리싱법 외에 화학적·물리적인 방법 혹은 그들 작용을 복합화한 각종 폴리싱법이 고안되고 있다. 대표적인 초정밀폴리싱법과 가공능률, 가공정도, 가공면품위 등을 확보할 경우의 가공요인을 정리하면 표2와 같다.

### 2.2 기본적 가공원리

일반적으로 폴리싱법은 1um이하의 미세하면서 비교적 연질인 지립을 수용액에 분산시킨 슬러리(연마제)를 피치, 왁스, 합성수지, 인공피혁 등의 연질 패드(연마포, 폴리셔라고도 함)상에 공급해가면서 패드에 피가공물을 눌러 붙여 상대운동을 주며 평활한 마무리 경면을 얻는 가공법이다.

종래부터 여겨져 온 것처럼 폴리싱의 가공메카니즘은 지립의 할퀴에 의한 소성적인 미소절층의 생성이 유력하나, 기계적작용이 극히 작다고 한다면 다른 무언가의 작용도 생각하지 않으면 이치에 맞지 않는다. 예를 들면, 피가공물을 지립이나 패드로 마찰시켜 표면유동에 의해 요철이 평활화되거나, 또는 가공액안의 화학적 혹은 전기화학적 용출이 이루어지는 것, 또는 피가공물과 지립 사이에 직접 화학반응이 있어서 전술한 기계적 작용을 한층 촉진시키는 것도 생각할 수 있다.

표 2. 대표적인 초정밀폴리싱법과 주된 가공요인

가공법	항목	①가공능력	②가공정도	③가공면품질 (저가공변질층)	주된 가공대상물 예
기계적폴리싱		입자직경, 입자크기:大 (다이아몬드, 알루미나, 산화세륨, 벤가라 등) 가공압력, 상대속도:大	정반:형상정도 장치:운동정도 입자경분포 폴리서재질(피쳐 등)	①항의 역	글라스(렌즈·프리즘 등), 세라믹스, 페라이트, LiTaO <sub>3</sub> 등
습식화학기계적복합 (메카노케미컬)폴리싱(MCP), 케미칼메카니컬폴리싱(CMP)		가공액(약품):농도, 종류 입자농도:大 분위기온도:높음	정반:형상정도 장치:운동정도 약품온도제어	가공액(약품):농도:大 입자농도:낮다 분위기온도:높음 연질지립:폴리서	Si, Ge, GaAs, InP, CdTe, 페라이트 등
건식화학기계적복합폴리싱 (메카노케미컬폴리싱/MCP)		입자물질:피가공물과의 반응성 (고상(固相)반응), 연질지립	정반:형상정도 장치:운동정도	입자경:小 입자물질:피가공물과의 반응성 (고상(固相)반응), 연질지립	사파이어, Si <sub>3</sub> N <sub>4</sub> , SiC 등
콜로이드달실리카폴리싱		입자농도:大 겔화속도, 고압력 입자·피가공재:상호작용, 콜로이드화학작용	정반:형상정도 장치:운동정도	입자경:大 입자경·분포:小 입자·피가공물:상호작용, 연질 입자, 콜로이드, 화학작용	Si, 사파이어, GGG, LiTaO <sub>3</sub> , LiNbO <sub>3</sub> , LaB <sub>6</sub> , 그 외
비접촉폴리싱		입자경, 운동에너지:大 입자·피가공재:상호작용	입자운동에너지의 제어 장치:운동정도 입자경분포	입자경, 운동에너지:小 입자수:많음 입자·피가공재:상호작용	Si, 글라스, 세라믹스, 그 외

여기에서 폴리싱의 재료제거에 대해 고찰하면, 궁극적으로는 기계적작용과 화학적작용으로 가공이 진행된다. 전자의 기계적 작용에는 제거작용과 마찰작용이 있고, 다른 쪽의 화학적작용에는 용거(溶去)작용과 반응생성물(피막)형성작용을 생각할 수 있다. 이들 작용을 조합하면 여러 가지 특징있는 가공조건이 설정되거나, 혹은 신기한 초정밀화를 겨냥한 폴리싱법을 고안하는 것도 가능해진다.

현재 가장 주목받고 있고 반도체기판 등의 최종 마무리로서 적용되고 있는 가공법이 CMP(Chemical Mechanical Polishing), MCP(Mechano-Chemical Polishing)이다. CMP와 MCP는 엄밀하게는 구별해서 서술하지 않으면 안되나, 여기에서는 화학·기계적 복합 폴리싱인 것에서부터 같은 것으로 취급한다. 폴리싱공정의 목적으로 하는 가공능력, 가공정도, 가공면품질 등에 관한 가공변질층 깊이의 3항목은, 일반적으로 상반적인 관계에 있다. CMP와 같은 화학반응이 가공메커니즘에 포함되는 가공법에서는, 가공능률이 높을수록 가공변질층도 적다. 반면, 화학적작용이 클수록 가공면정도는 뒤지므로, 화학적 반응성을 억제하는 쪽이 좋은 정밀도가 얻어지기 쉽다. 물론 반응형태도 중요하다.

### 3. CMP의 반도체기판가공에의 적용

반도체 디바이스 제조프로세스에서는 우선 실리콘단결정의 육성부터 외주연삭·노치형성, 슬라이싱, 베벨링, 래핑(혹은 연삭), 에칭, 그리고 초정밀폴리싱(경면연마), 초정밀세정 등을 거

쳐 기관화된다. 계속해서 디바이스프로세스로 이행하나, 디바이스프로세스는 통상 웨이퍼상태로 디바이스공정을 거치는 웨이퍼프로세스(『전(前)공정』이라 함)와 칩化·실장하는 조립&테스트프로세스(『후(後)공정』이라 함)로 나뉘어진다.

#### 3.1 베어실리콘기판(웨이퍼)의 CMP

우선, 실리콘웨이퍼의 폴리싱방법에는 래핑과 같은 양면동시 폴리싱방식과 한면폴리싱방식이 있다. 후자의 편면(片面)폴리싱의 경우, 실리콘기판(웨이퍼)을 고정하는 방법으로서 진공척 방식, 왁스침부방식, 왁스 등의 접착제를 사용하지 않고 백킹필름과 템플레이트로 고정하는(표면장력을 이용하는 물흡착)방식도 있다. 지금까지 웨이퍼의 고정·보지(保持)에는 세라믹플레이트에 접착제로 고정도접착하여 편면가공하는 방식이 중심이었다. 최근에는 웨이퍼표면의 잔류불순물 제거를 목적으로 웨이퍼양면의 청정화, 양면동시가공방식에 따른 CMP도 많아지고 있다. 또한 최근에는 STI(Shallow Trench Isolation)의 평탄화CMP와 관련하여, 실리콘웨이퍼의 나노토포그래피(Nano-topography)의 극소화가 커다란 화제가 되고 있는데, 양면동시가공에 의해 웨이퍼를 고정도이면서 나노토포그래피를 억제하고 품질이 향상되고 있다. 하지만 베어실리콘웨이퍼의 고정도·고품위화, 오염제거 등 점차로 까다로운 많은 요구조건이 나오고 있다. 평탄도의 상황을 나타내는 SFQR(Site Front least sQuares Range)이나 SFQD(Site Front least sQuares Deviation) 등의 정도를 중시하지 않는 경우는 백킹필름/템플레이트 방식에 의한 한면의 CMP도 적용되고 있다. 여기에서의 폴리싱은 높은 평탄도를 확보한 후에, 표면거칠기

표 3. 베어실리콘웨이퍼의 폴리싱(CMP)조건에 한 예

가공조건과 목적 공정(가공방식)	슬러지 (폴리시제·연마제)	패드 (폴리셔·연마포)	가공압력 (kPa)	폴리싱량 (um)		주된 목적과 품위
				가공시간(분)		
제1차 폴리싱 (양면동시가공)	SiO <sub>2</sub> 계지립(콜로이달실리카):입경 50~100nm 분산액:알카리성용액(아민베이스)(pH 10~11)	발포폴리우레탄 (경질타입)	30~40	6~10	30~50	<ul style="list-style-type: none"> <li>고능률화</li> <li>평활경면화 (표면거칠기:2nmRa이하)</li> </ul>
				30~50		
제2차 폴리싱 (양면동시또는 한면·매엽가공)	SiO <sub>2</sub> 계지립(콜로이달실리카): 입경50~80nm 분산액:아민 또는 KOH베이스용액 (pH 10~11)	폴리에스테르부직포 (준경질타입)	30~35	1~2(이하)	3~5	<ul style="list-style-type: none"> <li>無OSF*</li> <li>표면거칠기향상 (표면거칠기:~1nmRa)</li> <li>마이크로스크래치 제거</li> </ul>
				3~5		
제3차·제4차 폴리싱 (한면·매엽가공/웍스리스)	SiO <sub>2</sub> 계지립(콜로이달실리카): 입경35~50nm 분산액:암모니아베이스용액+고분자 윤활제(eg. CMC) (pH :웨이퍼에 따라 결정)	스웨드조발포 폴리우레탄(인공피혁) (연질타입)	10 (이하)	0.1~0.수	2~5	<ul style="list-style-type: none"> <li>無헤이즈/無오염물/無마이크 로스크래치 (표면거칠기:~0.15nmRa)</li> <li>無COP**</li> </ul>
				2~5		

\* OSF:Oxidation-induced Stacking Fault(열산화유기적층 결함)

\*\* COP:Crystal Originated Particle(결정보이드 결함의 일종)

1·2nmRz, OSF(Oxidation-induced Stacking Fault)제거, 마이크로스크래치제거, 헤이즈(Haze)제거 등이 요구된다. 그 때문에 폴리싱공정은 여러 단계로 행해진다. 제1차 폴리싱은 고능률로 평활경면화를 꾀할 것, 제2차 폴리싱은 OSF 프리, 표면거칠기 향상, 그리고 제3차 또는 제4차 폴리싱에서는 헤이즈 프리, 콘테미네이션프리 등을 목적으로 한다.

표3은 각 단계 폴리싱의 목적·가공조건에 한 예이다. 극히 많은 요인이 있으므로, 다방면의 검토를 통하여 CMP시스템과 가공조건에 설정에 반영하지 않으면 안된다.

폴리싱(CMP)이 종료된 시점에서, 바로 정밀세정이 행해진다. 웨이퍼의 정밀세정에는 속칭 RCA세정(SC-1세정:NH<sub>4</sub>OH(1)+H<sub>2</sub>O<sub>2</sub>(1)+H<sub>2</sub>O(5), DHF(희(稀)HF)세정, SC-2세정:HCl(1)+H<sub>2</sub>O<sub>2</sub>(1)+H<sub>2</sub>O(5)를 기본으로 하는 세정)을 하는 것이 일반적이며, 폴리싱 등으로 오염된 실리콘웨이퍼를 청정화한다. 금속불순물, 파티클 등의 잔류물을 철저히 없애는 노력을 하고 있다.

이상의 가공·세정프로세스를 거친 후, 웨이퍼는 디바이스프로세스에 투입된다. 여기에서 말한 실리콘웨이퍼의 초정밀폴리싱기술이 후술하는 디바이스웨이퍼의 평탄화CMP에도 응용된다.

### 3.2 디바이스웨이퍼의 평탄화CMP

디바이스제조에서는 소망하는 기능을 실현하기 위한 회로설계와 함께 회로구성에 관한 패턴의 레이아웃설계를 행한다. 이들 패턴·마스크를 써서 실리콘 웨이퍼에는 마스크위에 형성된 여러 미세패턴이 인화되어, MOS트랜지스터 등을 제작한다. 인화·조각되는 패턴의 최소선폭은 최근에는 45nm전후가 되어 있으며, 매우 엄격한 정도·제어를 필요로 하는 공정이다. 이

공정중에서 제작된 각종 트랜지스터 등을 상호 접속하여 디바이스의 성능을 확보하는 것이 배선의 다층화이며 층간절연막의 형성, 배선의 상하층을 접속하는 홀개구, 배선 메탈층 형성을 반복해서 다층배선을 행한다. 이 다층배선을 하려면 각종의 막 붙임을 반복할 때에 생긴 미소 요철을, 여분(불요)의 재료를 제거하면서 평탄화한다. 그 평탄화기술로서 CMP가 적용된다. 다층배선을 실현하려면, 우선 소자분리용의 STI(Shallow Trench Isolation)-CMP후, 절연막으로서의 산화막, 배선메탈로서의 Cu, 텅스텐(W) 등의 여러 가지 재료의 평탄화CMP를 프로세스의 그에 상당하는 단계에서 몇 번이나 반복하지 않으면 안된다. 가공마진이 10·15um이나 많은 실리콘웨이퍼 등의 단일재료의 CMP와는 달리 디바이스프로세스에서의 평탄화CMP는 가공마진이 0.5·1um정도밖에 없는데다가, 볼록부만을 제거하고도 웨이퍼전체면을 균일하게 평탄화하지 않으면 안되는 어려움이 있다. 따라서, “표면기준(디바이스표면을 가공면기준)”으로서 볼록부를 우선적·선택적으로 제거해서 평탄화를 꾀한다. 표면기준으로 CMP를 행하려면, 웨이퍼의 균일가공법과 겹해서 적절한 패드를 적용하는 것이 평탄도와 균일도를 확보하는데 극히 중요해진다. 표면기준으로 평탄화CMP를 하려면 균일가공법이 극히 중요한 포인트가 된다. 균일가공법에 관해서는 웨이퍼뒷면에 탄성체(박킹재)를 매개로 눌러붙이는 방법부터 Air/Water Backing법 혹은 Direct Air Back법으로 계속 진화하고 있으며, 여러 가지 연구가 이루어지고 있다. 패드선정에는 고순도로 균일발포시킨 경질폴리우레탄(니타·하스사의 IC1000패드)이 표준품으로 사용되고 있다.

메탈CMP에서는 다마신(매립)배선이 주요한 프로세스가 되나 시닝, 에로전, 디싱, 마이크로스크래치 등의 결함의 발생을 억누르고, 배선저항이나 유전율을 열화시키지 않도록 유의한

다. 그 때문에 가공대상이 되는 복수의 이종재료(산화막, 배선 금속으로서의 Cu, W, 배리어(장벽)금속으로서의 TaN, Ta 등)의 동시가공을 염두에 둔 슬러리의 선택도 중요하다. 일반적으로 금속의 평탄화CMP인 경우, 부동태생성물을 피막상태로 형성시켜 금속면의 부식이 진행되는 것을 막으면서, 또한 오목부의 가공(반응)을 억제하면서, 볼록부만을 순차제거해가는 가공메커니즘을 취한다. 이 메커니즘을 염두에 두고 행할 수 있는 CMP의 성능·품질을 향상시키는 슬러리의 설계는 푸르베선도(線·)를 기초로 검토된다. 실제로는 슬러리의 pH를 제어하면서 부동태와 부식의 경계영역에서 CMP가 이루어지도록 산화제를 첨가한다. Cu-CMP에서는 Cu의 가공후, 배리어메탈의 재료를 가공하는 것에서 복수단계의 CMP가 적용된다. 현재의 CMP장치는 전술한 복수스텝에 의한 CMP, 또한 효율을 높이기 위해서 멀티헤드, 멀티플라텐 등이 주류가 되고 있다. 다음으로 후세정시스템이나, in-situ 모니터링기능을 탑재한 드라이인·드라이아웃의 고기능장치로 되고 있다. 이상과 같은 내용을 중심으로 하여, 가공메커니즘을 상정해서 소모자재 등을 총합적으로 연구개발하여 향후에는 보다 고도한 평탄화CMP기술을 확립해 나갈 필요가 있다.

### 3.3 평탄화CMP가 적용되는 공정·분야

반도체 초(超)LSI다이시프로세스에서는, 전술한 다이시소자분리에서의 STI-CMP, 다층배선듀얼다마신에서의 메탈/배리어막/층간절연막 등의 CMP외에 캐패시터 혹은 메탈게이트(다마신게이트전극구조)에서의 CMP 등을 들 수 있다.

요즈음의 평탄화CMP는 반도체프로세스뿐만 아니라 여러 분야에 적용되고 있다. 초LSI이외에 응용되고 있는 것으로서는 프린트기판의 다층화를 피한 평탄화, 자기헤드의 판독부의 평탄화, 액정디스플레이에서의 평탄화 등이 있다. 다음으로,

CMP기술을 응용해서, 광부품을 중심으로, 차세대실장기술을 의식한 Cu표면의 상온접합, 자기다마신에 의한 새로운 자기메모리, 촬상다이시(CMOS이미지센서) 등 많은 제작공정에 응용되고 있다.

최근에 초LSI공정의 미세가공을 구사·응용한 MEMS다이시의 연구개발이 전개되고 있다. 예를 들면 광MEMS, 바이오MEMS, 또는 반도체-바이오융합MEMS 등의 연구개발이 활발하다. 여기에서도 다종다양한 재료를 대상으로 하는 CMP 도입이 불가결하다. 특히 MEMS-CMP에서는 LSI다이시의 다층배선의 평탄화CMP의 10·100배의 제거량이 필요한 경우가 많고 고정도·고능률CMP가 요구되고 있는 것이다.

## 4. 맺음말

최근의 오토메카트로닉스부품·다이시에 적용되는 기능성재료는 물성적으로 무교란이면서 소정의 정도(精度)로 평활경면의 상태로 만드는 것이 필수이다. 본 고에서는 초정밀폴리싱의 자리매김을 명확히 하면서, 현재 가장 각광을 받고 있는 CMP(Chemical Mechanical Polishing)기술과 반도체공정에서의 CMP의 응용예를 중심으로 하여 기술하였다.

초LSI다이시웨이퍼의 평탄화CMP로서 초정밀폴리싱이 응용된 지 약 20년이 지났지만, 그 사이에 CMP기술은 비약적으로 진보하였다. 그래서 많은 분야에서 CMP기술이 응용되고 있다. 그렇다 하더라도 아직은 노후적인 요소가 많으며, 진정한 과학으로서 품고 나가야 할 필요가 있다. 추후에는 CMP를 중심으로 하는 여러 초정밀폴리싱 등의 기술을 도입해서, 고성능마이크로다이시를 실현해야만 하는 확고한 기술로서 확립해 갈 것을 기대한다.

### 한국광학기기협회 회원 가입안내

한국광학기기협회는 산업발전법에 의하여 설립된 산업자원부 산하단체로서 우리나라 광학산업 발전을 위한 공익사업 및 회원사 지원업무를 수행하고 있습니다. 21세기 첨단기술산업으로 각광을 받고 있는 국내 광학산업의 공동발전을 위해 회원가입을 안내하오니 희망업체에서는 신청해 주시기 바랍니다.

#### 1. 회원구성: 정회원 및 특별회원

#### 2. 회원 서비스 및 특전

- 국내외 광산업 관련 정보 및 자료제공
- 동종업계 공동사업 참여 및 교류
- 정책지원 대상업체 추천, 확인 및 수혜 안내
- 기술개발지원 자금안내 및 사업참여
- 협회발간 '광학세계'에 업체 및 생산제품 홍보

#### 3. 가입금 및 기본회비: 업체규모에 따라 차등

#### 4. 가입신청 및 문의

- 전화: (02)3481-8931
- 홈페이지: www.koia.or.kr