

다 출력 LLC 공진 컨버터

姜聲仁[†], 金住勳^{*}, 金恩洙[†], 朴俊浩^{***}, 李在三^{****}, 許東榮[§]

Multi-Output LLC Resonant Converter

Seong-In Kang, Joo-Hoon Kim, Eun-Soo Kim, Jun-Ho Park, Jae-Sam Lee and Dong-Young Huh

요 약

본 논문에서는 다 출력 LLC 공진 컨버터의 동작 특성 대해 서술하였고 분석하였다. 특히 다 출력 변압기의 2차측 인덕턴스와 여러 부하조건에 따른 영향에 의해 다 출력 LLC 공진 컨버터의 전압이득특성 및 등가공진주파수가 변한다. 따라서 출력이 다 출력일 때 부하에 따른 공진 특성 변화와 이득 변화를 확인하였고, 또한 부하 동 특성을 고려한 설계와 전압이득 특성을 기본으로 하여 42인치 PDP TV용 전원 540W 3-output LLC 공진컨버터를 적용하여 실험한 결과를 보였다.

ABSTRACT

In this paper, operating characteristics of multi-output LLC resonant converter are described and analyzed. Especially, voltage gain characteristics and an equivalent resonant frequency in the multi-output LLC resonant converter are changed by the influences due to the several load conditions and the secondary leakage inductances of multi-output transformer. Based on the theoretical analysis and simulation results considered the characteristics of voltage gain and load variation, prototype of the 540W 3-output LLC resonant converter for 42 inch PDP TV power module is built and the experimental results are described.

Key Words : Multi-Output LLC Resonant Converter, Voltage Gain Characteristics

1. 서 론

최근 평면 디스플레이의 기술이 발전하면서 디스플레이 장치들이 대형화 되어가고 있다. 그 중에서도 PDP(Plasma Display Panel) 컬러 TV의 경우 제품의 크기 및 무게저감, 높은 전력밀도와 효율 특성 등을 요구하고 있으며 가격 경쟁으로 인한 저 가격화를 가

장 중요시 하고 있다. 이에 따라 최근에는 높은 전력 밀도 및 부품 단가를 저감시키기 위해 여러 개의 출력을 하나의 변압기에 통합화 하는 다 출력 구조의 LLC 공진 컨버터가 적용되고 있다.

변압기 2차측 출력단이 다 출력 구조가 되면 2차측 누설인덕턴스에 따른 영향과, 2차측이 병렬구조로 되기 때문에 각 출력단 부하에 따라서 전압이득 특성이 변하며 등가 공진 주파수 또한 달라져 정상상태에서의 공진특성을 이해하기가 어렵다.^[1,2] 그러므로 다 출력 LLC 공진 컨버터의 설계 및 동작에 있어서 위에 서술한 부분을 고려하여 설계하는 것이 바람직하다.

따라서 본 논문에서는 그림 1에서처럼 서스테인 전원부(Vs Block:195V, 1.5A)와 어드레스 전원부(Va Block:60V, 2A), 그리고 17V(17V Block:17V, 2A)전원부를 하나의 변압기에 일체화 한 LLT 변압기 적용

[†]교신저자 : 전주대 전기전자정보통신공학부 부교수
E-mail : eskim@jj.ac.kr

^{*}학생회원, 전주대 전기전자공학과 석사과정

^{**}정회원, LG innotek(주) Power 연구실 연구원

^{***}정회원, LG innotek(주) Power 연구실 책임연구원

^{****}정회원, LG innotek(주) Power 연구실 선임연구원

[§]정회원, LG innotek(주) Power 연구실 상무/연구위원

접수일자 : 2009. 2. 3 1차 심사 : 2009. 3. 27

심사완료 : 2009. 7. 20

540W 다 출력 LLC 공진 컨버터에 대해 이론적으로 해석하고 시뮬레이션 하였으며, 42인치 HD PDP TV 에 적용하여 실험한 결과에 대해 서술하였다.

2. 주회로 구성

기존 PDP PSU(Power Supply Unit)는 아래와 같이 총 3개의 Block으로 구성되어 있었다.

- PFC Block(Interleaved Boost Converter)
- Vs & Va Block(LLC Resonant Converter)
 - Vs:195V, Va:60V
- Multi Block(QRC Flyback Converter)
 - 17V, 12V, 5V류

하지만 저 가격화의 요구조건을 만족시키기 위해 그림 1에 나타난 바와 같이 블록 수는 기존과 같지만 Multi Block에서 17V 전원부를 서스테인 전원부(Vs)와 어드레스 전원부(Va)로 통합화 하여 3개의 출력을 하나의 변압기에 통합화 한 Vs&Va&17V 통합 Block에 다 출력 LLC 공진 컨버터(Multi-output LLC resonant converter)를 적용하여 크기 및 단가 저감 효과를 얻을 수 있도록 회로를 구성 하였다. 그림 1은 42inch HD PDP TV용 전원장치의 구성도를 나타낸 것이다. 여기서 다 출력 LLC 직렬공진 컨버터는 서스테인 전원부의 출력 전압(Vs:195V)만을 제어하고 어드레스 전원부(Va)와 17V(V17V) 전원부는 Linear Regulator를 사용하여 일정 출력전압을 제어한다. 그리고 12V(speaker)전원 및 5V(제어전원)는 Multi Block의 Flyback 컨버터에서 제어 적용된다.

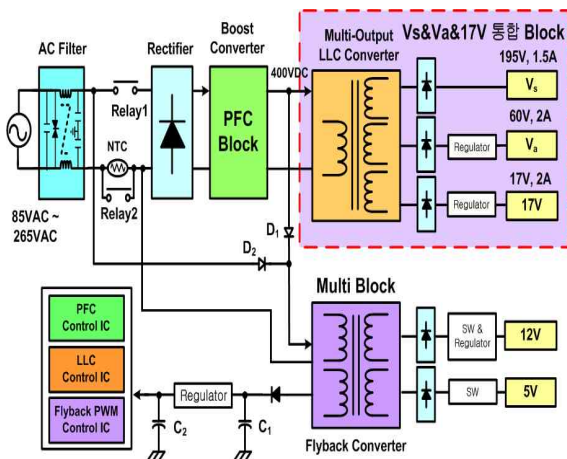
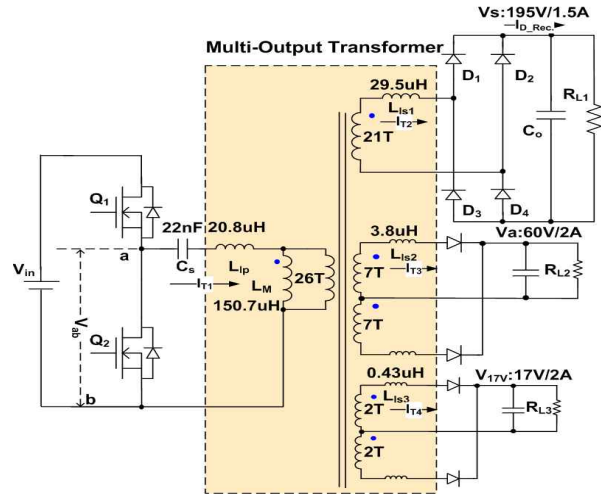
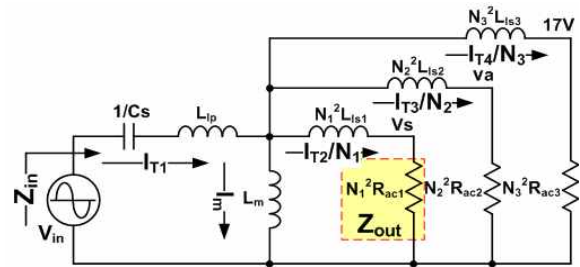


그림 1 42inch HD PDP TV용 전원장치 주회로 구성도
Fig. 1 Main circuit blocks for power supply unit (PSU) of 42 inch PDP TV



(a) 주회로
(a) Main circuit



(b) 등가회로
(b) Equivalent circuit

그림 2 다 출력 LLC 공진 컨버터의 주 회로와 등가회로
Fig. 2 Main circuit of the multi-output LLC resonant converter and its equivalent circuit

3. 다 출력 LLC 직렬공진 컨버터

3.1 다 출력 LLC 직렬공진 컨버터 등가 모델링

그림 2(a)는 다 출력 LLC 직렬공진 컨버터의 주 회로이고 그림 2(b)는 그림 2(a)의 주 회로를 T형 등가 회로로 변환한 등가회로도 이다. 그림 2(b)의 등가회로에서 AC 해석을 이용하여 Q1과 Q2의 스위칭 동작에 의해 1차측 단자에 인가되는 전압을 구형파로 등가화 시켰으며, 3, 5, 7 고조파 성분은 무시하고 기본파 성분만을 고려하여 해석 하였다. 그리고 공진 커패시터는 Cs, 1차측 누설 인덕턴스를 Lp, 자화 인덕턴스를 Lm, 턴수비에 의해서 1차측으로 반영(Reflected)된 각 출력단의 2차측 각각의 누설 인덕턴스는 N1²Ls1, N2²Ls2, N3²Ls3로 표현하였다. 또한 1차측으로 반영된 각 출력단의 정류 다이오드와 출력 커패시터, 그리

고 부하 저항을 증가화한 등가 ac 저항을 각각 N12Rac1, N22Rac2, N32Rac3로 표현하였다.^[3,4,6]

그림 2(a)에 나타난 Vs&Va&17V 통합 Block인 다 출력 LLC 공진 컨버터는 2차측 출력단이 Vs 전원부와 Va 전원부 및 17V 전원부로 연결되어 구성되어 있기 때문에 각각의 부하조건에 따라서 입출력 전압이득 (VG) 특성 및 등가공진주파수가 달라지며 공진특성이 틀려지게 된다. 따라서 다 출력 LLC 직렬공진 컨버터 설계 및 제작 시 중요한 요소로 작용하게 되며 회로 해석에 있어서 반드시 검토되어야만 한다.

그림 2 (b)의 등가회로로부터 식 (1)과 같은 입력전원 (Vin) 대 Vs 출력단(Vs)의 전압이득 수식 (VG=N1Vs/Vin)을 구할 수 있다. 그리고 각각의 정규화 된 값들을 식 (2)에서부터 (6)까지 나타내었다.

$$V_G = \frac{N_1 V_s}{V_{in}} = \frac{Z_{out} I_{T2} / N_1}{Z_{in} I_{T1}} = \left| \frac{1}{Z_T} \right| \quad (1)$$

$$Z_T = Z_{Vs} + Z_{Va,17V} \quad (2)$$

$$Z_{out} = N_1^2 R_{ac1} \quad (3)$$

$$Z_{in} = \left| j \left(\omega L_{lp} - \frac{1}{\omega C_s} \right) + \frac{1}{j \omega L_m + \sum_{n=1}^3 \frac{1}{(N_n^2 j \omega L_{lsn} + N_n^2 R_{acn})}} \right|$$

$$= \left| -j \frac{1}{\omega C_s} + j \omega L_m \left(A + \frac{1}{1+B_t} \right) \right| \quad (4)$$

$$B_t = \sum_{n=1}^3 \left(\frac{1}{B_n + \frac{C_n}{j\omega}} \right) \quad (5)$$

$$A = \frac{L_{lp}}{L_m}, \quad B_n = \frac{N_n^2 L_{lsn}}{L_m}, \quad C_n = \frac{N_n^2 R_{acn}}{L_m} \quad (6)$$

식 (4)로부터 서스테인 전원부(Vs)와 어드레스 전원부 (Va), 17V 전원부(V17V)의 모든 출력이 단락일 때 (N12Rac1=N22Rac2=N32Rac3=0)의 총 누설인덕턴스 (Leq-t)는 식 (9)와 같이 나타낼 수 있다. 그리고 부하가 단락이면 식 (5)에서 Cn을 무시하여 식 (7)과 같이 된다.

$$B_{t-t} = \sum_{n=1}^3 \frac{1}{B_n} \quad (7)$$

그러므로 다 출력 LLC 공진 컨버터의 공진주파수(ω

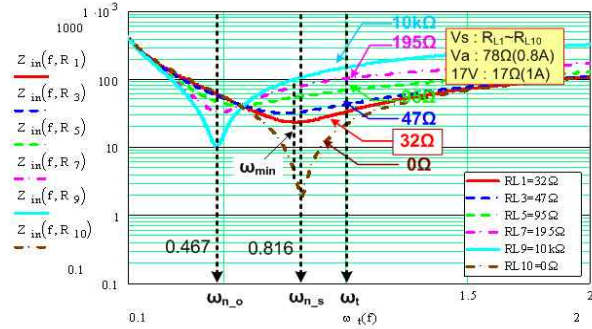


그림 3 입력임피던스(Zin) 특성
Fig. 3 Characteristics of input impedance (Zin)

t)는 직렬 커패시터(Cs)와 총 누설인덕턴스(Leq-t)가 공진 할 때의 주파수가 되며 식 (8)과 같이 정규화 하였다.

$$\omega_t = \frac{1}{\sqrt{L_{eq-t} C_s}} \quad (8)$$

$$L_{eq-t} = L_m \left(A + \frac{1}{1+B_{t-t}} \right) \quad (9)$$

그림 3은 그림 2(b)에 나타난 등가회로와 식(4)를 이용하여 어드레스 전원부(Va)와 17V 전원부(V17V)의 부하를 각각 normal 부하(RL2=78Ω, RL3=17Ω)로 놓고 가장 큰 전력을 소비하는 Vs 전원부의 부하를 무부하(N12Rac1=10kΩ) 조건에서부터 단락상태부하 (N12Rac1=0Ω) 상태까지 변화 시켰을 때 입력임피던스(Zin)의 특성을 나타냈다. 특히 시뮬레이션 결과로부터 등가공진주파수는 모든 부하가 단락상태일 때의 공진주파수(ω_t)에서 Vs 전원부의 부하만 단락시켰을 때의 등가공진주파수(ω_{n-s})로 천이 되고 다출력 LLC 공진컨버터에서 모든 공진특성은 Vs 전원부의 부하 (N12Rac1:39Ω)에 비해 타 출력단의 부하(N22Rac2:870Ω, N32Rac3:2330Ω)가 무시할 수 있을 만큼 큰 값을 갖기 때문에 Vs 전원부가 단락일 때의 등가공진주파수(ω_{n-s})의 영향을 받는다. 따라서 등가공진주파수(ω_{n-s})를 다시 정규화 하면 식 (11)과 같이 나타낼 수 있다. 이때 등가누설인덕턴스(Leq-s)는 식 (9)에서 부하 항 Cn을 포함시켜 식 (12)와 같이 나타낼 수 있다.

$$\omega_{n-s} = \frac{1}{\sqrt{L_{eq-s} C_s}} \quad (11)$$

$$L_{eq-s} = L_m \left(A + \frac{1}{1+B_{t-t} + \sum_{n=1}^3 C_n} \right) \quad (12)$$

식 (11)과 식 (12)를 통해서 Vs 전원부의 부하조건에 따른 등가공진주파수(ω_{n-s})가 정규화 되며, 이를 바탕으로 주 스위칭 소자(Q1, Q2)의 하드 스위칭(Hard switching)을 방지하기 위해서는 그림 3에 표시한 바와 같이 가장 중부하 조건($RL=32\Omega$)의 곡선에서 기울기가 반전하는 지점에 최소 스위칭 주파수(ω_{min})를 제한해야 한다.

또한 앞서 언급한 바와 같이 타 부하(Va 전원부(N22Rac2), 17V 전원부(N32Rac3))에 의한 Vs 전원부의 전압이득 특성 변화를 검토해야한다. 따라서 Vs 전원부의 전압이득이 타 부하(Va 전원부:N22Rac2, 17V 전원부:N32Rac3)에 따른 전압이득 특성 변화를 확인하기 위해 전압이득 수식의 분모 항에서 Vs 전원부의 출력부하(N12Rac1)를 포함하는 항(Z_{Vs})과 타 부하(Va 전원부(N22Rac2), 17V 전원부(N32Rac3))를 포함하는 항($Z_{Va,7V}$)을 나누어서 식 (13)과 식 (14)에 표현하였다. 식 (13)과 식 (14)의 Z_{Vs} 와 $Z_{Va,17V}$ 에는 공통으로 식 (15)의 수식 S항이 포함되어 있다. 이는 Vs 전원부의 부하(Rac1) 조건과 2차측 누설인덕턴스(N12Ls1)의 크기에 따라서 전압이득 특성에 영향을 미치는 함수임을 알 수 있다.

$$Z_{Vs} = \left| S \cdot \left\{ \left[\frac{L_p}{L_m} - \frac{1}{\omega^2 L_m C_s} \right] + j \left(\omega L_{lp} - \frac{1}{\omega C_s} \right) \left(\frac{1}{N_1^2 j \omega L_{s1} + N_1^2 R_{ac1}} \right) \right\} \right| \tag{13}$$

$$= \left| S \cdot \left\{ [1+K] + \left[K \left(\frac{1}{B_1 + C_1/j\omega} \right) \right] \right\} \right|$$

$$Z_{Va,17V} = \left| S \cdot j \left(\omega L_{lp} - \frac{1}{\omega C_s} \right) \left(\sum_{n=2}^3 \frac{1}{N_n^2 j \omega L_{sn} + N_n^2 R_{acn}} \right) \right| \tag{14}$$

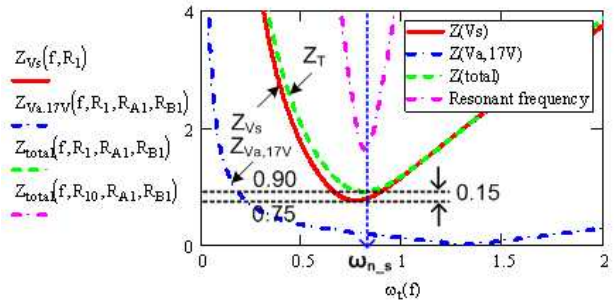
$$= \left| S \cdot K \cdot \sum_{n=2}^3 \left(\frac{1}{B_n + C_n/j\omega} \right) \right|$$

$$S = 1 + \frac{N_1^2 j \omega L_{s1}}{N_1^2 R_{ac1}} \tag{15}$$

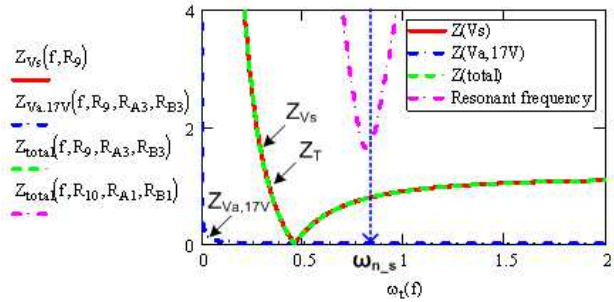
$$L_p = L_{lp} + L_m \tag{16}$$

$$K = A - \left(\frac{\omega_t}{\omega} \right)^2 \left(A + \frac{1}{1+B_{t-t}} \right) \tag{17}$$

그림 4(a), (b)는 식 (13)과 식 (14), 그리고 식 (13)과 (14)의 합으로 표현된 식 (2)의 Z_T 수식을 적용하



(a) 각 출력단이 중 부하 조건일 때
(a) Heavy load conditions
(Vs:195V,1.5A(Dynamic max:8Apeak), Va : 60V,2A, 17V:17V,2A)



(b) 각 출력단이 경 부하 조건일 때
(b) Light load conditions
(Vs:195V 0.1A, Va:60V 0.005A, 17V:17V 0A)

그림 4 다 출력 LLC 공진컨버터 부하조건에 따른 각 분모항 특성
Fig. 4 Characteristics of each denominator due to load conditions in the multi-output LLC resonant converter

표 1 각 출력단의 정격
Table 1 Specifications of each output

Output	normal Voltage[V]	Voltage variable range[V]	normal Load[A]	Load Variation[A]
Vs	195	185~200	1.2	0.1~1.5
Va	60	-	0.8	0.005~2
17V	17	-	1	0~2

여 MathCAD를 이용하여 시뮬레이션 한 결과이다. 여기서 Vs 전원부의 부하는 60Hz 주기로 중부하(Dynamic max : 8Apeak)와 경부하(0.1Apeak)를 반복하는 다이내믹한 부하특성을 갖는다. 따라서 중부하(8Apeak) 조건에서도 1차측 스위칭 소자는 ZVS동작

을 만족해야 하므로 이때의 Dynamic max(8Apeak)부하조건을 Vs 전원부의 중부하로 선택한다. 그림 4(a)는 모든 출력단이 중부하(Vs : 195V 1.5A (Dynamic max), Va : 60V 2A, 17V : 17V 2A)조건일 때이고 그림 4(b)는 모든 출력단이 경 부하(Vs : 195V 0.1A, Va : 60V 0.005A, 17V : 17V 0A)조건일 때의 각 분모항의 특성을 나타낸다.

시뮬레이션 결과를 통해서 분모항 전체(ZT)의 특성은 Vs 전원부만을 포함하는 항(ZVs)의 특성과 거의 일치 하며, 타 출력단의 부하증가에 따라서 등가공진주파수(ω_{n_s})와 DC 이득에 약간의 영향만 주는 것을 확인할 수 있다. 따라서 타 출력단(ZVa,17V)의 부하가 서스테인전원부(Vs)의 부하(ZVs)에 비해 영향력이 크지 않으므로($N_1^2 R_{ac1} \gg N_2^2 R_{ac2} \gg N_3^2 R_{ac3}$) 분모항 전체(ZT)의 특성은 서스테인전원부(Vs)만을 포함하는 항(ZVs)과 같다고 표현할 수 있고 식 (18)과 같은 관계식이 성립한다.

$$Z_T = Z_{Vs} \tag{18}$$

실제로 세트 동작 시 PDP TV PSU 모듈은 모든 출력이 동시에 중부하로 동작하지 않는다. 따라서 표 1에 나타난 바와 같이 모듈의 부하 특성상 Vs 전원부가 195V, 1.5A(Dynamic max : 8Apeak)이고, Va 전원부와 17V 전원부는 normal Load(60V/0.8A, 17V/1A)일 때를 TV 세트 동작 시 가장 중부하 조건으로 한다. 이때의 부하 조건으로 다시 시뮬레이션 했을 때 그림 5와 같은 결과를 얻었다. 시뮬레이션 결과 ZVs의 그래프에서 ZVa,17V가 더해졌을 때 ZVs의 크기와 ZT의 크기는 최대 7%의 차이를 보인다.

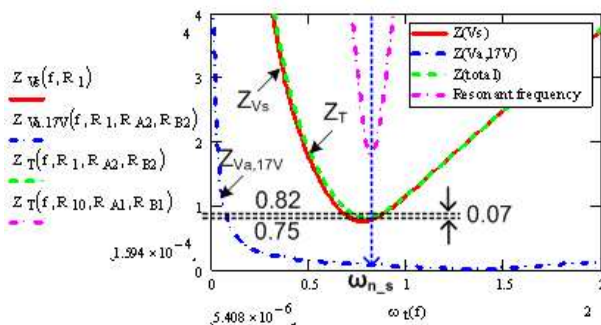


그림 5 PDP TV PSU 모듈 동작 시 가장 중 부하 조건일 때
Fig. 5 Load conditions at the PSU module operation of PDP TV (Vs:195V,1.5A(Dynamic max:8Apeak), Va:60V,0.8A, 17V:17V,1A)

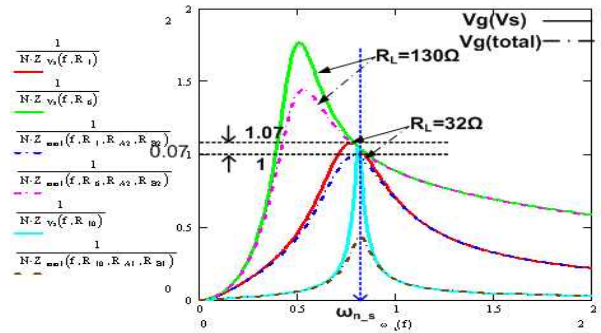


그림 6 ZVa,17V항 부하조건에 따른 전압이득 특성
Fig. 6 Voltage gain characteristics(VG=Vs/Vin) due to load conditions of ZVa,17V (Vs:1.2kW, Va:48W, 17V:17W)

식 (1)과 그림 4~5에 나타난 시뮬레이션 결과와 전압이득 특성과 비교하기 위해 식 (1)의 전압이득 수식에서 분모항 중 ZVs 항을 중부하인 32Ω(195V, 1.5A(Dynamic max : 8Apeak))으로 놓고 ZVa,17V항을 무시했을 때(ZVa,17V=0)와 ZVa,17V항을 고려했을 때(ZVa,17V=normal Load)를 비교하여 그림 6에 시뮬레이션 하였다. 그림 6의 시뮬레이션 결과에서 확인할 수 있듯이 부하 변화에 대해서 ZVa,17V항을 무시했을 때와 고려했을 때의 전압이득이 타 출력부의 부하(Va : 60V, 0.8A, 17V : 17V, 1A)가 추가됨에 따라 이득이 약간 저감(7%)되고, 등가공진주파수(ω_{n_s} =151kHz)는 차이가 없음을 볼 수 있다. 그러므로 다 출력 LLT 변압기 설계 시 타 출력부에 대한 영향이 적기 때문에 Vs 전원부에 타 출력단의 부하를 더하여 이득특성을 고려하여 설계할 수 있다.

3.2 다 출력 LLT 변압기 설계

그림 6의 시뮬레이션 결과를 통해서 타 출력부의 부하가 증가 되었을 때 DC 이득 차가 있는 것을 제외하고 전체의 전압이득 특성은 Vs 전원부의 특성이 지배적으로 나타남을 확인하였다. 그러므로 다 출력 LLT 변압기는 Vs 전원부를 기준으로 설계하되 다이내믹 과부하(1.2kW, 60Hz)조건을 고려하고, 타 부하의 증가에 따라 발생하는 저감된 DC 이득 부분을 보상하기 위해 Va 전원부와 17V 전원부의 용량을 추가하여 설계하였다. 그리고 이 때 요구된 설계 사양을 표 2에 나타내었다.

또한 Va 전원부와 17V 전원부를 Linear Regulator를 사용하여 일정 출력전압을 제어하기 때문에 다출력 LLT변압기 설계시 Va 전원부와 17V 전원부의 Linear Regulator의 발열을 줄이기 위해서는 Vs 전원부의

표 2 LLC 직렬공진 컨버터의 설계사양

Table 2 Design specifications of LLC resonant converter

입력전압(V _{in})	320V _{DC} ~400V _{DC}	
출력전압	V _{s_out}	185V _{DC} ~200V _{DC}
	V _{a_out}	60V _{DC}
	V _{17V_out}	17V
출력전류	I _{s_out}	0.1A~1.5A
	I _{a_out}	0.005A~2A
	I _{17V_out}	0~2A
공진주파수(f _r)	150kHz	

표 3 계산된 LLT 변압기 파라미터

Table 3 Parameters of the calculated LLT transformer

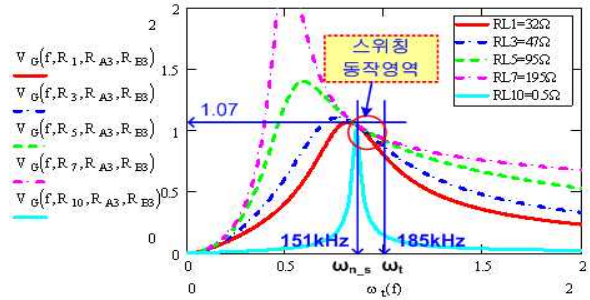
직렬 커패시터(C _s)	20.38nF
1차측 누설인덕턴스(L _{lp})	22.85uH
2차측 누설인덕턴스(N ² L _{ls})	41.13uH
자화 인덕턴스(L _m)	152.3uH
등가 누설 인덕턴스(L _{eq})	55.24uH
A(L _{lp} /L _m)	0.15
B(N ² L _{ls} /L _m)	0.28
N1(n ₁ /n ₂)	1.24 (n ₁ =26, n ₂ =21)

부하변동시(V_s:Dynamic 1.5A(8peak), 60Hz) 입출력 전압차를 최소화해야 한다. LLC 공진컨버터는 등가공진주파수(ω_{n_s})에서 단위전압이득을 얻을 수 있기 때문에 PDP용 전원장치에서는 가장 약조건인 Dynamic 부하조건에서 공진점 부근에서 스위칭 동작을 하도록 하여 2차측의 전압변동 폭을 최소화 되도록 하였다.

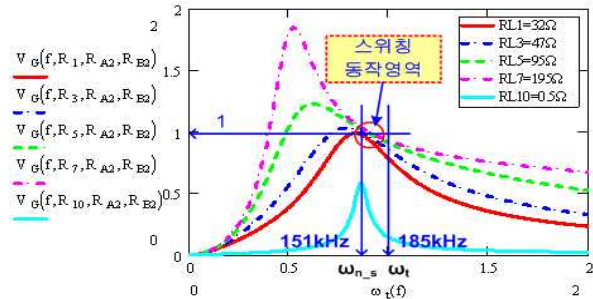
3.3 제작된 변압기 적용 다 출력 LLC 직렬공진 컨버터 전압이득 특성 분석

식 (1)에 나타낸 다 출력 LLC 공진 컨버터의 전압이득 수식을 적용하여 제작된 변압기의 전압이득 특성을 확인할 수 있고, 시뮬레이션 결과를 그림 7에 나타내었다. 그림 7은 V_s 전원부와 Va 전원부, 그리고 17V 전원부 전체를 고려하였을 때 입력전원(V_{in})과 V_s 전원부의 전압이득(VG) 특성을 나타낸다.

전압이득 특성 그래프의 가로축은 스위칭 주파수와 공진 주파수의 비율이고, 세로축은 입력전압(V_{in}) 대 출력전압(V_s)의 전압 이득이다. 그림 7 (a)는 Va 전원부와 17V 전원부를 경부하 및 무부하 조건(V_a:0.005A, 17V:0A)으로 하고 V_s 전원부의 부하를 다이내믹 과부하를



(a) Va 전원부와 17V 전원부가 경부하일 때(V_a:0.005A, 17V:0A)
(a) Light load conditions (V_a:0.005A, 17V:0A)



(b) Va전원부와 17V전원부가 normal 부하(V_a:0.8A, 17V:1A)일 때
(b) normal load conditions (V_a:0.8A, 17V:1A)

그림 6 다 출력 LLC 직렬공진 컨버터 전압이득 특성
Fig. 6 Voltage gain (VG=V_s/V_{in}) characteristics of the multi-output LLC resonant converter

고려하여 195Ω(200W)에서 32Ω(1.2kW)까지 변화시켰을 때의 이득 특성이다. 그리고 그림 7 (b)는 V_s 전원부의 부하를 195Ω(200W)에서 32Ω(1.2kW)까지 변화를 시키고 Va 전원부(V_a)와 17V 전원부(V_M)의 부하는 모듈이 최대 부하 상태일 때의 조건인 normal Load(V_a:0.8A, 17V:1A)를 각각 입력 하였다. 그림 6 (a)와 (b)의 시뮬레이션 결과 등가공진주파수(ω_{n_s})는 V_s 전원부 부하의 지배적인 특성으로 인해서 185kHz에서 151kHz로 낮아진다. 또한 Va 전원부와 17V 전원부의 부하가 증가함에 따라 등가공진주파수(ω_{n_s})에는 크게 영향을 미치지 못하지만 이득이 7% 감소(1.07→1)하고 DC 이득 감소에 따라 스위칭 동작 주파수 영역이 좁아지는 것을 볼 수 있다. 따라서 다 출력 LLT 변압기 설계 시 V_s 전원부의 최대 부하 조건에서도 안정적인 스위칭 동작을 위해 Va 전원부와 17V 전원부의 과부하 조건까지 감안하여 이득 마진을 갖도록 설계해야 하며 다 출력 LLC 공진 컨버터 동작 시

하드 스위칭(Hard switching)을 막기 위해 최소 스위칭 주파수 또한 그에 맞도록 제한을 시켜주어야 한다.

4. 실험결과

본 절에서는 표 3의 변압기를 42인치 HD PDP TV 전원장치에 적용하여 실험한 결과를 나타내었다. 그리고 실험 시 적용된 주요 정격을 표 4에 나타내었다.

그림 8 (a)와 (b)는 전자부하를 이용하여 Va 전원부와 17V 전원부의 출력 부하를 각각 normal부하일 때 Vs 출력 부하 변동 시(Static 0.05A~1.5A) 실험 파형이다. 그리고 9는 PDP 모듈로 검증하기에 앞서 전자로드로 다이내믹 부하특성을 실험한 파형이다. 파형을

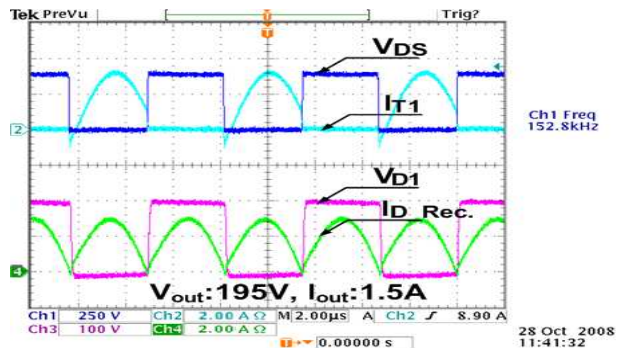
표 3 측정된 다출력 LLT 변압기 파라미터
Table 3 Measured parameters of the multi-output LLT transformer

	Vs단	Va단	17V단
1차측 누설인덕턴스(L _{l1})	20.81uH	21.46uH	17.82uH
2차측 누설인덕턴스(N ² L _{l2})	45.28uH	52.21uH	72.79uH
자화 인덕턴스(L _m)	150.7uH	150.0uH	153.7uH
A(L _{l1} /L _m)	A ₁ =0.138	A ₂ =0.143	A ₃ =0.116
B(N ² L _{l2} /L _m)	B ₁ =0.301	B ₂ =0.347	C ₃ =0.483
등가누설인덕턴스(L _{eq})	55.63uH	60.19uH	67.21uH
총등가누설인덕턴스(L _{eq,total})	37.04uH		
적용코어	EER445		
N(N _{n1} /n ₂)	N1=1.238 (26/21)	N2=3.714 (26/7)	N3=13 (26/2)

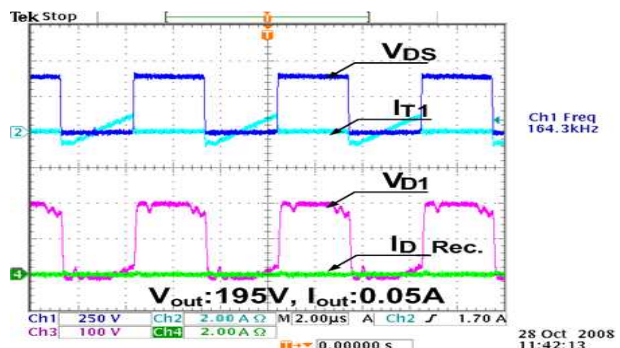
표 4 다 출력 LLC 직렬 공진컨버터 주요 정격
Table 4 Specifications of the multi-output LLC resonant converter

스위칭 주파수 범위(f _s)	151kHz~163kHz
등가 공진주파수(ω _{n-s})	151kHz
직렬 커패시터(C _s)	20nF
제어 IC	ST社 L6599D
주 스위칭 소자	STP14NK50N, 500V, 14A
Va Regulator	FQPF10N20C
Vs 출력 정류다이오드	FCF10A40, 400V, 10A
Va 출력 정류다이오드	FCF10A40, 400V, 10A

통해 알 수 있듯이 가장 악조건(Vs:195V, 1.5A (Dynamic max : 8Apeak), Va:60V, 0.8A, 17V:17V, 1A)에서도 ZVS를 만족하고 스위칭 주파수가 그림 6에 나타낸 동작 영역과 일치함을 알 수 있다. 그림 10은 전자부하로 검증한 전원장치를 실제 PDP 모듈에 적용했을 때의 실험파형이다. 측정 결과 경부하(0.05A)에서 중부하(1.5A)로 부하 변화 시 스위칭 주파수는 152.8kHz에서 164.3kHz 사이에서 동작하고, 전자로드로 다이내믹 부하조건과 실제 PDP TV 모듈의 최대 부하 조건에서 각각 151kHz, 151.4kHz로 동작을 한다. 실험 결과를 통해 전압이득 특성의 스위칭 동작영역과 일치함을 확인하였다. 또한 실험결과 최대 다이내믹 부하 조건에서 공진점 부근에서 동작을 하기 때문에 PDP 모듈의 가장 악조건에서도 ZVS 스위칭을 하면서 안정적인 동작을 하는 것을 확인하였다.

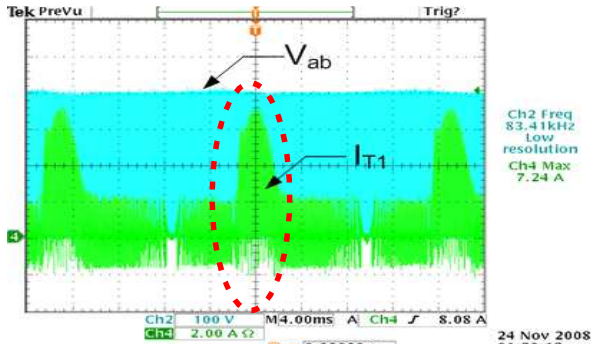


(a) Vs 출력전원부가 중부하(static 1.5A)일 때
(a) Static load condition (1.5A) of Vs block

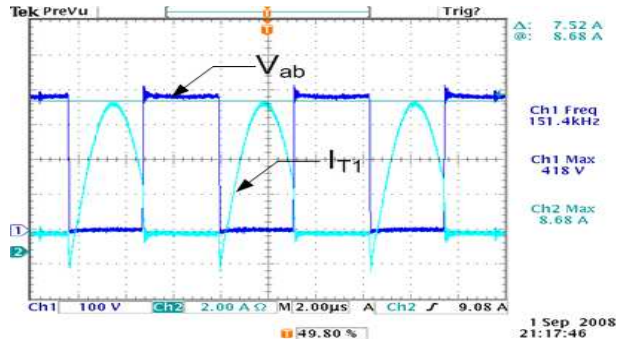


(b) Vs 출력전원부가 경부하(static 0.05A)일 때
(b) Light load condition (0.05A) of Vs block

그림 8 Vs 전원부 부하 변화(1.5A-0.05A)시 실험파형 (250V/div. 2A/div. 100V/div. 2A/div. 2us/div.)
Fig. 8 Experimental waveforms due to load conditions of Vs block

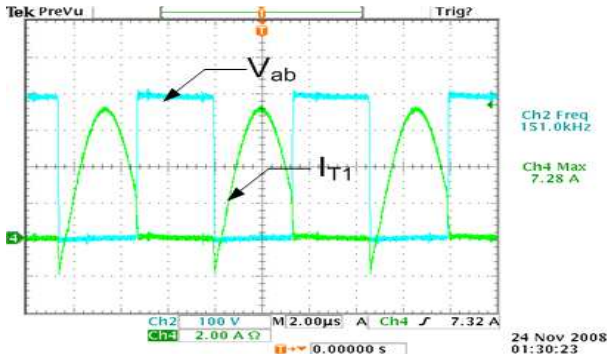


(a) 다이내믹 최대 Max 부하 일 때(60Hz)
 (a) Dynamic max load condition (60Hz)
 (100V/div. 2A/div. 4ms/div.)



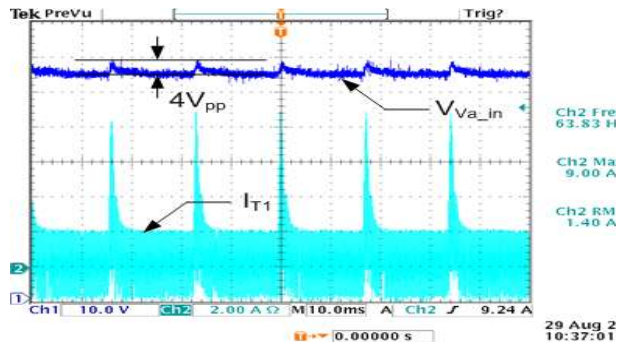
(b) PDP TV Set 동작 시 최대 부하 전류일 때의 단자전압 (V_{ab})과 전류(I_{T1}) 파형
 (b) Experimental waveforms of the terminal voltage(V_{ab}) and current(I_{T1}) at max load condition of PDP TV Set (100V/div. 2A/div. 2 μ s/div.)

그림 10 PDP TV Set 동작 시 최대 부하 동작시의 실험파형
 Fig. 10 Experimental waveforms at the maximum load condition ($I_{T1}=8A_{peak}$) of PDP TV

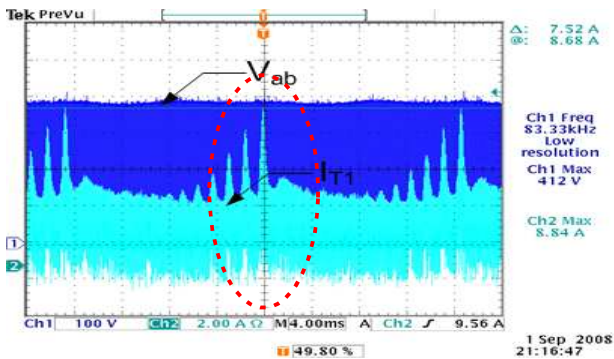


(b) 다이내믹 최대 Max 부하일 때의 세부 파형
 (b) Detail waveforms at the dynamic max load condition (100V/div. 2A/div. 2 μ s/div.)

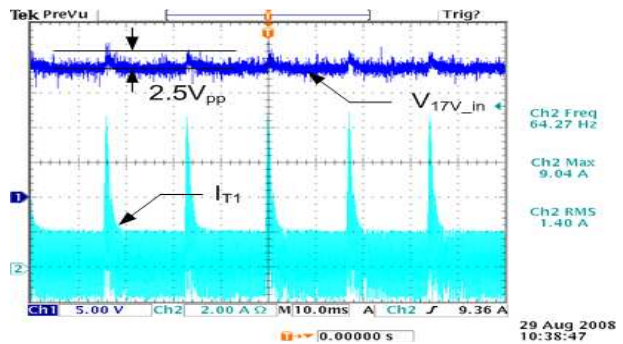
그림 9 전자로드 적용 실험 시 다이내믹 Max(8Apeak)부하 일 때의 실험파형
 Fig. 9 Experimental waveforms at the dynamic max load condition of the electronic load instrument



(a) V_a 전원부의 입력단 전압변화
 (a) Voltage Variation in input terminal of V_a Block (CH1 : 10V/div., CH2 : 2A/div. 10ms/div.)



(a) PDP TV Set 동작 시 최대 부하일 때의 파형(60Hz)
 (a) Waveforms at max load condition of PDP TV Set (100V/div. 2A/div. 4ms/div.)



(b) 17V 전원부의 입력단 전압변동
 (b) Voltage Variation in input terminal of 17V Block (CH1 : 5V/div., CH2 : 2A/div. 10ms/div.)

그림 11 V_s 전원부 다이내믹 부하 동작 시 V_a 전원부와 17V 전원부 입력단 전압변동 및 1차측 단자전류 측정파형
 Fig. 11 Experimental waveforms at the dynamic load conditions

그림 11은 V_s 전원부가 다이내믹 부하 동작 시 V_a 전원부의 입력단과 17V 전원부의 입력측 전압 변동폭을 측정된 파형이다. V_s 전원부의 부하가 다이내믹 특성에 따라 순간 낮은 주파수로 동작하면서 전압이득이 상승함에 따라 각 입력단의 전압이 상승하게 되는데 V_a 입력단 전압은 4Vpp, 17V 입력단은 2.5Vpp의 전압이 변동하는 것을 알 수 있다.

그림 12는 다 출력 LLC 직렬공진 컨버터의 효율 특성을 나타낸다. 효율 측정 장비 WT1600을 이용하여 효율을 측정 하였으며, 측정 결과 V_s 전원부만 고려하였을 때 중부하로 갈수록 96%이상의 높은 효율을 보였고, 경부하 조건에서는 LLC 직렬공진 컨버터의 특성상 2차측으로 에너지가 전달되지 않고 여자전류만 흐르기 때문에 효율이 낮은 것을 확인하였다. 또한 V_a 전원부와 17V 전원부까지 고려하게 되면 2차측의 정류 다이오드나 Regulator에 의한 손실이 증가하면서 효율이 1%이상 저감됨을 알 수 있다.

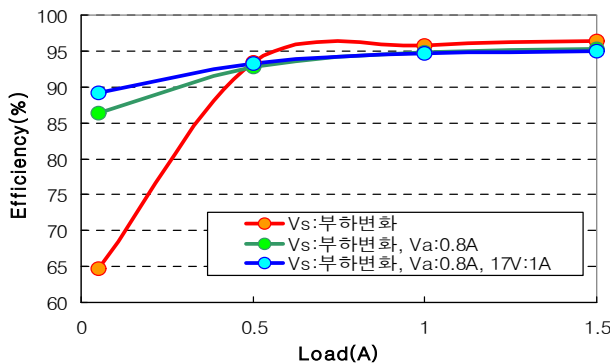


그림 12 다 출력 LLC 직렬공진 컨버터 효율특성
Fig. 12 Efficiency characteristics of the multi-output LLC series resonant converter

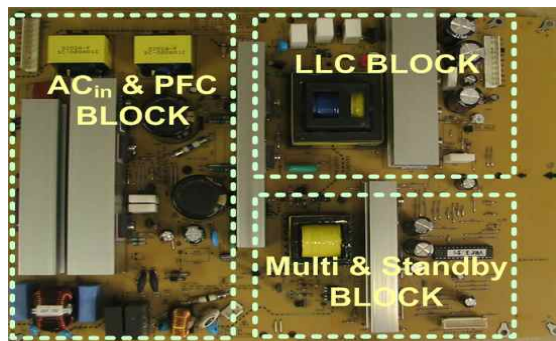


그림 13 42inch HD PDP TV용 PSU 시제품
Fig. 13 Prototype of PSU for 42 inch HD PDP TV

5. 결 론

본 논문에서는 다 출력 구조의 LLC 직렬공진 컨버터의 동작 특성 대해 서술하였다. 출력이 다 출력일 때 부하에 따른 공진 특성 변화와 이득 변화를 확인하였고, 또한 부하 동 특성을 고려한 설계와 전압이득 특성을 기본으로 하여 42인치 PDP TV용 전원부에 적용하여 실험한 결과를 보였다. 실험 결과 전압이득 특성 및 스위칭 동작 영역과 동작 주파수를 확인하여 수식이 타당하다는 것을 검증하였고 42인치 HD PDP TV 적용 가능성을 보였다.

이 논문은 LG 이노텍(주)와 전주대 산학협력 연구과제의 연구비 지원에 의하여 연구되었음

참 고 문 헌

- [1] 강성인, 윤광호, 김은수, 박준호, 허동영 "LLC 직렬공진 컨버터 동작특성" *전력전자학회 논문지*, 제12권, 제6호 pp. 472-482, 2007. 12.
- [2] Lin, B.-R., Chen, J.-J. and Yang, C.-L. "Analysis and Implementation of Dual-Output LLC Resonant Converter", *IEEE International Conference, Industrial Technology*, pp. 1-6, 2008.
- [3] Robert W. Erickson, Dragan Maksimovic "Fundamentals of Power Electronics", University of Colorado Boulder, Colorado.
- [4] Marian K. Kazimierczuk, Dariusz Czarkowski "Resonant Power Converters" John Wiley & Sons, INC.
- [5] Robert L. Steigerward, "A Comparison of half-Bridge Resonant Converter Topologies", *IEEE Trans, Industrial Electronics*, Vol. 41, pp.118-124, 1994.
- [6] Yilei Gu, Lijun Hang, Chen, Zhengyu Lu, Zhaoming Qian, Jun Li "A Simple Structure of LLC Resonant DC-DC Converter for Multi-output Applications" *APEC 2005. Twentieth Annual IEEE*, Vol. 3, pp. 1485-1490, 2005.
- [7] Li-jun HANG, Yi-lei GU, Zheng-yu LU, Zhao-ming QIAN, "Multi-Output LLC Resonant Converters With Symmetrical Auxiliary Output Structures", *Telecommunications Energy Conference*, 2006. INTELEC '06, 28th Annual international, pp.1-5, 2006, 10-14 Sept.
- [8] 박상갑, 김종해, 이효범, 한상규, 홍성수, 사공석진, 노정욱, "Multi 출력단을 Single Transformer로 통합 설계한 고효율 PDP용 전원시스템", *전력전자학회 논문지*, 제13권 제1호, pp.70-77, 2008. 2.

저 자 소 개



강성인(姜聲仁)

1982년 5월 10일생. 2008년 전주대 전기 전자공학부 졸업. 현재 동 대학원 석사과정. 2009년 6월 LG Innotek(주) Power 연구실 SMPS Gr. PDP PSU 개발 연구원.



김주훈(金住勳)

1982년 11월 20일생. 2008년 전주대 전기 전자공학부 졸업. 현재 동 대학원 학·석사연계과정.



김은수(金恩洙)

1964년 3월 26일생. 1986년 중앙대 공대 전기공학과 졸업. 1988년 동 대학원 전기공학과 졸업(석사). 2000년 2월 동 대학원 전기공학과 졸업(공박). 1989년~2001년 한국전기연구원 전력전자연구그룹 선임연구원. 2001년 9월~현재 전주대 공과대학 전기전자정보통신공학부 부교수. 현재 당 학회 국문지 편집위원.



박준호(朴俊浩)

1971년 6월 11일생. 1999년 금오공대 전자통신공학과 졸업. 1999년~2004년 평화일렉콤 전자통신연구소. 2004년~현재 LG Innotek(주) Power 연구실 SMPS Gr. PDP PSU개발 책임연구원.



이재삼(李在삼)

1974년 1월 26일생. 2000년 국민대 전자공학과 졸업. 2004년~현재 LG Innotek(주) Power 연구실 IPB Gr. 선임연구원. 전주대 전기전자공학과 석사과정.



허동영(許東營)

1961년 3월 28일생. 1987년 경북대 전자공학과 졸업. 1989년 KAIST 전기 및 전자공학과 졸업(석사). 1994년 동 대학원 전기 및 전자공학과 졸업(공박). 1994년~1997년 대우전자 Monitor 연구소. 1998년~2005년 Fairchild Child Semiconductor : Power System Control IC 개발. 2006년 현재 LG Innotek(주) Power연구실 상무/연구위원.