
결함접지면을 이용한 쉬프만 위상 천이기의 소형화

김기래*

Minimizing Design of the Schiffman Phase Shifter Using the Defected Ground Structure

Girae Kim*

요 약

본 논문은 쉬프만 위상 천이기의 소형화 설계를 위하여 마이크로스트립 선로의 접지면에 결함 접지면 구조를 이용하는 새로운 방법을 제시한다. DGS에 의하여 발생하는 부가적인 인덕턴스와 캐패시턴스 성분에 의하여 전파 지연 특성이 표준형 선로보다 크게 나타나는데, 이로 인하여 DGS를 포함한 전송선로의 전기적 길이가 DGS가 없는 표준 전송선로 전기적 길이보다 길게 나타난다. 표준 쉬프만 위상 천이기에 DGS를 삽입하여 전체적으로 15% 정도의 사이즈를 축소할 수 있었다.

ABSTRACT

This paper represents a new method, which uses defected ground structure (DGS) on the ground planes of microstrip lines, to reduce the size of the Schiffman phase shifter. DGS on the microstrip line shows an increased slow-wave effect due to the additional equivalent L and C components. So the electrical length of transmission line with DGS is longer than that of standard transmission line for the same physical length. Then, the length of transmission line with DGS can be shortened in order to maintain the original electrical length to be same. The performances of reduced phase shifter with DGS are quite similar to the ones of original Schiffman phase shifters. We can reduce the size about 15% using the DGS in original Schiffman phase shifter.

키워드

DGS, Phase Shifter, Schiffman phase shifter, Array antenna

I. 서론

최근의 통신 시스템에는 능동형 위상 배열 안테나를 이용하여 빔을 전자적으로 제어하는 기능이 보편적으로 이용되고 있는 추세이다[1]. 이런 배열 안테나 시스템에는 빔 패턴을 제어하기 위해 위상 천이기가 필요하다. 최근 들어 소형화의 요구가 가속되면서 하이브리드 보다는 MMIC 형태의 위상 천이기의 연구와 개발이 활발하다[2,3].

위상 천이기는 회로 구조에 따라 크게 switched-line 구조, loaded-line 구조, high pass/low pass filter 구조, reflection 구조로 나눌 수 있다[4~6]. 이들 구조들은 각각 장단점을 갖고 있는데, 광대역 동작을 위해서는 high pass/low pass filter 구조와 reflection 구조가 적합하다. 필터 구조는 전체 특성이 L,C 소자의 특성에 좌우되기 때문에 민감하다는 단점이 있다. 반사형 구조는 커플러의 광대역 특성을 이용하는 구조로서 회로의 크기가 커진다는 단점을 갖고 있다. 위상 천이기는 응용 대역의 대역폭 내에서 원하는 위상 천이 값 뿐만 아니라 낮은 삽입 손실과 위상 오차 등의 다양한 설계 요소들 고려하여야 한다. 슈프만 위상 천이기[7]는 마이크로 스트립 선로와 같은 평면형 구조에서 제작이 용이하고 특성이 상대적으로 우수하여 지금까지 많이 사용되는 구조이다. 이것은 여러 가지 장점을 갖지만 사이즈가 크다는 것과 결합선로 구조를 이용하기 때문에 결합도의 한계로 인하여 위상 천이 범위가 넓지 않다는 단점이 있다[8]. 본 논문에서는 표준 슈프만 위상 천이기의 사이즈를 줄이기 위해 마이크로스트립 선로 구조에 DGS를 추가하여 전체적으로 15% 정도의 사이즈를 축소할 수 있었다. 제안된 방법의 검증은 위하여 DGS가 있는 경우와 없는 위상 천이기를 설계하여 실험한 결과 같은 결과를 얻었다.

II. 슈프만 위상 천이기

1. 기본 구조 해석

슈프만 위상 천이기의 기본 구조는 그림 1과 같이 두 전송선로의 위상 차이를 이용하는 구조로 되어 있다. 경로2 (p2)는 전기적 위상이 θ 인 결합 전송선로가 포함되어 있고, 경로1 (p1)의 전기적 길이는 결합 전송선로의

전기적 길이의 정수배인 $k\theta$ 위상을 갖는다. 두 경로의 위상차는 결합계수와 상수 k 에 의해 결정된다.

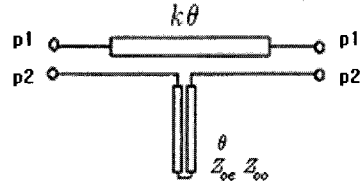


그림 1. 표준 슈프만 천이기 구조
Fig. 1 Structure of Standard Schiffman phase shifter

슈프만 위상천이기에서 사용된 평형 결합선로는 길이가 같고 한쪽 끝이 연결되어 있다. 이와 같은 결합선로의 특성임피던스와 위상 특성은 다음과 같이 나타내진다[7].

$$[V] = [Z][I] \quad (1)$$

여기서 $[Z] =$

$$\begin{bmatrix} \frac{-j}{2}(Z_{oc} \cot \theta - Z_{oo} \tan \theta) & \frac{-j}{2}(Z_{oc} \cot \theta + Z_{oo} \tan \theta) \\ \frac{-j}{2}(Z_{oc} \cot \theta + Z_{oo} \tan \theta) & \frac{-j}{2}(Z_{oc} \cot \theta - Z_{oo} \tan \theta) \end{bmatrix} \quad (2)$$

식(2)로부터 특성임피던스 Z_I 와 전달 상수 $(\alpha + j\phi)$ 는 식(3)과 (4)와 같다.

$$Z_I = \left(Z_{11}^2 - \frac{Z_{11} Z_{12}^2}{Z_{22}} \right)^{1/2} = \sqrt{Z_{oc} Z_{oo}} \quad (3)$$

$$\phi = \cos^{-1} \left(\frac{\rho - \tan^2 \theta}{\rho + \tan^2 \theta} \right) \quad (4)$$

여기서 무손실 전송선로에서 $\alpha = 0$ 으로 가정하고, $\rho = Z_{oc}/Z_{oo}$ 는 결합선로에서 결합 정도를 결정하는 임피던스의 비를 나타낸다. 결합계수 C 는 다음과 같이 표현된다.

$$C = -20 \log \left(\frac{\rho - 1}{\rho + 1} \right) \quad (5)$$

결합선로의 위상 변화는 식(4)와 같이 표현되며, 이를 그래프로 나타내면 그림 2와 같이 $\theta = n\pi/2$ 를 중심으로 ρ 에 따라 S자형의 곡선을 나타낸다.

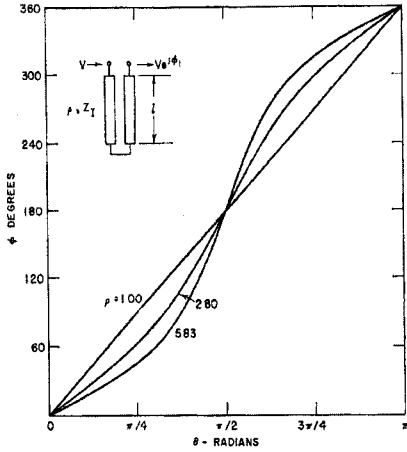


그림 2. 결합전송선로의 ρ 에 대한 위상 변화
Fig. 2 Phase variation for ρ of coupled transmission lines

그림 1의 쉬프만 천이기에서 위상차는 균일전송선로와 결합전송선로의 두 경로에 따른 위상 차이에 의해 발생한다. 위상차 $\Delta\phi$ 는 식(6)과 같다.

$$\Delta\phi = k\theta - \cos^{-1}\left(\frac{\rho - \tan^2\theta}{\rho + \tan^2\theta}\right) \quad (6)$$

식(6)에서 상수 k 는 기본선로와 결합선로의 전송선로 길이의 비를 나타낸다. 기본적인 쉬프만 위상 천이기는 결합선로의 결합정도를 나타내는 ρ 와 상수 k 에 따라서 위상차가 결정된다. 그림 3은 $\rho=3, k=3$ 에 대하여 식(5)와 식(6)을 그래프로 나타내었다.

$\theta = \pi/3, \pi/2, 2\pi/3$ 에서 위상차 $\Delta\phi = 90^\circ$ 를 나타낸다. 그러나 다른 영역에서는 위상 오차를 갖는다. 두 경로의 위상차를 확대해서 나타내면 그림 4와 같이 된다. 그림에서 나타낸바와 같이 2.34:1의 대역폭에서 최대 $90 \pm 4.8^\circ$ 의 위상오차를 갖는다. ρ 의 값에 따라 대역폭과 최대 위상오차의 값이 변한다. 예를 들어 $\rho=2.7$ 에서는 1.95:1의 대역폭에서 최대 $90 \pm 2.5^\circ$ 위상오차를 갖는다.

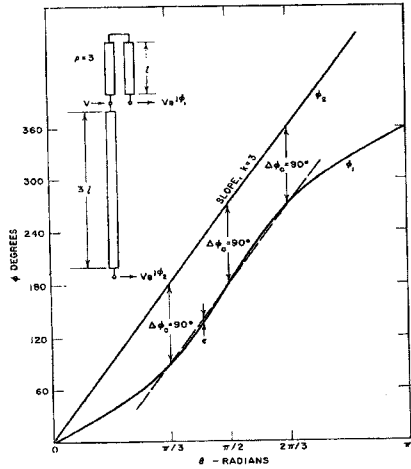


그림 3. 두 경로의 위상차 그래프
Fig. 3 Phase difference between two paths

2. 쉬프만 위상 천이기 설계

쉬프만 위상 천이기의 구조를 그림 5와 같이 구성하였다. 위상차 $\Delta\phi = \phi_1 - \phi_2$ 는 두 경로의 위상 차이에 의해 발생한다. 경로 1은 결합 전송선로를 포함하고 있다. 특성 임피던스는 $Z_1 = \sqrt{Z_{oe} Z_{oo}}$ 이며, 선로길이 L_3 에 해당하는 위상각 θ_3 을 포함한다. 경로2의 균일 전송선로의 특성임피던스는 $Z_o = Z_1$ 이며, 전송선로의 길이는 $L_4 = kL_3 + L_1 + L_2$ 이며, 여기서 k 는 경로1의 결합선로의 전송선로 길이에 대한 정수배를 나타낸다. 균일 전송선로의 특성임피던스는 $Z_o = Z_1 = \sqrt{Z_{oe} Z_{oo}}$ 이며, 각 포트에서 임피던스 정합이 되어야한다. 입력단자에서 입력 임피던스는 $Z_{input} = Z_1/2$ 이다.

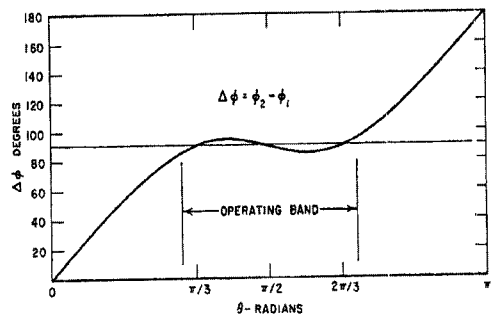


그림 4. 쉬프만 천이기의 위상차 특성곡선
Fig. 4 Phase difference curve of Schiffman phase shifters

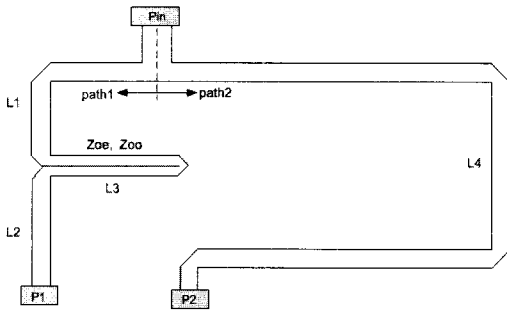


그림 5. 일반적인 쉬프만 위상 천이기
Fig. 5 General Schiffman phase shifters

여기서 θ 는 결합선로의 전기적 길이이고, 기모드와 우모드에서 결합선로의 전기적 길이는 같다고 가정한다. 즉, $\theta = \theta_e = \theta_o$ 이다. 식(7)에서 적당한 θ , K , ρ 를 선택하면 원하는 위상 천이를 구할 수 있다. 설계 예로써 쉬프만 천이기를 이용하여 중심 주파수 5.0GHz에서 90도 위상 천이기를 설계하였다.

III. DGS를 이용한 위상 천이기

그림 5의 쉬프만 위상 천이기는 구조적으로 간단하여 설계가 쉽고 특성이 대체로 양호한 장점을 갖지만, 최근 시스템이 소형화되면서 회로들의 소형화 요구에 따라 RF/마이크로파 부품들이 MMIC화 되고 있다. 이런 점에서는 쉬프만 위상 천이기는 그림 5에서 경로 2의 전송선로가 길어지는 이유로 소형화의 한계를 갖게 된다. 본 논문에서는 결합 접지면 구조 (DGS)를 이용하여 전송선로의 길이를 단축함으로써 쉬프만 위상 천이기를 소형화 설계를 하고자 한다.

1. 결합 접지면 구조 (DGS)와 등가회로

마이크로파 전송선로에 일정한 구조의 주기구조나 결합구조를 넣으면 기존의 전송선로에서 볼 수 없는 새로운 전송특성을 나타낸다[9]. 주기구조나 결합구조는 등가적으로 인덕턴스나 캐패시턴스를 전송선로에 부가하기 때문에 이들 L-C에 의한 주파수 특성이 발생한다. 이러한 주기구조에는 포토닉 밴드갭(photonic band gap, PBG) 형태의 주기구조와 결합접지구조 (DGS) 형태의 결합 구조가 대표적으로 제시되고 있다. PBG는 다수의

주기 구조가 연속적으로 존재해야 한다는 문제가 제기되어 회로적 응용이 매우 제한적이라는 단점이 있다. 그러나 DGS는 구조와 구현 방법이 간단하여 회로 응용에 많이 사용된다. 그림 6은 마이크로스트립 선로의 접지면에 아령형태로 식각된 패턴을 갖는 DGS의 모양을 나타낸다. 그림 7은 이와 같은 구조의 DGS 전송특성을 3D EM 시뮬레이션 도구인 HFSS를 이용하여 나타내었다. 시뮬레이션은 유전율 2.2, 유전체 두께가 0.7874mm인 기판을 사용하였다. DGS 셀의 각 파라미터는 $a=b=5\text{mm}$, $g=0.5\text{mm}$ 이다. 그림 8은 제시된 DGS의 전송특성으로부터 등가회로를 나타내었다. 등가회로는 그림 8과 같이 병렬 LC 회로에 기인한 8GHz에서 감쇄극을 볼 수 있다. 등가회로의 소자 값은 3dB 차단 주파수를 갖는 1-pole Butterworth 저역통과 여파기와 등가관계로부터 유도된 식(7)과 (8)로부터 구할 수 있다[10].

$$C = \frac{\omega_c}{Z_o g_1} \cdot \frac{1}{\omega_o^2 - \omega_c^2} \quad (7)$$

$$L = \frac{1}{\omega_o^2 C} \quad (8)$$

여기서, ω_o 는 LC 공진 각주파수이며, ω_c 는 3dB 차단 주파수이다. <표 1>은 DGS 크기에 따른 주파수 특성과 등가 LC 값을 나타내었다. 크기 변화를 잘 나타나도록 유전율 10, 높이 1.5748mm인 기판을 이용하였으며 DGS의 크기가 커짐에 따라 공진 주파수가 감소하고 <표 1>과 같이 전송 선로의 유효 인덕턴스가 증가함을 알 수 있다.

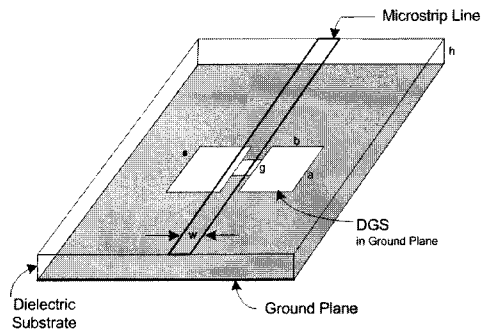


그림 6. DGS를 갖는 전송선로
Fig. 6 Transmission line with DGS

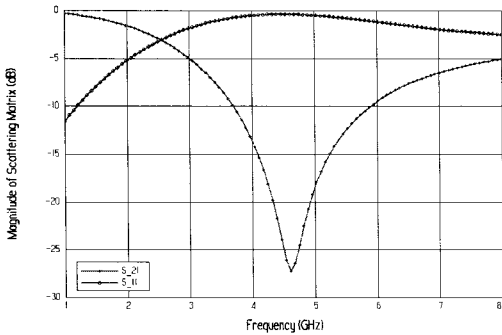


그림 7. 제시된 DGS의 시뮬레이션 특성
Fig. 7 Simulation result of DGS

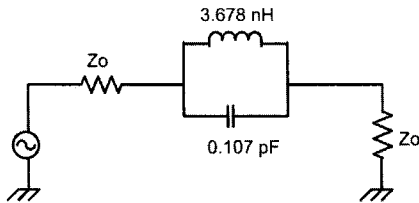


그림 8. DGS의 등가회로
Fig. 8 Equivalent circuit for DGS

표1. DGS 크기에 대한 등가 LC 값
Table. 1 Equivalent LC values for DGS dimensions

	DGS Dimension (mm)		
	a=b=1.3	a=b=2.5	a=b=4.6
L (nH)	0.3675	0.866	1.9773
C (pF)	0.5122	0.5285	0.5380
f_c (GHz)	10.15	6.085	3.62
f_α (GHz)	11.6	7.44	4.88

(f_c : Cutoff Frequency f_α : Attenuation pole)

2. 전파지연 효과에 의한 선로길이 단축

그림 9는 DGS에 의한 전기적 길이의 증가를 보이기 위하여 물리적으로 길이가 같은 두 개의 선로중 하나에 DGS를 삽입한 그림이다. 이 두 선로에 대한 10GHz 까지의 S_{21} 의 전기적 길이를 그림 10에 나타내었다. DGS에 의하여 전체 선로의 전기적 길이가 더 길어졌음을 알 수 있다. 따라서 그림 9(a)를 위상 천이기에 내재되어 있는

어느 선로라고 가정 한다면, DGS를 삽입함으로써 처음의 길이 L에서 L'로 줄여도 동일한 전기적 길이를 유지할 수 있게 된다.

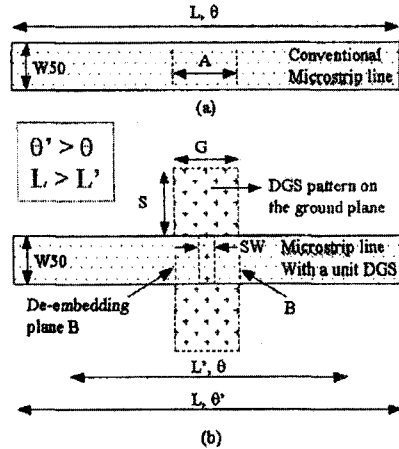


그림 9. (a) 표준형 마이크로스트립 선로
(b) DGS를 갖는 같은 길이의 마이크로스트립 선로
Fig. 9 (a) Standard Microstrip lines
(b) Microstrip lines with DGS

그림 9에는 표준형 마이크로 스트립 선로가 DGS 패턴 양쪽 입출력 단자에 길게 연결되어 있기 때문에 순수하게 DGS에 의한 S_{21} 위상 증가 증도를 알아보기가 어렵다. 따라서 기준면을 그림 9에 표시한 A와 B 까지 밀어 넣으면 동일한 물리적 길이 G에 대하여 DGS에 의하여 증가한 S_{21} 의 위상을 알 수 있다. 이를 구하여 10GHz의 위상을 그림 10에 나타내었다. 이 그림을 통하여 DGS에 의한 전기적 길이가 현저하게 증가했음을 알 수 있다. 위에서 살펴본 DGS에 의한 S_{21} 의 위상 증가 현상을 전파 지연 효과 (slow-wave effect)로 생각해 볼 수 있다. 전자파가 동일한 물리적 공간을 진행하는데 필요한 파장 단위의 길이는 자유공간에서보다는 유전율이 1보다 큰 일 반 매질에서 더 크게 나타난다. 역으로 말해서, 동일한 파장일 때 자유공간에서 전파된 거리가 일반 매질에서 보다 크게 나타난다. 따라서 매질의 유효유전율이 클수록 전파지연효과가 클 것이다. 동일한 매질에서는 마이크로 스트립과 같은 표준 전송선로보다 DGS와 같은 부가적인 조건을 인가하여 별도의 등가 L, C 성분을 유도해 내면 보다 더 큰 전파 지연 효과를 얻을 수 있다. 이것

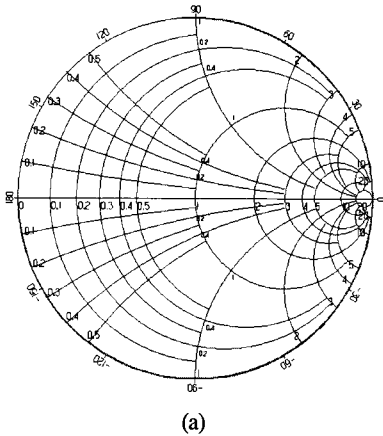
을 수식으로 표현하면 다음과 같다.

$$\beta = \kappa_o \sqrt{\epsilon_{eff}} \tag{9}$$

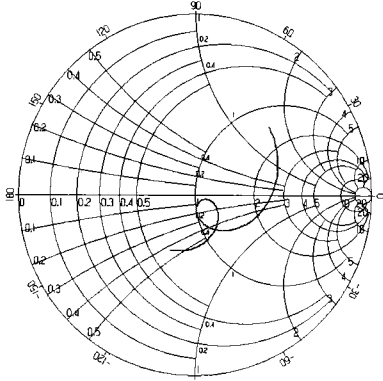
$$SWF = \sqrt{\epsilon_{eff}} = \frac{\beta}{\kappa_o} \tag{10}$$

$$\lambda_g = \frac{\lambda_o}{\sqrt{\epsilon_{eff}}} \tag{11}$$

$$\sqrt{\epsilon_{eff}} = \frac{\lambda_o S_{21,deg}}{360 L} \tag{12}$$



(a)



(b)

그림 10. (a) 표준형 마이크로스트립 선로의 S_{21} 위상
(b) DGS를 갖는 같은 길이의 마이크로스트립 선로의 S_{21} 위상

Fig. 10 (a) Phase of S_{21} for microstrip line without DGS (b) Phase of S_{21} for microstrip line with DGS

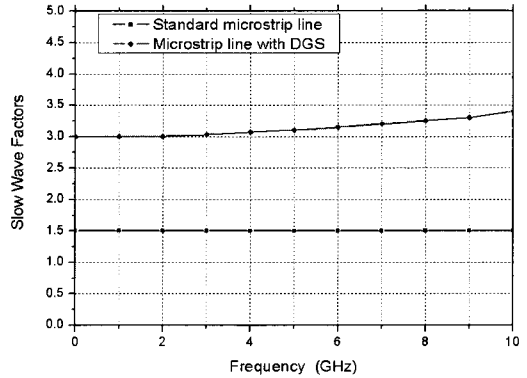


그림 11. 두 마이크로스트립 선로의 길이 G에 대한 전파지연 상수

Fig. 11 Slow wave factors for two microstrip lines

식(9)는 유효 유전율이 ϵ_{eff} 인 유전체 에서의 $\beta - \kappa_o$ 의 관계를 보여준다. 여기에서 β 는 유효유전율이 ϵ_{eff} 인 매질에서의 전파상수, κ_o 는 자유공간에서의 전파상수이다. 전파지연 상수 (slow-wave factor, SWF)는 β 와 κ_o 의 비로 나타나므로 식(10)와 같이 되는데, 파장과의 관계식은 식(11)과 같다. 여기에서 λ_g 와 λ_o 는 유효유전율이 ϵ_{eff} 인 유전체에서와 자유공간에서의 파장이다. 이제 길이가 L인 어느 전송 선로에서의 S_{21} 위상을 $S_{21,deg}$ 라고 하면 식(12)를 이용하여 전파 지연 상수를 계산 할 수 있다. 그림 11은 표준 마이크로 스트립 선로와 DGS 선로를 길이 G만큼 잘라서 비교했을 때의 전파 지연 상수를 보여주고 있다. DGS가 있는 경우에 두 배 이상의 큰 전파지연 상수를 보여준다. 따라서 마이크로 스트립 선로에 DGS를 적용했을 경우에 길이를 크게 줄일 수 있음을 예측할 수 있다.

IV. 설계 및 결과

구조적으로 간단하여 설계가 쉽고 특성이 우수한 쉬프만 위상 천이기는 상대적으로 회로의 면적이 크다는 단점이 있었다. 본 논문에서는 그림 12와 같이 DGS에 의한 전파지연 효과를 이용하여 전송선로의 길이를 축소 할 수 있었다. 그림 12에 설계한 DGS를 이용한 쉬프만 위상 천이기의 구조와 사진을 나타내었다. 그림 13에는

측정결과와 Ansoft의 Ensemble 프로그램에 의한 EM 시뮬레이션 결과를 비교하여 일치함을 보였다.

참고문헌

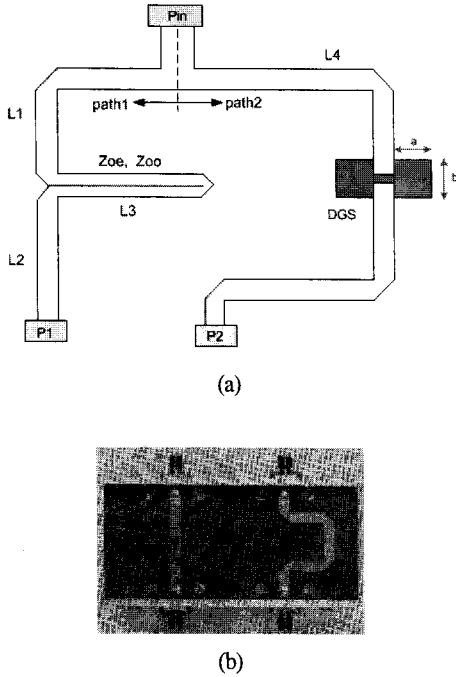


그림 12. 설계된 DGS를 이용한 위상 천이기 구조
(a) Layout diagram (b) photo of PCB

Fig. 12 Structure of designed phase shifter with DGS
(a) Layout diagram (b) photo of PCB

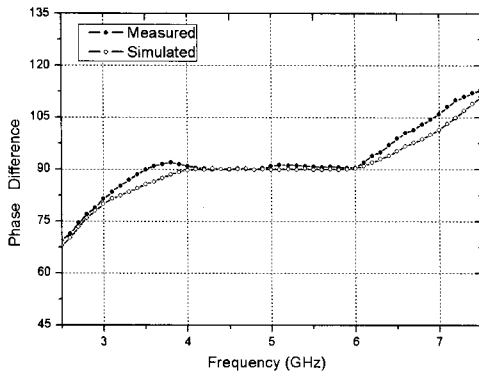


그림 13. DGS를 이용한 위상 천이기 결과
Fig. 13 Measured and Simulated results

[1] K. Zuefle, F. Steinhagen, "Coplanar 4-bit HEMT Phase Shifter for 94GHz Phased Array Radar Systems," IEEE MTT-S, pp. 303-306, 1999.

[2] D. C. Boire, G. St. Onge, C. Barratt, "4:1 bandwidth Digital Five bit MMIC Phase Shifters", IEEE Microwave and Millimeter Wave Monolithic Circuits Symposium, pp. 69-73, 1989.

[3] Christopher Moye, Glenn Sakamoto, and Michael Brand, "A Compact Broadband 6-bit MMIC Phase with Integrated Digital Drivers" IEEE MTT-S, pp. 457-460, 1990.

[4] Mohsen Shokrani and Vik J. Kapoor, "InGaAs Microwave Switch Transistors for Phase Shifter Circuits," IEEE Trans. Microwave Theory Tech., vol. 42, pp. 772-778, 1994.

[5] Robert Coasts, James Klein, and D. Pritchett, "A Low Loss Monolithic 5-bit PIN Diode Phase Shifter", IEEE MTT-S, pp. 915-918, 1990.

[6] 정상화, 백성원, 이상원, 정기웅, " 5-Bit 광대역 MMIC 위상 변위기의 설계 및 제작", 한국 전자과학회 논문지, 제 13권 2호, pp. 123-128. 2002.

[7] B. M. Schiffman, " A New Class of Broad-Band Microwave 90-Degree Phase Shifter", IRE Trans. Microwave Theory Tech., vol. 6, pp. 232-237, 1958.

[8] 엄순영, "강한 위상 산란 특성을 갖는 회로망을 이용한 새로운 광대역 180도 위상 천이기에 대한 연구", 한국 전자과학회 논문지, 제 14권 4호, pp. 401-412. 2003.

[9] 임종식, 배주석, 최관순, 안달, " 결합접지구조와 집중소자를 지닌 초고주파 전송선로의 전기적 특성 연구", 한국산학기술학회지, Vol. 7, No. 4, pp. 616-624, 2006.

[10] D. Ahn, J. S. Park, C. S. Kim, J. Kim, Y. Qian, and T. Itoh, "A Design of the Low Pass Filter Using the Novel Microstrip Defected Ground Structure," IEEE Trans. Microwave Theory Tech., vol. 49, no. 1, pp. 86-93, 2001.

저자 소개



김기래 (Girae Kim)

1986. 2: 서강대학교 전자공학과
(공학사)

1988. 2: 서강대학교 대학원
전자공학과 (공학석사)

1998. 2: 경남대학교 대학원 전자공학과 (공학박사)

1988-1993: 삼성전자(주) 정보통신연구소 선임연구원

1993. 3 - 1999.2 마산대학 정보통신과 조교수

1999. 3 - 현재 신라대학교 전자공학과 부교수

2002. 6 - 2003. 9: 미국 UCLA, Post -Doc.

(한국과학재단 지원)

※관심분야: 마이크로파 회로, MMIC 패키징 해석,
ISM 무선 데이터 통신, FMCW 레이더 시스템