논문 2009-46SD-9-1

이중 방열 구조를 갖는 GaAs 건 다이오드 제작

(Fabrication of GaAs Gunn Diodes With A Double Heat Sink)

김 미 라*, 이 진 구**, 채 연 식*, 임 현 준*, 최 재 현***, 김 완 주***

(Mi-Ra Kim, Jin-Koo Rhee, Yeon-Sik Chae, Hyun-Jun Lim, Jae-Hyun Choi, and Wan-Joo Kim)

요 약

본 논문에서는 음극 및 양극으로 동시에 열 방출을 수행할 수 있는 이중 방열 구조의 Gunn 다이오드를 제작하고 음극 방열 구조를 갖는 Gunn 다이오드와 그 특성 차이를 비교하였다. 제작된 다이오드의 DC 특성 측정 결과, 단일 방열 구조의 경우에는 3 V의 문턱전압과 744 mA의 최대 전류 및 4.8 V의 항복 전압 특성을 나타내었고, 이중 방열 구조 다이오드는 2.5 V의 문턱전압, 778 mA의 최대 전류 및 5 V 이상의 항복전압 특성을 나타내었다.

Abstract

We fabricated Gunn diodes with a double heat sink which has anode heat sink as well as cathode heat sink for efficient heat dissipation. We compared the DC characteristics of a double heat sink diode with a conventional cathode heat sink Gunn diode. It was shown that the Gunn diode with a single heat sink has the threshold voltage of 3 V, the peak current of 744 mA, and the breakdown voltage of 4.8 V. Also, the Gunn diode with a double heat sink showed the threshold voltage of 2.5 V, the peak current of 778 mA, and the breakdown voltage over 5 V.

Keywords : GaAs, Gunn diode, Double heat sink

Ⅰ. 서 론

GaAs 및 GaN와 같은 Ⅲ-Ⅴ족 화합물 반도체에서 Ridley와 Watkins[1] 그리고 Hilsum[2]이 이동전자효과에 의한 음성미분저항(Negative Differential Resistance; NDR)의 가능성을 지적한 이후, 1963년 J. B. Gunn[3]이 GaAs에서 뜨거운 전자에 의한 전류의 측정을 통하여 어떤 특정 전기장 이상에서 전류밀도(속도)가 전압(전기장)에 대해 증가하지 않고 시간에 대하여 진동함을 관측하였다. 전류밀도와 전기장이 역 비례하는 이 불안정한 영역이 음성 저항 값을 주는 NDR 영역이며, 이것이 Gunn 진동(oscillation)의 원인이다. 불안정한 상태의 전류가 NDR을 통하여 아주 다른 상태로 가는 중에 전류가 시간 간섭성을 가지고 진동하며, 그 진동수는 마이크로파 영역에 해당된다. 이 메카니즘이 마이크로파 및 밀리미터파에서의 Gunn 발진기와 증폭기에 이용된다. Gunn 다이오드는 n+nn+의 샌드위치 구조의 양 끝에 오믹 접촉을 갖는 균일한 시료이다. 비록 그 구조는 간단하지만 원하는 주파수에서 원하는 출력 특성과 효율을 가지는 Gunn 다이오드를 제작하기 위해서는 활성영역(active layer)의 길이와 구조, 이동도, 도핑, 접촉, 그리고 열 방출 문제와 같은 조건들이 중요하고 세심하게 고려되어져야 한다. 특히 열 방출 문제는 다이오드의 잡음 및 출력 문제와 직접적인 연관이 있으므로, 소자 동작 시 발생되는 열을 효과적으로 방출시켜야 한다. 이를 위해 다이오드 제작 시 화합물 반도체 기판의 두께를 얇게 연마하여 음극 (cathode)에 Au 또는 다이아몬드 등의 열전도도가 우수한 물질을 이용하여 방열

* 정회원, ** 평생회원, 동국대학교 밀리미터파 신기술 연구센터
(Millimeter-wave INnovation Technology research center (MINT), Dongguk University)
*** 정회원, 국방과학연구소
(Agency for Defense Development)
※ 본 연구는 동국대학교 연구년 규정에 의거하여 제출된 논문임. 본 연구는 동국대학교 밀리미터파 신기술 연구센터 (MINT)의 지원을 받아 수행되었음.
접수일자: 2009년5월15일, 수정완료일: 2009년9월1일

판을 갖는 구조로 제작되어진다.

본 논문에서는 GaAs 기반의 Gunn 다이오드를 제작하였으며, 열 방출 효과를 증가시키기 위하여 양극 (anode)을 반도체 층보다 더 큰 크기를 갖는 전극을 형성시킴으로써 이중 방열 구조를 갖도록 하여 열 방출 효과를 증가시켜 소자의 항복 전압을 증가시켰다.

Ⅱ. 단일 및 이중 방열 구조

그림 1은 일반적으로 제작되어지는 단일 방열 구조를 갖는 Gunn 다이오드의 구조를 나타낸 것이다. 단일 방열 구조는 음극에 Au 또는 다이아몬드 등의 열전도도가 높은 재질로 방열판을 형성하여 소자 동작 시 발생하는 열을 음극 쪽으로만 방출시킬 수 있는 구조이다[4]. 만일 양극 전극의 금속과 반도체간의 접촉 저항을 감소시키기 위해 높은 도핑농도를 갖는 두꺼운 캡 층을 사용하였을 경우, 양극 쪽으로의 활성층 영역에서 발생되는 열은 효과적으로 방출되지 못하여 소자의 특성을 저해하는 요인이 될 수 있다.

본 논문에서는 상기의 단일 방열 구조가 갖는 단점을 보완하기 위하여 반도체 층보다 더 큰 크기의 양극 전극이 형성되는 이중 방열 구조의 Gunn 다이오드를 개발하였다. 그림 2는 이중 방열 구조를 갖는 Gunn 다이오드 구조를 나타낸 것으로, 양극 전극의 크기가 반도체 층보다 더 크다. 이러한 구조는 식각 방법을 이용하여 반도체 층을 식각하여 전극보다 작은 크기로 제작할 수 있다. 습식 식각을 이용하는 경우, 식각 시 수직이 아닌 경사진 식각 계면 혹은 반도체와 전극 사이에 식각 용액이 침투하여 전극과 반도체의 접착력을 약화시켜 측정 또는 패키지 (package) 공정에서 전극이 떨어지는 단점이 있다. 또한 건식식각을 사용하는 경우에는 식각을 위한 레지스트 마스크를 사용하지 못하고 전극을 마스크로 사용하여야 하며, 식각 시 전극이 같이 식각되는 문제가 있다. 본 논문에서는 이러한 문제들을 고려하여 본 연구실에서 개발된 공정 방법을 이용하여 이중 방열 구조를 갖는 Gunn 다이오드를 제작하였다.

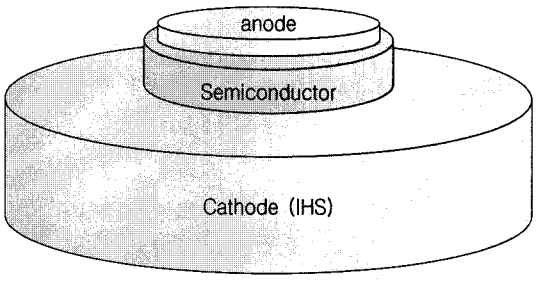


그림 1. 단일 방열 구조
Fig. 1. Single heat sink structure.

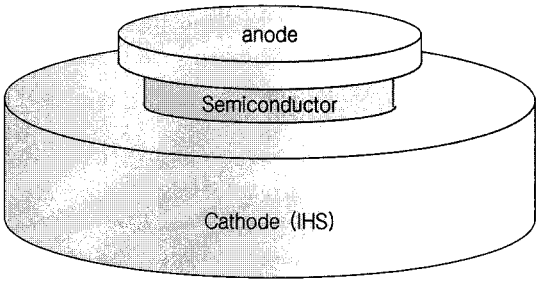


그림 2. 이중 방열 구조
Fig. 2. Double heat sink structure.

Ⅲ. 이중 방열 구조의 Gunn 다이오드 제작

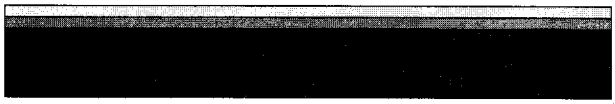
이중 방열 구조의 Gunn 다이오드 개발을 위하여 Graded Gap Injector(GGI) GaAs Gunn 다이오드 에피 구조[5~6]를 사용하였다. 이 구조는 초기에 Hutchinson et al[7]과 Couch et al[8]에 의해 제안되었는데, 본 연구에서는 출력 전력 및 효율을 높이기 위하여 S. Montanari et al [9]에 의해 제안된 GGI GaAs Gunn 다이오드의 에피 구조를 사용하였다. 이 구조는 2×10^{18} cm^{-3} 이상의 높은 도핑농도를 갖는 n+ GaAs 기판 위에 anode(collector) 금속 접촉을 형성하기 위한 7000 Å의 두께와 5×10^{18} cm^{-3}의 불순물 농도를 갖는 n+ 접촉 형성층을 설계한 후 그 위에 1.6 ㎛의 두께와 1×10^{16} cm^{-3}의 불순물 농도를 갖는 n- 활성영역이 성장되도록 설계하였다. 활성영역 위에 50 Å의 두께와 1×10^{18} cm^{-3} 불순물 농도의 델타(δ) 도핑 층을 설계하였으며, GGI로서 500 Å 두께의 진성 경사 (graded) $Al_xGa_{1-x}As$ 층을 설계하였다. $Al_xGa_{1-x}As$ 층의 Al의 조성비는 성장 시 격자가 끊어지는 것을 막고 최대의 부정합 구조를 얻기 위하여 0.3에서 0까지 선형적으로 변화를 갖도록 설계되었다. 또한 GGI $Al_xGa_{1-x}As$ 층 상, 하부에 경사 장벽으로의 도핑 확산을 막기 위하여 100 Å의 진성 GaAs 스페이서 (spacer) 층을 설계하였다. 마지막으로 cathode (emitter) 금속 접촉을 형성하기 위한 5000 Å의 두께와 5×10^{18} cm^{-3}의 불순물 농도를 갖는 n+ 접촉 형성층을 설계하였다. 그림 3에 설계된 Gunn 다이오드의 에피 구조를 나타내었다.

그림 3과 같이 성장된 에피 웨이퍼를 TCE (trichloroethylene), 아세톤 및 IPA 등의 유기 용매와

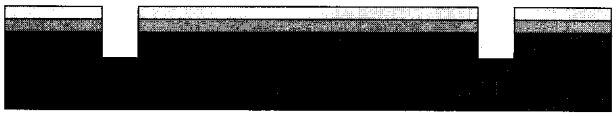
GaAs	5000 Å	5×10^{18} cm^{-3}
GaAs	100 Å	Undoped
$Al_xGa_{1-x}As$ (0.3 ~ 0)	500 Å	Undoped
GaAs	100 Å	Undoped
GaAs	50 Å	1×10^{18} cm^{-3}
GaAs	16000 Å	1×10^{16} cm^{-3}
GaAs	7000 Å	5×10^{18} cm^{-3}
n+ GaAs		

그림 3. Gunn 다이오드의 에피 구조
Fig. 3. Gunn diode epi-layer structure.

D. I.(de-ionized) water를 이용하여 세척한 후(그림 4 (a)), top-side trench 형성을 위한 pattern을 형성하여 습식식각 방법으로 trench를 형성하였다. Trench 형성에 사용된 식각 용액으로는 인산(H3PO4), 과산화수소(H2O2) 및 물(H2O)이 각각 1:1:20의 비율로 혼합된 용액이 사용되었으며, 본 식각 용액은 상온(25 ℃)에서 3000 Å/min의 식각율을 나타내었다. Trench 형성을 위한 식각은 총 40분 동안 진행되었으며, 12 ㎛의 깊이의 trench가 형성되었다(그림 4 (b)). 식각 공정을 위해 형성된 PR을 제거한 후, n+ contact layer 위에 AuGe/Ni/Au(800/280/1600 Å)의 오믹 금속을 증착하여 음극 전극을 형성하고 320 ℃의 진공상태에서 60초 동안 오믹 금속 열처리(alloy)를 수행하였다 (그림 4 (c)). 50 ㎛ 이상의 두꺼운 두께를 갖는 음성 PR인 SU-8 50을 사용하여 350 ㎛의 지름을 갖는 IHS(integral heat sink) pattern을 형성하고 (그림 4 (d)), 도금(plating) 방법을 이용하여 40 ~ 45 ㎛ 두께의 Au를 적층하여 IHS를 형성하였다 (그림 4 (e)). PR을 제거한 후 IHS를 보호하고 금속 지지층(support layer)을 형성하기 위한 두 번째 도금 seed layer를 Ti/Au (1000/1000 Å) 증착한 후 (그림 4 (f)), 30 ~ 40 ㎛ 두께의 금속 지지층을 Au 도금 방법으로 형성하였고 (그림 4 (g)), n+ GaAs 기판을 10 ㎛의 두께가 되도록 연마(lapping & polishing)하였다 (그림 4 (h)). 양극 금속 전극 패턴을 형성 후 AuGe/Ni/Au(800/280/1600 Å)의 오믹 금속을 증착하고 양극 전극의 오믹 접촉 형성을 위해 320 ℃의 진공상태

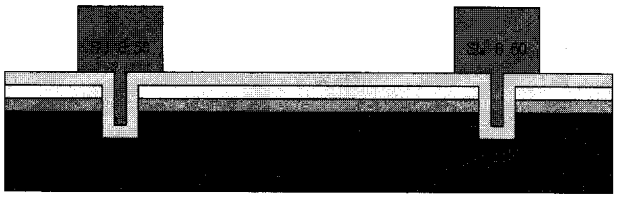


(a) 웨이퍼 세척
(a) Wafer cleaning

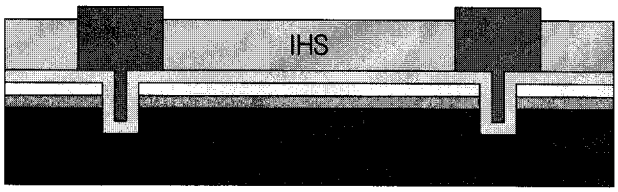


(b) Trench 형성
(b) Trench formation

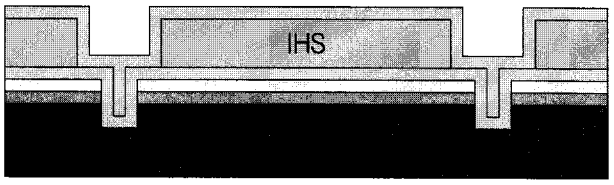
(c) 음극 전극 형성
(c) Cathode electrode formation



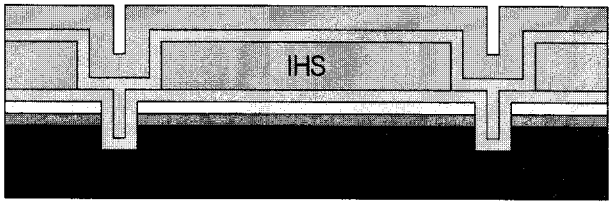
(d) IHS 패턴 형성
(d) IHS pattern lithography



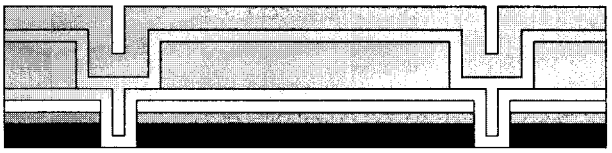
(e) Au 도금
(e) Au plating



(f) 2차 seed 증착
(f) 2nd seed deposition

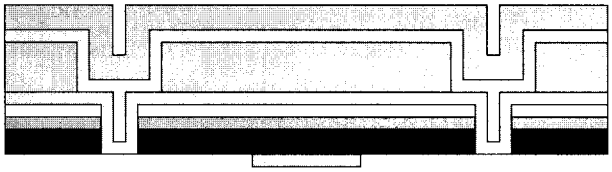


(g) 2차 Au 도금 (지지 금속층)
(g) 2nd Au plating (support layer)



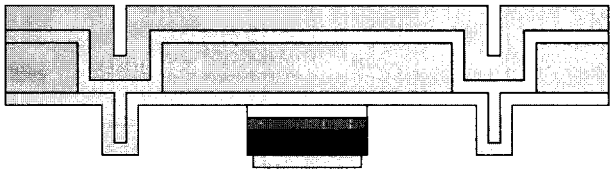
(h) 기판 연마

(h) Wafer thinning (lapping and polishing)



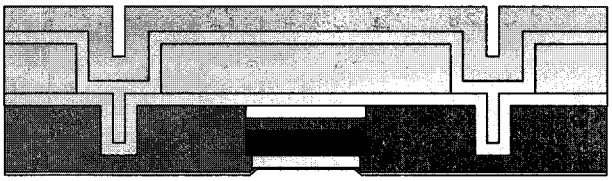
(i) 양극 전극 형성

(i) Anode electrode formation



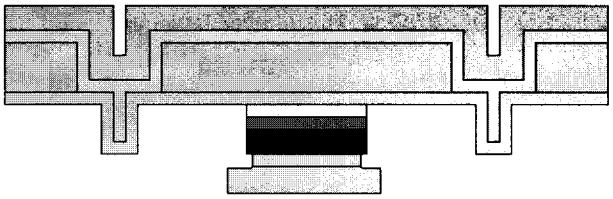
(j) MESA 식각

(j) MESA etching



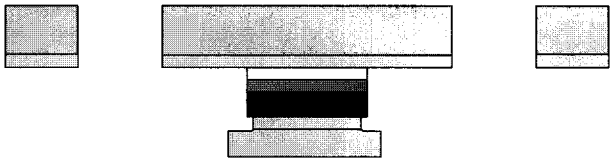
(k) 오버레이용 seed 적층

(k) Seed for overlay deposition



(l) 오버레이용 Au 도금

(l) Au plating for overlay



(m) 지지 금속층 제거

(m) Support layer strip

그림 4. 이중 방열 구조 Gunn 다이오드 제작순서
Fig. 4. Process flow of Gunn diode with double heat sink.

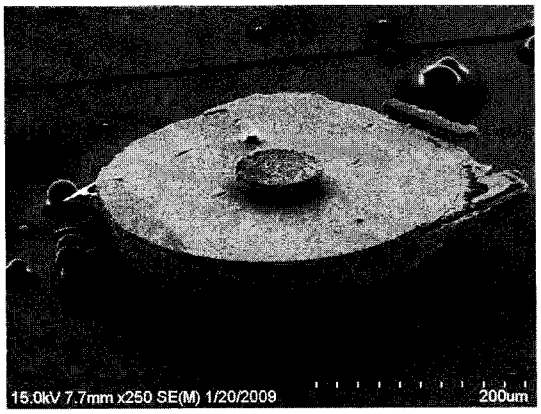


그림 5. 이중 방열 구조 Gunn 다이오드
Fig. 5. Gunn diode with double heat sink structure.

에서 60초 동안 열처리를 수행하였다 (그림 4 (i)). 소자의 격리를 위한 MESA 식각을 건식식각 방법을 이용하여 수행한 후 (그림 4 (j)), 반도체 층보다 더 큰 양극 전극의 오버레이(overlay) 금속층 형성을 위해 그림 4 (k)와 같이 패턴을 형성한 후 도금 공정을 위한 seed layer를 Ti/Au (300/1000 Å) 적층하였다. 오버레이 금속층은 패턴 형성 후 도금 방법을 이용하여 형성되었으며 (그림 4 (l)), 지지 금속층을 제거함으로써 이중 방열 구조의 Gunn 다이오드를 제작하였다 (그림 4 (m)).

그림 5는 상기의 공정 방법을 이용하여 제작된 Gunn 다이오드의 사진이다.

Ⅳ. 측정결과

Keithley사의 4200SCS DC parameter analyzer를 사용하여 제작된 이중 방열 구조 GaAs Gunn 다이오드의 DC 특성을 측정하였다. DC 측정 시 단일 방열 구조를 가진 Gunn 다이오드를 같이 측정하여 열 방출 효과에 따른 문턱전압 (threshhold voltage), 최대 전류 (peak current) 및 항복 전압 (breakdown voltage)을 비교하였다.

그림 6은 동일한 52 ㎛의 반도체 층의 지름을 갖는 단일 방열 구조 및 이중 방열 구조의 Gunn 다이오드의 측정된 전류-전압 특성을 나타낸 것으로, 단일 방열 구조의 경우에는 3 V의 문턱전압과 744 mA의 최대 전류를 나타내었고, 이중 방열 구조의 다이오드는 2.5 V의 문턱전압 및 778 mA의 최대 전류를 나타내었다. 특히 항복 전압의 경우, 단일 방열 구조의 Gunn 다이오드는 4.8 V이고 이중 방열 구조의 Gunn 다이오드는 5 V 이상으로, 특성 차이를 나타내었다.

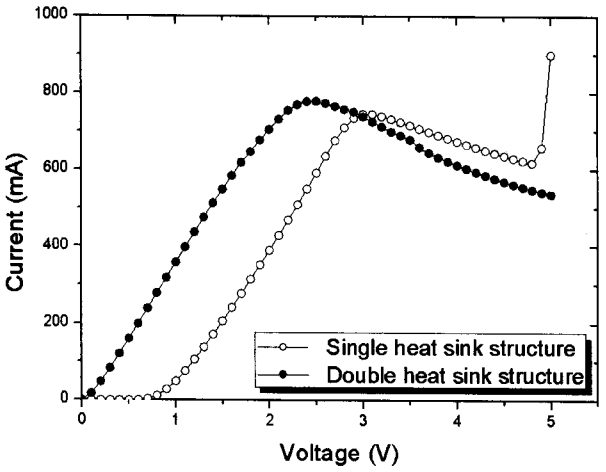


그림 6. 전류-전압 특성
Fig. 6. I-V characteristics.

V. 결 론

본 논문에서는 음극 및 양극으로 동시에 열 방출을 수행할 수 있는 이중 방열 구조의 Gunn 다이오드를 제작하였다. 또한 특성의 차이를 비교하기 위하여 단일 방열 구조를 갖는 Gunn 다이오드를 동시에 제작하여 DC 특성을 비교하였다. 제작된 다이오드의 DC 특성 측정 결과, 단일 방열 구조의 경우에는 3 V의 문턱전압과 744 mA의 최대 전류 및 4.8 V의 항복 전압 특성을 나타내었고, 이중 방열 구조의 다이오드는 2.5 V의 문턱전압 및 778 mA의 최대 전류 및 5 V 이상의 항복전압 특성을 나타내었다. 이러한 DC 특성의 차이는 음극의 방열판만으로 열 방출을 수행하는 단일 방열 구조보다는 양극으로도 열 방출을 수행하는 이중 방열 구조의 Gunn 다이오드의 열 방출 특성이 차이로 인한 것으로 사료되며, 열 방출 특성이 우수한 이중 방열 구조의 Gunn 다이오드의 특성이 우수한 것으로 판단된다. 또한 이러한 DC 특성 차이는 RF 특성에서도 차이를 보일 것으로 사료되어, 현재 패키지 공정을 수행하여 RF 특성을 측정하고 있다.

참 고 문 헌

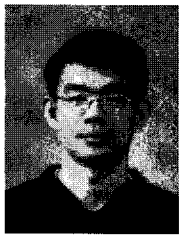
[1] B. K. Ridley and T. B. Watkins, "The possibility of negative resistance effects in semiconductors," *Proc. Phys. Soc. Lond.*, vol. 78, pp. 293, 1961.
[2] C. Hilsum, "Transferred electron amplifiers and oscillators," *Proc. IRE.*, vol. 50, pp.185, 1962.
[3] J. B. Gunn, "Microwave oscillation of current III-V semiconductors," *Solid State Comm.*, vol. 1, pp. 88, 1963.
[4] Mi-Ra Kim, Seong-Dae Lee, Jae-Seo Lee, Jin-Koo Rhee, Sam-Dong Kim, No-Seung Kwak, Yeon-Sik Chae, and Wan-Joo Kim, "Fabrication of GaAs Gunn Diodes Using Trench Method," *Proceedings of Asia Pacific Microwave Conference (APMC)2008*, D6-09. 2008.
[5] 김미라, 이성대, 채연식, 이진구, "GaAs Gunn 다이오드 소자의 제작과 부성미분저항", 대한전자공학회논문지, 제 44권 SD 편 제 7호, 2007.
[6] 김미라, 이성대, 채연식, 이진구, "밀리미터파 GaAs 건 다이오드의 설계 및 제작, 대한전자공학회논문지, 제 44권 SD 편 제 8호, 2007.
[7] S. Hutchinson, J. Stephens, M, Carr, M, J, Kelly, "Implant isolation scheme for current confinement in graded-gap Gunn diodes," *Electron Lett.* vol 32, pp.851, 1996.
[8] NR Couch, PH Beton, MJ Kelly, DJ Knight, and J Ondria, "The use of linearly graded composition AlGaAs injectors for intervalley transfer in GaAs: theory and experiment," *Solid-State Electron.* vol. 31, no. 3-4, pp. 613-616, 1988.
[9] Simone Montanari, Arno Forster, Mihail Ion Lepsa, and Hans Luth, "High frequency investigation of graded gap injectors for GaAs Gunn diodes," *Solid-State Electron,* vol. 49, pp. 245-250, 2005.

저 자 소 개

김 미 라(정회원)

1988년 동국대학교 물리학과 학사 졸업.
1991년 한양대학교 물리학과 석사 졸업.
1998년 한양대학교 물리학과 박사 졸업.
2009년 현재 동국대학교 밀리미터파 신기술 연구센터 연구교수

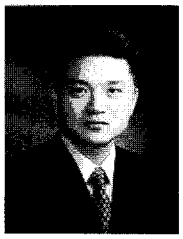
<주관심분야 : III-V족 화합물 반도체, 밀리미터파 대역용 반도체 소자>



채 연 식(정회원)

1993년 동국대학교 전자공학과 학사 졸업.
1997년 동국대학교 전자공학과 석사 졸업.
2002년 동국대학교 전자공학과 박사 졸업.
2009년 현재 동국대학교 밀리미터파 신기술 연구센터 연구교수

<주관심분야 : 화합물 반도체, 밀리미터파 대역용 MMIC 및 시스템>



최 재 현(정회원)

1995년 충남대학교 전자공학과 학사 졸업
1997년 충남대학교 전자공학과 석사 졸업
2009년 현재 국방과학연구소 선임연구원

<주관심분야: 밀리미터파 레이더/레디오미터 및 소자>

김 완 주(정회원)

1984년 서울대학교 전기공학과 학사 졸업
1987년 한국과학기술원 전기 및 전자공학과 석사 졸업
1994년 한국과학기술원 전기 및 전자공학과과 박사 졸업
2009년 현재 국방과학연구소 책임연구원

<주관심분야: 레이더, 레디오미터, 신호처리, 센서 융합, 신관 시스템>

이 진 구(평생회원)-교신저자

1969년 국립항공대학교 전자공학과 학사 졸업.
1975년 서울대학교 전자공학과 석사 졸업
1982년 Oregon State University 전기 공학과 박사 졸업
1985년 Cray Research, USA, Research Scientist
1985년 Microwave Semiconductors, USA, Senior Engineer
1990년~1991년 University of Michigan, Visiting Research Scientist
2005년 대한전자공학회 회장
2009년 현재 동국대학교 공과대학 전자공학과 교수
동국대학교 밀리미터파 신기술 연구센터 소장
대한전자공학회 명예회장

<주관심분야 : 밀리미터파 대역용 반도체 소자, MMIC 및 시스템>

임 현 준(정회원)

1993년 동국대학교 전자공학과 학사 졸업.
1995년 동국대학교 전자공학과 석사 졸업.
2004년 동국대학교 전자공학과 박사 졸업.
2009년 현재 동국대학교 밀리미터파 신기술 연구센터 연구교수

<주관심분야 : 안테나, 무선통신 시스템>