

## 중간전력 소자를 이용한 직렬 분포형 증폭기 설계

차현원<sup>1</sup>, 구재진<sup>1</sup>, 임종식<sup>1\*</sup>, 안달<sup>1</sup>  
<sup>1</sup>순천향대학교 전기통신공학과

### Design of a Cascaded Distributed Amplifier using Medium Power Devices

Hyeonwon Cha<sup>1</sup>, Jae-Jin Koo<sup>1</sup>, Jongsik Lim<sup>1\*</sup> and Dal Ahn<sup>1</sup>

<sup>1</sup>Department of Electrical and Communication Engineering, Soonchunhyang University

**요약** 본 논문에서는 출력전력이 협대역 정합에서 최대 23dBm 정도인 중간전력급 증폭소자를 이용하여 광대역 이득을 갖는 직렬 분포형 증폭기 설계에 대하여 기술한다. 일반적으로 병렬 분포형 증폭기는 1단 증폭기처럼 이득이 낮고, 직렬 분포형 증폭기는 이득이 높은 반면에 출력전력의 크기가 10dBm 이내인 소신호 증폭기였는데 비하여, 본 논문에서는 광대역에서 출력 전력이 20dBm급인 직렬 분포형 증폭기에 대하여 기술한다. 실제로 제작한 증폭기는 300MHz~2GHz에서 18.15±0.75dB의 평탄한 이득과 19~20dBm의 출력전력 특성을 보이는 것으로 측정되어, 광대역에서 구동증폭기로 사용할 수 있음을 보여준다.

**Abstract** A design of cascaded distributed amplifier with a broadband amplification is described in this paper. A medium power device with 23dBm,max output power under the optimal narrow-band power matching condition is adopted for the design and fabrication of the cascaded distributed amplifier. In general, conventional distributed amplifiers with the parallel connected input ports have a low gain, and previous cascaded distributed amplifiers show a relatively low output power of 10dBm at most, which is the upper limit of small signal amplification. However, the cascaded distributed amplifier in this paper shows the gain of 18.15±0.75dB and output power of 20dBm over 300MHz~2GHz from the measurement, so it can be well adopted as a wideband driver amplifier.

**Key Words** : Distributed Amplifiers, Wideband Amplifiers

### 1. 서론

무선으로 이루어지는 각종 이동통신, 방송, 인터넷, 데이터 서비스 시스템에 있어서 정보량의 증가와 고속화에 따라 마이크로파 대역의 무선통신 시스템의 수요가 증가되고 있다. 또한 사용 주파수 대역의 다양화로 인해 광대역에서 동작이 가능한 부품 개발이 요구되고 있다. 무선 시스템에서 가장 중요한 핵심부품 가운데 하나인 증폭기의 경우에도 이런 광대역화 요구에 부응하기 위하여 광대역 증폭기가 요구되고 있는데, 광대역 증폭기는 다양한 시스템의 주파수 대역에서 필요한 증폭 기능을 제공할 수 있어서 개발된 부품의 사용 효율성을 높일 수 있다.

초고주파 대역에서 광대역 증폭기를 구현하는 방법으

로는 출력의 일부를 입력으로 되돌리는 피드백 방법, 특정 주파수 성분을 선택적으로 감쇄시키는 손실정합 방법(lossy matching), 평탄한 이득 특성과 만족할 만한 입력, 출력측 반사계수 특성을 동시에 얻기 위한 평형 증폭기, 그리고 입 출력 특성이 넓은 주파수에서 특정한 임피던스 값이 되게 하는 분포형 증폭기(distributed amplifier) 등이 있다. 피드백 방법은 안정도 특성이 양호하나, 피드백 되는 전력에 의해 전력 정합과 이득의 평탄도 특성을 동시에 만족하기가 어렵다. 손실정합 방법은 양호한 전압 정재파비 특성을 가지나, 이득이 감소되고 구성하는 능동, 수동 소자의 모델이 높은 정밀도를 가지지 않는다면 평탄한 이득을 기대하기 어렵다. 평형증폭기는 2개의 증폭기를 사용하므로 DC 전력의 소모가 크고, 회로의 크기가

\*교신저자 : 임종식(jslim@sch.ac.kr)

접수일 09년 05월 26일

수정일 (1차 09년 08월 14일, 2차 09년 08월 18일)

게재확정일 09년 08월 19일

커진다는 단점이 있다. 분포형 증폭기는 좋은 입력 정합과 출력과 입력간의 격리도가 좋으며 증폭기의 안정도가 우수하다. 하지만 총 출력 전류가 각각의 전류 생성기의 동 위상에 존재하기 때문에 위상 속도를 맞춰주기 위한 추가적인 회로가 필요하다는 단점이 있다[1].

본 논문에서는 이득이 병렬 분포형 증폭기보다 높으면서도 광대역 특성을 유지하는 직렬 분포형 증폭기의 설계에 대하여 기술한다. 병렬 분포형 증폭기가 대부분 소신호 증폭 소자만을 사용하고 광대역의 이득 특성만을 중시하는데 비하여, 본 논문에서는 여기에 덧붙여 광대역에서 고출력 분포형 증폭기를 연구하기 위한 선행연구 차원으로 고출력 소자와 소신호 소자의 중간단계인 중간전력소자(medium power device, 100-200mW급)를 활용하여 전력특성이 비교적 높으면서도 광대역의 이득특성을 보이는 직렬 분포형 증폭기를 제시한다. 따라서 본 논문의 증폭기는 동작대역에서 약 20dBm 근처의 출력 특성을 갖는 광대역 구동증폭기(driver amplifier)로 사용하려는 목적을 갖는다.

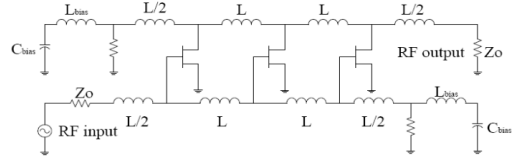
## 2. 광대역 분포형 증폭기의 구조

### 2.1 병렬 분포형 증폭기

그림 1은 병렬 분포형 증폭기의 구성도이다. FET의 게이트와 드레인 임피던스는 특성 임피던스로 종단된 인덕턴스를 사용하여 형성된 손실이 있는 인위적 전송선로에 흡수되는데, 이를 각각 게이트와 드레인 선로라 하고, 선로들은 FET의 전달 컨덕턴스를 통해 결합된다. 신호가 게이트 선로를 따라 진행하면서 각 트랜지스터는 진행과에 의해 여기 되고, 게이트 선로의 입력 단에 인가된 신호는 선로를 따라 진행하고 트랜지스터의 전달 컨덕턴스에 의해 신호를 드레인 선로로 전달한다. 포워드(forward) 방향 드레인 선로의 신호는 합쳐져서 최종 출력단에 출력되고 위상이 다른 반대 방향의 신호는 드레인 선로의 종단에 의해 흡수된다. 따라서 특성 임피던스는 일정한 입출력 저항을 제공하며, 넓은 대역폭 특성을 얻을 수 있다[2,3,4]. 또한 분포형 증폭기는 FET의 입출력 커패시턴스가 입력 게이트와 출력 드레인 전송선로에 흡수되기 때문에 광대역 정합이 가능하다. 병렬 분포형 증폭기의 장점은 우수한 입, 출력 정합 및 입, 출력 단자간의 격리도이다. 따라서 증폭기가 광대역에 걸쳐서 우수한 안정도를 지닌 채 동작하므로 발진 가능성이 그만큼 낮다.

분포형 증폭기의 입, 출력측 종단 임피던스( $Z_{og}$ 와  $Z_{od}$ )는 사실상 각각 50Ω으로 종단된 임피던스이다. 각각의

증폭소자를 연결해주는 역할을 하는 인덕턴스(연결 선로)와, 그림 1에 나타나 있지는 않지만 증폭소자의 중요한 등가 성분 중에 하나인 gate-source 커패시턴스 성분으로 정합되어 분포형 증폭기가 구성된다. 즉, gate-source 커패시턴스와 각각의 증폭소자를 연결해 주는 선로로 구현되는 인덕턴스의 값으로 분포형 증폭기의 차단 주파수(cutoff frequency)가 결정된다.



[그림 1] 병렬 분포형 증폭기의 구성도

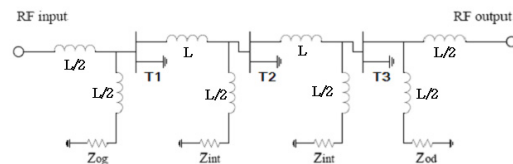
분포형 증폭기의 이득은 증폭소자의 개수가 증가한다고 해서 계속 증가하는 것이 아니고 단일 증폭소자 한 개가 광대역 정합에서 낼 수 있는 제한적인 이득을 가지게 되는데 그 이득은 약 7~10dB 정도이다[1]. 증폭소자의 일반적인 이득 경향에 따르면 고출력일수록 이득이 낮아지는데, 만약에 중간전력 소자나 고출력 소자로 구성할 경우 이득은 이보다도 더 낮아질 것임을 예측할 수 있다.

식 (1)은 병렬 분포형 증폭기의 이득을 표현하는 이론 식인데,  $n$ 은 증폭소자의 개수,  $g_m$ 은 증폭소자의 등가 전달컨덕턴스,  $Z_{og}$ 와  $Z_{od}$ 는 입력단과 출력단에 종단된 특성 임피던스 값이다[5]. 이 수식은 다음 절의 직렬 분포형 증폭기와의 비교를 위하여 제시하였다.

$$G_{av, cda} = \frac{n^2 g_m^2 Z_{og} Z_{od}}{4} \quad (1)$$

### 2.2 직렬 분포형 증폭기

그림 2는 직렬 분포형 증폭기(cascaded distributed amplifier)의 구성도를 보여주고 있다. 직렬 분포형 증폭기는 병렬 분포형 증폭기의 변형구조에서 얻을 수 있는 증폭기인데, 병렬 분포형 증폭기에서 얻을 수 있는 광대역 특성과, 직렬형 연결구조에서 얻을 수 있는 상대적으로 높은 이득을 다 얻을 수 있는 구조이다[6].



[그림 2] 직렬 분포형 증폭기의 구성도

일반적으로 광대역 증폭기의 차단주파수는 트랜지스터 입출력의 게이트-소스간 커패시턴스( $C_{gs}$ )값과 기생성분의 영향을 받게 되므로, 낮은  $C_{gs}$ 값을 갖도록 설계하는 것이 중요하다. 병렬 분포형 증폭기는 전송선로의 감쇠 효과 때문에 단수를 증가시켜도 이득이 증가하지 않지만, 직렬 분포형 증폭기는 직렬연결 때문에 이론적으로는 트랜지스터의 단수를 늘려 갈수록 이득이 증가한다. 하지만, 실제로는 직렬 분포형 증폭기에서도 트랜지스터의 단수를 증가한 효과에 비하여 전송선로의 감쇠 효과가 더 우세하게 나타나므로, 적절한 단 수를 사용하여야 한다.

식 (2)는 직렬 분포형 증폭기의 이득을 표현하는 이론 식인데,  $Z_{og}$ 와  $Z_{od}$ 는 각각 입출력의 50Ω 중단 임피던스이며,  $Z_{int}$ 는 단단에서 보이는 임피던스이다. 식 (2)에 보면 단 수인  $n$ 의 지수 함수 형태를 띠고 있으므로 동일한 개수의 증폭소자를 사용할 경우 식 (1)에 비하여 더 높은 이득을 가짐을 쉽게 알 수 있다.

$$G_{av,cssda} = \frac{g_m^2 Z_{int}^{2(n-1)} Z_{og} Z_{od}}{4} \quad (2)$$

병렬 분포형 증폭기에서와는 달리 직렬 분포형 증폭기에서는  $Z_{int}$ 를 얼마로 설정하느냐에 따라서 전체 이득이 영향을 받는다. 따라서 설계하고자 하는 단수와 여기에 적합한  $Z_{int}$ 를 설정하는 것이 중요한 설계과정이라 할 수 있다.

식 (2)를 (1)과 비교해 보면 직렬형과 병렬형의 이득 비교를 할 수 있다. 그리고 이 과정을 통해서 병렬 분포형 증폭기보다 이득이 높은 직렬 분포형 증폭기를 설계하기 위한  $Z_{int}$ 를 구할 수 있다. 식 (2)를 (1)에 비교한 비교부등식을 식(3)에 나타냈는데, (3)을 정리해 보면 (4)의 과정을 거쳐서 (5)가 된다.

식 (5)를 보면 어느 결정된 단수  $n$ 에 대하여  $Z_{int}$ 는 전달 컨덕턴스와 서로 반비례하는 결과를 보인다[7],[8]. 즉 사용하는 트랜지스터의 전달 컨덕턴스와 단수를 고려하여 최적의 trade-off 관계를 이용하여 설계에 필요한  $Z_{int}$ 를 구할 수 있는 것이다. 또한  $g_m$ 과  $Z_{int}$ 가 먼저 결정된 상황에서 필요한 최소의 증폭 소자의 개수를 구하는 기준이 되기도 한다.

$$\frac{g_m^2 Z_{int}^{2(n-1)} Z_{og} Z_{od}}{4} \geq \frac{n^2 g_m^2 Z_{og} Z_{od}}{4} \quad (3)$$

$$g_m^{2(n-1)} Z_{int}^{2(n-1)} \geq n^2 \quad (4)$$

$$g_m Z_{int} \geq n^{-1} \sqrt{n} \quad (5)$$

병렬 분포형 증폭기나 직렬 분포형 증폭기는 광대역이라는 특성 때문에 전술했듯이  $C_{gs}$ 와 각각의 증폭소자를 연결해 주는 인덕턴스의 값이 대역폭을 결정하는 중요하다. 그러나  $C_{gs}$ 는 증폭 소자의 내부 등가회로에 기인하기 때문에 설계자 입장에서 임의로 조절할 수 없는 물리량이다. 따라서 직렬 분포형 증폭기의 대역폭을 제한하는 가장 큰 변수는 소자들을 연결시켜 주는 전송선로에 기인하는 인덕턴스 값이 되는데, 이 값은 단단 임피던스  $Z_{int}$ 와 원하는 대역폭에 의해 결정된다.

한편 어떤 전송선로의 특성 임피던스( $Z_o$ )는 식 (6)의 관계가 있으므로, 만약에  $C$  대신 트랜지스터의 등가  $C_{gs}$ 가 들어가면 gate 선로가 공급하여야 하는 인덕턴스인  $L_g$ 가 결정된다. 그리고 이들과 직렬 분포형 증폭기의 차단주파수( $f_c$ )의 이론적인 관계는 식 (7)로 결정된다. 한편 어떤 인덕턴스  $L$ 을 특성 임피던스가  $Z_o$ 인이고 전기적 길이가  $\theta$ 인 전송선로로 구현하려고 하면 식 (8)의 관계가 있음이 널리 알려져 있으므로 이를 이용하면 분포형 증폭기에 필요한 게이트 및 드레인 선로를 구현할 수 있다[9].

$$Z_o^2 = L/C \quad (6)$$

$$f_c = \frac{1}{\pi \sqrt{L_g C_{gs}}} \quad (7)$$

$$j\omega L = jZ_o \tan \theta = jZ_o \tan \beta l \quad (8)$$

식 (7)에서 알 수 있듯이 차단주파수가 증가할수록 인덕턴스와 커패시턴스의 곱이 적은 값을 가져야만 한다. 그런데 커패시턴스는 주로 트랜지스터의 등가회로 소자 값에 기인하므로 거의 고정된 상태이고, 따라서 인덕턴스 값이 작아져야 한다. 그러나 인덕턴스 값이 작아지려면 트랜지스터의 게이트 폭도 좁아져야 하는데 동시에 전달 컨덕턴스와 이득이 저하되는 문제가 있다. 이 때 낮은 이득을 보상하기 위해서 게이트 폭이 큰 소자를 사용하면 커패시턴스가 증가하게 되어 오히려 차단주파수가 감소하게 되어 대역폭에 제한을 받는다. 따라서 설계시 대역폭과 이득을 고려하여 적절한 단수를 설정하여야 한다.

### 3. 3단 직렬 분포형 증폭기의 설계

지금까지 발표된 직렬 분포형 증폭기는 대부분 고이득을 위한 증폭기여서, 광대역에 걸친 고출력을 얻기 위한

직렬 분포형 증폭기는 발표되지 않았다[6-8]. 이에 본 논문에서는 상기에서 고찰한 이론적인 내용을 토대로 광대역 구동증폭기를 직렬 분포형 증폭기 구조로 설계하고자, 중간 전력 출력 레벨인 +20dBm 정도의 증폭소자를 이용하여 증폭기를 설계하고자 한다. 사실상 Watt 레벨의 출력을 갖는 광대역 직렬 분포형 증폭기 설계가 최종 목표이나, 현실적으로 Watt급 출력 레벨의 증폭소자 가운데서 정확한 선형 및 비선형 등가회로 모델이 정확하게 시뮬레이터에 제공되는 경우가 없어서, 본 논문에서는 이에 대한 선형 단계로 중간 레벨인 구동증폭기 급의 출력 레벨을 가진 전력소자로 직렬 분포형 증폭기를 설계하고자 하는 것이다.

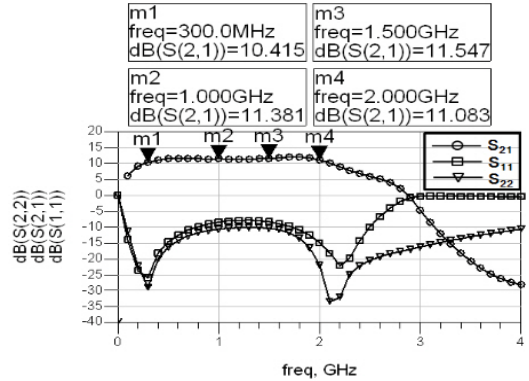
본 논문에서 선택한 트랜지스터는 협대역 정합시 최대 +23dBm(200mW)의 출력을 갖는 Fujitsu社의 FLK022WG 소자이고, 회로 설계 및 제작을 위해 31mils 두께에 유전율이 2.2인 기판을 사용하였다. 또한 회로 설계 도구인 Agilent社의 ADS(advanced design system) 시뮬레이터를 이용하였다.

만약에 직렬 분포형 증폭기 설계시 초기 설계 과정에서 단간 임피던스  $Z_{in}$ 를 50Ω으로 선택하고 차단주파수를 2GHz로 하면 식 (6),(7)에 의하여 커패시턴스와 인덕턴스는 각각 3.18pF, 7.96nH이다.

한편 증폭소자의  $g_m$ 은 고정값이 아니고 각각의 트랜지스터마다 또한 사용 바이어스 조건마다 가변 영역이 크다. 가령 본 논문에서 사용하는 증폭소자의 경우 0.03~0.05S의 값을 가지므로  $g_m$ 값에 따라서 이득이 부족하게 될 우려가 있는데, 이때는 식 (5)를 만족시키기 위해서 단 수(n)를 증가시켜야만 한다. 그러나 같은 이득을 얻는다면 트랜지스터를 하나라도 덜 사용하는 것이 유리하므로 최대 n=3으로 맞추기 위해서  $Z_{in}$ 를 올리는 것이 설계상 더 나은 선택이 될 수 있다. 이제 이득을 높이기 위해  $Z_{in}$ 를 80Ω으로 설정하면 같은 과정에 의하여 커패시턴스와 인덕턴스는 각각 1.99pF, 12.7nH이다. 여기에서 구한 집중소자(lumped element) 인덕턴스값과 식 (8)을 이용하여 전기적 길이를 구하면 게이트쪽에 연결되는 선로를 구할 수 있다. 이런 설계 과정은 드레인 쪽도 마찬가지이다.

그림 3은 상기에서 구한 이론적인 인덕터, 커패시터로 설계한 이상적인 3단 직렬 분포형 증폭기 회로를, 실제 제작을 위하여 전송선로 회로소자로 모두 바꾸어 ADS에서 설계하고 시뮬레이션 한 S-파라미터 특성을 보여주고 있다. 300MHz~2GHz에서 11±0.5dB의 이득특성을 보여주고 있다. 이 경우 이득이 매우 낮은 것처럼 비춰질 수 있으나, 사용한 증폭소자가 전력 소자여서 소신호 바이어스 조건하에서 개별 이득이 협대역 내 이상적인 정합조

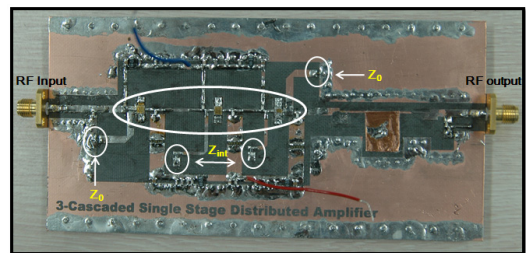
건일 때 5~7dB 정도밖에 되지 않는 점, 매우 넓은 대역의 동작 특성이라는 점, 그리고 증폭기의 이득(G)과 동작대역(BW)의 곱이 일정하다는 “G·BW=constant“ 관계를 고려해 보면, 그림 3의 특성은 설계과정에서 충분히 얻은 이득으로 이해된다[10].



[그림 3] 3단 직렬 분포형 증폭기의 시뮬레이션 특성

#### 4. 제작 및 측정 결과

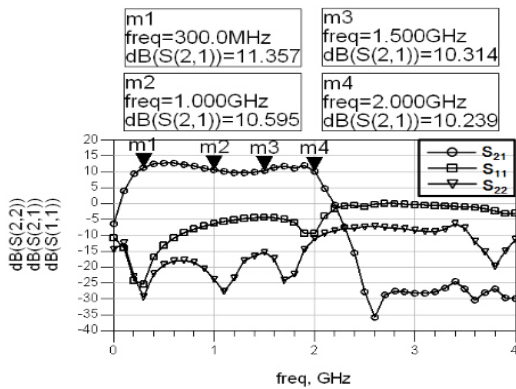
그림 4는 실제로 제작한 3단 직렬 분포형 증폭기를 나타내고 있다. 상기에서 설명한 설계 이론 및 시뮬레이션 과정을 거쳐서 설계한 회로를 실제로 제작하여 그 성능을 측정하였다. 필요한 실수값의 임피던스를 구현하기 위하여 칩 저항을 사용하였고, 측정상의 편의를 위해 3개의 게이트 바이어스 인가단자와 3개의 드레인 바이어스 인가단자를 각각 하나로 묶어서 구성하였다. 본 논문에서 사용한 FLK022WG 증폭소자는 게이트, 드레인, 소오스 금속 carrier 상면에 위치하고 있기 때문에 기판 표면에 실장하기에는 부적절한 패키지를 지니고 있다. 따라서 기판 표면에 게이트, 드레인 단자가 실장 될 수 있도록 트랜지스터 크기의 구멍을 만들어 실장 하였다.



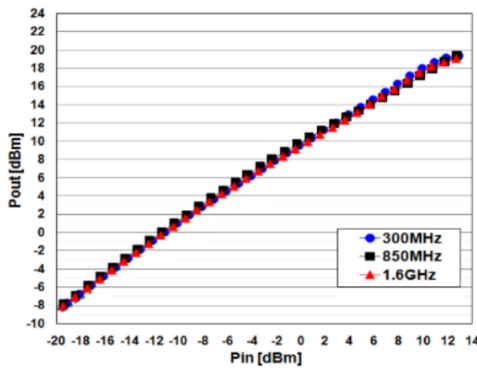
[그림 4] 제작된 3단 직렬 분포형 증폭기

제작한 증폭기의 성능을 측정하였다. 먼저 저이득 소신호 동작 성능을 확인해 보기 위하여  $V_{ds}=10V$ 에  $I_{ds}=80mA$ 의 바이어스 조건을 인가하여 S-파라미터를 측정하였다. 측정된 결과 그림 5에 보인 바와 같이 300MHz~2GHz에서  $10.8\pm 0.55dB$ 의 이득특성을 얻었다. 측정된 이득특성은 시뮬레이션 된 이득 특성과 크게 어긋나지 않은 특성을 보였다.

본 논문에서 설계한 증폭기가 광대역 구동증폭기로 사용가능 하도록 중간전력 소자를 이용한 것이므로 출력 전력 특성을 측정하여 그림 6에 표시하였다. 동작 대역 내에서 약 19dBm의 출력 전력 특성을 보이고 있다.



[그림 5] 제작된 직렬 분포형 증폭기의 측정된 S-파라미터

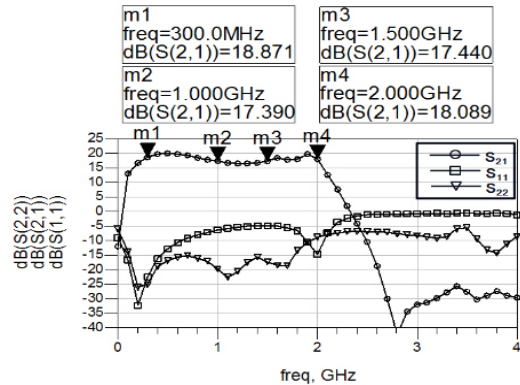


[그림 6] 제작된 직렬 분포형 증폭기의 측정된 출력전력 특성

그림 3, 그림 5, 그림 6은 트랜지스터의 데이터 시트 (data sheet)에서 제공하는 바이어스 조건하에서 설계하고 측정된 결과이다. 이번에는 더 높은 이득과 출력을 얻기 위하여 바이어스 전류를 120mA로 높이고 측정하여 보았다.

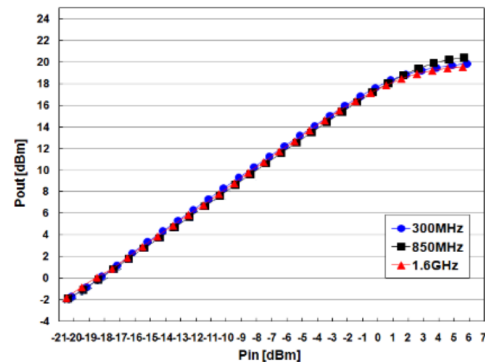
예상대로 그림 7과 그림 8처럼 이득과 출력 전력이 개

선되었음을 알 수 있다. 측정 결과 300MHz~2GHz에서  $18.15\pm 0.75dB$ 의 이득특성을 보였는데, 바이어스 전류를 증가시켜서 이득이 이렇게 크게 개선되는 것은 직렬 분포형 증폭기의 특징이라 할 수 있다. 병렬 분포형 증폭기의 경우 결국 1단 증폭기와 같은 구조이므로 바이어스 전류를 증가시켜도 이득의 증가가 미약하지만, 직렬 분포형 증폭기는 다단 구조를 가지므로 모든 증폭단에서의 이득의 증가가 전체적인 이득 증가로 연결되는 것이다. 또한 전력 특성 측정 결과에 있어서도 20dBm까지의 출력 전력을 보여주고 있다.



[그림 7] 제작된 직렬 분포형 증폭기의 고이득 바이어스 조건에서 측정된 S-파라미터

본 논문에서 사용한 증폭소자의 출력전력 수준은 특정 주파수에서의 동작을 위한 협대역 최적 정합 조건에서 23dBm의 출력전력을 얻을 수 있는 정도인데, 본 측정에서 보면 광대역 동작에서 19~20dBm 정도의 특성을 얻었으므로 “G·BW=constant” 관계에 비추어 볼 때 만족스런 출력전력 특성이라 할 수 있다.



[그림 8] 제작된 직렬 분포형 증폭기의 고이득 바이어스 조건에서 측정된 출력전력 특성



## 5. 결론

본 논문에서는 고주파 대역의 중간전력 레벨 증폭소자를 이용하여 소자를 이용하여 300MHz~2GHz 대역에서 이득 평탄도가 뛰어난 광대역 증폭기를 구현하기 위해서 직렬 분포형 증폭기를 설계, 제작하였다. 병렬 분포형 증폭기와 달리 직렬 분포형 증폭기에서는 이상적으로는 트랜지스터의 개수가 증가 할수록 이득이 증가하며, 또한 바이어스 전류를 증가해도 각 증폭단의 증가가 직렬연결(cascading) 효과로 인하여 증가하였다. 협대역 최적 정합 조건에서 23dBm의 출력전력을 갖는 중간 전력급 증폭소자를 이용하여 직렬 분포형 증폭기를 설계하여 구현하고 그 성능을 측정 한 결과 300MHz~2GHz의 광대역에서 시뮬레이션과 유사한 10.8±0.55dB의 이득특성을 얻었다. 또한 고이득 바이어스 전류 인가시 300MHz~2GHz 대역에서 18.15±0.75dB의 이득특성을 얻었다. 또한 동작 주파수 대역 내에서 두루 19~20dBm의 출력전력 특성을 보여서 넓은 광대역에 걸쳐서 약 20dBm급의 구동증폭기로 사용될 수 있음을 알 수 있었다.

본 논문에서의 연구결과는 향후 연구하려고 하는 Watt 급 전력증폭소자를 활용하여 광대역, 고이득, 고출력 특성을 갖는 전력증폭기 개발에 잘 활용될 수 있을 것이다.

## 참고문헌

- [1] J. B. Beyer, S. N. Prasad, R. C. Becker, J. E. Nordman, and G. Hohenwarter, "MESFET distributed amplifier design guidelines," IEEE Trans. Microwave Theory Tech., vol. MTT-32, No. 3, pp. 268-275, Mar. 1984.
- [2] Bal S. Virdee, Ben Y. Banyamain "Broadband Microwave Amplifier," Artech House, 2004.
- [3] Rowan Gilmore, Les Besser, "Practical RF circuit design for modern wireless systems," Artech House, 2003.
- [4] Thomas T. Y., "Fundamentals of Distributed Amplifier," Artech House, 2003.
- [5] C. S. Aitchison, "The intrinsic noise figure of the MESFET distributed amplifier," IEEE Trans. Microwave Theory Tech., vol. MTT-31, No. 6, pp. 460-466, Jun. 1985.
- [6] B. J. Minnis, "The Traveling Wave Matching Technique For Cascadable MMIC Amplifiers," IEEE Trans. Microwave Theory Tech., Vol. 42, No. 4, pp. 690-692, Apr. 1994.

- [7] B. Y. Banyamin and M. Berwick, "The gain advantages of four cascaded single stage distributed amplifier configurations," in IEEE MTT-S Int Microwave Symp. Dig., Boston, MA, pp. 1325-1328, Jun. 2000.
- [8] B. Y. Banyamin, M. Berwick, "Analysis of the Performance of Four-Cascaded Single-Stage Distributed Amplifier", IEEE Trans Microw. Theory Tech., Vol. 48, No. 12, pp. 2657-2663, Dec. 2000.
- [9] D. M. Pozar, "Microwave Engineering", Second edition, John Wiley and Sons, Inc., New York, 1998.
- [10] G. Gonzalez, "Microwave Transistor Amplifiers analysis and design", Second edition, Prentice-Hall, New Jersey, 1997.

### 차 현 원(Hyoen won Cha)

[준회원]



- 2008년 2월 : 순천향대학교 정보기술공학부 (공학사)
- 2008년 3월 ~ 현재 : 순천향대학교 대학원 전기통신시스템공학과 석사과정 재학중

<관심분야>

초고주파 무선 능동/수동 회로/부품 설계 분야 등

### 구 재 진(Jae-Jin Koo)

[준회원]



- 2006년 2월 : 순천향대학교 정보기술공학부 (공학사)
- 2008년 2월 : 순천향대학교 대학원 전기통신시스템공학과 (공학 석사)
- 2008년 7월 ~ 현재 : (주)태광이엔시 근무중

<관심분야>

초고주파 무선 능동/수동 회로/부품 설계 분야 등

**임 종 식(Jongsik Lim)**

[종신회원]



- 1991년 2월 : 서강대 전자공학과 (공학사)
- 1993년 2월 : 서강대 대학원 전자공학과 (공학석사)
- 2003년 2월 : 서울대 대학원 전기컴퓨터공학부 (공학박사)
- 1993년 2월 ~ 2005년 2월 한국 전자통신연구원 선임연구원
- 2005년 3월 ~ 현재 : 순천향대학교 전기통신공학과 재직중

<관심분야>

초고주파 무선 회로/부품 설계, 능동/수동 소자 모델링 및 회로 응용, 주기 구조의 모델링 및 회로 응용 등임.

**안 달(Dal Ahn)**

[종신회원]



- 1984년 2월 : 서강대 전자공학과 (공학사)
- 1986년 2월 : 서강대 대학원 전자공학과 (공학석사)
- 1990년 8월 : 서강대 대학원 전자공학과 (공학박사)
- 1990년 8월 ~ 1992년 8월 한국 전자통신연구원 선임연구원
- 1992년 9월 ~ 현재 : 순천향대학교 전기통신공학과 재직중

<관심분야>

RF, 마이크로파 수동소자 해석 및 설계 등임.