

# X-대역 12-W 급 고출력증폭기 MMIC 개발

## Development of A X-band 12 W High Power Amplifier MMIC

<b>장 동 필*</b> Dong-Pil Chang	<b>노 윤 섭*</b> Youn-Sub Noh	<b>이 정 원**</b> Jeong-Won Lee	<b>안 기 범*</b> Ki-Burm Ahn	<b>엄 만 석*</b> Man-Seok Uhm
<b>염 인 복*</b> In-Bok Yom	<b>나 형 기**</b> Hyung-Ki Na	<b>안 창 수***</b> Chang-Soo Ahn	<b>김 선 주***</b> Sun-Joo Kim	

### Abstract

In this paper, we described the design and test results of a high output power amplifier MMIC developed by using 0.5um power pHEMT processes on a 6-inch GaAs wafer for the X-band T/R module application. In the MMIC design, we have used a simple on-chip gate active bias technology to compensate the threshold-voltage variation of pHEMT during the fabrication process and 16-to-1 power combining method to achieve the output power over 10watt. The fabricated chip has an output power over 12watts and maximum PAE of 32% over the frequency range of fo +/-750MHz.

Keywords : High Power Amplifier(고출력증폭기), MMIC(모노리식 마이크로파 집적회로)

### 1. 서 론

X-대역 위상 배열 레이더 시스템용으로 T/R(Transmit/Receive) 모듈의 성능을 개선하기 위한 연구뿐만 아니라, 가격, 크기, 무게를 줄이기 위한 연구가 끊임없이 요구되고 있다. T/R 모듈에서 고출력증폭기(High Power Amplifier)는 10W 이상의 출력전력을 전달하는 핵심 부품 중 하나로 MMIC(Monolithic Microwave Integrated

Circuit)의 형태로 연구되고 있어 T/R 모듈의 가격과 크기 및 무게를 줄이고 있다.

종전의 연구에서 0.25um pHEMT 공정을 이용한 고출력증폭기<sup>[1,2]</sup>와, 0.5um pHEMT 공정을 이용한 고출력증폭기<sup>[2,3]</sup>가 보고되었다. 보고된 고출력증폭기의 출력전력은 최대 약 10W의 성능을 보이고 있다. 본 논문에서는 0.5um pHEMT 공정으로 웨이퍼 크기가 6-인치(150mm)인 가격 경쟁력이 가장 우수한 공정을 사용하여 고출력증폭기 MMIC를 설계 및 제작 하였다. 고출력증폭기는 3-단 캐스캐이드 구조를 가지고 있으며 펄스모드로 측정하였을 때 12W 이상의 출력 전력을 가지며, 최대 32%의 PAE(전력부가효율) 특성을 갖는다.

또한 본 논문에서는 T/R 모듈의 회로 복잡성을 줄일 수 있도록 고출력증폭기의 게이트 바이어스 회로를

† 2009년 4월 16일 접수~2009년 7월 17일 게재승인

\* 한국전자통신연구원(ETRI)

\*\* 엘아이지 넥스원(LIG NEX1)

\*\*\* 국방과학연구소(ADD)

책임저자 : 장동필(dpjang@etri.re.kr)

MMIC에 내장하여 설계하였다. 일반적으로 GaAs 계열 화합물 반도체는 공정(Fabrication) 변화에 따라서 임계 전압(Threshold Voltage,  $V_{th}$ )값이 일반적으로  $\pm 0.3V$ 의 변화를 보인다<sup>[4]</sup>. 이러한 공정상의 임계전압 변화를 칩 내에서 보상하기 위하여 on-chip 게이트 능동바이어스 회로를 사용하고 있다.

## 2. MMIC 공정 및 증폭소자 특성

본 X-대역 고출력증폭기 개발을 위하여 사용된 공정은 WIN Semiconductors사의 0.5um Power pHEMT 공정으로서 100um 두께의 GaAs 기판을 이용한 공정이다. 이 공정의 단위 전류 이득 주파수( $f_t$ , Transition Frequency)는 33GHz이며, 게이트-드레인 파괴전압(BVGD)는 22V 정도이다. 또한 이 공정의 고출력증폭기용 pHEMT 소자 중에서 X-band 주파수 대역에서 사용 가능한 8F200 소자는 10GHz에서 800 mW/mm 이상의 전력 밀도와 35%의 PAE 특성을 갖는 것으로 알려져 있다. Fig. 1은 8F200 소자의  $V_D = 8V$ ,  $V_G = -0.9V$ 에서의 모델 시뮬레이션 결과를 보이고 있다.

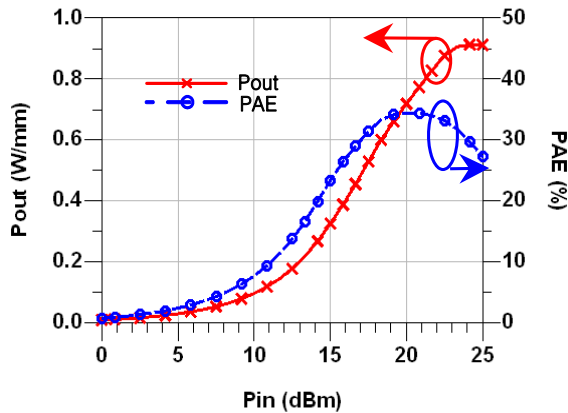


Fig. 1. Output power density and power added efficiency of a 8F200 power pHEMT simulated at  $f = 10$  GHz,  $V_{DS} = 8V$ ,  $V_{GS} = -0.9V$  with ideal power matching condition

고출력증폭기용 8F200 pHEMT 소자는 8개의 게이트 핑거를 가지고 있으며, 단위 게이트의 폭은 200um이며, 따라서 총 게이트 폭은 1.6mm인 상당히 큰 증폭소자이다. Fig. 2에는 8F200 pHEMT 소자의 MMIC

회로내의 모습을 보여주는 사진으로서, 이 소자는 기본적으로 4개의 게이트 핑거를 가지는 4F200 소자를 병렬로 2개 연결한 모습이며, 이때, 4F200 소자의 중간에 소스 단자 비아홀을 위치시켜, pHEMT의 접지 특성과 열 방출 특성을 향상 시켰다.

8F200 pHEMT 소자는 이상적인 고출력 정합 상태에서 10.5dB 이상의 선형이득을 가지고 있는 것으로 시뮬레이션 되었다.

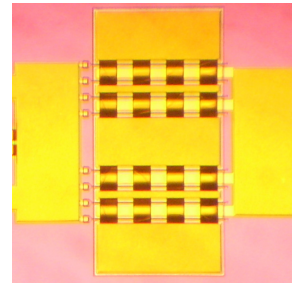


Fig. 2. Picture of a 8F200 pHEMT device

## 3. 고출력증폭기 설계

X-대역 위상 배열 레이더 시스템용으로 T/R 모듈에 사용되기 위한 고출력증폭기는 8.5GHz~10GHz 대역에서 동작해야 하며, 동작주파수 대역 내에서 10Watt 이상의 최대 출력 전력 특성과 25% 이상의 PAE 특성이 요구된다. 또한 동작주파수 대역 내에서 21dB 이상의 전력 이득 특성이 요구 된다.

X-대역에서 최대의 출력 전력 성능을 구현하기 위하여 공정상에서 사용 가능한 최대 크기의 증폭소자인 8F200 pHEMT를 선택하였으며, 앞에서 설명하였듯이 이 pHEMT의 최대 전력 정합 상태에서의 선형 이득이 10dB 정도임으로 21dB 이상의 전력 이득 성능을 구현하기 위해서는 3단 구조의 증폭기 설계가 필요하다.

고 효율의 3단 구조의 증폭기 설계를 위해서는 각 단 출력 전력이 출력에 연결된 증폭단에 충분한 입력 전력을 제공하면서, DC 전력 소모를 최소화하도록 증폭소자 비율의 배정이 필요하다. Fig. 3은 8F200 소자를 이용한 최적의 3단 증폭기 구성도를 보였다.

그림에서 볼 수 있듯이 초단 증폭을 위하여 2개의 8F200 pHEMT 소자를 사용하였으며, 중간단 증폭을 위하여 8개의 8F200 pHEMT 소자를 사용하였고, 최종

단 증폭을 위하여 16개의 8F200 소자를 사용하였다. 또한 초단에는 10dB의 선형 이득, 중간단과 최종단에는 각각 9dB의 선형 이득을 배분하여, 3단 증폭기의 전체 선형 이득이 28dB 정도 되도록 구성하였다. 그리고 각단의 pHEMT 사이의 정합은 단간정합(Interstage Matching) 기법을 이용하여 회로의 크기를 최소화하면서 증폭기의 이득을 극대화하여 효율을 높이고자 하였다.

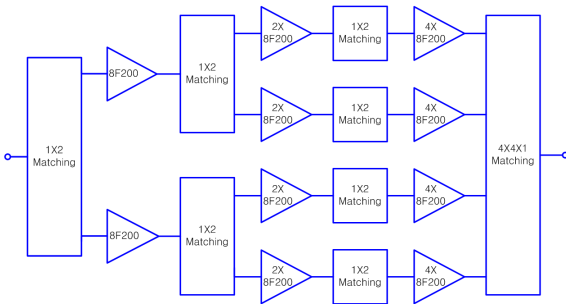


Fig. 3. Configuration of 3-stage HPA MMIC

고 이득 증폭기의 불안정 특성에 의한 자체 발진을 방지하기 위하여 증폭기 내의 각각의 pHEMT의 게이트 입력단에 저항-커패시터 조합회로를 이용하여 안정도 개선 회로를 추가하였으며, 이로 인하여 각 증폭단의 이득이 약간 감소하는 특성이 있었다. Fig. 4는 안정도 개선회로가 연결된 단위 pHEMT의 회로도를 보였다. 각 증폭단에 사용된 안정도 개선 회로의 저항값과 커패시턴스는 튜닝을 통하여 최적화 하였다.

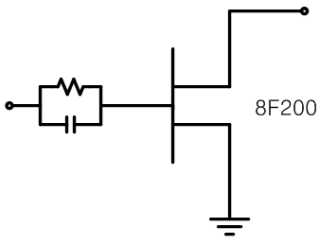


Fig. 4. 8F200 pHEMT with stability enhancement circuit

최종 증폭단의 출력 정합 회로는 결국 16개의 pHEMT 소자의 출력을 1개의 출력단자로 전력 합성하여 최상의 출력 전력이 구현되도록 설계되었다. 하나의 8F200 pHEMT 소자에 대한 최대 출력 정합을 위한 이상적인 최적의 부하 임피던스는  $14.6 + j*7.7$

ohm으로 시뮬레이션 되었다. 고 출력, 고 효율 증폭기의 설계에 있어 출력 정합회로에서의 손실은 출력 전력의 감소로 직접 반영되기 때문에 설계에 있어 세심한 주의가 필요했다. 8F200 pHEMT 소자의 최대 출력 전력이 약 30dBm이었음을 감안할 때, 설계된 증폭기 MMIC의 출력 전력이 40dBm 정도임으로, 최종 증폭단에 16개의 8F200 소자가 사용되었음을 감안하면, 출력 정합회로에서 약 2dB 정도의 손실이 발생했음을 알 수 있다.

물론 pHEMT 소자의 특성 시뮬레이션에서는 이상적인 정합소자를 이용하여 단일 주파수에서의 최대 출력 전력을 위한 최적의 부하 임피던스 도출 시뮬레이션을 수행했기 때문에 이상적인 출력 정합회로에 의한 최대 출력 전력은 구현될 수 없음은 분명하다. 그리고 2dB의 손실은 1.5GHz에 걸친 증폭기의 동작 주파수대역에 대한 출력 정합회로에 의한 손실과 동작 대역에서의 다른 요구 성능들이 MMIC 제작 공정의 변수를 극복하고 안정적으로 동작하도록 하기 위한 여유 대역 확보를 위한 광대역 설계에 따른 손실이 포함되어 있다. 증폭기의 설계 과정과 결과로서 분석해 볼 때, 대역 정합회로에 의한 출력 전력 손실이 약 1dB 내외이며, 이상적인 회로소자가 아닌, 실제의 마이크로스트립 전송선로 및 공정 소자를 이용한 결과에 따른 손실이 1dB 정도 인 것으로 판단된다.

앞에서 설명했듯이, 본 연구를 통하여 개발되는 MMIC 칩의 활용성을 높이고, 제조 공정상의 변수인 임계 전압의 변동에 따른 MMIC 회로의 성능 변화를 최소화하기 위하여 on-chip 게이트 능동 바이어스 회로가 적용되었다. Fig. 5는 개발된 3단 증폭기에 사용된 on-chip 게이트 능동 바이어스 회로도도를 보였다. 본 회로를 이용하여 임계 전압의 변화에 따른 증폭소자의 드레인 전류 변화를 시뮬레이션 한 결과 +/- 0.3V의 임계 전압 변화량에 대하여 증폭소자의 드레인 전류는 약 +/- 8mA 정도 변화 하였다. 그러나 증폭소자의 게이트 바이어스를 저항 분배 회로를 이용하여 구성한 경우 증폭소자의 임계 전압 변화에 따라서 증폭소자의 드레인 전류가 +/- 30 mA 정도 변화하는 것으로 시뮬레이션 되었다. 또한 - 6V ~ - 4V의 게이트 바이어스 전압의 변화에 대하여도 본 능동 바이어스 회로를 이용할 경우 증폭 소자의 드레인 전류 변화가 +/- 2.5mA 정도로 매우 작았으나, 저항 분배회로를 이용한 게이트 바이어스 회로를 이용할 경우 +/- 45mA 정도로 매우 컸다.

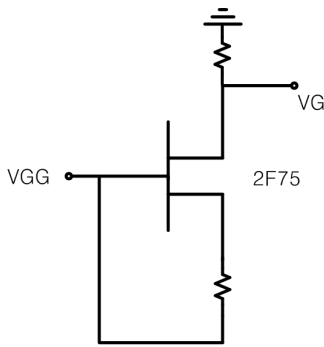


Fig. 5. On-chip active bias circuit for the gate of 8F200 pHEMTs

X-대역 고출력증폭기의 칩 크기를 최소화 하기 위하여 증폭단 정합회로를 이외의 DC 전원 공급 선로 등의 간략화를 위한 설계 기술이 적용되었다. DC 전원 공급선로를 통한 RF 신호의 케환에 의한 발전 가능성을 최소화하기 위한 게이트 바이어스 선로상의 저항을 최적의 위치에 배치하기 위한 시뮬레이션이 수행되었으며, MMIC 칩을 사용하기 위해 외부적으로 연결되는 DC 회로 선로 및 바이패스 커패시터 등에 대하여 실제 사용 조건을 증폭기 설계 시뮬레이션에 반영하였다.

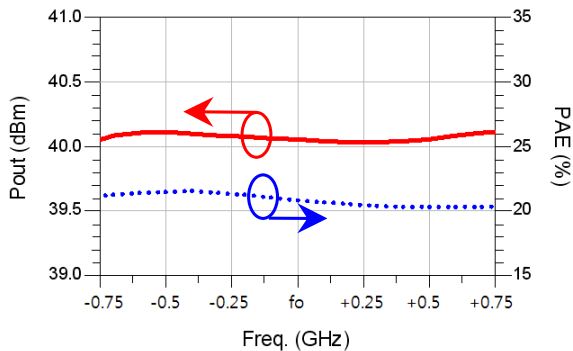


Fig. 6. Simulation Results for Saturated Output Power and PAE of X-band 10-watt MMIC

Fig. 6은 설계된 고출력증폭기의 포화상태 출력전력 특성과 PAE에 대한 시뮬레이션 결과를 보이고 있다. X-대역 고출력증폭기의 설계 결과로서 약 28dB의 선형 이득과, CW 모드에서 40dBm 이상의 최대 출력 성능을 얻었다. PAE는 20% 이상이 시뮬레이션 결과로서 얻어졌다. 그러나 8F200 pHEMT 소자의 모델이 높

은 입력 전력에 대한 DC 전류 소모 특성이 실제의 측정결과보다 높게 모델링되어 있어 DC 전류 소모가 부정확하며, 소자의 LoadPull 시뮬레이션 결과와 LoadPull 측정결과를 비교할 때 PAE가 측정결과에서 5% 정도 높게 나타났으므로, 고출력 증폭기의 제작 결과는 25% 이상의 PAE가 얻어질 수 있을 것으로 예측되었다.

#### 4. 고출력증폭기 제작 결과

설계된 3단 고출력증폭기는 6인치 크기의 GaAs 웨이퍼로 제작되었다. 증폭기의 최종단은 16개의 8F200 pHEMT 소자를 병렬 합성하였고, 중간단은 8개의 8F200 pHEMT 소자를 사용하였으며, 초단은 2개의 8F200 pHEMT 소자를 사용하였다. 설계된 증폭기에 사용된 pHEMT의 총 게이트 폭은 4.16mm이며, DC 동작 조건은  $VD = 8V$ ,  $VG = -5V$ , 그리고  $ID = 2.8A$ 이다. 물론 최대 출력 전력 상태에서의 전류는 동작 주파수마다 다르며, 최대 5.3A까지 증가하는 것으로 측정되었다. Fig. 7에 제작된 12W 급 X-대역 고출력증폭기의 사진을 보였으며, 제작된 MMIC Chip의 크기는  $4.94 \times 4.20mm^2$ 이다.

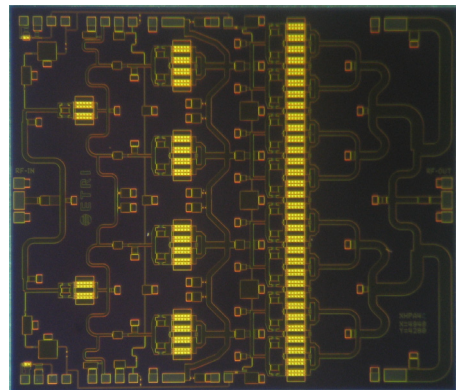


Fig. 7. Picture of X-band 10-watt MMIC chip

제작된 고출력증폭기의 성능 확인을 위하여 소신호 S-파라미터 측정, 대신호 입출력 시험, 그리고 AM-PM 시험 등이 수행되었다. 소신호 S-파라미터 시험과 AM-PM 시험은 Pulsed-RF 측정 시스템을 이용하여 펄스 모드로 수행되었으며, 대신호 입출력 시험은 CW-모드와 펄스모드로 병행하여 수행되었다. 펄스 모드 측정 시에는 100us의 펄스 주기와 10us 펄스 폭을 갖는 10%

Duty Cycle의 펄스 신호를 이용하여 드레인 전압을 구동 하였으며, 펄스 구동회로는 별도로 제작하여 사용 하였다.

10-Watt 이상의 고출력증폭기의 성능 검증 측정을 위하여 MMIC Chip을 조립할 수 있는 시험 치구를 제작하였으며, 일반적인 MMIC Chip 조립 공정을 이용하여 치구를 조립하였다. Fig. 8은 조립된 고출력증폭기 시험 치구의 사진을 보였다.

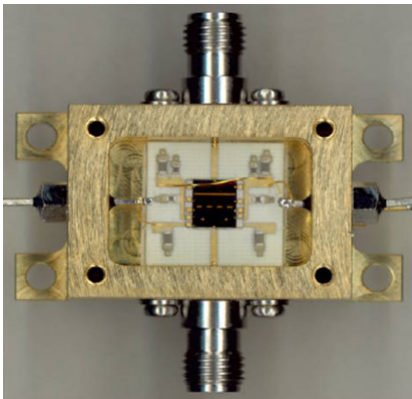


Fig. 8. Picture of Test Jig assembled with HPA MMIC Chip

Fig. 9는 측정된 소신호 S-파라미터 그래프를 보여주고 있으며, 동작 주파수 대역에서 26dB 이상의 이득과 10dB 이하의 반사 손실 특성을 가지는 것으로 측정되었다.

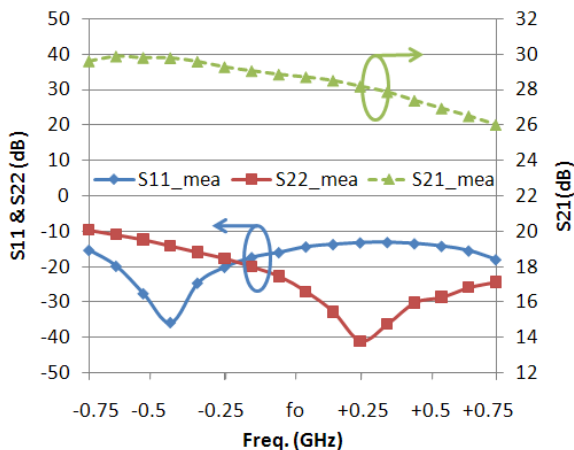


Fig. 9. Measured S-parameter Results of X-band HPA MMIC chip

Fig. 10은 출력 포화상태에서의 증폭기의 출력 특성과 PAE 특성을 CW 모드로 측정된 결과를 보였으며, 출력 전력 특성의 펄스 모드 측정 결과도 함께 보였다. 이때의 CW 모드에서의 입력 전력은 19dBm 이었으며, Pulse 모드에서의 입력 전력은 17dBm 이었다. CW 모드 측정 결과를 보면, 제작된 고출력증폭기는 동작대역에서 40.3dBm 이상의 포화 출력 전력 특성을 갖고 있으며, 24% 이상의 PAE 특성을 가지고 있다.  $f_0 + 250\text{MHz}$  대역 부근에서는 30% 이상의 전력부가 효율 특성을 가지고 있는 것으로 나타났으며, 이 주파수 대역에서 전력 매칭 특성이 좋은 것으로 판단된다. 펄스 모드 측정결과를 보면, CW 모드 측정결과보다 0.5 ~ 1dB 정도 더 높은 출력 전력 특성을 보이며, 전력 이득은 3dB 이상 높은 것으로 측정되었다. 펄스 모드의 소신호 S-파라미터 측정결과를 고려할 때 최대 출력 전력 상태에서  $f_0 - 750\text{MHz}$  대역에서는 약 5dB 정도의 이득 압축 현상이 발생하고 있으며,  $f_0 + 750\text{MHz}$  근처에서는 2dB 정도의 이득 압축 현상이 발생하고 있음을 알 수 있다. 이 결과로 보아서도,  $f_0 \sim f_0 + 750\text{MHz}$  대역에서 전력 매칭이 특성이 우수한 것으로 판단할 수 있다.

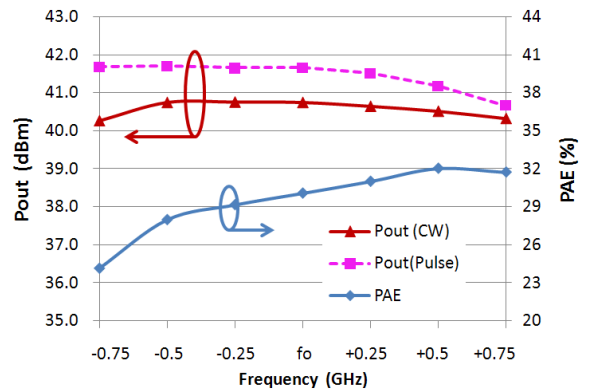


Fig. 10. Measured saturated output power performance and PAE performance of X-band HPA MMIC chip

Fig. 11은 제작된 X-대역 고출력증폭기의 AM-PM 변환 특성과 이득 압축 특성을 측정된 결과이다. 입력 전력을 증가시킬 때, S21 성능의 위상 변화를 측정하여 입력 전력에 대하여 미분 함수를 적용하였다. 측정 결과로부터 AM-PM 변환 특성은 4deg/dB 이하로 측정되었다.

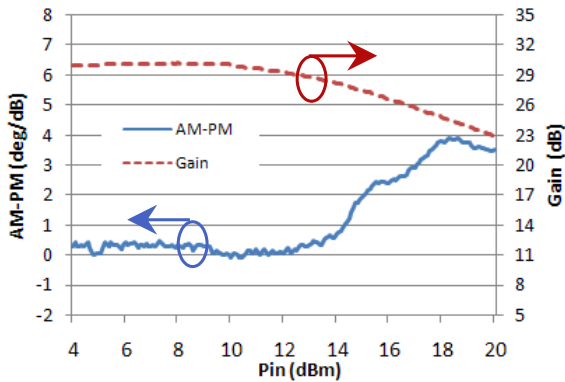


Fig. 11. Measured AM-PM Conversion Performance of X-band HPA MMIC Chip

Table 1에는 현재 상용제품으로 출시되어 있는 X-대역 고출력증폭기 MMIC의 성능과 본 연구에서 개발된 고출력증폭기 MMIC의 성능을 비교 하였다. 조사된 제품 중에 TNO사와 MaCOM사의 제품은 3단 구조의 증폭기이며, Triquint사의 제품은 2단 구조의 증폭기이다. 표에서 알 수 있듯이 본 연구에서 개발된 고출력증폭기는 그 성능에 있어 경쟁력을 갖추고 있는 것으로 판단된다. 물론 본 연구에서 개발된 고출력증폭기는 상용의 MMIC Chip을 제조하고 있는 대량 생산 공정을 이용하여 제작 되었다.

Table 1. Comparison of X-band HPA MMICs

제조사 (모델명)	Lg of pHEMT	Gain (dB)	Psat (dBm)	PAE (%)
TNO (XP1006)	0.5um	21	40	30
MaCOM (MAAPGM0079)	0.25um	29	43	30
Triquint (TGA2704)	0.25um	20	38	40
This Work	0.5um	24	41	27

### 5. 결론

본 연구에서는 0.5um 게이트 길이(Lg)를 갖는 저비용 GaAs pHEMT MMIC 공정을 이용한 X-대역 고출력증폭기의 설계와 제작 및 측정 결과에 대하여 설명하였다. 본 연구에 활용된 MMIC 공정은 6-인치의 대형 웨이퍼를 사용하는 대량 생산용 공정으로서, 개발된 X-대역 고출력증폭기가 상용 증폭기로 사용될 수 있음을 의미한다. 개발된 X-대역 고출력증폭기 MMIC는 동작 주파수 대역에서 12Watt 이상의 출력과 최대 32%의 PAE(전력부가효율)을 가지고 있는 것으로 측정되었다. 개발된 X-대역 고출력증폭기 MMIC는 레이더용 T/R 모듈 개발에 활용될 수 있을 것으로 판단된다.

### 후 기

본 연구는 국방과학연구소 지원으로 수행되었음.

### Reference

- [1] Wolfgang Bösch, James G. E. Mayock, Matthew F. O'eefe, Jason McMonagle, "Low Cost X-Band Power Amplifier MMIC Fabricated on a 0.25µm GaAs pHEMT Process", IEEE International Radar Conference 2005, pp. 22~ 26, 2005. 5.
- [2] Wolfgang Bösch, James G. E. Mayock, Matthew F. O'eefe, Jason McMonagle, "Low Cost X-band Power Amplifier MMIC", IEEE A&E Systems Magazine, pp. 21~25, 2006. 3.
- [3] A. P. de Hek, G. van der Bent, M. van Wanum, F. E. van Vliet, "A Cost-Effective 10Watt X-band High PowerAmplifier and 1 Watt Driver Amplifier Chip-Set", EGAAS 2005, pp. 37~40, 2005. 10.
- [4] A. P. de Hek, E. B. Busking, "On-chip Active Gate Bias Circuit for MMIC Amplifier Applications with 100% Threshold Voltage Variation Compensation", EuMA 2006, pp. 525~528, 2006. 9.