
더블 에지 타임 인터벌 카운터를 이용한 발진기 측정 장치 개발에 관한 연구

황 기 현*

A Study on Development of Oscillator Measurement Device Using Double Edge
Time Interval Frequency Counter

Gi-Hyun Hwang*

본 연구는 중소기업청의 산연 공동기술개발지원사업과 2009년도 동서대학교 학술연구조성비
지원과제의 연구결과로 수행되었음

요 약

본 논문에서는 Double Side Edge Trigger(DSET) 회로를 이용하여 발진기 측정 장치를 개발하였다. 제안한 방법은 주파수 카운터를 이용하여 미세 펄스를 카운트하는데 있어 싱글에지(Single Edge)가 아닌 Double Side Edge Trigger 회로를 구성하여 미세 펄스의 카운트 수를 증가시켜 기존의 카운터보다 동일한 분해 능력에 대하여 측정시간을 절반으로 하여 생산성과 성능이 향상된 발진기 측정 장치를 개발하였다.

ABSTRACT

In this paper, we have developed the test equipment to measure performance of oscillator using Double Side Edge Trigger(DSET). This DSET increases counting number of micro pulse by frequency counter, which will successfully reduce the half measuring time to comparison with the existing counter by using DSET. This new concept of performance measuring equipment provides a high productivity and performance improvement.

키워드

발진기, 더블에지, 인터벌 카운터, 발진기, DSET

I. 서 론

급격하게 변화해 가고 있는 이동통신 분야에서 발전기의 역할은 갈수록 증가되어 지고 있다. 이에 발전기의 수효는 꾸준히 증가하고 있으며, 정확한 정보의 송수신 및 분석을 위해 고정밀도 사양을 요구하고 있다. 보다 정확하고 정밀한 발전기의 구현과 신속한 생산을 통한 시장 대응 전략은 당면한 업계의 중요한 문제가 되고 있다[1-7].

특히 DTCXO(Digital Temperature Compensated Crystal Oscillator)는 완전 자동화된 생산 방식을 취하고 있으며, 온도의 변화에 따라 DTCXO 내부의 IC와 통신하여 그 변화량을 측정하여 그로인해 연산된 값을 IC의 내부 메모리에 저장시킨다[1,5,7].

이런 과정에서 하나의 DTCXO를 생산하는데 있어 생산 제품 사양보다 월등히 우수한 주파수 정밀도를 가지고 수십번 주파수 카운팅을 해야 한다. 따라서 주파수 카운팅 속도는 전체 생산 시간에 막대한 영향을 미친다.

본 논문에서는 더블 에지 타임 인터벌 주파수 카운터(DETIFC : Double Edge Time Interval Frequency Counter)를 제안함으로써 기존의 주파수 카운터보다 빠른 주파수 카운터를 이용하여 발전기 측정 장치를 개발하였다.

II. Double Edge Time Interval Frequency Counter의 설계 및 제작

2.1 주파수 커운터

주파수 카운터에는 그림 1과 같은 링 카운터를 시작으로 다양한 주파수 카운팅 방식이 선보이고 있다[1]. 하지만 기존의 신호 카운터 방식의 카운터는 일정의 주파수 안정도를 얻기 위해서는 일정 시간을 신호 카운팅을 해야 한다.

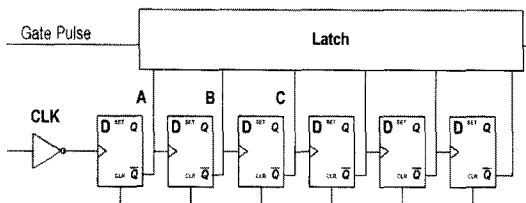


그림 1. 일반적인 카운터의 블록선도
Fig. 1 Block diagram of general counter

또한 게이트 지연(Delay) 등의 다양한 문제를 야기 시키며, 높은 주파수를 측정하고자할 경우 많은 수의 게이트를 요구하게 된다. 이에 따라 개발된 방식이 그림 2와 같은 타임 인터벌 주파수 카운터(Time Interval Frequency Counter)방식이다. 이는 입력되어지는 신호 A안에 미세 펄스 B의 수를 카운트하여 신호의 주기를 파악하여 주파수를 표시하게 된다.

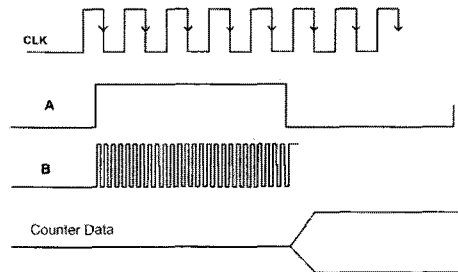


그림 2. Time Interval Counter의 Counting Algorithm
Fig. 2 Counting algorithm of time interval counter

이 방식은 높은 주파수에서 미세 펄스의 발생 및 카운팅하는데 있어서 문제점이 있다. 그림 3과 같이 링 카운터와 결합하여 입력 신호를 일정 신호 이하로 카운팅한 후에 이 신호에 따른 미세 펄스의 수를 카운트하여 입력 신호의 주파수 주기를 측정하여 주파수로 표시하는 방법들이 제안되었다[1,6,7]. 그림 3과 같은 방식으로도 현재의 기술로 0.1S의 게이트 시간에 분해능은 1Hz에 불과하다. 이는 DTCXO의 제품 하나를 조정(Trimming)하는데 수초의 시간이 걸린다.

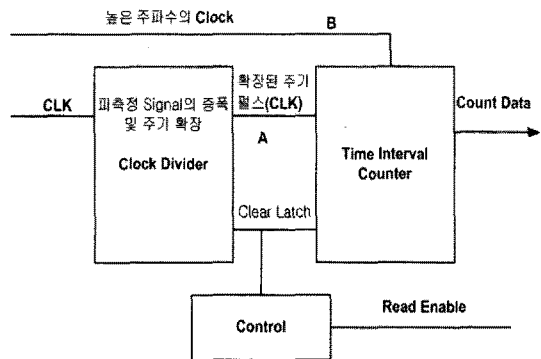


그림 3. 카운터 블록선도
Fig. 3 Counter block diagram

2.2 Double Edge Time Interval Frequency Counter의 설계 제작

본 논문에서 제안하고자 하는 주파수 카운터는 미세 펄스를 카운트하는데 있어 싱글에지(Single Edge)가 아닌 Double Side Edge Trigger(DSET)회로를 구성하여 미세 펄스의 카운트 수를 증가시켜 기존의 카운터보다 동일한 분해 능력에 대하여 측정시간을 절반으로 하여 생산성을 향상시키는 DETIFC를 제안하였다.

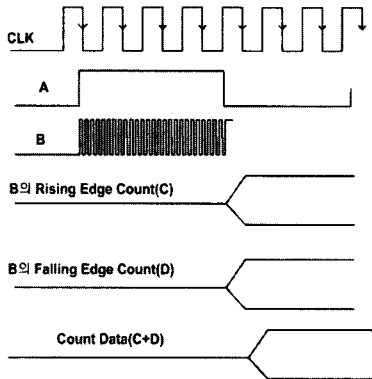


그림 4. DETIFC의 Counting Algorithm
Fig. 4 Counting algorithm of DETIFC

2.2.1 Counter 설계 사양의 결정

현재의 TCXO는 수십 MHz에서 수백 MHz의 사양을 갖는다. 하지만 현재의 일반적인 CMOS계열의 IC들은 200MHz이내의 동작 범위를 가지고 있다. 따라서 이 이상의 주파수를 카운팅하는데 많은 비용적인 문제를 발생하므로 1MHz ~ 200MHz의 주파수 카운터를 설계하고자 한다. 더 높은 주파수일 경우, 전단의 프레스케일러 및 프래앰프의 사양을 향상시킴으로써 동등한 성능의 주파수 카운터를 구현할 수 있다.

XILINX의 CoolRun 시리즈는 250MHz까지 동작하는 우수한 CPLD를 이용하여 구현할 것이고, 미세 펄스의 크기를 250MHz 이하여야 한다. 미세펄스에 Jitter 혹은 위상(Phase) 노이즈가 많을 경우 카운팅 결과를 신뢰할 수 없다. 따라서 미세펄스의 발생에 있어 기준클럭(Reference Clock)은 외부에서 OCXO(Oven Control Crystal Oscillator) 혹은 GPS(Global Positioning System) 기준주파수(Reference Frequency)에서 공급하는 10MHz를 사용하고 위상동기회로를 사용하여 160MHz의 고주파수를 만들고자 한다.

생성된 미세펄스의 사양은 RMS Jitter가 약 4.3pS, 위상 노이즈가 -120dBc/Hz@1kHz의 특성을 갖는 비교적 우수한 품질의 미세펄스를 생성하였다. 주파수를 높일 경우 급격하게 노이즈 특성이 저하되었고, 250MHz의 고정형 VCO(Voltage Control Oscillator)를 사용한다면 보다 우수한 높은 품질의 미세펄스를 얻을 수 있다. 미세 펄스의 크기는 전체 시스템의 성능을 좌우하고, 표 1은 측정 조건이 10MHz 입력 신호에 대해 미세펄스 주파수에 따른 주파수 카운트의 정밀도 및 시간을 나타내고 있다.

표 1. 미세 펄스에 따른 정밀도와 시간과의 관계
Table. 1 The relationship between precision and time depends on micro pulse

미세펄스(MHz)	정밀도	측정 시간
100MHz	0.34Hz	0.1S
	0.48Hz	0.05S
160MHz	0.15Hz	0.1S
	0.30Hz	0.05S
200MHz	0.12Hz	0.1S
	0.24Hz	0.05S

또 하나 중요한 요소는 프래앰프와 프레스케일러이다. 프래앰프는 넓은 대역폭(Bandwidth)를 갖는 미소신호 증폭기를 사용해야 하며, 전단 필터를 포함하여 설계한다. 이는 입력 신호의 유무를 동시에 파악하여 시스템의 낭비나, 측정 도중 신호 차단에 따른 시스템 정지를 막기 위해서 이다. 프레스케일러는 높은 주파수 입력신호를 일정 주기로 만들어 충분한 분해능을 갖도록 해야 한다.

표 2 Counter의 설계 사양
Table 2 The design specification of counter

항목	사양
Reference Frequency	10MHz ±1ppb
미세펄스(MHz)	160MHz
프래앰프 BW	0~200MHz
프레스케일러	20~26 분주 가변
CPLD	XC2C256-7TQF144
측정 정밀도	±1ppb
측정 시간	0.05S 이하

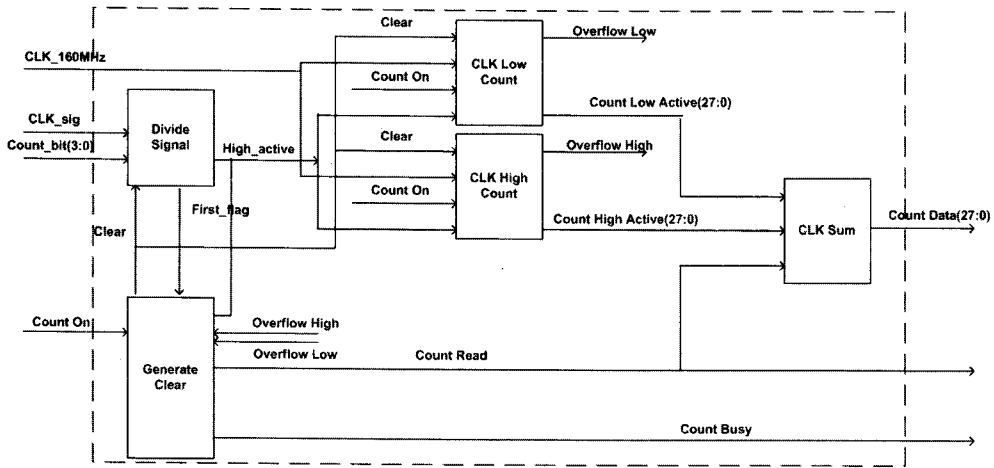


그림 5. CPLD 코딩 블록선도
Fig. 5 CPLD coding block diagram

따라서 프레스케일러는 가변형이 되어야 하고, 이는 CPLD의 VHDL 코딩으로 외부의 MCU에 의하여 가변 되도록 설계하였다.

2.2.2 CPLD 설계 사양

CPLD 설계는 VHDL 코딩하였고, 시스템 제어 MCU에서 카운터의 신호를 받고 싶을 경우, **Count On** 신호를 입력하게 된다. 이때 프레임프의 필드단에서 들어오는 입력신호에 따라 **CLK_sig**가 발생하면 카운팅이 시작된다. 그렇지 않을 경우 **Count Busy**신호를 High로 띄워 신호 없음을 알린다.

입력된 신호는 MCU에서 결정한 프레스케일량에 따라 분주를 하여 두 개의 경로를 통해 공급된다. 하나는 상승에지카운터이고 다른 하나는 하강에지카운터이다. 각각이 입력신호가 High를 유지하는 동안 **CLK_160MHz**를 카운팅하게 된다.

입력신호가 Low로 떨어지면 두 개의 값을 합하여 병렬 통신을 통해 MCU에 전송한다. 전송시작 신호는 **Count Busy** 신호를 이용하여 전달하며, 카운팅에 소모된 시간을 알려 준다. 그림 5는 CPLD 코딩 블록선도를 나타내었다. 그림 5에서 보는 것처럼, **CLK_160MHz**는 GPS로부터 받은 10MHz를 PLL를 거쳐 160MHz로 체배한 주파수이다. **CLK_sig**는 프레임프에서 신호가 들어오면 High 상태로 변하여 불필요한 카운팅을 억제하고 카

운터 도중에 시스템 정지되는 것을 방지한다. **Count_bit(3:0)**는 프레스케일러를 설정하는 비트이다. **Count On**은 MCU로부터 받는 카운터 인에이블 신호이다. 결과 값으로 **Count Busy**와 **Count Data**가 나오게 된다.

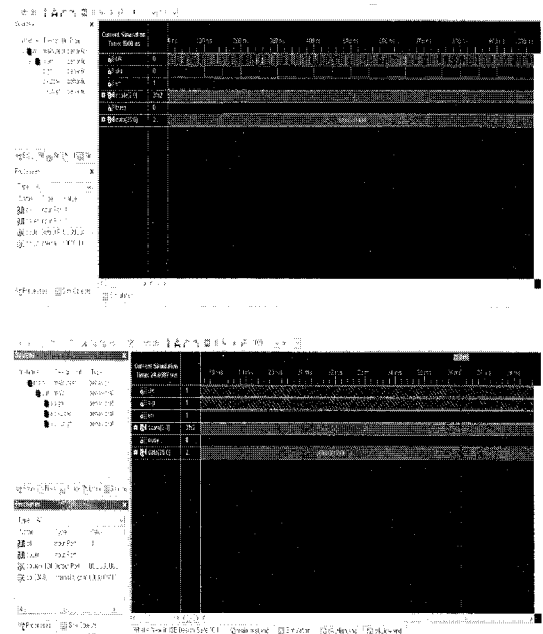


그림 6. CPLD 시뮬레이션
Fig. 6 CPLD simulation

그림 6은 CPLD 시뮬레이션 결과를 나타내었다. MCU와의 측정 결과 공유는 28비트 병렬통신을 한다. 측정 결과의 전송은 25비트이면 충족함을 표 3에서 확인할 수 있다. 하지만 만약의 경우를 고려하여 여분의 통신포트를 마련하였고, MCU의 지령 또한 4비트 병렬로 구성하였다.

CLK는 160MHz 미세펄스이고 Co_en은 MCU에서 전송하는 카운터 인에이블 신호이다. 스케일은 프레스케일러의 설정값이다. 그리고 Busy는 카운터 완료 및 Data 셋팅 시간을 MCU에 전송되고, MCU는 Count Busy가 Low일 때 언제든지 데이터를 획득할 수 있다. 그림 5의 상단의 시뮬레이션 결과는 확대해서 관찰한 내용이며, 하단은 시간 주기를 줄여 축소해 본 결과이다. 표 3은 시뮬레이션을 통해 얻은 각 주파수별 프레스케일러의 값에 따른 측정 속도를 나타낸 값이다.

표 3. 계산된 프레스케일 값, 측정시간
Table. 3 The results of calculated prescale and measurement time

입력 신호	프레스케일	측정시간	측정 결과
1MHz	17	0.03S	13FFF60
10MHz	21	0.05S	1FFFF00
100MHz	23	0.04S	1999980
200MHz	24	0.08	3333326

III. 실험결과

DSET 회로를 이용하여 발진기 측정 장치에 대한 전체 구성도는 그림 7에 나타내었다. 그림 7에서 보는 것처럼, MCU 설계는 PWM 제어율 통한 가변 전원 장치의 전압 제어 회로 구성하였고, AD 컨버터를 통한 가변 전원의 전압, 전류량 및 온도 측정하였다. 퍼지(Fuzzy) 제어 알고리즘을 통한 온도 제어 신호의 발생 및 브릿지 회로를 구동하였다. PC로 데이터 전송을 위한 RS-232C구성 및 통신 프로토콜을 내장하였다. CPLD 설계는 고속 주파수 카운터의 설계를 위한 160MHz 고속 Clock 발생 장치, 신호 상태를 조정하는 프래엠프 및 신호의 주파수를 일정하게 유지하는 프레스케일러로 구성하였다.

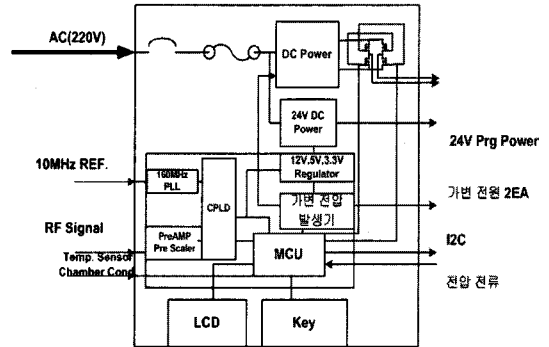


그림 7 DSET 기반 발진기 구성도
Fig. 7 The Oscillator configuration based on DSET

그림 8은 본 논문에서 제작한 TCXO 생산장비에 대한 실제 실험장치를 나타내었다. 그림 8에서 보는 것처럼, 주파수의 결과 값은 MCU에 전달되어 화면에 표시되고 PC로 전송되어진다. 자동화 장비를 구현하기 위하여 PC에서 RS-232C 115200bps로 제어하여 2개의 가변 전원 장치의 전압 전류를 설정하고 전압 전류를 읽어드린다. 또한 퍼지 온도제어를 통해 -40~85℃ 사이의 온도를 설정 제어한다. 그리고 1개의 고정 전압을 On/Off 제어를 하며, 50개의 MUX를 제어한다.

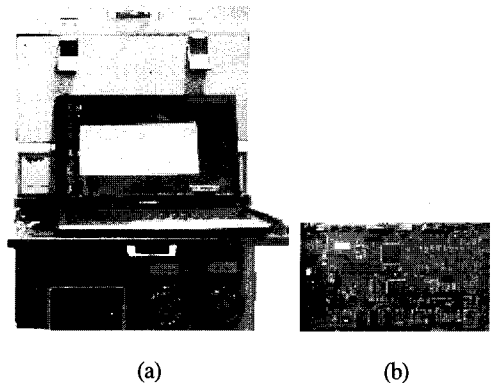


그림 8 TCXO 실험장치
(a) 전체시스템 (b) 제어보드
Fig. 8 Experiment equipment of TCXO
(a) whole system (b) control board

그림 9는 그림 7의 DSET 기반의 발진기 구성도에서 GPS(10MHz) 기준주파수 신호를 나타내었다. GPS 기준 주파수로부터 들어오는 신호를 관찰하였고, 시간 간격

이 정확도가 실제 측정 정확도이므로 GPS 기준주파수를 사용해야 한다. GPS 타임 클럭(Time Clock)은 Locking 되었을 경우 $\pm 1 \times 10^{-11}$ 의 안정도를 갖는다.

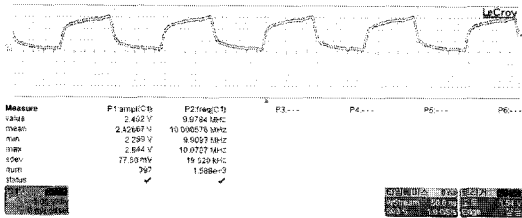


그림 9 10MHz 기준 클럭
Fig. 9 10MHz Reference Clock

그림 10은 그림 7의 DSETRL반의 발진기 구성도에서 PLL를 통해 채택된 160MHz 미세펄스를 나타내었다. 그림 10에서 보는 것처럼, 160MHz에서 미세펄스가 관찰됨을 알 수 있다.

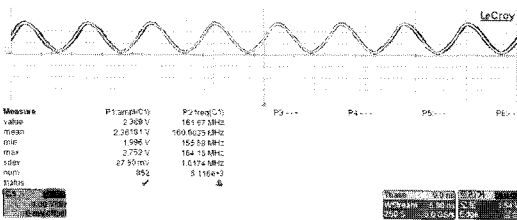


그림 10 160MHz 미세펄스
Fig. 10 160MHz micro pulse

미세 펄스는 10MHz의 기준 신호를 이용하여 PLL IC를 통과시켜 발생되고, 이를 이용하여 그림 10과 같이 RF 신호의 시간간격을 분석하였다. 20MHz의 신호가 입력되고 있고, 이 신호는 프래임프와 프레스케일러를 이용하여 TTL레벨의 5MHz로 CPLD에 입력된다.

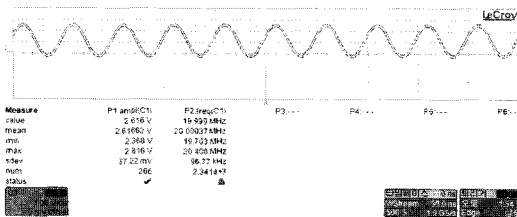


그림 11 RF 입력 신호
Fig. 11 RF input signal

그림 12는 CPLD에서 측정된 결과 값을 나타내었다. 발진기에서 나오는 신호를 측정하였고, 1번은 Count_busy 신호이며, 이에 동기된 데이터의 LSB를 2번으로 관찰하였다.

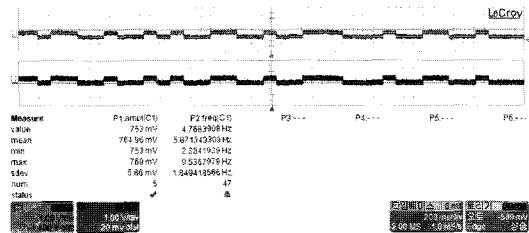


그림 12 CPLD에서 측정된 결과 값
Fig. 12 The result of measurement with CPLD

그림 13은 PC에서 원격 제어되는 TCXO 시스템을 나타내었다.

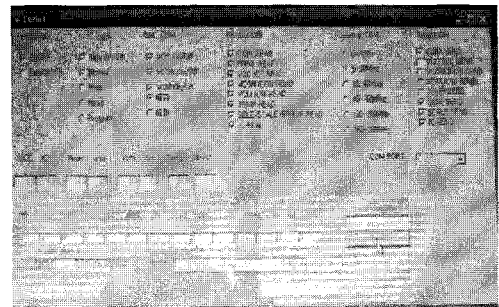


그림 13 PC에서 원격 제어되는 TCXO 시스템
Fig. 13 Remote controlled TCXO system on PC

I2C 통신을 통해 50개의 개별 제품과 통신을 하여 분석된 자료 데이터를 입력시킬 수 있다. 이를 통하여 DTCXO를 생산할 경우 기존의 카운터(HP53131A)를 사용할 경우 게이트 시간을 0.1s로 한다면 DTCXO의 주파수 카운트 횟수가 적어도 5회 이상 발생한다. 다시 말하면, 온도에 따라서 변화한 주파수를 공칭 주파수와 같도록 조정한다. 즉 초기 카운트, I2C 통신을 한 후에 카운트를 반복하여 주파수가 일치하도록 한다. 이 횟수가 5회 이상 발생한다. 따라서 기존의 장비로 하나의 제품을 한 온도에서 조정하는데 카운터와 통신 시간을 합하여 약 1초의 시간이 걸리며, 이를 50개 제품으로 볼 경우 전체적으로 50초가 걸린다.

반면 DETIFC를 사용할 경우 게이트 시간을 0.05S로 하여도 기존의 카운터보다 우수한 분해능력을 보이므로 이와 같이 단축하였을 경우 동일한 구성의 장비라면, 50개의 제품에 대하여 5초 정도 걸리게 된다.

IV. 결 론

본 논문에서는 Double Side Edge Trigger 회로를 이용하여 발진기 측정 장치를 개발하였다. 제안한 방법은 주파수 카운터를 이용하여 미세 펄스를 카운트하는데 있어 싱글에지가 아닌 Double Side Edge Trigger 회로를 구성하여 미세 펄스의 카운트 수를 증가시켜 기존의 카운터 보다 동일한 분해 능력에 대하여 측정 시간을 절반으로 하여 생산성 및 성능을 향상 발진기 측정 장치를 개발하였다.

본 논문에서 개발한 발진기 측정 장치는 일반 타임인터벌 카운터의 0.1S에 정밀도가 $\pm 0.1\text{ppm}$ 인 반면에 설계된 카운터는 0.05S에 정밀도가 $\pm 1\text{ppb}$ 이하임을 알 수 있다. 전체 시스템으로 볼 경우 기존 카운터, 전원공급장치, MUX로 구성된 시스템에 비하여 측정 속도가 1/10로 감소하였다.

감사의 글

본 연구는 중소기업청의 산업 공동기술개발지원 사업과 2009년도 동서대학교 학술연구구성비 지원 과제의 연구결과로 수행되었음

참고문헌

[1] 엄구남, 한승호, 박원병, 정완영, "TCXO의 정밀 F-T 측정을 위한 시스템 설계 및 제작", 한국센서학회, pp. 397-400, Vol. 13 No. 1, 2002

[2] 백승만 외 8명, "X-ray 이미지 센서용 싱글 픽셀 포톤 카운터 설계" 한국해양정보통신학회논문지, pp.322-329, Vol. 11, No. 2, 2007

[3] 신용환, 임영석, "5.8GHz ISM대역 국부 발진기용 능동 공진 발진기 설계 및 제작", 한국해양정보통신학

회논문지, pp.886-893, Vol. 8, No.4, 2004

[4] 류지열, 길버트, "새로운 구조의 스위치형 이중 모드 전압 제어 발진기", 한국해양정보통신학회 2005년도 추계종합학술대회, pp.869-872, 2005

[5] 배영철, 강명구, "Chua 발진기 회로의 하드웨어 구현", 한국해양정보통신학회논문지, pp.553-561, Vol. 5, No. 3, 2001

[6] 김명수, "A Design of Environmental Stress Screening for Temperature Compensated Crystal Oscillator", 대한설비관리학회지, pp. 19-28, Vol. 9, No. 3, 2004

[7] Croukamp, J, "New Design Delivers High Performance TCXO : Make a High-performance TCXO Capable of Retaining Low-power and Low-voltage by Using Low-cost Digital Components", RF design, pp. 48-54, Vol. 21 No. 11, 1999

저자소개

황기현(Gi-Hyun, Hwang)



1996년 부산대학교 전기공학과 석사 졸업.
2000년 부산대학교 전기공학과 박사 졸업.

2003년 동서대학교 컴퓨터정보공학부 교수
*주관심분야: RFID, 임베디드, 영상처리