

개선된 가딩(Guarding) 회로를 사용한 트랜스컨덕턴스 DRL 회로

논문

58-8-27

A Transconductance Driven-Right-Leg Circuit with Improved Guarding Circuit

황인덕[†]
(In-Duk Hwang)

Abstract - An improved guarding circuit is applied to a transconductance driven-right-leg circuit to decrease common-mode current at measurement electrodes due to power-line interference. After showing conventional guarding circuit is instable due to gain-peaking when used with a transconductance DRL circuit, the effect of the proposed guarding circuit modified to suppress the gain-peaking by inserting a series resistor between shields and a shield driver was analyzed. It is shown that, besides stability, the proposed guarding circuit provides two other advantages: 1) The gain of the shield driver can be set to be unit nominally. 2) The loop gain of the transconductance DRL loop can be increased due to pole-zero canceling. The proposed circuit was implemented and the advantages were confirmed.

Key Words : Electrocardiogram, Driven-Right-Leg, Guarding, Transconductance, Interference

1. 서론

의학에서 가장 기초적이며 가장 중요한 신호는 심전도 (ECG: Electrocardiogram)이며 최근에는 일상생활[1]이나 헬스 모니터링 의복[2]에서 심전도를 측정하기 위한 능동 전극에 대한 연구, 측정 장치의 격리(Isolation)[3]와 전극의 임피던스 측정[4]에 대한 연구 등이 이루어졌다.

그러나 심전도나 근전도(EMG: Electromyogram) 등의 생체신호는 60 Hz의 전력선(Power-line)이나 정전기(Electrostatic Charge)에 의하여 간섭(Interference) 받기 쉬운데[5] 이것은 간섭원이 인체에 공통모드전압(CMV: Common-Mode Voltage)을 발생시키며, 공통모드전압은 측정용 전극의 전극 임피던스(Electrode-Skin Impedance) 불균형(Imbalance)에 의한 포텐셜 분배기 효과(Potential Divider Effect)로 인하여 차동모드 전압으로 변환되기 때문이다[5]. 따라서 포텐셜 분배기 효과에 의한 간섭을 제거하기 위해서는 측정용의 2개의 전극 외에 추가로 오른 다리 전극을 사용하는 DRL(Driven-Right-Leg) 회로가 사용된다[6].

DRL 회로에 비하여 전극의 수를 감소시킨, 두 개의 전극을 사용하는 심전도 증폭기는 강한 간섭 환경에서 증폭기의 포화를 방지하였으나 포텐셜 분배기에 의한 차동모드 전압으로의 변환을 막지는 못하였다[7,8]. 그러므로 최근의 2-전극 심전도에 대한 연구에서는 공통모드 전압에서 이미 변환된 차동모드 전압을 직접적으로 제거하였다[9].

포텐셜 분배기 효과를 더욱 감소시키기 위해서는 높은 공통모드 입력 임피던스가 요구된다. 이를 위해서는 단위

이득 버퍼(Unit Gain Buffer)의 출력을 정제환 시키는 부트스트랩(Bootstrapped) 증폭기[10-12]가 사용되지만 입력 케이블로 유입되는 간섭을 방지하기 위해 쉴드 케이블(Shielded Cable)을 사용할 때에는 쉴드에 내선(Inner Wire)의 전압을 인가하는 가딩(Guarding)[13]이 사용된다.

한편 종래의 DRL 회로에서는 DRL 루프에 전압증폭기(적분기)를 사용하나 이것 대신에 트랜스컨덕턴스(Trans-conductance) 증폭기를 사용한 트랜스컨덕턴스 DRL 회로는 헝광동에 의한 간섭 등 고주파 간섭의 제거에 유리하고 회로의 안정도를 위한 보상(Compensation)이 용이한 장점을 갖는다고 발표되었다[14]. 그러므로 가딩 회로를 트랜스컨덕턴스 DRL 회로에 적용하면 공통모드 입력 임피던스가 높아져서 포텐셜 분배기 효과가 감소되므로 보다 우수한 간섭 제거 특성을 얻을 수 있을 것으로 기대되지만 지금까지 이러한 연구 결과가 발표된 것은 없다. 이것은 종래의 가딩 회로(3.1절.에서 해석되었으며 $R_Z = 0$ 일 때에 해당함.)를 트랜스컨덕턴스 DRL 회로에 그대로 적용할 경우 회로가 불안정해지기 때문으로 생각된다.

따라서 본 논문은 가딩 회로를 트랜스컨덕턴스 DRL 회로에 적용할 것을 제안하며, 이를 위하여 가딩 회로의 안정도를 개선하였고, 개선된 가딩 회로를 적용한 트랜스컨덕턴스 DRL 회로에 대한 해석 결과를 제공하였고, 회로를 구현하여 실험적으로 확인하였다.

2. 종래의 트랜스컨덕턴스 DRL 회로

포텐셜 분배기 효과는 심전도 측정에 사용되는 두 개의 전극 임피던스의 차이 ΔZ_Z 로 인하여 발생하며 간섭전압 $V_{D,EMI}$ 는 다음과 같이 표시된다.[15]

[†] 교신저자, 정회원 : 대전대학교 IT전자공학과 부교수

E-mail : idhwang@dju.ac.kr

접수일자 : 2009년 5월 9일

최종완료 : 2009년 7월 13일

$$V_{D,EMI} = V_{CM} \frac{\Delta Z_E}{Z_C} \quad (1)$$

여기서 V_{CM} 은 공통모드전압이며 Z_C 는 공통모드 입력 임피던스이다. 전극 임피던스는 피부의 상태와 전극 위치에 의존하기 때문에 전극 임피던스의 값을 제어하기는 어려우므로[13] DRL 회로는 간섭전압 $V_{D,EMI}$ 를 감소시키기 위해서 V_{CM} 을 감소시킨다. 이렇게 하기 위해서는 V_{CM} (엄밀하게는 계측증폭기의 입력단자에 인가되는 두 개의 입력전압의 평균)을 부궤환시켜 세 번째의 DRL 전극을 통하여 오른 다리에 인가한다. 그림 1에는 기존의 트랜스컨덕턴스 DRL 회로의 공통모드 신호를 해석하기 위한 등가회로[14]를 나타내었다.

입력 케이블로 유입되는 간섭을 제거하기 위해 통상 사용되는 쉴드 케이블의 바깥쪽 쉴드와 내선 사이에는 커패시턴스가 존재하며 그림 1에는 이것을 C_o 로 표시하였다. 이 커패시턴스는 공통모드 입력 임피던스 Z_C 를 작게 하므로 Z_C 를 높게 하기 위해서 케이블의 쉴드에 내선의 전압을 인가하는 가딩을 사용한다. 가딩을 사용하면 쉴드와 내선 사이에 전압차이가 거의 없게 되어 유효 케이블 커패시턴스가 작아진다[13]. 유효 케이블 커패시턴스가 감소하면 식 (1)에서 Z_C 가 증가하여 간섭전압 $V_{D,EMI}$ 가 감소하게 된다. 그러나 이때 쉴드 드라이버는 정궤환으로 동작하므로 회로 안정성에 매우 유의하여야 한다[13].

식 (1)은 다음과 같이 쓸 수 있다.

$$V_{D,EMI} = I_{CM} \cdot \Delta Z_E \quad (2)$$

where $I_{CM} = V_{CM} / Z_C$

이 식에서 중요한 것은 가딩에 의하여 V_{CM} 은 별로 변하지 않으므로(I_{CM} 은 감소하지만 Z_C 가 증가하므로) 가딩 회로를 적용한 효과를 판정하려면 V_{CM} 보다 I_{CM} 을 얼마나 감소시키는가 보아야 한다는 점이다.

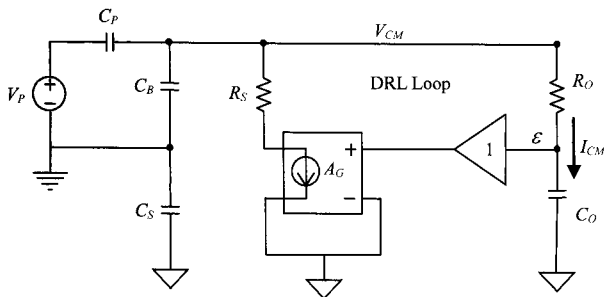


그림 1 기존의 트랜스컨덕턴스 DRL 회로의 공통모드 신호 해석을 위한 등가회로[14].

Fig. 1 Equivalent circuit to analyze common-mode signal of the conventional transconductance DRL circuit[14].

3장에 기술된 본 논문에서 제안하는 회로의 해석 결과와 비교하기 위하여 종래의 트랜스컨덕턴스 DRL 루프의 루프 이득을 참고하면 다음과 같다[14].

$$LG_{T-DRL} = \frac{A_G}{s(C_N + C_O)(1 + s\tau_{ON})} \quad (3)$$

where $\tau_{ON} = R_O \cdot \frac{C_N C_O}{(C_N + C_O)}$

이 식은 관심영역의 저주파에서 다음과 같이 근사된다.

$$LG_{T-DRL} \approx \frac{A_G}{s(C_N + C_O)} \quad \text{when } \omega < 1/\tau_{ON} \quad (4)$$

식 (3)의 루프이득은 두 개의 극점(원점과 $\omega = 1/\tau_{ON}$)을 가지므로 회로의 안정도를 위하여 A_G 는 제한되어야 하며 참고 문헌[14]에서는 A_G 를 0.1 mS로 하여 $\omega = 1/\tau_{ON}$ 근처에서 루프이득의 크기가 1이 되도록 하였다.

또한 그림 1에 나타낸 종래의 트랜스컨덕턴스 DRL의 폐루프 회로에서 전력선에 의하여 유도된 인체에서의 공통모드 전압을 $V_{CM-T-DRL}$ 으로 나타내면 다음과 같다[14].

$$V_{CM-T-DRL} = (V_P \cdot sK_C) \cdot \frac{(1 + sC_O R_O)}{s(C_N + C_O)(1 + s\tau_{ON})(1 + LG_{T-DRL})}$$

where $K_C = \frac{C_P \cdot C_S}{C_S + C_P + C_B} \approx 1pF$ (5)

한편 그림 1의 V_P, C_P, C_B, C_S 를 테브냉 등가회로로 나타내면

$$V_{Th} = V_P \cdot \frac{C_P}{C_P + C_B} \quad (6)$$

$$I_{Th} = V_{Th} \cdot sC_N \quad (7)$$

이며 위의 식을 고치면 $V_{CM-T-DRL}$ 에 의하여 두 개의 측정 전극을 통하여 흐르는 공통모드 전류는 다음과 같다.

$$I_{CM-T-DRL} = (V_P \cdot sK_C) \cdot \frac{C_O}{(C_N + C_O)(1 + s\tau_{ON})(1 + LG_{T-DRL})}$$

$$= I_{Th} \cdot \frac{C_O}{(C_N + C_O)(1 + s\tau_{ON})(1 + LG_{T-DRL})} \quad (8)$$

포텐셜 분배기 효과에 의한 간섭을 감소시키기 위해서는 식 (8)에서 입력 커패시턴스 C_o 를 감소시키고 LG_{T-DRL} 을 증가시켜야 한다. 이를 위하여 본 논문에서는 트랜스컨덕턴스 DRL 회로에 추가로 가딩 회로를 사용할 것을 제안하였다.

3. 제안된 회로의 해석과 설계

본 논문에서 제안하는 개선된 가딩 회로를 사용하는 트랜스컨덕턴스 DRL 회로의 회로도도 그림 8에 보이며, 공통모드 전압을 해석하기 위한 등가회로는 그림 2에 보인다. 그림 2에서 가딩 루프의 안정도를 얻기 위하여 쉴드와 쉴드

드라이버 사이에는 직렬의 저항 R_Z 가 삽입되었다. 그림 1과 그림 2에서 회로소자의 값은 전통적으로 사용되는 참고문헌 [6, 14]의 값과 같도록 하였으며 다음과 같다.

$$R_F = 10\text{ k}\Omega, R_{E1} = R_{E2} = 100\text{ k}\Omega, R_P = 100\text{ k}\Omega,$$

$$R_S = 200\text{ k}\Omega, R_O = (R_F + R_{E2})/2 = 55\text{ k}\Omega,$$

$$C_P = 2\text{ pF}, C_B = 200\text{ pF}, C_S = 200\text{ pF}, C_F = 200\text{ pF},$$

$$C_O = 2C_F = 400\text{ pF}, C_N = \frac{C_S \cdot (C_P + C_B)}{C_S + C_P + C_B} = 100\text{ pF},$$

가딩 회로에서 쉘드 드라이버의 이득은 A_O 로, 트랜스컨덕턴스 DRL 드라이버의 이득은 A_G 로 표시하였다. 회로해석과 시뮬레이션 시에 그림 8의 회로도에서 A1과 A2는 이상적인 OPA로 가정하였으며 A 는 모든 주파수 범위에서 일정한 것으로 가정하였다.(이것은 요즈음 입력 임피던스가 매우 높으며 대역폭이 수십 MHz 이상인 저가격의 CMOS 혹은 JFET OPA가 시중에 많으며, 회로의 특성을 이해하기에 용이하도록 하기 위하여, 또한 참고문헌 [14]의 결과와 비교가 용이하도록 하기 위함이다.) 그러나 트랜스컨덕턴스 증폭기 A_G 는 CA3080을 사용하는 것을 가정하여 A_G 의 대역폭은 2 MHz로 하였다. 시뮬레이션에는 Pspice를 사용하였다.

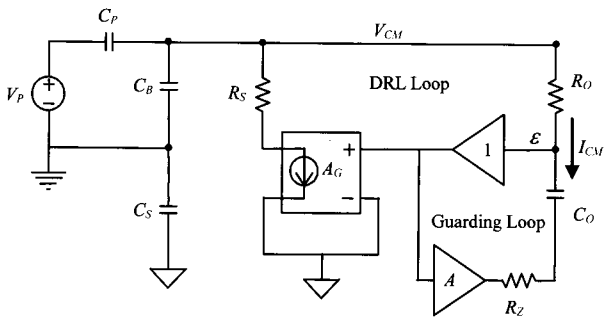


그림 2 제안된 개선된 가딩 회로를 사용한 트랜스컨덕턴스 DRL 회로의 공통모드 신호 해석을 위한 등가회로.
Fig. 2 Equivalent circuit to analyze common-mode signal of the proposed transconductance DRL circuit with improved guarding.

3.1 가딩 루프의 루프이득

본 논문에서 제안한 쉘드와 쉘드 드라이버 사이에 직렬의 저항 R_Z 를 삽입하는 가딩 회로를 사용하는 트랜스컨덕턴스 DRL(GT-DRL) 회로에는 두 개의 계환 루프(가딩 루프와 트랜스컨덕턴스 DRL 루프)가 있다. 먼저 그림 2를 사용하여 트랜스컨덕턴스 DRL 루프가 페루프인 상태에서 가딩 루프의 루프이득을 구하면 다음과 같다. 이 식에서 $R_Z = 0$ 으로 하면 종래의 가딩을 사용한 가딩 루프의 식이 된다.

$$LG_{GT-guarding} = \frac{-A \cdot sC_O(1+sC_N R_O)}{A_G + s[C_N + C_O(1+A_G R_Z)] + s^2 C_N C_O(R_O + R_Z)} \quad (9)$$

이 식은 원점에 영점이 하나있는 2차 고역통과필터의 식이며 주파수 응답의 Q (Pole Quality Factor)는 다음과 같다.

$$Q = \frac{\sqrt{A_G C_N C_O (R_O + R_Z)}}{C_N + C_O (1 + A_G R_Z)} \quad (10)$$

그림 3에는 트랜스컨덕턴스에 대한 Q 를 나타내었다. R_Z 가 없을 때($R_Z = 0$)는 트랜스컨덕턴스를 증가시키면 Q 도 단조증가하며 $R_Z = 3\text{ k}\Omega$ 일 때는 $Q = 1$ 까지 될 수도 있다. 즉 R_Z 를 사용하지 않는 종래의 가딩 회로에서는 $Q > 1/\sqrt{2}$ 가 되므로 이득 피킹(gain peaking)이 발생하여 가딩 루프의 루프이득의 크기가 1 보다 커질 수 있으며 가딩 회로는 불안정하다. 트랜스컨덕턴스를 작게 하면 Q 도 작아지지만 그러면 DRL의 효과는 떨어지게 된다. 다시 말하면 $R_Z = 0$ 에 해당하는 종래의 가딩 방법을 트랜스컨덕턴스 DRL에 적용할 수는 없다. 가딩 회로가 안정되려면 R_Z 를 증가시켜야 하며 그림 3에서 $R_Z = 10\text{ k}\Omega$ 일 때는 트랜스컨덕턴스의 값에 상관없이 Q 가 0.7 이하 임을 알 수 있다. 그러므로 본 논문에서는 루프이득에서 이득 피킹이 발생하지 않고 안정된 동작을 하도록 하기 위해서 가딩 회로에 $10\text{ k}\Omega$ 정도의 직렬 R_Z 를 삽입할 것을 제안한다.

원래 쉘드의 효과를 얻으려면 쉘드를 회로공통(Circuit Common)에 직접 연결시켜야 하며 쉘드와 쉘드 드라이버 사이에 저항을 삽입하면 저항에 간섭전류가 흐름에 따라 쉘드로 전력선 간섭이 유도되고 이것이 내선 즉 입력으로 전달될 수 있다. 하지만 이 간섭은 공통모드 신호이기 때문에 우수한 공통모드 제거비(CMRR)의 차동증폭기를 사용하여 제거할 수 있다.

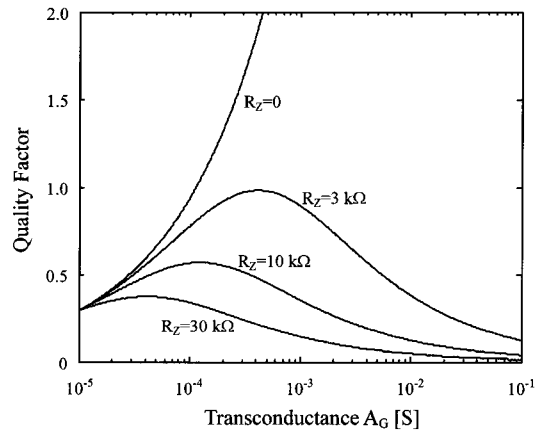


그림 3 가딩 루프에서 트랜스컨덕턴스와 삽입저항 R_Z 에 따른 Q 의 변화.

Fig. 3 Dependence of Q of guarding loop on transconductance and the inserted resistor R_Z .

또한 $LG_{GT-guarding}$ 은 고역통과필터의 특성을 갖지만 고주파에서

$$LG_{GT-guarding} \approx \frac{-A \cdot R_O}{(R_O + R_Z)} \quad \text{when } \omega \geq 1/C_N R_O \quad (11)$$

로 접근 근사되므로 모든 주파수에서

$$|LG_{GT-guarding}| \approx \left| \frac{-A \cdot R_O}{(R_O + R_Z)} \right| < 1 \quad \text{when } A=1 \quad (12)$$

이 식은 본 논문에서 제안하는 직렬 R_Z 가 삽입된 개선된 가딩 회로를 사용하면 가드 드라이버의 이득 A 로 명목상 1을 사용할 수 있음과 이때에도 회로가 안정되게 동작할 수 있는 것을 뜻한다. 참고문헌[13]에서는 회로의 안정성을 위하여 $A=0.99$ 로 되도록 하였으나 가딩 효과에서 명목상 $A=1$ 과 $A=0.99$ 는 매우 큰 차이가 있다. $A=1$ 로 하면 완전한 가딩 효과 즉 공통모드 입력 임피던스가 무한대로 되어 포텐셜 분배기 효과가 완전히 없어지는 결과를 얻게 된다. 실험에서는 단위이득버퍼의 출력을 그대로 사용하여 A 는 명목상으로 1이 되도록 하였으며 시뮬레이션에서는 A 의 값으로 0.999를 사용하였다.

그림 4는 가딩 루프의 루프이득을 나타낸다. 직렬의 R_Z 가 1 kΩ 일 때는 100 kHz 근처에 이득 피킹이 존재하고 10 kΩ 일 때는 이득 피킹이 없는 것을 보인다. 그림 4의 결과는 회로 해석 결과와 일치하며 A_G 의 대역폭을 변화시켜도 시뮬레이션 결과에 변화가 별로 없었다.

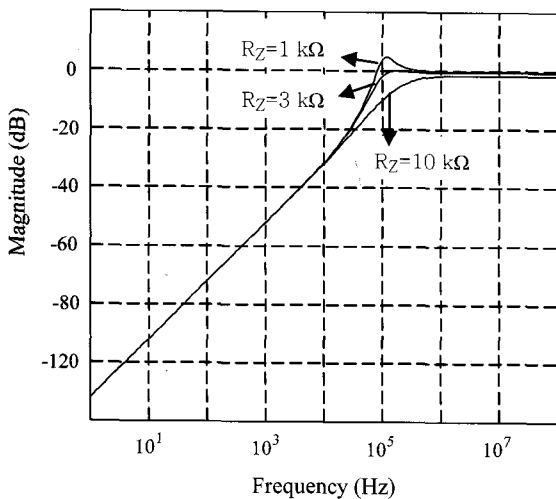


그림 4 가딩 루프의 루프이득.
Fig. 4 Loop gain of the guarding loop.

3.2 DRL 루프의 루프이득

본 논문에서 제안하는 R_Z 직렬의 가딩 회로를 사용하는 트랜스컨덕턴스 DRL(GT-DRL) 회로에서 DRL 회로의 루프이득을 그림 2를 사용하여 구하면 다음과 같다.

$$LG_{GT-DRL} = \frac{A_G \cdot (1 + sC_O R_Z)}{s[C_N + C_O(1-A)](1 + s\tau_{ONRZ})} \quad (13)$$

여기서 τ_{ONRZ} 는 트랜스컨덕턴스 DRL[14]의 τ_{ON} 에 비교되며 다음과 같다.

$$\tau_{ONRZ} = (R_O + \frac{R_Z}{1-A}) \cdot \frac{C_N C_O (1-A)}{[C_N + C_O(1-A)]} \quad (14)$$

$$\approx R_Z C_O \quad \text{when } (1-A) \approx 0$$

식 (13)의 DRL 루프이득에서 R_Z 는 고주파의 영점을 생성하며 A 가 1에 근접한 경우 식 (14)의 근사식이 성립되므로 루프이득은 다음과 같이 간단히 표시된다.

$$LG_{GT-DRL} \approx \frac{A_G}{s[C_N + C_O(1-A)]} \quad (15)$$

$$\approx \frac{A_G}{sC_N}$$

즉 R_Z 에 의하여 생성된 $\omega=1/C_O R_Z$ 의 영점과 DRL 루프의 극점 $1/\tau_{ONRZ}$ 이 서로 상쇄되며 결과적으로 DRL 루프이득은 극점을 원점에 하나만 가지는 효과를 나타낸다. 그러므로 주어진 파라미터만을 고려할 때 회로는 무조건 안정이며 따라서 루프이득 혹은 A_G 를 상당히 크게 할 수 있다. 이것은 본 논문에서 제안하는 R_Z 를 사용하는 가딩 회로의 또 하나의 중요한 장점이다. 극점이 원점에 하나만 있으므로 필요하다면 저주파에서만 적분기 특성을 갖는 회로를 추가하여 저주파 루프이득을 대폭적으로 증가시킬 수도 있다. 그러나 다음의 페루프 회로 분석에서 기술하는 바와 같이 그럴 필요성이 없을 정도로 GT-DRL 루프와 가딩 루프에 의한 포텐셜 분배기 효과의 억제는 충분하였다.

그림 5는 DRL 루프이득의 시뮬레이션 결과를 나타낸다. 전술한 바와 같이 시뮬레이션에서는 A_G 의 대역폭을 2 MHz로 하였으며 따라서 식 (3)과 식 (13)에 비하여 2 MHz에

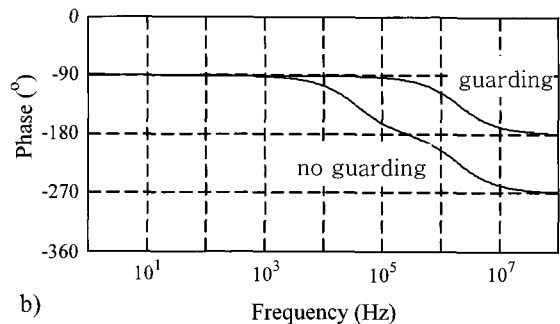
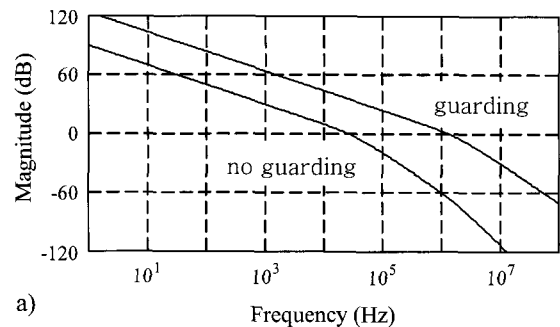


그림 5 DRL 루프의 루프이득.
Fig. 5 Loop gain of the DRL loop.

극점이 하나씩 추가되었다. 종래의 T-DRL에 대한 시뮬레이션 결과는 참고문헌[14]와 유사한 결과이며 A_G 가 0.1 mS일 때 27 kHz에서 루프이득이 1이며 위상여유(Phase Margin)가 53도이다. 반면에 GT-DRL 일때는 극점이 상쇄되어 루프이득을 증가시킬 수 있으므로 A_G 를 1 mS로 하였으며 이때 1.33 MHz에서 루프이득이 1이며 위상여유는 56도이다. 그림 5는 같은 위상여유일 때 종래의 T-DRL에 비하여 제안하는 GT-DRL의 루프이득이 더 높은 것을 보여준다.

3.3 페루프 회로 해석

본 논문에서 제안하는 R_Z 직렬의 가딩 회로를 사용하는 트랜스콘덕턴스 DRL (GT-DRL) 회로의 공통모드 전류를 그림 2를 사용하여 구하면

$$I_{CM-GT-DRL} = (V_P \cdot sK_C) \cdot \frac{C_O(1-A)}{[C_N + C_O(1-A)](1 + s\tau_{ONRZ})(1 + LG_{GT-DRL})} \quad (16)$$

$$= I_{Th} \cdot \frac{C_O(1-A)}{[C_N + C_O(1-A)](1 + s\tau_{ONRZ})(1 + LG_{GT-DRL})}$$

이때 관심 영역인 저주파에서 $A \approx 1$ 의 조건과 식 (15)를 사용하면 다음과 같이 근사된다.

$$I_{CM-GT-DRL} \approx I_{Th} \cdot \frac{C_O(1-A)}{C_N(1 + LG_{GT-DRL})} \quad (17)$$

$$\approx I_{Th} \cdot \frac{sC_O(1-A)}{A_G}$$

when $\omega < 1/\tau_{ONRZ}$

한편 입력 단자에서의 공통모드 입력전압 ϵ 은

$$\epsilon = I_{CM-GT-DRL} \cdot \frac{(1 + sC_O R_Z)}{sC_O(1-A)} \quad (18)$$

이므로

$$\epsilon \approx (V_P \cdot sK_C) \cdot \frac{(1 + sC_O R_Z)}{A_G} \approx \frac{V_P \cdot sK_C}{A_G} \quad (19)$$

when $\omega < 1/\tau_{ONRZ}$

캐이블 커패시턴스를 가딩에 의하여 감소시키면 $I_{CM-GT-DRL}$ 는 감소하지만 이 전류가 흐르는 임피던스는 증가하였으므로 당연히 ϵ 은 가딩에 의하여 변하지 않는다.

제안된 GT-DRL 방식과 종래의 T-DRL 방식의 저주파에서의 간섭전류를 비교하면

$$\frac{I_{CM-GT-DRL}}{I_{CM-T-DRL}} \approx (1-A) \cdot \frac{A_{G-T}}{A_{G-GT}} \quad (20)$$

when $\omega < 1/\tau_{ONRZ}$

여기서는 GT-DRL에서와 T-DRL에서의 트랜스콘덕턴스를 각각 A_{G-GT} 와 A_{G-T} 로 표시하였다. 앞에서 기술한 바와 같이 GT-DRL에서 극점과 영점이 상쇄되어 A_{G-GT} 를

A_{G-T} 보다 크게 (그림 5의 시뮬레이션에서는 20 dB 만큼) 할 수 있다. 또한 $A=1$ 로 하여도 회로는 안정되지만 범용 OPA를 사용하는 경우에도 단위이득버퍼일 때 이득이 0.999 정도 이상임을 추정할 수 있는데 이때 식 (20)에 의한 GT-DRL의 T-DRL에 대한 성능향상은 무려 80 dB가 된다.

그림 6은 두 개의 측정 전극을 통하여 흐르는 공통모드 전류 $I_{CM-T-DRL}$ 와 $I_{CM-GT-DRL}$ 의 시뮬레이션 결과이다. 전력선의 피크전압 V_P 는 283 V로 가정하였다. $I_{CM-GT-DRL}$ 시뮬레이션에서 A 는 0.99와 0.999를 사용하였으며 60 Hz를 포함하는 저주파에서 $I_{CM-GT-DRL}$ 는 $I_{CM-T-DRL}$ 에 비하여 각각 60 dB와 80 dB의 향상을 보여준다. 이때 60 Hz에서 식 (2)에 의한 전극의 전압차 즉 차동모드로 변환된 간섭 전압 $V_{D,EMI}$ 는 전극의 임피던스의 차이 ΔZ_E 를 50 k Ω 으로 가정하고 (통상 ΔZ_E 는 R_E 의 50%까지도 가능한 것으로 예상함.) 그림 6의 결과를 사용하면 종래의 T-DRL일 때는 약 10 μ V이며, GT-DRL에서 $A=0.99$ 일 때 약 10 nV이며 $A=0.999$ 일 때 약 1 nV로 매우 작으므로 더 이상의 루프이득의 증가 등은 필요하지 않다.

그림 7에는 입력 단자에서의 공통모드 전압 ϵ 을 나타내었

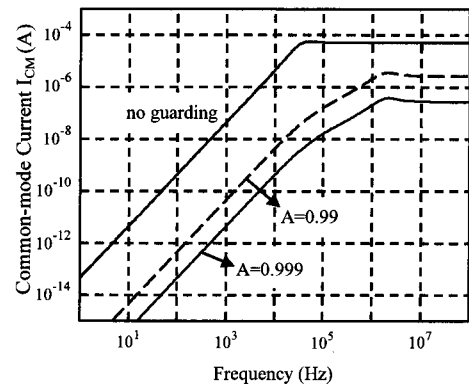


그림 6 두 개의 측정 전극을 통하여 흐르는 페루프 공통모드 전류 I_{CM} .

Fig. 6 Closed loop common-mode current I_{CM} flowing through two measurement electrodes.

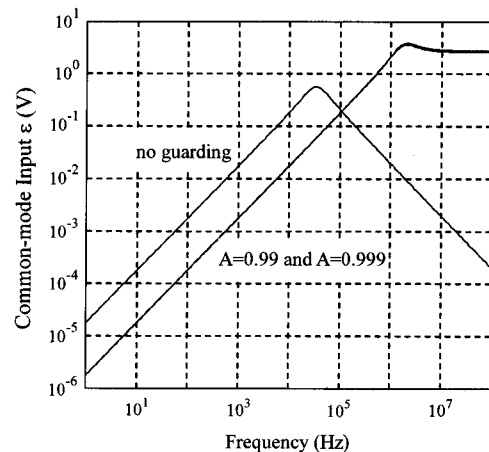


그림 7 페루프 공통모드 입력 전압 ϵ .

Fig. 7 Closed loop common-mode input voltage ϵ .

다. GT-DRL에서 $A = 0.99$ 일 때와 $A = 0.999$ 일 때 ϵ 의 차이는 거의 없이 약 0.1 mV 이었으며 T-DRL일 때 보다 A_G 를 20 dB 크게 한 결과로 ϵ 이 20 dB 작다.

4. 실험

제안된 가딩을 사용한 트랜스컨덕턴스 DRL 회로를 그림 8과 같이 구현하였다. OPA로는 LF351N을 사용하였으며 트랜스컨덕턴스 앰프로는 CA3080을 사용하였다. CA3080의 바이어스 저항 R_M 은 $330 \text{ k}\Omega$ 을 사용하여 $A_G = 1 \text{ mS}$ 가 되도록 하였다. (실제로는 $A_G = 10 \text{ mS}$ 로도 회로는 안정되게 동작하였지만 A_G 를 더 증가시킬 필요성을 느끼지 못하였음.) 참고 문헌 [14]에서는 안정도를 위하여 $A_G = 0.1 \text{ mS}$ 로 제한하였으므로 이에 비하여 루프이득을 20 dB 증가시킨 것이다. 쉘드 드라이버 A 는 단위이득버퍼를 사용하였으므로 명목상으로 $A = 1$ 이라고 볼 수 있다. 측정치는 LeCroy 오실로스코프 (Waverunner LT354)에서 샘플링을 250 S/s 로 하여 저장하였다. 오실로스코프로 인하여 회로공통(Circuit-Common)과 어스접지와는 격리(Isolation)되지 않은 (그림 2에서 C_S 는 무한대의 상황임.) 상황이었다. 격리되지 않은 상황의 회로 해석 결과를 얻기 위해서는 C_S 가 매우 큰 것으로 간주해야 하고 그러면 C_N 이 약 2배로 되며 식 (7)과 식 (17)에서 $I_{CM-GT-DRL}$ 이 C_N 에 비례하므로 모든 공통 모드 간섭이 회로 해석과 시뮬레이션 결과에 비하여 약 2배로 된다. 그림 8에 표시되지는 않았으나 차동증폭기 뒤에는 고역통과 필터와 저역통과필터를 중속시켜서 측정 대역폭이 $0.05 \text{ Hz} - 150 \text{ Hz}$ 가 되도록 하였다.

그림 9는 제안한 R_Z 직렬의 가딩 트랜스컨덕턴스 DRL(GT-DRL) 회로를 사용하여 가슴에 2 개의 측정 전극을 Cardiac Vector 방향으로 부착하고 오른 다리 쪽에 DRL

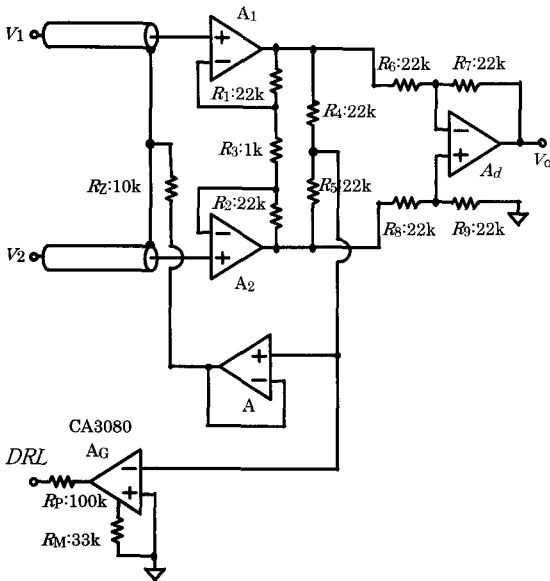


그림 8 개선된 가딩 회로를 사용한 트랜스컨덕턴스 DRL 회로의 구현 예.

Fig. 8 An Implementation example of the proposed transconductance DRL circuit with improved guarding.

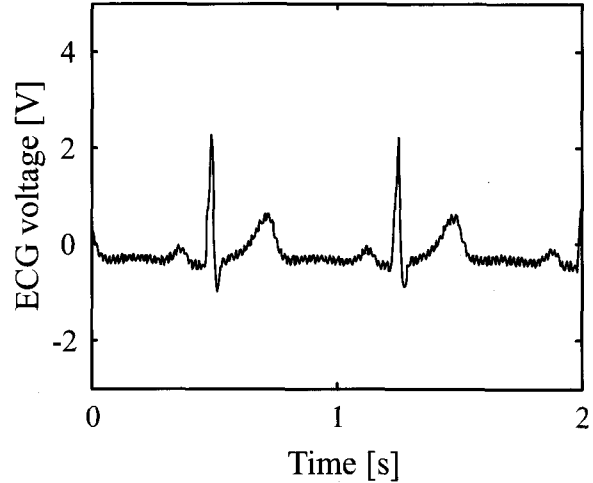


그림 9 구현된 회로를 사용하여 측정된 심전도.

Fig. 9 ECG measured using the implemented circuit.

전극을 부착하여 측정된 심전도이다. 회로는 안정되게 동작하였으나 60 Hz 의 전력선 간섭이 회로 해석에서 예상되는 것만큼 완전히 제거되지는 않았다. 이것은 회로를 브레드보드에 구현하였으므로 브레드보드에 포텐셜 분배기 외에 다른 경로를 통하여 간섭이 유도되기 때문인 것으로 판단되며 격리와 쉘딩에 대한 연구[3]가 더 필요함을 시사한다.

5. 결론

본 논문에서는 심전도 측정 등에서의 포텐셜 분배기 효과를 감소시키기 위하여 가딩 회로를 개선하여 트랜스컨덕턴스 DRL(GT-DRL) 회로에 적용하였으며 다음과 같은 결과를 얻었다. 1) 종래의 가딩 회로를 트랜스컨덕턴스 DRL에 적용하면 이득피킹에 의한 회로의 불안정성을 초래하여 종래의 가딩은 사용이 어렵다. 2) 제안된 가딩회로에서는 저항 R_Z 를 삽입하여 Q 를 감소시키고 이득피킹을 제거하여 안정도를 확보하였다. 3) 이 가딩 회로는 고주파에서도 루프이득의 크기가 1보다 작으므로 쉘드 드라이버의 이득 A 를 명목상 1로 할 수 있으며 따라서 공통모드 전류를 매우 작게 할 수 있다. 4) 제안된 회로의 DRL 루프이득에서 $\omega = 1/C_O R_Z$ 의 영점과 $1/\tau_{ONRZ}$ 의 극점이 서로 상쇄되어 루프이득은 극점을 하나만 가지므로 DRL 루프이득을 크게 할 수 있다. 5) 따라서 결과적으로 제안된 가딩 회로를 채용함에 따라 I_{CM} 을 대폭적으로(이론적으로는 80 dB) 감소시킬 수 있다. 6) 쉘드와 쉘드 드라이버 사이에 저항을 삽입하였으므로 쉘드로 전력선 간섭이 유도될 수 있지만 이 간섭은 공통모드 신호이기 때문에 우수한 공통모드 제거비(CMRR)의 차동증폭기를 사용하여 제거할 수 있다.

이러한 결과는 통상적인 심전도 측정 외에도 특히 전력선 잡음이 강한 환경에서의 심전도 측정 혹은 최근 연구가 활발한 헬스 모니터 혹은 입는 컴퓨터와 관련되어 건식 전극 사용으로 전극의 임피던스가 큰 경우 등에 활용이 가능할 것으로 예상된다.

참 고 문 헌

[1] T.H. Kang, C.R. Merritt, E. Grant, B. Pourdeyhimi, and H.T. Nagle, Nonwoven Fabric Active Electrodes for Biopotential Measurement During Normal Daily Activity, *IEEE Trans. Biomed. Eng.*, Vol. BME-55, pp. 188-195, 2008.

[2] C.R. Meritt, H.T. Nagle, and E. Grant, Fabric-Based Active Electrode Design and Fabrication for Health Monitoring Clothing, *IEEE Trans. Inform. Tech. Biomed. Vol. 13*, pp. 274-280, 2009.

[3] K.V.T. Piipponen, R. Sepponen, and P. Eskelinen, A Biosignal Instrumentation System Using Capacitive Coupling for Power and Signal Isolation, *IEEE Trans. Biomed. Eng.*, Vol. BME-54, pp. 1822-1828, 2007.

[4] T. Degen, and H. Jakel, Continuous Monitoring of Electrode-Skin Impedance Mismatch During Bioelectric Recordings, *IEEE Trans. Biomed. Eng.*, Vol. BME-55, pp. 1711-1715, 2008.

[5] B. B. Winter, J. G. Webster, Reduction of Interference Due to Common Mode Voltage in Biopotential Amplifiers, *IEEE Trans. Biomed. Eng.*, Vol. BME-30, pp. 58-62, 1983.

[6] B. B. Winter, and J. G. Webster, Driven-Right-Leg Circuit Design, *IEEE Trans. Biomed. Eng.*, Vol. BME-30, pp. 62-66, 1983.

[7] D. Dobrev and I. Daskalov, Two-Electrode Biopotential Amplifier with Current-Driven Inputs, *Med. Biol. Eng. Comp.*, Vol. 40, pp. 122-127, 2002.

[8] D. Dobrev, Two-Electrode Low Supply Voltage Electrocardiogram Signal Amplifier, *Med. Biol. Eng. Comp.*, Vol. 42, pp. 272-276, 2004.

[9] I.D. Hwang, and J.G. Webster, Direct Interference Canceling for Two-Electrode Biopotential Amplifier, *IEEE Trans. Biomed. Eng.*, Vol. BME-55, pp. 2620-2627, 2008.

[10] N.V. Thakor, and J. G. Webster, Ground-Free ECG Recording with Two Electrodes, *IEEE Trans. Biomed. Eng.*, Vol. BME-27, pp. 699-704, 1980.

[11] R. Pallas-Areny, J. Colominas, and J. Rosell, An Improved Buffer for Bioelectric Signals, *IEEE Trans. Biomed. Eng.*, Vol. BME-36, pp. 490-493, 1989.

[12] E.R. Valverde, P.D. Arini, G.C. Bertran, M.O. Biageti, and R.A. Quinteiro, Effect of Electrode Impedance in Improved Buffer Amplifier for Bioelectric Recordings, *J. Med. Eng. & Tech.*, V. 28, No. 5, pp. 217-222, 2004.

[13] A.C. Metting van Rijn, A. Peper, and C.A. Grimbergen, High-Quality Recording of Bioelectric Events: Part 1 Interference Reduction, Theory and Practice, *Med. & Bio. Eng. & Comp.*, Vol. 28, pp. 389-397, Sept. 1990.

[14] E. M. Spinelli, N.H. Martinez, and M. A. Mayosky, A Transconductance Driven-Right-Leg Circuit, *IEEE Trans. Biomed. Eng.*, Vol. BME-46, pp. 1466-1470, 1999.

[15] E.M. Spinelli, M.A. Mayosky, and R. Pallas-Areny, A Practical Approach to Electrode-Skin Impedance Unbalance Measurement, *IEEE Trans. Biomed. Eng.*, Vol. BME-53, pp. 1451-1453, 2006.

저 자 소 개



황 인 덕 (黃仁德)

1954년 11월 17일생. 1977년: 서울대학교 물리교육과 졸업. 1987년: 서울대학교 물리학과 졸업(석사, 박사). 1987 - 1997년: 한국전자통신연구원 책임 연구원. 1997 - 현재: 대전대학교 IT전자공학과 부교수. 1990년: IBM TJ Watson 연구소 Visiting Scholar. 2006년: Univ. of Wisconsin-Madison Visiting Scholar.