

마이카 커패시터 설계를 위한 최적 파라미터 추출 프로그램 개발

Development of Optimum Parameters Sampling Program for Mica Capacitor Design

김 재 욱**, 유 창 근*
Jae-Wook Kim**, Chang-Keun Ryu*

Abstract

In this study, ultra high-voltage (170kV AC), reliable 80pF mica capacitors for partial discharge system application were investigated. For capacitors design, Program was developed to sampling of series and parallel parameters. Mica was used as the dielectric of the capacitors. Using the conservative design rule, over 3 individual 50 μ m thick mica sheets with a size of 30mm \times 35mm were used with lead foils to form a parallel capacitor element and 20 mica sheets were interleaved with lead foils to form a series stack of parallel capacitor element to meet the requirements of the capacitors. The dimension of the fabricated 80pF capacitor for 17kV AC were 90mm \times 90mm. The high-frequency characteristics of the capacitance (C) and dissipation factor (D) of the developed capacitors were measured using a capacitance meter. The developed capacitor exhibited C of 79.5pF, had D of 0.001% over the frequency ranges of 150kHz to 50MHz, had a self-resonant frequency of 65MHz.

요 약

본 논문에서는 부분방전 시스템 응용을 위한 특 고압 80 pF (17kV AC) 마이카 커패시터를 연구하였다. 그리고 커패시터를 설계하기 위한 프로그램이 직병렬 파라미터를 추출하도록 개발되었다. 마이카는 커패시터의 유전체로 사용되었다. 30mm \times 35mm 크기의 50 μ m 두께 마이카 시트가 병렬 커패시터 요소를 형성하도록 연박과 사용되었다. 20개의 마이카 시트는 커패시터의 요구에 맞추어 병렬 커패시터 요소의 직렬 스택을 형성하도록 연박으로 분리되었다. 17kV AC에 대한 제작된 80pF 커패시터의 크기는 90mm \times 90mm이다. 제작된 커패시터에 대한 커패시턴스 (C)와 손실률(D)의 고주파수 특성은 커패시턴스 메탈을 사용하여 측정되었다. 제작된 커패시터는 150kHz~50MHz 주파수 범위에서 79.5pF의 커패시턴스와 0.001%의 손실률을 갖고, 65MHz에서 자기공진주파수를 가진다.

Key words : Mica, Capacitor, High Voltage, Partial Discharge, Program

I. 서론

최근 무선기술의 발달과 산업발전의 영향으로

인해 안정적인고 효율적인 전원공급과 동력발생을 위한 고압 회전기의 신뢰성이 크게 요구되고 있다[1]. 고압 회전기는 장기간 사용으로 인해 고압 고정자 권선 및 고압 권선의 절연부분이 열화되어 기기의 치명적 고장으로 이어지기 때문에 많은 손실을 일으키게 된다. 이러한 고압 회전기의 절연상태 등의 전반적인 상태를 진단하는 방

* 남서울대학교 전자공학과 (Dept. Electronics Engineering, Namseoul University)

★ 교신저자 (Corresponding author)

※ 감사의 글 (이 연구는 2008학년도 남서울대학교 대학 연구비의 지원으로 연구 되었음)

接受日:2009年 5月 28日, 修正完了日: 2009年 6月 5日

법으로 부분방전(partial discharge)을 측정하는 기술에 관한 많은 연구가 진행되고 있다[2].

일반적으로 고압 회전기 사용자는 기기를 정지하지 않고 연속적으로 절연상태를 감시할 수 있는 on-line 진단법을 선호한다. 최근 북미에서는 on-line 진단법 중 고압부에 직접 접촉시키는 접촉식 센서로 마이카(운모) 커패시터를 이용한 on-line 부분방전 측정기술이 개발되어 확대 적용 중에 있다[3,4].

마이카 커패시터는 전기적 특성이 뛰어난 양질의 천연 마이카를 주재료로 사용하여 만들어지며 과거로부터 고신뢰성, 고안정성이 요구되는 전자 기기 및 각종 산업용 장비에 사용되어져 왔다. 특히 고전압 대용량 모터, 발전소 발전자, 대용량 전동기 등의 단락 현상 및 감시 시스템의 고주파 필터 센서로서 핵심적인 기능을 가진다[5].

본 연구에서는 특 고압 에폭시-마이카 커패시터를 설계 제작하는 필요한 파라미터를 추출할 수 있는 프로그램을 개발하였다. 개발된 프로그램의 파라미터에 따라 에폭시-마이카 커패시터를 제작하고, 이에 따른 커패시턴스, 손실률 등의 시험을 통하여 특성을 확인하였다.

II. 본론

1. 마이카 커패시터 설계 프로그램 개발

본 논문에서는 두 종류의 에폭시-마이카 커패시터를 설계하고자 하였으며, 그에 대한 사양으로는 17kV AC의 최대 내전압을 갖는 80pF 마이카 커패시터를 설계하였다. 표 1은 설계된 에폭시-마이카 커패시터의 사양을 요약하였다. 커패시터의 손실률(dissipation factor)은 0.05% 이하로 하였다.

Table 1. Summary on specifications of epoxy-mica capacitors designed in this study

표 1. 본 논문에서 설계된 에폭시-마이카 커패시터의 사양 요약

Parameters	Values
Capacitance Value (pF)	80
Dissipation Factors (%)	≤0.05
Maximum AC Voltage(kV AC)	17

표 1의 사양을 만족할 수 있도록 에폭시-마이카 커패시터를 설계하는데 있어서, 정격 용량은 커패시터의 병렬연결을 고려하여야 하고, 최대 내전압은 커패

시터의 직렬연결을 고려하여야 한다. 따라서 커패시터의 적절한 직렬연결을 통하여 표 1의 사양에 적합한 에폭시-마이카 커패시터의 설계가 가능하다.

본 연구에서 마이카 시트는 30mm×35mm의 크기와 0.05mm의 두께로 선택하였다. 마이카 시트의 유전상수는 5.4를 사용하였다. 연박(Lead Foil) 리드의 크기는 29mm×20mm이고 두께는 0.03mm로 하였다. 최소단위의 커패시터 섹션인 단위 커패시턴스(C_{unit})는 다음 식 (1)과 같이 계산되었으며, 554pF의 커패시턴스를 가진다.

$$C_{unit} = \epsilon_0 \epsilon_r \frac{l \cdot W}{d} = 8.854 \times 10^{-12} \times 5.4 \times \frac{(29 \times 10^{-3})(20 \times 10^{-3})}{0.05 \times 10^{-3}} = 554 \text{ [pF]} \quad (1)$$

여기서 ϵ_0 는 유전체의 유전율(=8.854×10⁻¹² F/m), ϵ_r 는 마이카의 유전상수(=5.4), l 은 연박 리드의 길이, W 는 연박 리드의 폭, d 는 마이카의 두께를 나타낸다.

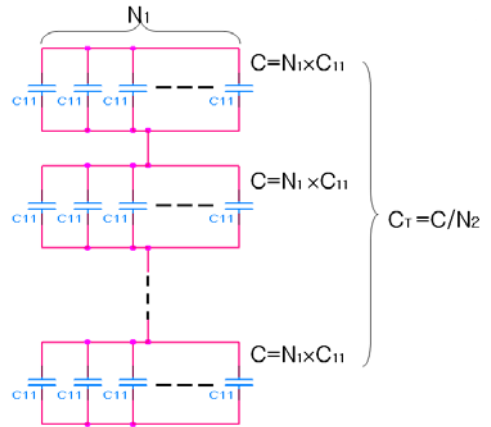


Fig. 1. Equivalent circuit of epoxy-mica capacitor designed in this study

그림 1. 본 논문에서 설계된 에폭시-마이카 커패시터의 등가회로

그림 1은 에폭시-마이카 커패시터의 등가회로를 나타낸다. 여기서 C_{unit} 은 식 (1)에서 정의된 단위 커패시턴스, $N_{parallel}$ 은 C_{unit} 의 병렬연결 수, C 는 $N_{parallel}$ 개의 C_{unit} 이 병렬 연결된 커패시터의 커패시턴스, N_{series} 는 C 의 직렬연결 수이고 C_{total} 은 에폭시-마이카 커패시터의 총 커패시턴스를 나타낸다. $N_{parallel}$ 을 증가시키면 단위 커패시터 C_{unit} 이 증가하고, C 는 C_{unit} 과 $N_{parallel}$ 의 곱과 같으므로 커패시턴스가 증가하는 반면, 전압은

N_{series} 에 반비례하여 감소하기 때문에 요구되는 최대 내전압을 만족할 수 없게 된다. 따라서 최대 내전압을 만족하기 위해서는 N_{series} 를 증가시켜야 한다. 하지만 이러한 경우에는 그림 1에 보여지는 것과 같이 전체 커패시턴스 C_{total} 가 감소하게 된다. 이러한 점을 감안하여 요구되는 최대 내전압을 만족할 수 있는 커패시터의 직렬연결 수가 결정되므로, 직렬연결 시에 감소할 수 있는 커패시턴스를 감안하여 단위 커패시터의 병렬연결 수가 결정되어야 한다.

이와 같이 C_{unit} 을 병렬 증가시키면 C_{total} 은 증가하나 최대 내전압은 감소하고, 직렬 증가시키면 최대 내전압은 증가하나 C_{total} 이 감소하게 되므로 요구되는 커패시턴스와 최대 내전압을 모두 만족할 수 있는 파라미터를 계산하기 위한 프로그램을 개발하였다.

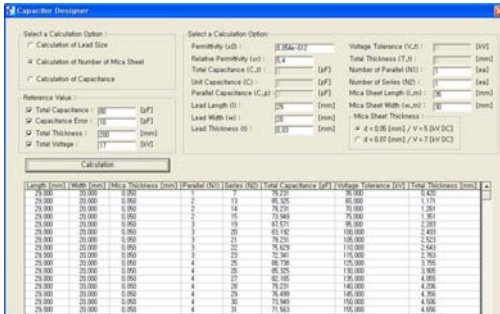


Fig. 2. Program of mica capacitor developed in this study
 그림 2. 본 논문에서 개발된 마이카 커패시터의 프로그램

Table 2. Summary on program results of mica capacitors developed in this study

표 2. 본 논문에서 개발된 마이카 커패시터의 프로그램 결과 요약

$N_{parallel}$	N_{series}	C_{total} [pF]	Voltage [kV AC]	Thickness [mm]
3	20	83.192	70	2.403
4	27	82.165	94.5	4.055
5	33	84.033	115.5	5.948
6	40	83.129	140	8.412

그림 2는 본 논문에서 개발한 마이카 커패시터의 파라미터를 추출하기 위한 프로그램을 나타낸다. 80pF의 커패시턴스와 최대 내전압 17kV AC를 만족하는 $N_{parallel}$ 과 N_{series} 를 구하기 위하여 프로그램을 실행시킨 결과를 표 2에 요약하였다. 표 2에 보여지는 것 외에도 많은 경우가 있을 수 있으나 생략하였다. 표에서 $N_{parallel}$ 이 증가함에 따라 N_{series} 가 증가하여야 요구되는 전체 커패시턴스를 만족할 수 있으며, 최대 내전압도 증가하는 것을 볼 수 있다. 하지만 마이카

와 연박의 수가 증가하여 전체적인 두께도 증가하는 것을 볼 수 있다. 이는 열 충격을 견디기 위하여 에폭시로 감쌀 경우 에폭시-마이카 커패시터의 외형 크기를 증가시킬 수 있는 요소가 된다.

따라서, 본 논문에서는 $N_{parallel}$ 과 N_{series} 는 각각 3과 20으로 결정하였다. $N_{parallel}$ 을 3으로 결정하였을 경우, 단위 커패시터를 병렬 연결한 커패시턴스 C는 다음의 식 (2)와 같이 계산된다.

$$C = N_{parallel} C_{unit} = 3 \times 554 = 1662 [pF] \quad (2)$$

80pF의 총 커패시턴스를 가질 수 있도록 우선적으로 554pF의 단위 커패시터를 3개 병렬 연결하여 1662pF의 병렬 커패시턴스를 얻을 수 있었다. 다음으로 요구되는 최대 내전압과 총 커패시턴스를 만족할 수 있도록 단위 커패시터를 병렬 연결한 병렬 커패시터 C를 20개 직렬 연결하여 총 커패시턴스 C_{total} 를 계산할 수 있으며, 다음의 식 (3)과 같다.

$$C_{total} = \frac{C}{N_{series}} = \frac{1662}{20} = 83.2 [pF] \quad (3)$$

일반적으로 0.05mm의 단위 마이카 시트가 견딜 수 있는 내전압은 약 3.5kV AC이므로, 한 개의 C의 내전압은 3.5kV AC이고, 이를 20개로 직렬 연결하였기 때문에 전체 커패시터가 견딜 수 있는 최대 내전압은 70kV AC가 되어서 충분히 17kV AC의 조건을 충족하게 된다. 이러한 일련의 설계 과정을 거쳐서 표 1의 사양을 만족시키는 마이카 커패시터가 설계되었다.

2.2 에폭시-마이카 커패시터 제작

본 연구에서는 표 1에서 제안된 17kV AC의 최대 내전압을 가지는 80pF 에폭시-마이카 커패시터를 제작하였다.

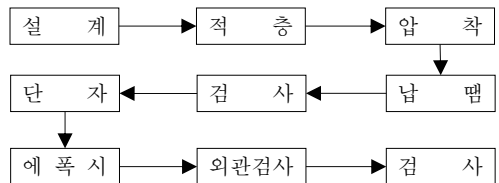


Fig. 3. Schematic diagram of fabrication process for epoxy-mica capacitors

그림 3. 에폭시-마이카 커패시터의 제작 공정도

그림 3은 에폭시-마이카 커패시터의 제작 공정을

나타내는 블록도이다. 유전체는 인도산 천연 루비 마이카를 이용하였고 전극을 연박으로 하여 각각 1매씩 교대로 적층하였다. 이러한 단위 커패시터를 병렬 연결한 병렬 커패시터 C를 제작하였다. 여기서 마이카 시트와 연박의 크기 및 적층의 병렬연결 수는 앞 절에서 결정된 파라미터의 결과를 이용하였다. 적층된 커패시터 섹션을 열간 압착하여 병렬 커패시터 C의 소자 형태로 제작하였다. 요구되는 커패시턴스와 최대 내전압을 고려하여 병렬 커패시터 C의 직렬연결 수를 정하고 각 병렬 커패시터 간의 절연을 위하여 격리 마이카 시트를 삽입한 후 C와 C사이를 직렬로 연결하기 위한 납땀을 하였다. 제작된 커패시터 본체에 단자를 연결한 다음 고압용 에폭시 DWR 930A를 경화 온도 80°C에서 1시간 동안 진공 함침을 실시하였다. 필요에 따라 완성된 커패시터의 외부를 가공 및 코팅 처리하였다.

그림 4는 본 연구에서 제작된 에폭시-마이카 커패시터를 나타낸다. 외형 재질은 고절연용으로 적합한 에폭시 소재를 이용하였으며, 외부에 굴곡을 주어 고압부와 저압부의 표면거리를 최대화하여 표면오염 등에 의한 Flash Over 가능성을 최소화하였다. 단자의 재질은 도전성과 작업성을 고려하여 황동 소재를 사용하였다. 에폭시-마이카 커패시터의 외형 크기는 커패시턴스와 최대 내전압에 따라 결정이 되는데, 설계 과정을 거쳐 90mm×90mm로 결정하였다.



Fig. 4. Epoxy-mica capacitors fabricated in this study
그림 4. 본 연구에서 제작된 커패시터의 외형

제작된 마이카 커패시터의 주파수에 따른 전기적 특성은 HP4278A 커패시터 미터로 측정하였다. 또한 열 충격에 따른 제작된 커패시터의 정전용량, 내전압, 손실률 등의 변화를 측정하기 위하여 단기간의 열 충격 시험을 수행하였다.

III 결론

3.1 전기적 특성

제작된 80pF 17kV AC의 에폭시-마이카 커패시터에 대한 임피던스, 커패시턴스, 손실률 특성 등을 HP4278A C-Meter로 측정하였다.

그림 5는 제작된 에폭시-마이카 커패시터의 주파수에 대한 임피던스 특성을 나타낸다. 그림에서 제작된 커패시터의 경우는 65MHz의 공진주파수를 가진다. 또한 공진주파수 이전의 주파수 증가에 따른 임피던스 값의 감소는 제작된 소자가 공진주파수 미만의 주파수에서 용량성인 커패시터 소자의 특성(임피던스 크기= $1/(2\pi fC)$)을 나타내고, 공진주파수 이상에서 주파수 증가에 따른 임피던스 값의 증가는 제작된 소자가 공진주파수 이상에서 유도성인 인덕터 소자의 특성(임피던스 크기= $2\pi fL$)으로 변화됨을 나타낸다.

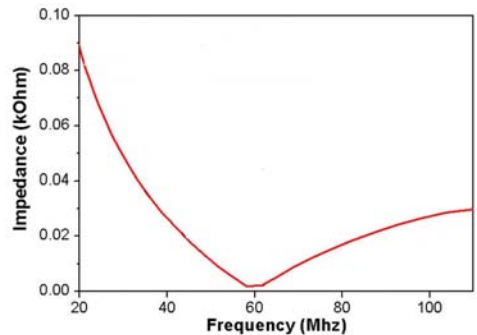


Fig. 5. Impedance-frequency characteristic of fabricated epoxy-mica capacitor

그림 5. 제작된 에폭시-마이카 커패시터의 주파수에 대한 임피던스 특성

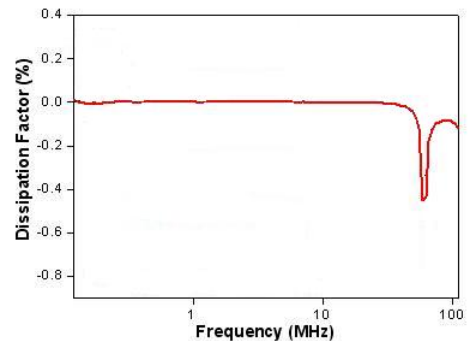


Fig. 6. Dissipation factor-frequency characteristic of fabricated epoxy-mica capacitor

그림 6. 제작된 에폭시-마이카 커패시터의 주파수에 대한 손실률 특성

그림 6은 제작된 에폭시-마이카 커패시터의 주파수에 대한 손실률 특성을 나타낸다. 그림에서 최저 피크 값을 공진주파수를 나타낸 것으로서 그림 4의 공진주파수와 일치함을 알 수 있다. 그림 6 내의 확대된 그림으로부터 제작된 커패시터는 1MHz에서 0.00098%의 손실률을 가지며, 제안된 0.05% 이내의 손실률 사양을 만족하고 있다.

그림 7은 제작된 에폭시-마이카 커패시터의 주파수에 대한 커패시턴스 특성을 나타낸다. 그림에서 커패시턴스 값이 주파수가 증가함에 따라 양의 피크 값에서 음의 피크 값으로 전위되며 0의 지점을 지나게 되는데 0을 지나는 주파수가 공진주파수를 의미한다. 이는 앞선 그림 5와 6의 공진주파수 결과와 일치함을 알 수 있다. 또한 공진주파수 이전의 양의 커패시턴스 값은 제작된 커패시터가 공진주파수 미만의 주파수에서 용량성인 커패시터 소자의 특성을 나타내고 공진주파수 이상의 음의 커패시턴스 값은 제작된 커패시터의 특성이 공진주파수 이상에서 유도성으로 변화됨을 나타낸다. 그림 7 내의 확대 그림으로부터 제작된 커패시터는 1 MHz에서 79.5pF의 커패시턴스 값을 가진다.

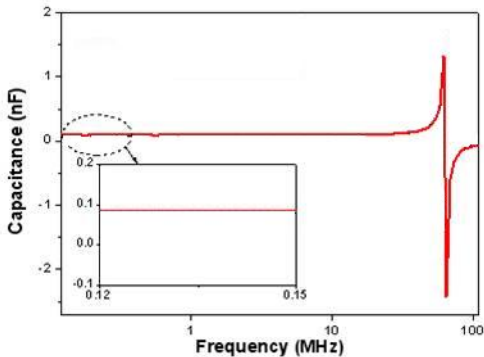


Fig. 7. Capacitance-frequency characteristic of fabricated epoxy-mica capacitor

그림 7. 제작된 에폭시-마이카 커패시터의 주파수에 대한 커패시턴스 특성

IV 결론

본 논문에서는 전량 수입에 의존하고 있는 고전압 대용량 모터, 발전소 발전자, 대용량 전동기 등의 단락현상 및 감시 시스템의 고주파 필터 센서로 사용되는 에폭시-마이카 커패시터를 제작하기 위한 파라미터 추출 프로그램을 개발하였다. 개발된 프로그램을

이용하여 추출된 파라미터 $N_{parallel}$ 은 3과 N_{series} 는 20으로 하여 에폭시-마이카 커패시터를 제작하였다. 프로그램의 결과인 83.192pF의 커패시턴스와 측정된 79.5pF의 커패시턴스는 4.6%의 오차를 가진다.

본 프로그램을 이용하여 다른 규격의 마이카 커패시터를 설계하고자 할 경우에도 유용하게 사용되리라 사료된다.

참고문헌

- [1] 신희상, 조성민, 강철, 김재철, 강동식, 조국희, “고압 회전기 부분방전 신호의 노이즈 특성 분석”, 한국조명·전기설비학회 추계학술대회논문집, pp.287-290, Nov. 2007.
- [2] Dong-Sik Kang, Yong-Joo Kim, Young-Ho Yun, “Evaluation of Reliability on the 6.6kV Class Ceramic Coupler for On-line Partial Discharge Measurement in Winding Machines”, *KIEE International Transactions on Power Engineering*, Vol. 54, No. 2, pp. 69-75, Feb. 2005.
- [3] T.E. Goodeve, G.C. Stone, and L. Macomber, “Experience with Compact-Mica Capacitors for Rotating Machine Partial Discharge Detection”, *Electrical Electronics Insulation Conference, and Electrical Manufacturing & Coil Winding Conference*, pp. 685-689, September 1995.
- [4] 윤대희, 황돈하, 신병철, 김용주, 이광식, “회전기 고정자 권선에서의 운전 중 절연열화 진단기법”, 한국조명·전기설비학회 추계학술대회 논문집, pp.89-93, Nov. 2000.
- [5] J.S. Bowers, “Characterization of Reconstituted Mica Paper for Use in High Voltage Capacitors”, *Electrical Insulation Conference and Electrical Manufacturing & Coil Winding Conference*, pp. 303-307, October 1999.

 저 자 소 개

김 재 욱 (정회원)



1993년 : 호서대학교 전자공학과
졸업 (공학사)
1998년 : 호서대학교 대학원 전자
공학과 (공학석사)
2003년 : 호서대학교 대학원 전자
공학과 (공학박사)
2006년 3월~현재 : 남서울대학교
전자공학과 전임강사

<주관심분야> 자동제어, 퍼지제어, chip inductor
개발, 자성박막 재료 및 소자의 개발

유 창 근 (정회원)



1981년 : 단국대학교 전자공학과
졸업 (공학사)
1983년 : 단국대학교 전자공학과
졸업 (공학석사)
1993년 : 단국대학교 전자공학과
졸업 (공학박사)
1994년 3월~현재 :

남서울대학교 전자공학과 교수

<주관심분야> Petri nets and grafcet, 마이크로
프로세서 응용기술, 고속 전철 신호제어