

자동차 클러스터용 PCB의 전자기 노이즈 저감 방안 연구

논문

58-7-12

A Study on Reduction Method of Electromagnetic Noise of PCB for Vehicle Cluster

김 병 우* · 허 진*
(Byeong-Woo Kim · Jin Hur)

Abstract - In this paper, an EMI reduction effects using an EMC chamber is described and reduction methods is proposed. In the case of general electronic components a working frequency is low. But in this paper the vehicle cluster works 75MHz in the main clock frequency, becoming weak by noise because of being attached in TFT LCD. As the outer case installed in the vehicle is made up of plastic materials, the noise is radiated if not protecting noise in the PCB itself. Therefore, This paper will explain the theoretical basis and propriety with respect to the discussion and need about the guide for PCB design considering EMC, through the reduction of PCB noise.

Key Words : Electromagnetic compatability, Vehicle cluster, PCB, Crosstalk

1. 서 론

자동차에 대한 전기전자 장치 및 IT 부품 적용 필요성이 증대되어 운전 편의 및 안전성 향상에 기여하고 있다. 자동차에 적용되고 있는 다수의 전장 시스템을 제어하기 위해서는 이에 대응하는 다수의 MCU 장치가 필연적이다. 이의 대표적 사례로서 자동차 표시장치를 들 수 있는데, 2000년 이전에는 자동차 운전 정보를 아날로그 형태의 전기적 방식에 의존하여 운전자에게 제공하였다. 그러나, 최근에는 임베디드 형태의 MCU와 TFT LCD를 연계한 자동차용 정보 표시장치(Cluster)를 출시하고 있다. 자동차에 적용되는 TFT LCD 기반의 정보제공 장치의 제어 회로는 기존 전기식 방식에 비하여 복잡한 전기 및 신호 회로로 구성되어 있다. 이로 인하여, TFT LCD 기반의 자동차 표시장치에서 전자기 노이즈(EMI/EMS)가 다량 방출되어 상용화의 애로사항으로 작용하고 있다.

자동차 전자기 노이즈와 관련된 기존 연구에서는 수 kHz 이하의 저주파수 대역에서 동작하는 전기 및 신호 선을 중심으로 진행되었다.[1]-[2] 그러나, 최근에 장착되고 있는 고성능 MCU 기반의 차량용 정보표시 장치는 수 MHz 대역에서 동작되고 외부 케이스가 플라스틱으로 구성되어 있을 뿐만 아니라 TFT LCD가 연계되어 있기 때문에 고주파수 대역의 방사 노이즈가 방출된다. 이 전자기 방사 노이즈는 자동차 내부의 각종 전자제어장치에 직접적인 영향을 끼치므로 자동차 전자제어 장치의 오동작을 유발시킬 수 있다.[3]-[4] 특히 자동차용 정보표시 장치는 MCU 제어부의 동작 주파수

가 4MHz, 화상처리 및 TFT LCD 구동부에서는 76.8MHz와 6.4MHz로 동작되기 때문에 이 주파수 대역에서 전자기 방출(EMI) 노이즈가 발생한다.

일반적으로 자동차에서 발생하는 전자기 노이즈를 차단시키기 위해서는 외부 케이스를 금속으로 만들어 차단시키고 있다. 그러나, 자동차에 정보표시 장치에 적용되는 외부 케이스는 재질이 엔지니어링 플라스틱이기 때문에 금속 케이스를 적용시킬 수 없는 한계성을 지니고 있기 때문에 자동차 표시장치의 PCB에서 발생될 수 있는 전자기 노이즈를 근본적으로 차단시켜야 한다. 그 동안 자동차 정보표시 장치에 적용되고 있는 PCB의 전자기 노이즈 설계는 경험적으로 터득한 정보표시 장치의 EMI 설계 지침[4]-[6]을 적용하여 실시되었다. 따라서, 경험적인 설계지침에 포함되어 있는 슬롯에 의한 공통 모드 RF 노이즈, 신호망의 에지에 대한 영향, 크로스토크(Crosstalk) 저감을 위한 3W 규칙, Guard Line 설치 그리고 디커플링 저감 설계법 등을 체계적으로 해석하고 평가할 필요가 있다.

본 연구에서는 이러한 문제를 해결하기 위하여 차량용 클러스터에서 발생하는 노이즈원의 위치와 주파수를 분석하고 상호 관계를 고찰하고자 하였다. 이를 위하여, 클러스터 PCB 내부에 존재하는 Slot과 Split의 영향 분석과 이를 최소화시키기 위한 방법을 제시하였다. 또한, 자동차 클러스터 신호 선의 에지에 의한 영향을 해석하였고 서로 다른 신호 선 사이에 존재하는 크로스토크 영향 최소화를 위한 3W 법칙의 유효성을 검증하였다.

위와 같은 기본적인 PCB 회로 구조와 전자기 노이즈의 상관관계 해석결과를 활용하여 실제 자동차 클러스터에 적용할 수 있는 기반 기술의 제공 가능성을 확인하였다.

2. 자동차 클러스터의 특성 평가

자동차의 정보표시 장치인 클러스터는 운전석 전면에 위

* 교신저자, 정회원 : 울산대학교 전기전자정보시스템학과부
부교수 · 공박

E-mail : bywokim@ulsan.ac.kr

* 시니어 회원 : 울산대학교 전기전자정보시스템학과부
조교수 · 공박

접수일자 : 2009년 4월 26일

최종완료 : 2009년 5월 29일

치하여 자동차에 설치된 각종 센서로부터 입력되는 신호를 처리하고 운전자가 안전하고 편리한 운행이 가능한 정보를 제공해주는 장치이다. Fig 2-1에서 인지할 수 있듯이, TFT LCD를 이용한 자동차 클러스터는 다양한 신호 및 화상정보를 제공하여야 하기 때문에 다층의 PCB와 복잡한 전원 및 신호 라인으로 구성되어 적절한 전자기 노이즈 대비 설계가 필요하다.

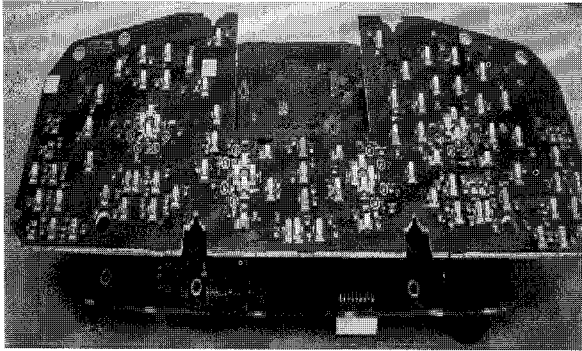


그림 2-1 자동차 클러스터용 TFT LCD의 PCB구조
Fig. 2-1 PCB Structure of TFT LCD for vehicle cluster

기존 자동차에 적용되고 있는 클러스터의 전자기 노이즈 특성을 평가하고 문제점 도출을 위하여 클러스터의 EMI 특성을 평가하였다. 평가규격은 국제적으로 공인되어 있는 CISPR/D 25에 준하여 실시하였다. 본 규격에 입각하여 클러스터의 전원선과 신호선 등의 배선은 접지 표면에서 절연물($\epsilon_r \leq 1.4$)로 분리된 50 ± 5 mm위에 직선으로 배치시켰다. 시험대상 품목(EUT)은 고정된 안테나에서 검출된 복사 방사량의 크기가 가장 큰 위치가 되도록 EUT의 설치위치를 조정하였다. 30MHz이하의 주파수에서는 수직 편파만 적용하고 30MHz이상인 경우에 수평 및 수직 편파를 동시에 측정하였다.

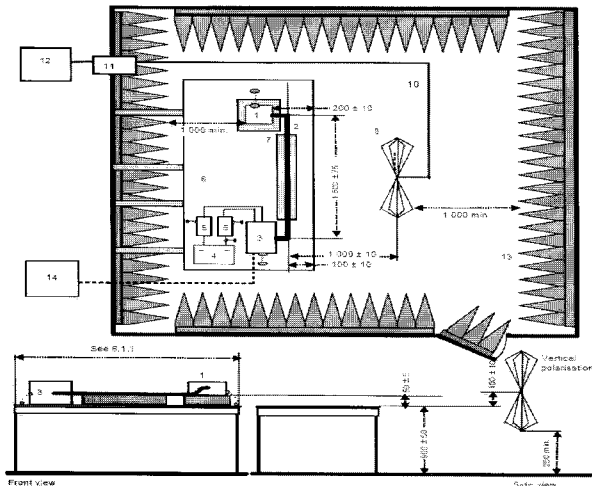


그림 2-2 EMI 평가 장치
Fig. 2-2 EMI test bench

또한, 대상 EUT에 대하여 150kHz-1000MHz에 걸친 주파수 대역별로 Rod antenna, Biconical antenna, Logperiodic antenna를 사용하여 EMI 전자기 노이즈를 측정하였다. 협대역 피크

검출 모드에서 측정하고자 하는 주파수 대역폭, 스텝 사이드 및 측정 시간은 다음과 같은 Table 2-2와 같은 조건을 적용하였다.

표 2-2 스캔 리시버 변수
Table 2-2 Scanning receiver parameter

| Frequency [MHz] | Condition | | | Mode |
|-----------------|-------------------|----------------|----------------|------|
| | IF Bandwidth(kHz) | Step Size(kHz) | Dwell Time(ms) | |
| 0.15 - 30 | 9 | 5 | 50 | Scan |
| 30 - 87 | 120 | 100 | 5 | |
| 87 - 108 | 120 | 100 | 5 | |
| 108 - 200 | 120 | 100 | 5 | |
| 200 - 1000 | 120 | 200 | 5 | |

위에서 언급한 실험 장치와 절차에 입각하여 150kHz-1GHz대역에서 복사 방사량의 크기를 아래 Fig 2-3에 나타냈다. 저주파수 대역(150kHz-2MHz)에서는 기준 EMI 규격을 초과하지 않았으나 30MHz 이상의 고주파수 대역에서는 153.55MHz, 460.8MHz, 614.35MHz의 주파수에서 규격을 초과하는 EMI 노이즈가 발생되었다. 이는 TFT LCD 구동부에서 사용하는 클럭 주파수인 76.8MHz의 하모닉 주파수 성분 즉, $f_i = 76.8i [MHz]$, ($i = 1, \dots, n$)에 기인하는 현상이라 판단된다.

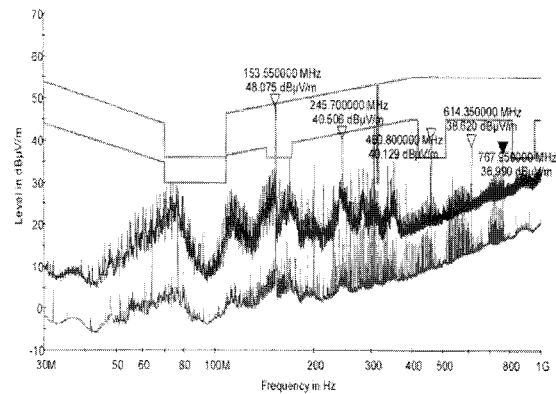
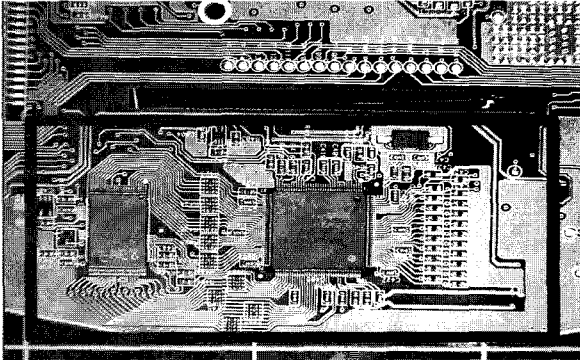


그림 2-3 EMI test results of old model
Fig. 2-3 기존 모델의 EMI 측정 결과

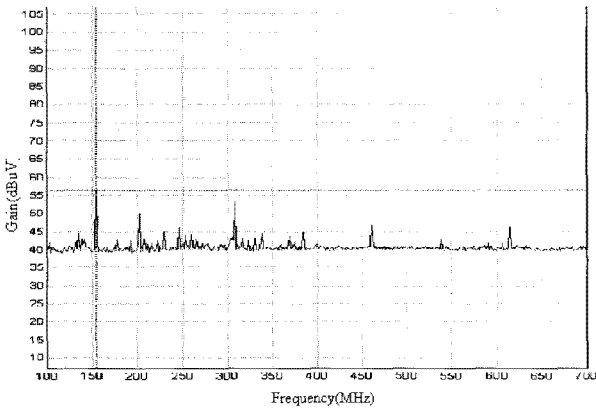
앞서 평가한 TFT LCD 구동부의 클럭 주파수인 76.8[MHz]의 하모닉 주파수 성분을 보다 명확하게 확인하기 위하여 전자기 노이즈를 입체적으로 해석할 수 있는 EM 스케너를 활용하여 측정하였다. 자동차 클러스터의 핵심 제어부에서는 EMI문제가 발생되지 않았으나 Fig 2-4(a)와 같이 TFT-LCD를 구동하기 위하여 추가된 PCB 기판의 Bottom PLL 부분에서는 Fig 2-4(b)와 같은 EMI 노이즈를 방출하여 기준 값을 초과하였다.

EM 스케너를 이용한 방출 노이즈 결과도 전자파 챔버에서 측정한 결과와 동일하게 154MHz 대역에서 1차의 하모닉 성분을 확인할 수 있었다. Fig. 2-5에서 확인할 수 있듯이, EM 스케너를 이용한 노이즈 분포는 TFT-LCD를 구동하는

MCU 부분을 중심으로 집중 분포되어 있음이 검증되었다. 다시 말하자면, 자동차 클러스터용 MCU 부분에서 154MHz대역의 Near filed에서 MCU 및 데이터 라인을 따라 노이즈가 집중 형성됨을 알 수 있다. 이 같은 현상은 PCB 설계 단계에서 EMI 특성을 고려하지 않고 기능 중심의 설계에 기인하는 현상으로 신호선간의 커플링, 전기 및 신호선의 안테나 역할 등에 기인한다. 따라서, 본 연구에서는 자동차 클러스터에서 발생되고 있는 EMI 노이즈를 저감시킬 수 있는 방법의 일환으로 PCB 설계에서 나타나는 대표적 구조를 중심으로 상관관계를 조사하였다.



(a) Bottom PLL



(b) Max-data (100-700MHz)

그림 2-4 기저 PLL에서 방사된 노이즈 측정 결과

Fig. 2-4 Result of radiated emission intensity at Bottom PLL



그림 2-5 주파수 154 MHz에서 방사 노이즈

Fig. 2-5 Radiated Emission at 154 MHz

3. EMI를 고려한 PCB 설계 기법

앞 절에서 해석한 자동차 클러스터의 전자기 노이즈를 근원적으로 저감시키기 위한 방안으로 적용 클러스터 PCB 회로의 재설계 및 배치 가능성을 확인하고자 하였다. 이를 위하여, 실제 회로를 고려한 대표적 회로 특성을 대상으로 실험과 이론해석을 병행하였다. 구체적인 방법으로서 신호에 의한 슬롯(Slot)의 영향 분석, 신호 라인의 에지에 대한 영향과 크로스토크 설계 방법을 고찰하였다. 이와 더불어, 디커플링(Decoupling) 설계에 의한 EMI 저감효과도 분석하였다.

3-1 슬롯 변화에 따른 영향 분석

클러스터에 적용되고 있는 PCB 내부에서 RF 전류를 신호선상에 100% 전송시키기 위해서는 낮은 임피던스 경로를 제공하여야 한다. 이 같은 영상판 효과를 극대화시키기 위해서는 모든 신호 트레이스가 균일한 금속판에 가까이 근접시켜야 할 것이다. 신호선의 경로에 존재하는 슬롯이나 스플리트(split) 구조에서 상존하는 임피던스는 다음과 같은 관계식으로 나타낼 수 있다.

$$L = \mu_0 k \tag{1}$$

$$C = \frac{\epsilon}{k} \tag{2}$$

여기서

$$k = 2 \frac{\int_{x_1}^{x_2} \frac{dx}{\sqrt{(x_1^2 - x^2)(x_2^2 - x^2)(x^2 - x_3^2)}}}{\int_{x_1}^{x_2} \frac{dx}{\sqrt{(x^2 - x_1^2)(x_2^2 - x^2)(x^2 - x_3^2)}}} \tag{3}$$

이 때, x_1 은 슬롯 폭의 반이며, x_1 과 x_2 는 슬롯의 가운데에서부터 Ground plane까지의 거리이다.

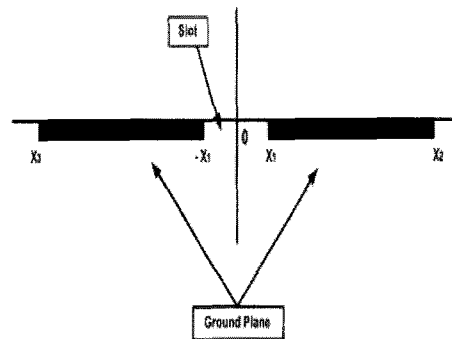


그림 3-1 Plane structure of slot and ground

Fig. 3-1 슬롯과 그라운드 플랜 구조

이 때 임의의 위치에서 신호 라인에 대한 임피던스는 다음과 같이 전송선(Transmission line) 방정식을 이용하여 다음과 같이 얻을 수 있다.

$$Z_{in}(\ell) = Z_0 \frac{Z_L + Z_0 \tanh(\gamma \ell)}{Z_0 + Z_L \tanh(\gamma \ell)} \quad (4)$$

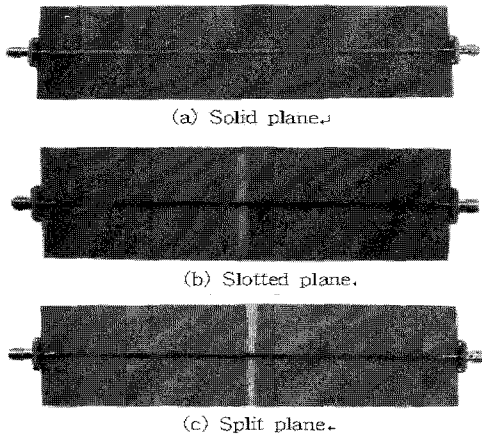
$$Z_{drv} = \frac{Z_{in}(\ell_1) Z_{in}(\ell_2)}{Z_{in}(\ell_1) + Z_{in}(\ell_2)} \quad (5)$$

여기서 $Z_0 = \sqrt{L/C}$, $\gamma = \sqrt{LC}$ 이다. 이 때, Z_L 은 Slot의 종단 Impedance로써 ∞ 이며, 스플리트 구조에서는 이 무한대 Impedance를 갖는다. Slot의 각각의 길이를 l_1 , l_2 라 하면 낮은 주파수에서의 식 (5)는 다음과 같이 순수한 유도성 인덕턴스만 존재하게 된다.

$$L_{slot} = L \frac{l_1 l_2}{l_1 + l_2} \quad (6)$$

지금까지 고찰한 이론을 토대로 슬롯이나 스플리트 구조에서 신호의 전달특성을 고찰하기 위하여 Fig 3-2와 같이 실험 시편을 제작하였다. 양면이 동판인 기판(140mmx50mm)을 준비하고 앞면은 신호선이 전달되는 부분을 제외하고 동판을 제거하였다. Fig. 3-2 (a)는 앞면에 슬롯이나 스플리트가 없는 경우, (b)는 앞면의 중앙에 폭 3mm의 슬롯을 생성한 경우, (c)는 폭 3mm로 스플리트를 처리한 경우이다.

각 시편에 대한 신호전달 특성을 평가하였는데, 이론해석 단계에서는 Ansoft사의 HFSS ver. 10을 이용하였고 실험 해석에는 HP사 네트워크 아날라이저를 이용하여 측정하였다.



(a) Solid plane

(b) Slotted plane.

(c) Split plane.

그림 3-2 Test samples for EMI noise testing

Fig. 3-2 EMI 노이즈 평가용 시편

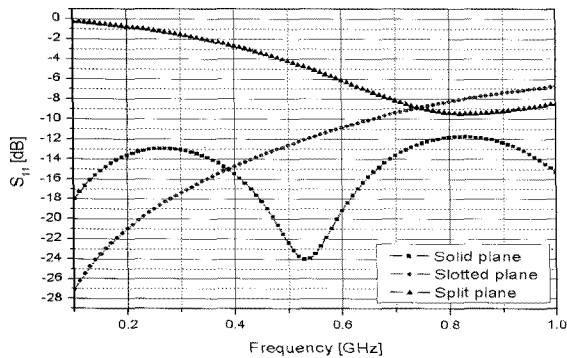


그림 3-3 Test board의 S11 해석 결과

Fig. 3-3 Simulation results of S11 due to plane condition

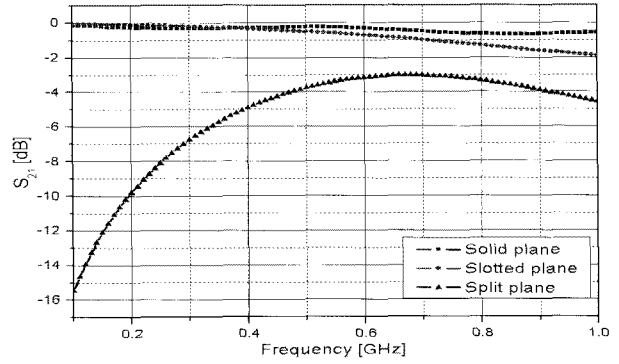


그림 3-4 Test board의 S21 해석 결과

Fig. 3-4 Simulation results of S21 due to plane condition

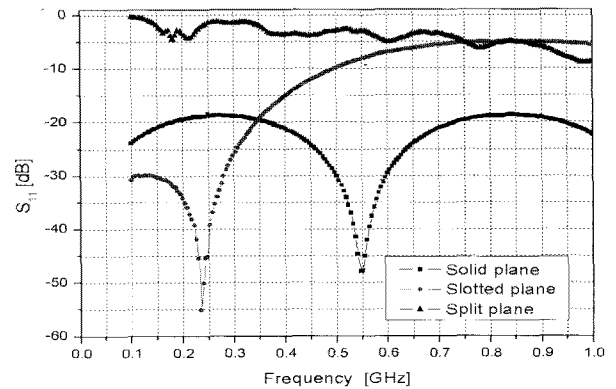


그림 3-5 Test board의 S11 실험 결과

Fig. 3-5 Experimental results of S11 due to plane condition

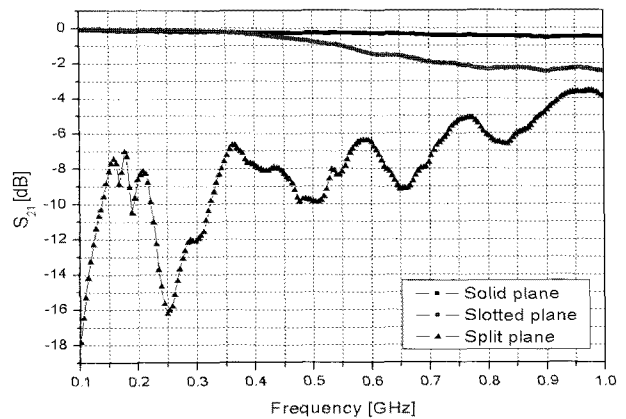


그림 3-6 Test board의 S21 실험 결과

Fig. 3-6 Experimental results of S21 due to plane condition

Fig 3-3과 3-4에 이론해석을 통하여 얻은 반사와 전달계수 특성을 나타냈다. 상기 식(4)와 (5)를 기반으로 S11(반사계수)과 S21(전달계수)을 해석한 결과, 스플리트의 경우는 Solid plane에 비하여 전 주파수대역에서 반사량이 커짐을 알 수 있었다. 이 같은 반사량은 입력 신호의 일부가 EMI 노이즈로 작용하기 때문에 발생하는 것으로 EMI 노이즈 증대 원인으로 작용될 것이다. 또한, 슬롯의 경우에는 400Mhz

이상의 고주파수 대역에서 EMI 원인을 제공하고 있었다. Fig 3-5와 3-6은 실제 계측기를 이용하여 측정한 것으로서 이론 해석 결과인 Fig 3-3, 3-4와 유사함을 확인할 수 있었다.

3-2 신호망의 에지(Edge)에 대한 영향

PCB 보드의 가장자리가 금속성이거나 금속 케이스에 근접되었을 경우에 발생하는 신호망 에지에 대한 영향을 고찰하였다. 이를 위하여 PCB 보드의 가장자리로부터 신호선의 이격 정도에 따른 신호의 커플링 정도를 해석하였다. Fig 3-7은 신호선이 가장자리로부터 5mm 떨어진 위치에서 유기되었을 때, 커플링되는 신호 크기를 해석한 것이다. 또한, Fig 3-8은 가장자리로부터 1mm 떨어진 위치에서 신호선이 통과될 때, 가장자리에서 커플링되는 신호 크기를 해석한 결과이다.

Fig 3-8의 이론해석에서 알 수 있듯이, 신호선이 보드 가장자리와 매우 인접하게 통과될 경우에는 커플링되는 신호 크기가 상대적으로 확대되어 EMI 노이즈의 근원으로 작용하고 있었다. 이 경우에는 인가된 신호선이 보드 가장자리와 커플링 현상을 발생시켜 인가신호의 전달이 원활하게 이루어지지 않고 복사방사 노이즈로 작용될 것이다.

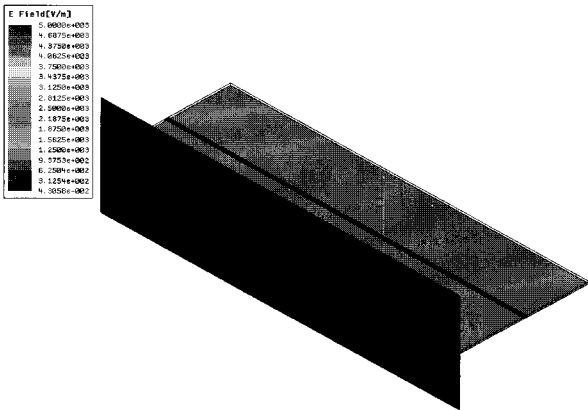


그림 3-7 Signal trace가 가운데에 위치한 경우(600 MHz)
Fig. 3-7 In the case of central position(600 MHz)

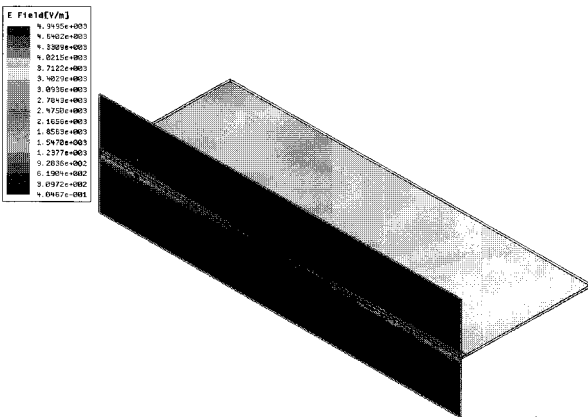


그림 3-8 Signal trace가 Edge에 위치한 경우(600 MHz)
Fig. 3-8 In the case of edge position(600 MHz)

3-3 인접 신호선 영향

서로 다른 신호선이 인접하여 설계된 경우, 신호선 사이에서 커플링이 일어나는데 이를 크로스토크(Crosstalk)라고 부른다. 일반적으로 크로스토크 현상을 제거하기 위해서는 경험적으로 서로 다른 신호선 사이의 거리가 신호선의 폭보다 2배 이상 크게 설계되어야 한다. 그러나, 자동차에 적용되는 제어기의 신호선들이 집적화되면서 무조건적으로 신호선 사이를 거리를 크게 할 수는 없다. 기존 연구에서도 신호선 간에 커플링을 상쇄시키기 위한 다양한 연구를 진행하였으나 이를 명확하게 정량화한 경우는 없었다. 본 연구에서는 차량용 클러스터에서 동작하는 주파수 대역에서 크로스토크 현상을 제거하기 위하여 서로 다른 신호선 사이에는 3W 규칙을 적용한 경우와 그렇지 않은 경우 그리고 3W 규칙을 적용한 경우에 가드의 삽입 여부에 따라 크로스토크 량을 측정하면서 노이즈에 미치는 영향을 분석하였다.

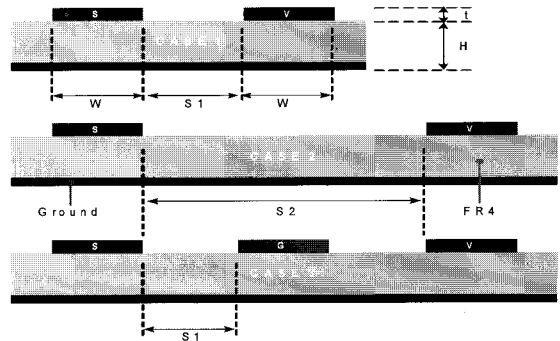


그림 3-9 가드 트레이스를 적용한 실험 조건
Fig. 3-9 Test condition using guard trace

표 3-1 Parameters of PCB structure

Table 3-1 PCB 구조의 파라미터

| Variable | Value | Definition |
|----------|---------|--------------------------------|
| t | 36um | metal thickness |
| H | 0.8mm | PCB height |
| W | 1.488mm | trace width |
| S1 | 1.488mm | distance between signal line 1 |
| S2 | 4.464mm | distance between signal line 2 |
| ε | 4.4 | PCB permittivity |
| S | - | signal source |

Fig 3-9에 제시된 3가지 신호선의 구성별 시료에 대하여 600MHz의 신호를 인가하였다. 600MHz 신호를 인가하였을 때, 각 시료 별로 발생하는 크로스토크 크기를 나타낸 것이 Fig 3-10이다.

Case 1은 1.488 mm의 폭을 갖는 두 개의 마이크로 스트립 트레이스가 서로 1.488 mm 떨어져 있는 경우로서 FEXT 값이 71.92 mV를 나타냈다. Case 2의 경우는 신호 트레이스와 신호 트레이스의 간격을 3W(=4.464 mm)정도로 떨어뜨려 놓고 측정된 결과로서 FEXT 값이 23.30 mV로 측

소됨을 알 수 있었다. 마지막 Case 3에서는 신호 트레이스와 피해 트레이스의 간격을 3W 만큼 이격시키고 이격 사이에 1.488 mm의 가드 트레이스를 위치시킨 것으로 FEXT 값이 15.33 mV를 나타냈다. 가드 트레이스를 적용한 경우에 노이즈 방출이 저감되는 것은 신호 트레이스에서 발생하는 전자기 노이즈를 상쇄시키는 효과에 기인된다고 판단된다.

따라서, 자동차 전장 부품에서 발생하는 EMI 노이즈를 획기적으로 저감시키기 위해서는 3W 규칙 이외에 Guard를 추가하여 PCB 신호 패턴을 설계하여야 할 것이다.

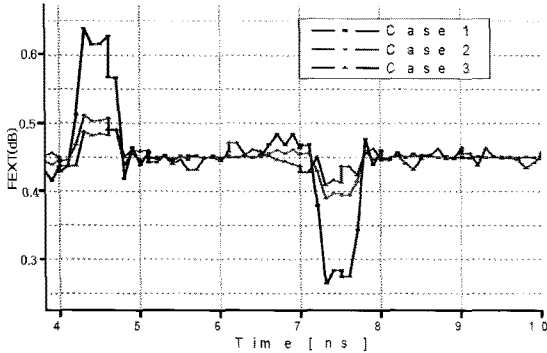


그림 3-10 신호선 변화에 따른 FEXT 저감 효과

Fig. 3-10 Variations of FEXT value due to signal line change

4. 결 론

자동차 정보제공 장치인 클러스터의 PCB에서 발생하는 EMI 노이즈를 저감시키기 위한 이론 및 실험적 방법을 조사하였다. 기존 자동차에 적용되고 있는 클러스터용 ECU의 클럭 주파수가 76.8 MHz인 관계로 이의 하모닉 주파수 성분이 EMI 노이즈의 주요 요인으로 작용하였다. 또한, PCB의 EMI 설계에 중요한 설계 요소라 할 수 있는 신호라인의 슬롯에 대한 영향, 크로스토크의 설계 원리를 통한 신호라인 설계기법을 제시할 수 있었다. PCB 신호 라인에 위치한 동판에 슬롯 또는 스프리트가 존재한 경우는 외부로의 방사 노이즈가 발생되기 때문에 가능한 적당한 비율로 동판의 비율을 확대시킬 필요가 있다. 그 중에서도 PCB 신호선 사이의 폭을 3W로 했을 때, EMI 전자기 노이즈가 70% 정도 저감됨을 확인하였다. 특히, 3W 신호선 사이에 가드 트레이스를 적용했을 경우에는 80%의 노이즈 저감을 확인하여 가장 효율적인 EMI 저감 방법을 확인하였다.

향후 연구에서는 자동차 클러스터용 PCB의 신호선 구성을 기반으로 도출된 EMI 설계 기준을 활용하여 실제 클러스터 PCB로의 적용을 추진코자 한다.

감사의 글

본 연구는 지역혁신인력양성사업과 핵심기반기술개발사업에 의하여 연구된 논문입니다.

참 고 문 헌

- [1] CISPR 12 Ed.6/CDV IEC, "Vehicles, Boats and Internal Combustion Engines-Radio Disturbance Characteristics-Limits and Methods of Measurement for the Protection of Off-Board Receivers", pp. 1-52, 2006.
- [2] Todd Hubing, "PCB EMC Design Guidelines : A Brief Annotated List", 2003 IEEE EMC Symposium, pp. 260-263, 2003.
- [3] Mark I. Montrose, "EMC And The Printed Circuit Board ", pp 97 - 101, 2005
- [4] Emere Tuncer, Chenung-Wei Lam, Frank Y. Yuan., "Modeling Ground Plane Cuts Using Transmission Line Theory", pp. 229-230, 2005.
- [5] Felix D. Mbairi, W. Peter Siebert, Hjalmar Hesselbom., "On The Problem of Using Guard Traces for High Frequency Differential Lines Crosstalk Reduction", IEEE Transactions on Components and Packaging Technologies, vol. 30, no. 1, pp. 67 - 74, 2007.
- [6] Goldfarb, M. E and R. A. Pucel, "Modeling Via Hole Grounds in Microstrip", IEEE Microwave Guided Letter, Vol. 1, No. 6, pp. 135-137, June 1991.

저 자 소 개



김 병 우 (金柄禹)

1965년 4월 15일생. 1987년 한양대학교 기계공학과 졸업. 1990년 한양대학교 정밀기계공학과 졸업(석사). 2002년 한양대학교 정밀기계공학과(박사). 1989년 일본 KOSAKA연구소 초빙연구원. 1994 ~ 2006년 자동차부품연구원 전장기술연구센터장. 2006년~현재 울산대학교 전기전자정보 시스템공학부 부교수.

Tel : 052-259-1287

Fax : 052-259-1686

E-mail : bywokim@ulsan.ac.kr



허 진 (許眞)

1999년 공학박사, 한양대(전기공학), 1999년~2000년 Texas A&M Univ. Post doc. Research Associate, 2000년~2001년 한양대 연구교수, 2002년~2008년 전자부품연구원 지능메카트로닉스연구센터장, 2008년~현재 울산대 전기전자정보시스템공학부 조교수, 2004년~현재 IEEE Senior member, 2006년~현재, Associate Editor, IEEE Trans. on Power Electronics, 2008년~현재, Associate Editor, IEEE Trans. on Vehicular Technology, 2008년~현재, IEEE Intelec 2009 Publication Chair.

E-mail : jinhur@ulsan.ac.kr