

# 다중 출력 LLC 직렬 공진 컨버터의 이득 특성 연구

李在三<sup>\*</sup>, 朴俊浩<sup>\*\*</sup>, 許東營<sup>\*\*\*</sup>, 姜聲仁<sup>\*\*\*\*</sup>, 金住勳<sup>\*\*\*\*</sup>, 金恩洙<sup>†</sup>

## A Study on the Gain Characteristics of Multi-output LLC Series Resonant Converter

Jae-Sam Lee, Jun-Ho Park, Dong-Young Huh, Seong-In Kang, Joo-Hoon Kim and Eun-Soo Kim

### 요 약

본 논문에서는 다중 출력을 갖는 LLC 직렬 공진 컨버터의 입출력 이득에 대한 새로운 해석법을 제시한다. 특히 Math-CAD 시뮬레이션을 통해 변압기 2차 측 누설인덕턴스 성분에 의한 주파수 이득특성 변화를 분석한다. 유도된 수식 이론을 근거로, 3개의 출력을 갖는 430W급 공진 컨버터를 제작하여 46인치용 PDP 파워모듈의 Sustain 블록에 적용함으로써, 제안된 해석법의 정확성을 검증한다.

### ABSTRACT

This paper describes the gain characteristics of Multi-output LLC series resonant converter by using the new analytical method. Specially, using the Math-CAD simulated result, this paper analyzes an influence from the secondary leakage inductance of transformer. The theoretical results are verified through an experimental prototype of the 430W 3-output LLC resonant converter for 46inch PDP power module.

**Key Words** : LLC, Series resonant converter, Leakage inductance, Gain

### 1. 서 론

최근 평면 디스플레이 기술이 발전하면서 디스플레이 가전제품들이 대형화 되어가고 있는 추세에 있다. 특히 PDP(Plasma Display Panel) 컬러 TV 전원장치의 경우 대형화 추세에 맞춰 높은 전력밀도와 고효율 특성이 요구되며, 이를 만족하기 위하여 많은 ZVS

DC/DC 컨버터들이 연구되어 왔다.<sup>[1]</sup> 최근에는 전력밀도 및 효율특성을 더욱 증가시키기 위해 다중 출력을 갖는 LLC 직렬 공진컨버터가 적용되고 있다. 다중 출력 LLC 직렬 공진컨버터는 높은 전력밀도와 크기 및 무게 저감을 위해 1차 측 인덕터와 변압기를 하나의 변압기로 일체화시킨 후, 2차 측은 다중 출력 권선을 사용하여 각 권선 별로 해당 출력전원을 공급하는 방식이다. 그러나 이러한 다중 출력 공진 컨버터는 적합한 해석방법이 제시되어 있지 않아서, 정상상태에서의 입출력 이득(Gain) 특성을 이해하기가 어렵고, 최적 설계가 쉽지 않은 것이 현실이다.

본 논문에서는 다중 출력을 갖는 LLC 직렬 공진컨버터의 입출력 주파수 이득(Gain) 특성을 정확히 해석하기 위한 등가 모델을 제시하고 다중 부하에 따른 출

<sup>†</sup>교신저자 : 전주대 전기전자정보통신공학부 부교수  
E-mail : eskim@jj.ac.kr

<sup>\*</sup>정회원, LG이노텍 Power 연구실 선임연구원

<sup>\*\*</sup>정회원, LG이노텍 Power 연구실 책임연구원

<sup>\*\*\*</sup>정회원, LG이노텍 Power 연구실 상무

<sup>\*\*\*\*</sup>학생회원, 전주대 대학원 석사과정

접수일자 : 2008. 12. 31                      1차 심사 : 2009. 2. 13

심사완료 : 2009. 3. 2

력 이득의 상호 영향(Cross Regulation)을 분석하기 위한 새로운 수학적 접근 방법을 시도한다<sup>[2]</sup> 또한 Math-Cad 시뮬레이션을 통해 정상상태에서 변압기 2차 측 누설자속 성분 에 의한 입출력 이득(Gain)의 특성 변화를 분석하고,<sup>[3,4]</sup> 이를 통해 다중출력 직렬 공진 컨버터의 입출력 이득 해석에 적합한 새로운 정규화(normalization) 기법 및 영전압 스위칭을 수행하기 위한 자화인덕턴스( $L_m$ )의 설계 경계조건을 제시한다<sup>[5,6]</sup>. 마지막으로, 46인치용 PDP 전원장치의 멀티 블록에 적용함으로써, 제안된 해석법의 정확성을 검증한다<sup>[7]</sup>.

### 2. 다중 출력 LLC 직렬 공진 컨버터

그림 1은 N개의 다중 출력을 갖는 LLC 공진 컨버터를 나타낸다. 변압기 2차 측에 N개의 출력 단이 병렬로 연결되어 있고, 변압기는 1-2차 측 누설 인덕턴스(leakage inductance) 및 자화 인덕턴스(magnetizing inductance)로 구성되어 있다.

각 회로 구성소자는 다음과 같이 정의한다.

- $L_r$  : 변압기 1차 측 누설 인덕턴스
- $C_s$  : 공진 커패시턴스
- $L_m$  : 변압기 자화 인덕턴스
- $L_k$  : k번째 출력단의 변압기 2차 측 누설 인덕턴스
- $n_p$  : 변압기 1차 측 권선 수
- $n_{sk}$  : k번째 출력단의 변압기 2차 측 권선 수
- $N_k = n_p/n_{sk}$  : k번째 출력단의 변압기 권선비율
- $R_{Lk} = V_{out,k}/I_{out,k}$  : k번째 출력단의 부하저항
- $R_k = 8R_{Lk}/\pi^2$  : k번째 출력단의 부하 실효저항

그림 1에 나타낸 컨버터 주회로의 등가회로는 그림 2에 도시하였다. 여기서 선형화(linearization) 해석을

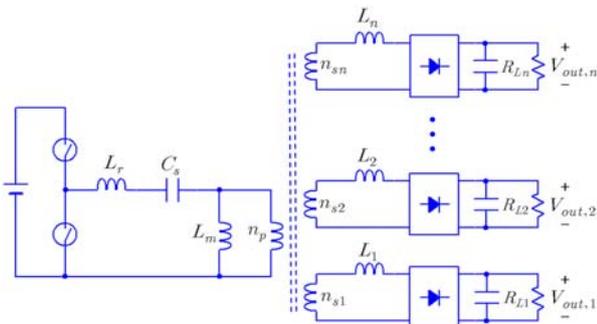


그림 1 다중출력 LLC 직렬 공진 컨버터 주회로  
Fig. 1 A multi-output LLC series resonant converter

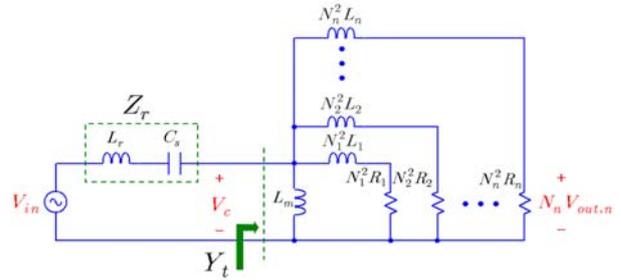


그림 2 다중출력 LLC 직렬공진 컨버터의 등가회로 모델  
Fig. 2 Equivalent circuit model of multi-output LLC series resonant converter

위해, 1-2차 측 스위칭 반도체 소자에 인가되는 전압 전류의 펄스 파형 중 고조파(harmonics) 주파수 성분은 무시하고 기본파 성분만을 고려하여 모델링 하였다.(Fundamental Harmonic Approximation)

그림 2에 도시한 바와 같이, 입력 및 k번째 출력부 각 임피던스를  $Z_r$  및  $Z_k$ 로 정의하고, 1차 측에서 바라본 출력부의 합성 어드미턴스 성분을  $Y_t$ 로 정의하면 다음 수식과 같다.

$$Z_r = j(\omega L_r - \frac{1}{\omega C_s}) \tag{1}$$

$$Z_k = N_k^2(j\omega L_k + R_k) \tag{2}$$

$$\begin{aligned} Y_t &= \frac{1}{j\omega L_m} + \sum_{i=1}^n \frac{1}{Z_i} \\ &= -j\frac{1}{\omega L_m} + \sum_{i=1}^n \frac{-j\omega L_i + R_i}{N_i^2[(\omega L_i)^2 + R_i^2]} \\ &= -j\frac{1}{\omega L_m} - jX_L + X_R \end{aligned} \tag{3}$$

여기서, 리액턴스  $X_L$ ,  $X_R$  성분 및 회로 기본 공진 주파수(resonant frequency)  $\omega_r$  및  $f_r$ 은 다음과 같다.

$$X_L = \sum_{i=1}^n \frac{\omega L_i}{N_i^2[R_i^2 + (\omega L_i)^2]}, \quad X_R = \sum_{i=1}^n \frac{R_i}{N_i^2[R_i^2 + (\omega L_i)^2]} \tag{4}$$

$$\omega_r = \frac{1}{\sqrt{L_r C_s}}, \quad f_r = \frac{1}{2\pi \sqrt{L_r C_s}} \tag{5}$$

### 3. 이득(Gain) 특성

그림 2의 등가 회로 및 수식 (1)~(5)으로부터, 입력

대  $k$  번째 출력단의 입출력 이득(Gain,  $M_k$ )을 쉽게 구할 수 있다.

$$M_k = \frac{1}{N_k} \left( \frac{N_k V_{out,k}}{V_c} \right) \frac{V_c}{V_{in}} \quad (6)$$

$$= \frac{1}{N_k} \left( \frac{R_k}{R_k + j\omega L_k} \right) \frac{1}{1 + Z_r Y_t}$$

수식 (6)에서 합성 어드미턴스  $Y_t$ 는 타 출력부의 부하상태를 포함하고 있다. 따라서  $k$  번째 출력 부하 상태만을 포함하는 자기 이득(Self gain :  $M_{self}$ ) 성분과 타 출력부의 부하상태 변화 영향(Cross regulation)에 의한 크로스 이득(Cross gain :  $M_{cross}$ ) 성분으로 전체 입출력 이득( $M_k$ )을 분리해서 표현 할 수 있다.

$$M_k = \frac{1}{N_k} \left( \frac{1}{M_{self}} \right) \frac{1}{M_{cross}} \quad (7)$$

$$M_{self} = 1 + j \frac{\omega L_k}{R_k} \quad (8)$$

$$M_{cross} = 1 + (\omega L_r - \frac{1}{\omega C_s}) \left( \frac{1}{\omega L_m} + X_L + jX_R \right) \quad (9)$$

$k$  번째 출력단의 변압기 2차 측 누설 인덕턴스( $L_k$ )가 영(zero)인 경우, 자기이득 함수가  $M_{self} = 1$ 이 됨으로, 전체 이득특성은 크로스 이득( $M_{cross}$ ) 함수 특성을 따라간다. 또한  $\omega = \omega_r$  주파수 지점에서는 타 부하 변화에 관계없이  $M_{cross} = 1$ 이 됨으로 전체 이득( $M_k$ )이 타부하 영향(cross regulation)을 받지 않음을 알 수 있다.

본 논문에서는 Math-Cad 시뮬레이션 해석을 위하여 그림 3과 같이 Vs, Va 및 17V의 3개 출력을 갖는 LLC 직렬 공진 컨버터를 고려한다.

Vs 출력부의 부하 실효저항(effective resistance) 변화에 따른 입력 대 Vs 출력부의 입출력 이득( $M_1$ )을 Math-Cad 시뮬레이터를 이용하여 자기 이득 함수(Self gain :  $M_{self}$ ) 성분과 크로스 이득(Cross gain :  $M_{cross}$ ) 함수 성분으로 그림 4에 각 도시하였다. 여기서 Va 및 17V 출력부 부하 실효저항은 각각  $R_2 = 35.2[\Omega]$ ,  $R_3 = 13.7[\Omega]$ 으로 고정이며, 주파수는  $\omega_n = \omega/\omega_r$ 로 정규화(normalization) 시켰다.

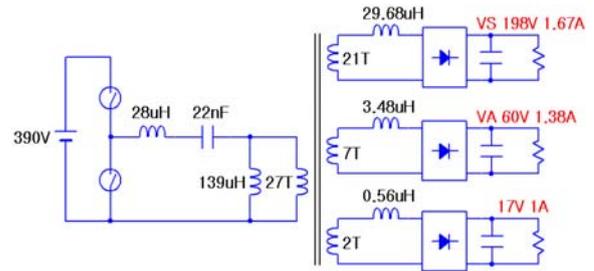
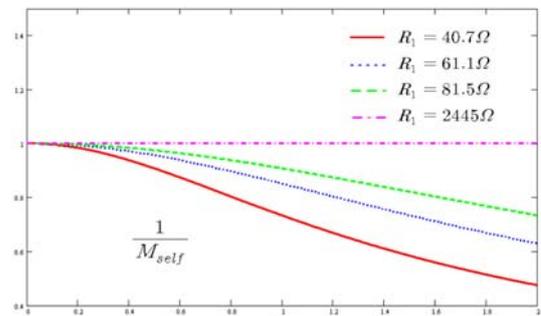
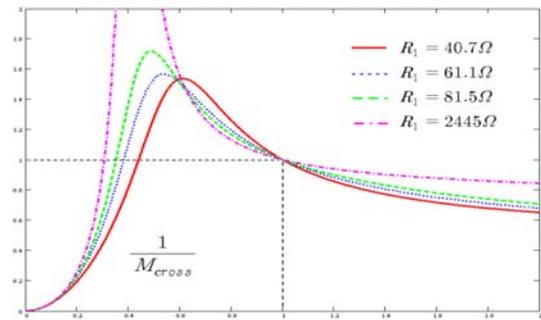


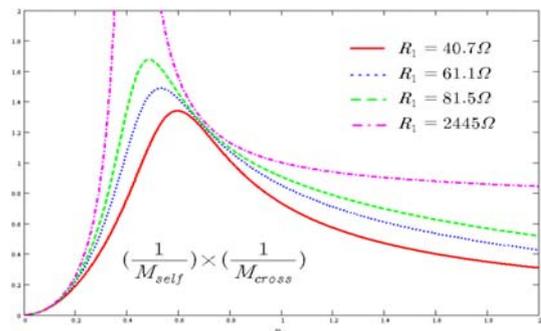
그림 3 Math-Cad 시뮬레이션을 위한 회로 시정수  
Fig. 3 Circuit parameters for Math-Cad simulation



(a) Self gain



(b) Cross gain



(c) total gain

그림 4 이득 함수 별 이득 곡선  
Fig. 4 Gain graph in each gain functions

### 4. 2차 측 누설 인덕턴스 영향

$k$ 번째 출력단의 변압기 2차 측에 누설 인덕턴스가 존재하는 경우( $L_k \neq 0$ )에서 입력 대  $k$ 번째 출력단으로의 입출력 이득 특성을 분석하기 위하여, 다음과 같이 인덕턴스 비율을 정의한다.

$$A = \frac{L_r}{L_m}, B_k = \frac{N_k^2 L_k}{L_m} \quad (10)$$

본 논문에서는  $B_k$  값 변화에 따른 공진 전류 연속 모드와 불연속모드의 경계주파수( $w_o$ )를 수식으로 유도한 후, 이를 바탕으로 2차 측 누설 인덕턴스로 인한 이득 특성 변화를 분석하고자 한다. 그림 4에서 도시한 바와 같이, 입출력 이득에서의 경계주파수( $w_o$ ) 지점은 크로스 함수에서 메인출력 부하  $R_k = 0$ 인 상태에서의 최대 이득을 갖는 주파수임을 알 수 있다.

#### 4.1 메인출력 부하가 큰 경우

먼저, 그림 3에 나타난 회로와 같이 특정 전원 출력단(Vs)의 부하가 타 출력부에 비해 상대적으로 큰 경우를 고려한다. LLC 다중 출력 회로의 입출력 이득 특성은 최대 출력부의 부하특성에 의존하므로, 해석 편의를 위해  $k$ 번째 출력단의 부하( $R_k$ )만을 고려하고 타 출력부의 부하는 무시( $R_i \cong \infty$ )한 후, 공진 전류 연속모드와 불연속모드의 경계주파수( $w_o$ )를 구하기 위하여 부하  $R_k = 0$ 을 적용하면 수식 (4)의 리액턴스 성분 및 크로스 이득( $M_{cross}$ ) 함수는 다음과 같이 근사화 된다.

$$X_L \cong \frac{1}{wL_m B_k}, X_R \cong 0 \quad (11)$$

$$M_{cross} \cong 1 + (wL_r - \frac{1}{wC_s}) (\frac{1}{wL_m} + \frac{1}{N_k^2 wL_k}) \quad (12)$$

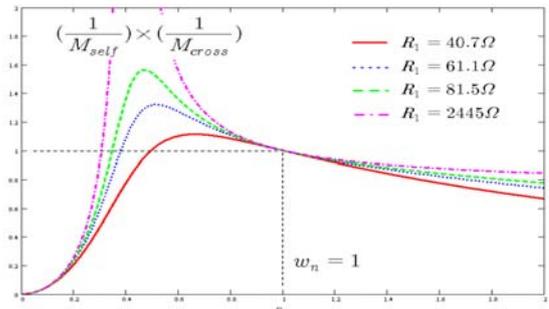
$$= 1 + A(1 + \frac{1}{B_k})(1 - \frac{w_r^2}{w^2})$$

경계주파수( $w_o$ )는  $R_k = 0$ 일때,  $1/M_{cross}$  함수의 크기가 최대치를 갖는 주파수임으로, 수식 (12)으로부터  $M_{cross}$  함수의 크기가 최소값(Zero)을 갖는 주파수를 구하면 다음과 같다.

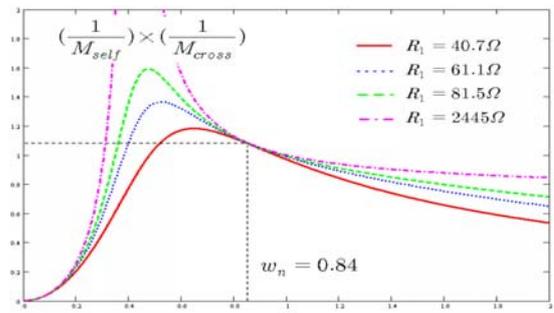
$$w_o = w_r \sqrt{\frac{A + AB_k}{A + AB_k + B_k}} \quad (13)$$

즉,  $B_k$  값이 증가할수록 경계주파수( $w_o$ )는 낮아지고, 경계주파수( $w_o$ )에서의 이득은 수식 (12)에서와 같이 크로스 이득(Cross gain :  $M_{cross}$ )이 낮아져서 입출력 이득( $M_k$ )은 증가됨을 알 수 있다.

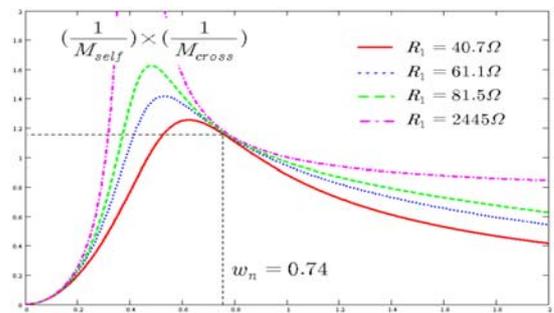
$B_k$  값을 증가시켰을 때, 부하 저항( $R_k$ ) 변화에 따른 입출력 이득( $M_k$ )에 대한 Math-Cad 시뮬레이션 결과는 그림 5에 각 도시하였다. 이득 특성 변화는 유도된 수식과 동일한 결과 치를 보여준다.



(a)  $A = 0.2, B_k = 0$  인 경우



(b)  $A = 0.2, B_k = 0.1$  인 경우



(c)  $A = 0.2, B_k = 0.2$  인 경우

그림 5  $B_k$  값 변화에 따른 이득 변화 분석  
Fig. 5 Gain analysis in each  $B_k$  values

본 논문에서는 인덕턴스의 변화에 따른 전류 연속모드와 불연속모드의 경계 주파수 변화를 나타내는 상수로서, 천이 상수(shift factor :  $K_s$ )를 새로이 정의한다.

$$K_s = \sqrt{\frac{A + AB_k}{A + AB_k + B_k}} \quad (14)$$

$L_k = 0$ 인 경우,  $B_k = 0$ 으로서,  $K_s = 1$ 이 되어 경계주파수는  $w_o = w_r$ 이며,  $L_k$ 가 증가하면  $B_k$ 가 증가하여  $K_s$ 는 감소함으로 경계주파수는 감소하게 된다.

#### 4.2 메인출력 부하가 작은 경우

이번에는 메인 출력부하가 타 부하에 비해 상대적으로 작은 경우를 고려한다. 이 경우에는 타 출력부하의 2차 측 누설 인덕턴스 성분을 고려해야 함으로, 새로운 파라미터를 다음과 같이 정의한다.

$$A = \frac{L_r}{L_m}, B_i = \frac{N_i^2 L_i}{L_m}, \frac{1}{B_t} = \sum_{i=1}^n \frac{1}{B_i} \quad (15)$$

$$L_{eq} = L_r + L_m \parallel \left(1 / \sum_{i=1}^n \frac{1}{N_i^2 L_i}\right) = L_m \left(A + \frac{B_t}{1 + B_t}\right) \quad (16)$$

$$w_{eq} = \frac{1}{\sqrt{L_{eq} C_s}} \quad (17)$$

경계주파수( $w_o$ )를 구하기 위하여, 해석 편의를 위해 타 부하를 영으로 가정( $R_i = 0$ )한 후, 부하  $R_k = 0$ 를 적용하면, 수식 (4)의 리액턴스 성분 및 크로스 이득( $M_{cross}$ ) 함수는 다음과 같이 근사화 된다.

$$X_L \cong \frac{1}{wL_m B_t}, X_R \cong 0 \quad (18)$$

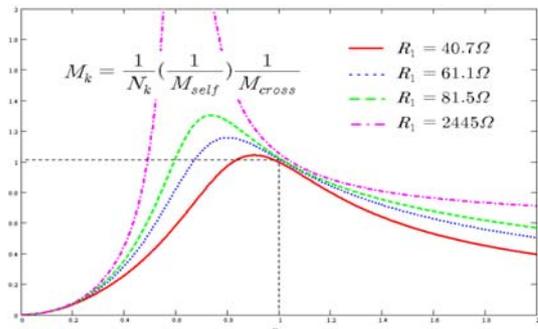
$$\begin{aligned} M_{cross} &\cong 1 + \left(wL_r - \frac{1}{wC_s}\right) \left(\frac{1}{wL_m} + \frac{1}{wL_m B_t}\right) \\ &= 1 + \left(1 + \frac{1}{B_t}\right) \left[A - \frac{w_{eq}^2}{w^2} \left(A + \frac{B_t}{1 + B_t}\right)\right] \end{aligned} \quad (19)$$

전류 연속모드와 불연속모드의 경계주파수( $w_o$ )는 크로스 이득( $M_{cross}$ ) 크기가 최소(zero)가 되는 주파수임으로 수식 (19)로부터  $w_o = w_{eq}$ 가 됨을 알 수 있다.

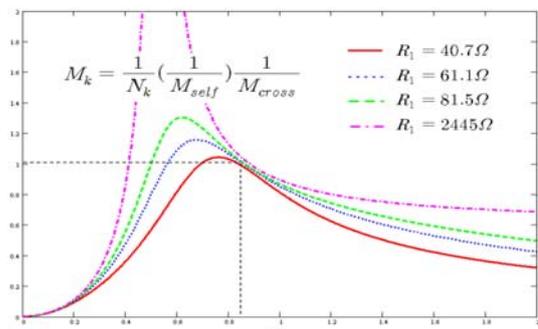
### 5. 정규화(Normalization)

종래의 단일 출력 LLC 공진 컨버터는  $w_n = w/w_r$ 로 정규화 하여 입출력 이득특성을 해석 하였다. 이는 전류 불연속 모드와 연속모드의 경계 주파수를 중심으로 정밀한 이득특성 해석을 하기 위함이다. 그러나 다중 출력 LLC 직렬 공진 컨버터는 2차 측 누설 인덕턴스 성분으로 인해 경계 주파수가  $w = w_r$  지점보다 낮아져서 기존 방식인  $w_n = w/w_r$ 으로 정규화 하는 방법으로는 정밀한 이득특성 분석을 수행하기가 어렵다.

그림 3의 회로 시정수로, 정규화 기법에 따른 입출력 이득특성 결과를 그림 6에 각 도시하였다. 메인 출력단의 부하가 타 부하보다 상대적으로 커서 타 부하를 무시할 수 있는 경우에는 수식 (14)로 유도된 천이 상수( $K_s$ )를 적용하여  $w_n = w/(K_s w_r)$ 으로 정규화 하는 방법이 적합함을 알 수 있다. 또한 타 출력단의 부하가 메인출력 부하보다 클수록 경계주파수가  $w = w_{eq}$  지점으로 수렴하는 특성을 보이므로, 이 경우에는  $w_n = w/w_{eq}$ 로 정규화 하는 것이 적합하다.

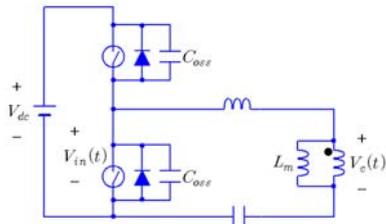


(a)  $w_n = w/(K_s w_r)$ 인 경우

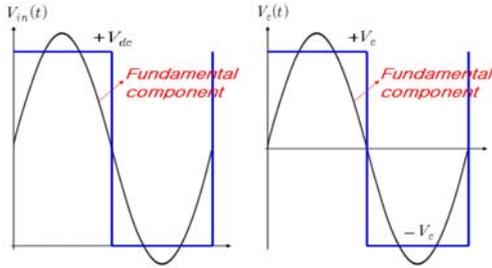


(b)  $w_n = w/w_{eq}$ 인 경우

그림 6 정규화 기법에 따른 이득 특성  
Fig. 6 Gain characteristics in each normalization technique



(a) LLC 컨버터 1차 측 등가회로



(b) 스위치 인가 전압 파형

그림 7 1차 측 회로 입출력 인가 전압  
Fig. 7 Input and output Voltage waveforms of primary switch network

### 6. ZVS 동작 영역

LLC 직렬 공진컨버터에서는 영전압 스위칭(ZVS)으로 동작하기 위한 설계조건으로 자화 인덕턴스( $L_m$ )의 상한치가 존재한다. 본 장에서는 다중 출력 컨버터인 경우의 ZVS 설계 조건을 구하였다. 스위칭 회로는 선형화(linearization) 해석을 위해 소자에 인가되는 입출력 전압은 기본 주파수 성분(Fundamental component)만을 고려하였으며, 주 스위치 FET는 기생 커패시턴스( $C_{oss}$ )를 포함하였다.

크로스 이득( $M_{cross}$ )을 입출력 인가 펄스에서 기본 주파수 성분의 실효치(rms)로 표현하면 다음과 같다.

$$V_{in,F,rms} = \frac{\sqrt{2}}{\pi} V_{dc}, \quad V_{c,F,rms} = \frac{2\sqrt{2}}{\pi} V_c \quad (20)$$

$$\left\| \frac{1}{M_{cross}(j2\pi f_s)} \right\| = \frac{V_{c,F,rms}}{V_{in,F,rms}} = \frac{2V_c}{V_{dc}} \quad (21)$$

영전압 스위칭(ZVS) 동작을 수행하기 위해서는 데드타임(dead time,  $t_{dt}$ ) 기간 동안 주 스위치 FET에 포함된 각 기생 커패시턴스  $C_{oss}$ 가 모두 충전과 방전 동작을 완료하도록 데드타임이 충분히 길어야 한다.

$$t_{dt} \geq \frac{2C_{oss}V_{dc}}{I_{m,peak}}, \quad I_{m,peak} = \frac{V_c T_s}{4L_m} \quad (22)$$

여기서  $I_{m,peak}$ 는  $C_{oss}$  충전 전류이며,  $T_s$ 는 스위칭 한주기( $T_s = 1/f_s$ )를 나타낸다.

유도된 수식 (21)을 이용하여 수식 (22)를 재정리 한 후, Min-Max 조건을 고려하여 자화 인덕턴스 범위로 표현하면 다음과 같은 ZVS 설계 경계조건을 구할 수 있다.

$$L_m \leq \frac{t_{dt}}{16C_{oss}f_s} \left\| \frac{1}{M_{cross}(j2\pi f_s)} \right\|_{\min} \quad (23)$$

유도 수식 (23)으로부터 자화인덕턴스 설계 상한치는 주어진 동작주파수에서 크로스 함수( $1/M_{cross}$ )의 최소값에 의존함을 알 수 있다.

$w_n = w/(K_s w_r)$ 으로 정규화 하여 크로스 함수 ( $1/M_{cross}$ ) 이득을 구하면 그림 8 및 9와 같다. 그림 8에 도시된 영역 (a)는 영전류 스위칭(ZCS) 구간이며, 영역 (b)는 영전압 스위칭(ZVS) 구간 중 전류 불연속 모드(DCM)로 동작하는 구간, 영역 (c)는 전류 연속모드(CCM)로 동작하는 구간을 나타낸다. 영전압 스위칭(ZVS)을 만족하는 최대 부하상태에서 컨버터가 전류 불연속모드(DCM)로 동작되도록 설계하는 조건을 고려하면, 전류 연속모드와 불연속 모드의 경계주파수 ( $w_o$ )에서 부하가 개방된 상태( $R_k = \infty$ )인 경우에 크로스 함수( $1/M_{cross}$ )의 최소 이득을 구할 수 있다.

또한, 메인부하가 타 부하에 비해 상대적으로 큰 경우에는 그림 9에 도시한 바와 같이, 메인부하가 개방 상태( $R_k = \infty$ )에서의 크로스 함수 이득 특성은 타부하의 변화에 크게 영향을 받지 않는 특성을 보인다.

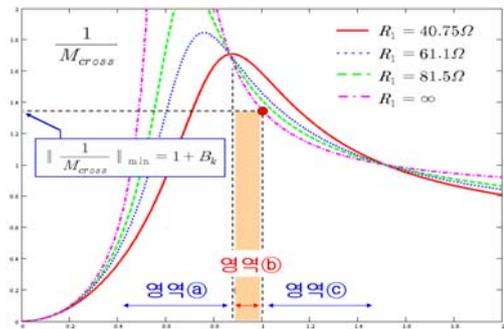


그림 8 크로스 이득 특성  
Fig. 8 Cross gain characteristics

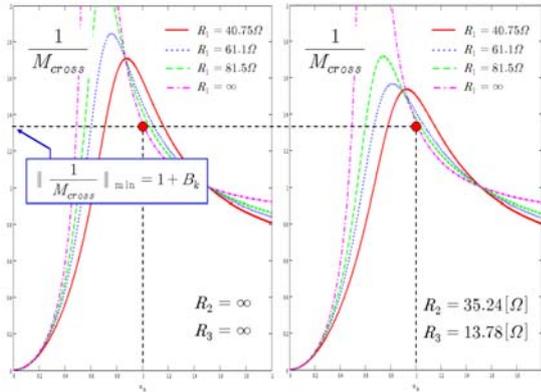


그림 9 타부하 변화시의 크로스 이득 특성  
Fig. 9 Cross gain characteristics by cross regulation

따라서 해석의 편의상 타 출력부의 부하는 무시 ( $R_i \cong \infty$ )한 후, 크로스 함수( $1/M_{cross}$ )의 최소 이득을 구하기 위하여 메인출력부 저항을 개방( $R_k = \infty$ )하면 수식 (4)의 리액턴스 성분 및 크로스 이득 ( $M_{cross}$ ) 함수는 다음과 같이 근사화 된다.

$$X_L \cong 0, X_R \cong 0 \quad (24)$$

$$M_{cross} \cong 1 + (wL_r - \frac{1}{wC_s})(\frac{1}{wL_m}) \quad (25)$$

따라서 경계주파수( $w = w_r K_s$ ) 지점에서 크로스 ( $1/M_{cross}$ ) 함수 최소 이득은 다음과 같다.

$$\| \frac{1}{M_{cross}(j2\pi f_s)} \|_{\min} = 1 + B_k \quad (26)$$

수식 (23)에서  $f_o = f_r K_s$ 를 적용하여 수식 (26)을 정리하면, 자화 인덕턴스( $L_m$ )의 설계 상한치에 대한 최종 경계 조건을 얻을 수 있다.

$$L_m \leq \frac{t_{dt}(1 + B_k)}{16 C_{oss} f_r K_s} \quad (27)$$

메인 출력단의 변압기 2차 측 누설 인덕턴스( $L_k$ )가 증가할수록  $B_k$  값이 증가하고  $K_s$  값이 감소하므로 영진압 스위칭(ZVS) 영역을 만족하는 자화인덕턴스 ( $L_m$ )의 설계 상한치 값은 증가함을 알 수 있다.

## 7. 시뮬레이션 및 실험 결과

### 7.1 PDP용 3개 출력 LLC 공진컨버터

상기와 같이 유도된 수식 및 제안된 해석법의 정확성을 검증하기 위하여, 그림 10과 같은 46인치용 PDP 디스플레이 가전제품 전원장치에 Vs, Va, 17V 3개 출력을 갖는 430W급 LLC 직렬 공진 컨버터를 적용 해 보았다. 3개 출력 중 주 출력(Master)으로 Vs 출력 단에서 전압 궤환(feedback)은 하였으며, 보조 출력(Slave)단의 Va 및 17V 출력부는 정밀한 전압을 얻기 위하여 선형 레귤레이터(linear Regulator)를 적용하였다. 회로 설계사양 및 제작된 변압기 사양, 각 회로구성 소자는 표 1, 2, 3과 같다.

표 1 설계 스펙

Table 1 Design specification

입력 전압	380 [V] ~ 400 [V]
Vs (198V) 출력 전류	0 [Arms] ~ 1.67 [Arms] 6 [Apeak/2msec, pulsating]
Va (60V) 출력 전류	0 [Arms] ~ 1.38 [Arms] 5 [Apeak/2msec, pulsating]
17V 출력 전류	0 [Arms] ~ 1 [Arms], constant

표 2 제작된 컨버터의 변압기 사양

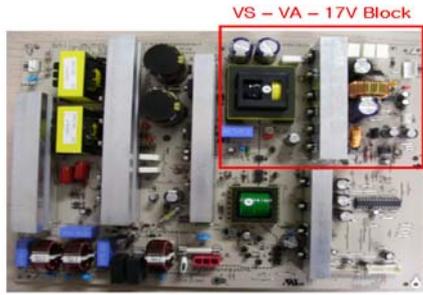
Table 2 Transformer parameters of prototype

Core	PM7 ETD4949F
1차 측 누설인덕턴스( $L_r$ )	28 [uH]
자화인덕턴스( $L_m$ )	139 [uH]
2차 측 Vs 단 누설인덕턴스( $L_1$ )	29.6 [uH]
2차 측 Va 단 누설인덕턴스( $L_2$ )	3.48 [uH]
2차 측 17V 단 누설인덕턴스( $L_3$ )	0.56 [uH]
1차 측 권선 수( $n_p$ )	27 [turns]
2차 측 Vs 단 권선 수( $n_{s1}$ )	21 [turns]
2차 측 Va 단 권선 수( $n_{s2}$ )	7 [turns]
2차 측 17V 단 권선 수( $n_{s3}$ )	2 [turns]

표 3 제작된 컨버터의 회로 부품

Table 3 Circuit parts of prototype

공진 커패시턴스( $C_r$ )	22 [nF]
1차 측 스위치 FET	STW20NK50Z (500V-20A)
Vs 단 정류 다이오드	FCF10A40 (400V-10A) 2EA
Va 단 정류 다이오드	FCF10A40 (400V-10A)
17V 단 정류 다이오드	FCF10A40 (400V-10A)



46인치 PDP용 전원장치 형상

그림 10 PDP용 다중 출력 LLC 직렬 공진 컨버터 형상  
Fig. 10 Picture of Multi-output LLC series resonant converter for PDP power module.

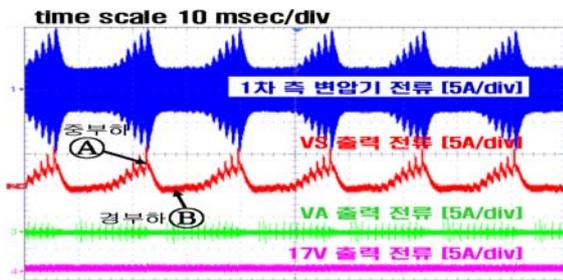


그림 11 입/출력 전류 특성  
Fig. 11 Input / Output current characteristics.

PDP Sustain용 전원 Vs 전류 및 Address용 전원 Va 전류는 그림 11과 같이 Dynamic 부하특성을 갖는다. 특히 Vs 출력전류의 피크(peak) 전류에 의해 1차 측 변압기 전류 공진특성이 결정됨을 알 수 있다. 따라서 본 논문에서 제안된 메인부하가 타 부하에 비해 상대적으로 큰 경우로서, Va 및 17V 출력단의 전류는 무시하고, Vs 출력 전류만을 고려하여 해석하는 방법을 적용 할 수 있다.

### 7.2 정상상태 공진 특성

상기에서 유도한 수식 (5), (13), (14) 및 설계사양으로부터  $A = 0.2$ ,  $B_k = 0.35$ 를 적용하면 회로의 기본 공진 주파수( $f_r$ ) 및 천이 상수( $K_s$ ), 전류 연속모드와 불연속 모드의 경계주파수( $f_o$ )를 각각 구할 수 있다.

$$f_r = \frac{1}{2\pi\sqrt{L_r C_s}} \cong 202.7 [KHz] \quad (28)$$

$$K_s = \sqrt{\frac{A + AB_k}{A + AB_k + B_k}} \cong 0.66 \quad (29)$$

$$f_o = f_r K_s \cong 133.8 [KHz] \quad (30)$$

입력 대 Vs 출력부에 대한 입출력 이득 특성을  $w_n = w / (K_s w_r)$ 으로 정규화하여 나타내면 그림 12와 같다. 천이 상수(shift factor)는  $K_s = 0.66$ , 전류 연속모드와 불연속 모드의 경계주파수는  $f_o = 133.8KHz$ 로서, 그림 11의 Vs 출력전류의 중 부하 및 경 부하 조건에서는 스위칭 주파수가 135KHz에서 139KHz 범위로 스위칭하며 전류 연속모드 구간에서 동작함을 보여준다. 이는 그림 13에 도시된 공진 특성 실험 결과와 정확히 일치한다.

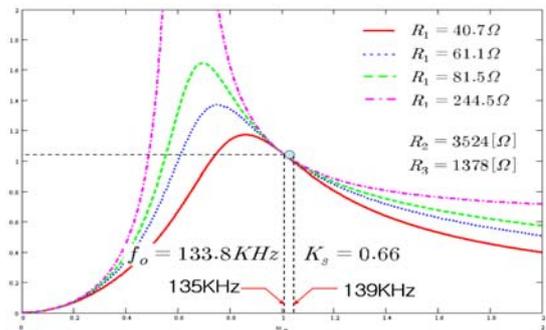
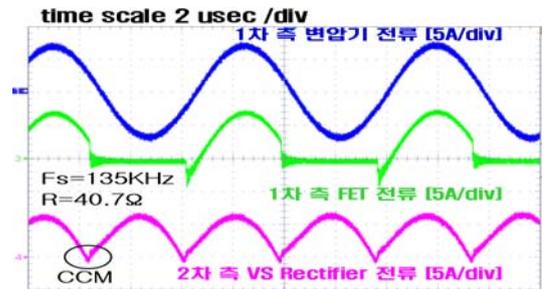
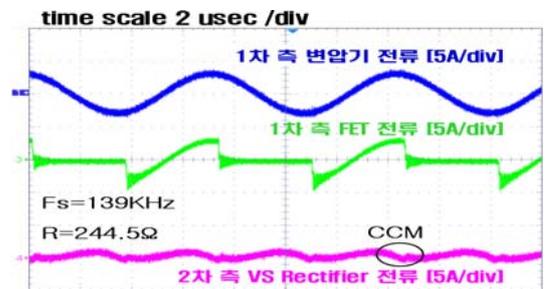


그림 12 실험 회로의 시뮬레이션 결과  
Fig. 12 Simulated result for experimental circuit.



(a) Vs 중 부하 조건



(b) Vs 경 부하 조건

그림 13 VS 부하전류에 따른 공진전류 특성  
Fig. 13 Resonant current characteristics in each Vs load resistance

7.3 Cross regulation 특성

Va 및 17V 출력단의 부하가 변화하는 경우의 메인 출력 단(Vs) 입출력 이득 특성은 그림 14에 각 도시하였다. Va 및 17V 출력 부하가 경 부하에서 중 부하로 증가하면 크로스 함수( $M_{cross}$ )의 이득이 높아져서 전체 이득( $M_k$ )은 낮아지며 따라서 스위칭 동작 주파수가 낮아지는 특성을 갖게 된다.

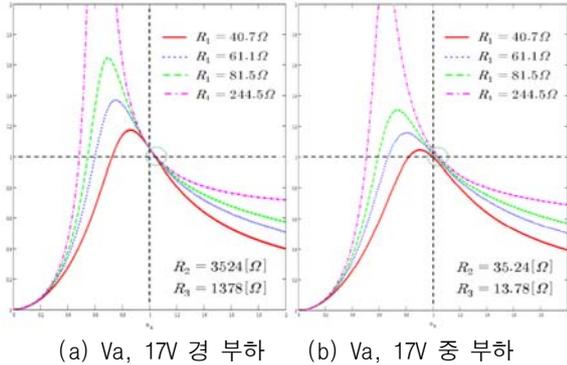


그림 14 타 부하전류 변화에 따른 VS 이득 특성  
Fig. 14 VS gain characteristics by cross regulation

타부하의 정밀한 상호영향(Cross regulation)을 분석하기 위하여, 저항 부하(Electric load)로 전류를 증가시키면서 스위칭 동작주파수 변화 실험 결과를 그림 15에 도시하였다. 메인출력부(Vs)의 전류가 낮은 동작 범위에서는 Va 및 17V의 출력단의 전류가 증가하면 스위칭 동작주파수는 낮아진다. 그러나 메인 출력 단(Vs) 전류가 0.5A 이상으로 높아지면 Vs 출력이 Va 및 17V 출력 단보다 상대적으로 커져서 공진 동작 특성이 Vs 출력상태에 의존하게 됨으로, 타 부하의 부하상태에 관계없이 스위칭 동작 주파수는 Vs 부하상태로 추적하게 됨을 알 수 있다.

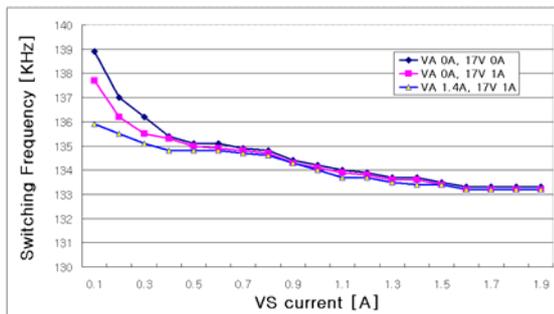


그림 15 각 부하전류 변화에 따른 스위칭 주파수 특성  
Fig. 15 Switching frequency characteristics by cross regulation

7.4 영전압 스위칭(ZVS) 특성

PDP 실부하 조건에서 영전압 스위칭(ZVS) 최악 부하조건인 Vs peak 전류 9A( $R_1 = 27.17\Omega$ ) 및 Va 경 부하, 17V 1A 상태에서 ZVS 동작 상태를 확인 해 보았다. 그림 16은 메인 출력(Vs) 이득에 대한 시뮬레이션 결과이며, 그림 17은 최악조건에서의 주요소자 동작 파형을 나타낸다. 스위칭 주파수가 130.9kHz로서 경계주파수( $\omega_o$ )보다 낮아서 전류 불연속모드(DCM)로 동작하며, 1차 측 FET는 모두 영전압 상태(ZVS)에서 동작함을 보여준다.

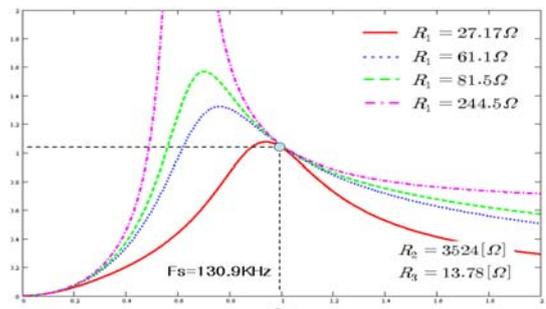
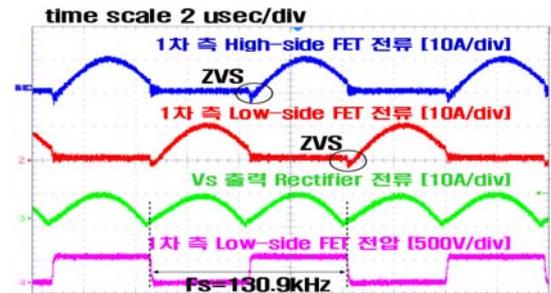
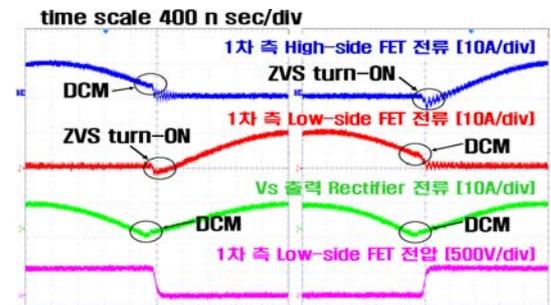


그림 16 ZVS 최악조건에서의 이득 시뮬레이션 결과  
Fig. 16 Simulated result for ZVS in worst-case.



(a) 스위칭 소자의 동작 파형(2us/div)



(b) 스위칭 소자의 동작 파형(400ns/div)

그림 17 ZVS 최악조건에서의 동작 파형  
Fig. 17 ZVS operating waveforms in worst-case.

**7.5 ZVS 경계조건**

마지막으로 최악 조건에서의 영전압 스위칭(ZVS) 동작을 만족하기 위한 자화 인덕턴스의 상한 경계치를 재확인해 보았다. 제작된 공진 컨버터는 컨트롤러 IC로 L6599와 스위치로 STW20NK50Z를 적용하였다. 이 경우 데드타임( $t_{dt}$ )은 200ns이고  $C_{oss}$ 는 400pF이다. 또한 제작된 컨버터의 회로 동작특성은 표 4와 같다.

표 4 제작된 LLC 직렬공진 컨버터의 동작 특성  
Table 4 Operation characteristics of prototype LLC series resonant converter

데드타임 ( $t_{dt}$ )	200 [nsec]
스위치 기생커패시턴스 ( $C_{oss}$ )	400 [pF]
변압기 (메인출력) 2차 측 권선비율 ( $B_k$ )	0.35
기본 공진 주파수 ( $f_r = 1/(2\pi \sqrt{L_r C_s})$ )	202.7 [kHz]
천이 상수 ( $K_s$ )	0.66
자화 인덕턴스 ( $L_m$ )	139 [uH]

수식 (27)에 표 4의 시정수를 적용하면 자화 인덕턴스의 상한 경계치를 구할 수 있으며, 회로에 적용된 자화 인덕턴스가 139uH로서 경계조건을 만족한다.

$$L_m \leq \frac{(200 \times 10^{-9}) \times (1 + 0.35)}{16 \times (0.4 \times 10^{-9}) \times (202.7 \times 10^3) \times 0.66} \quad (31)$$

$$\cong 316 [\mu H]$$

**8. 결 론**

본 논문에서는 다중 출력을 갖는 LLC 직렬 공진 컨버터의 입출력 주파수 이득(Gain) 특성의 정확한 해석을 위하여, 전체 입출력 이득을 자기이득(self gain)과 크로스 이득(cross gain)으로 분리하는 새로운 수학적 접근 방법을 시도하였다. 이를 통해 변압기 2차 측 누설 인덕턴스가 증가할 때 전류 연속모드와 불연속 모드의 경계주파수가 공진주파수( $w_r$ )보다 낮아짐을 확인하였고, 이를 정의된 천이 상수(shift factor  $K_s$ )로 표현하여 수식으로 유도한 후, Math-Cad 시뮬레이션을 통해 입출력 이득(Gain)의 특성 변화를 분석하였다. 타 부하 전류가 낮은 경우( $R_i \cong \infty$ )에는 전류 연속모드와 불연속모드의 경계주파수가  $w_o = w_r K_s$  지점

이며, 타 부하전류가 증가할수록( $R_i \cong 0$ ) 경계주파수가 증가하면서  $w_o = w_{eq}$ 로 수렴함을 확인하였다.

또한 이득 해석에 적합한 새로운 정규화 기법을 제시하였으며, 제작된 전원장치의 이득 특성 실험을 통해 유도된 수학적 모델과 시뮬레이션 결과의 정확성을 재검증하였다.

**참 고 문 헌**

- [1] 강성인, 윤광호, 김은수, 박준호, 허동영, "LLC 직렬공진 컨버터 동작 특성", *전력전자학회 논문지*, 제12권, 제6호 pp. 472-482, 2007. 12.
- [2] 이현관, 김은수, 허동영, 이기식, 정봉근, 강성인, "LLT 변압기 적용 LLC 직렬공진 컨버터 동작특성", *전력전자학회 논문지*, 제11권, 제5호 pp. 409-416, 2006. 10.
- [3] Bo Yang, Fred C. Lee, Matthew Concannon, "Over Current Protection Methods for LLC Resonant Converter", *IEEE APEC'03*, Vol. 2, pp. 605-609, 2003. 2.
- [4] Bo Yang, Fred C. Lee, Alpha J.Zhang and Guisong Huang, "LLC Resonant Converter for Front End DC/DC Conversion", *IEEE APEC '02*, Vol. 2, pp. 1108-1112, 2002, March.
- [5] Robert W. Erickson, Dragan Maksimovic "Fundamentals of Power Electronics", University of Colorado Boulder, Colorado.
- [6] Robert L. Steigerward, "A Comparison of Half-Bridge Resonant Converter Topologies", *IEEE Trans. Power Electronics*, Vol. 3, pp. 172-182, 1988.

**저 자 소 개**



**이재삼(李在삼)**

1974년 1월 26일생. 2000년 국민대 전자공학과 졸업. 2004년~현재 LG Innotek (주) Power 연구실 SMPS Gr. 선임연구원. 현재 전주대 전력전자 대학원 석사과정.



**박준호(朴俊浩)**

1971년 6월 11일생. 1999년 금오공대 전자통신공학과 졸업. 1999년~2004년 평택일렉콤 전자통신연구소. 2004년~현재 LG Innotek(주) Power 연구실 SMPS Gr. 선임연구원.



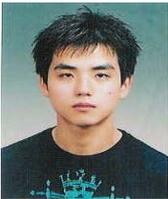
**허동영(許東營)**

1961년 3월 28일생. 1987년 경북대 전자공학과 졸업. 1989년 KAIST 전기 및 전자공학과 졸업(석사). 1994년 동 대학원 전기 및 전자공학과 졸업(공학). 1994년~1997년 대우전자 Monitor 연구소. 1998년~2005년 Fairchild Child Semiconductor : Power System Control IC 개발. 2006년 현재 LG Innotek(주) Power 연구실 상무/연구위원.



**강성인(姜聲仁)**

1982년 5월 10일생. 2008년 전주대 전기전자공학부 졸업. 현재 동 대학원 석사과정.



**김주훈(金住勳)**

1982년 11월 20일생. 2008년 전주대 전기전자공학부 졸업. 현재 동 대학원 석사과정.



**김은수(金恩洙)**

1964년 3월 26일생, 1986년 중앙대 공대 전기공학과 졸업. 1988년 동 대학원 전기공학과 졸업(석사). 2000년 2월 동 대학원 전기공학과 졸업(공학). 1989년~2001년 전기연구원 전력전자연구그룹 선임연구원. 2001년 9월~현재 전주대 공과대학 전기전자정보통신공학부 부교수. 현재 당 학회 편집위원.