

## 주기적 접지구조를 이용한 실리콘 RFIC용 초소형 수동소자의 개발

윤 영† · 김세호\*

(원고접수일 : 2008년 11월 3일, 원고수정일 : 2009년 3월 17일, 심사완료일 : 2009년 5월 11일)

### A Development of Ultra-compact Passive Components Employing Periodic Ground Structure for Silicon RFIC

Young Yun† · Se-Ho Kim\*

**Abstract :** In this paper, using the periodic ground structure (PGS), highly miniaturized branch-line coupler and impedance transformer were realized on Si radio frequency integrated circuit (RFIC). The branch-line couple exhibited good RF performance from 41.75 to 50 GHz, and its size was  $0.46 \times 0.55 \text{ mm}^2$ , which is 37 % of conventional one. The impedance transformer exhibited good RF performance from 1 to 40GHz, and its size was  $0.01 \text{ mm}^2$ , which is 6.99 % of conventional one.

**Key words :** Periodic ground structure, RFIC, Branch-line coupler, impedance transformer

#### 1. 서 론

최근 실리콘 반도체 공정기술의 발달에 의해 CMOS의 고주파 성능이 향상됨에 따라, 마이크로파 및 밀리미터파 영역에까지 CMOS의 응용이 가능하게 되었<sup>[1]-[3]</sup>. 이에 따라 고주파용 RFIC (radio frequency integrated circuit)와 베이스 밴드부의 chip set이 하나의 실리콘 기판상에 집적된 SoC (system on chip)용 단말기의 개발이 가능하게 되었다. 그러나 이러한 실리콘 반도체 기술의 발전에도 불구하고, 아직까지도 결합기 및 분배기, 필터등의 대부분의 RF 수동소자들은 큰 점유면적으로 인해 실리콘 IC 내부에 집적되지 못

하고 있으며, 실리콘 IC 외부의 프린트 기판 상에 설계 및 제작되고 있는 실정이다<sup>[4]-[6]</sup>. 상기 문제점으로 인해 아직까지도 진정한 의미의 SoC용 실리콘 반도체 단말기가 실현되지 못하고 있으며, 이는 실리콘 IC 분야에서 조속히 해결되어야 할 필수적인 과제이다. 상기 문제를 해결하기 위해서는 RFIC 내부에 집적 가능한 초소형 수동소자의 개발이 필요하다. 이제까지 화합물 반도체 분야에서는 수동소자의 소형화에 대한 연구개발 사례가 보고된 바가 있다<sup>[7], [8]</sup>. 그러나 실리콘 반도체 기판은 GaAs등의 화합물 반도체 기판에 비해 높은 도전성으로부터 기인하는 높은 손실을 가지므로, 현재까지 실리콘 수동소자에 대한 연구는 저손실 구조를

† 교신저자(한국해양대학교 전파공학과, yunyoung @ hhu.ac.kr, Tel:051-410-4426)

\* 한국해양대학교 전파공학과

이용한 수동소자의 손실감소에 관한 연구에 집중되어 왔다<sup>[9)-(11)]</sup>. 최근 고집적 RFIC 기반연구로써 접지와 연결된 주기구조<sup>[12)]</sup>와 접지와 분리된 floating 주기구조<sup>[13)]</sup>를 이용한 단파장 선로에 대한 연구가 보고 된 사례는 있으나, 현재까지 실리콘 RFIC 분야에 있어서 수동소자의 소형화에 대한 연구는 극히 미미한 실정이며, 이로 인해 수동소자를 모두 실리콘 RFIC에 집적한 진정한 의미의 SoC용 실리콘 반도체 단말기가 실현되지 못하고 있다.

본 논문에서는 상기 문제점을 해결하기 위해서 실리콘 반도체 상에서 주기적으로 배치된 접지구조를 이용하여, 실리콘 RFIC용 소형 브랜치라인 결합기와 임피던스 변환기를 개발한다.

## 2. 주기적 접지구조를 이용한 실리콘 RFIC용 단파장 전송선로

본 논문에서는 주기적 접지구조를 이용하여 소형의 수동소자를 제작하였다. 그림 1은 본 논문에서 제안하는 주기적 접지구조를 이용한 코프레너 선로 구조 즉, PGS (Periodic Ground Structure) 선로구조이다. 그림에서 보는 바와 같이 선로와 실리콘 기판 사이에 주기적 접지구조인 PGS를 삽입하였으며, PGS와 선로사이에는 유전체 박막이 존재한다. 그리고 PGS는 콘택트를 통해서 선로의 양측에 존재하는 상단의 접지면에 연결되므로 PGS도 접지가 된다. 그림 1에서 알 수 있는 바와 같이 PGS 선로구조의 용량에 있어서, 종래의 코프레너 선로에서 존재하는 선로와 상부 접지면 사이의 용량  $C_a$ 뿐 아니라 PGS와 선로 사이의 용량  $C_b$ 가 추가적으로 존재한다. 즉, PGS가 존재하지 않는 종래의 전송선로의 경우 전체용량은  $C = C_a$ 가 되나, PGS가 존재하는 전송선로의 경우 전체용량은  $C = C_a + C_b$ 가 된다. 전송선로의 파장과 임피던스는 식 (1), (2)와 같이, 선로의 용량에 반비례하므로<sup>[14)]</sup>, 선로와 접지사이의 용량이 증가할수록 특성임피던스  $Z_0$ 와 선로파장  $\lambda_g$ 은 감소하며, 그림 1의 선로구조는 종래의 코프레너 선로<sup>[13)]</sup>구조에 비해 저임피던스 특성과 단파장 특성을 가진다.

$$Z_0 = \sqrt{\frac{L}{C}} \tag{1}$$

$$\lambda_g = \frac{1}{f\sqrt{LC}} \tag{2}$$

그림 2는 실리콘 RFIC상에 형성된 종래의 코프레너 선로의 파장과 PGS 구조를 사용한 코프레너 선로의 파장을 측정된 값과를 비교한 그래프이다. 그림 1의 PGS 구조의 기본 셀 사이의 간격  $L$ 과 선로 폭  $W$ 는 모두  $20 \mu\text{m}$ 이며, 그림 2의 검은 사각형은 PGS 구조의 기본 셀 두께  $T = 5 \mu\text{m}$ 에 해당하며, 흰 원은  $T = 20 \mu\text{m}$ 에 해당한다. 그림에서 보는 바와 같이, PGS를 사용하는 경우의 선로파장은 종래의 코프레너 선로의 60 ~ 65 %로 축소됨을 볼 수 있다. 예를 들어, 주파수 20 GHz에서 종래의 전송선로의 경우 선로파장  $\lambda_g$ 는 5.9 mm이며, PGS 구조의 경우,  $T = 20 \mu\text{m}$ 일 때의 선로파장  $\lambda_g$ 는 3.7 mm이다.

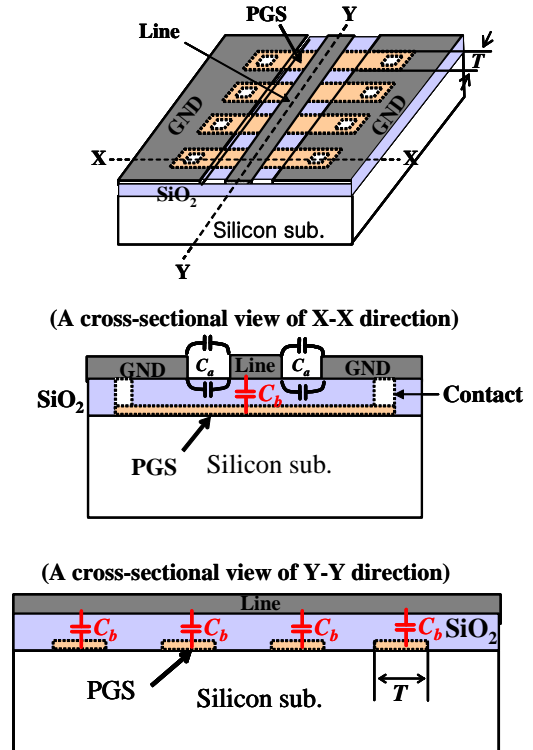


Fig. 1 Structure of a coplanar waveguide employing PGS.

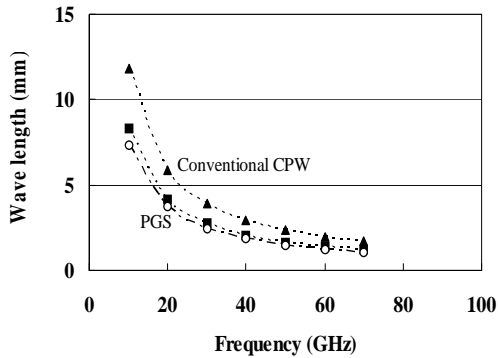


Fig. 2 Measured wavelength of the coplanar waveguide employing PGS and a conventional one.

그림 3은 PGS 구조를 가지는 코프레너 선로와 종래의 코프레너 선로에 대한 특성 임피던스  $Z_0$  측정결과이다. 여기서  $T$ 는 그림 1에서 보는 바와 같이 PGS 구조의 기본 셀 두께이다. 그림 1의 PGS 구조에서 알 수 있는 바와 같이,  $T$ 가 커질수록 선로와 PGS 구조와 선로사이에서 발생하는 정전용량  $C_b$ 가 증가하게 되며, 그 결과 식 (1)로부터 특성 임피던스  $Z_0$  값은 줄어들게 됨을 알 수 있다. 상기 결과는 본 논문에서 제안하는 선로구조를 이용하면 단지 셀 두께  $T$  만 조절함으로써 선로의 특성 임피던스를 쉽게 조절할 수 있음을 보여준다. 즉, 선로 폭  $W = 20 \mu\text{m}$ 인 경우 단지  $T$ 를  $0 \sim 50 \mu\text{m}$  범위에서 조절함으로써 특성 임피던스가  $30 \sim 70 \Omega$ 이 되도록 조절 가능하다. 결국, PGS 구조를 이용하면 임피던스를 매우 낮은 범위까지 조절 가능하며, 이는 RFIC용 수동소자 개발에 있어서 사이즈 축소의 측면에서 매우 유리한 점이다. 왜냐하면, 일반적으로 RF용 트랜지스터는 고주파에서 보통  $50 \Omega$ 보다 매우 낮은 입출력 임피던스를 가지므로<sup>[15]</sup>, 이들에 대한 임피던스 정합을 위해서는 저임피던스 특성을 가지는 전송선로가 필요하며, PGS 구조를 이용하면 종래의 코프레너 선로 구조에 비해 적은 선로 폭으로 저임피던스 선로를 구현할 수 있다. 구체적으로,  $35 \Omega$ 의 특성임피던스를 가지는 선로를 구현하는 경우,  $T$ 가  $20 \mu\text{m}$ 인 PGS 구조를 이용하면 선로 폭  $W$ 가  $20 \mu\text{m}$ 이 되

나, 선로와 접지사이의 거리  $G$ 가  $30 \mu\text{m}$ 인 종래의 코프레너 선로구조<sup>[13]</sup>를 사용하면 선로 폭  $W$ 는  $130 \mu\text{m}$ 가 된다.

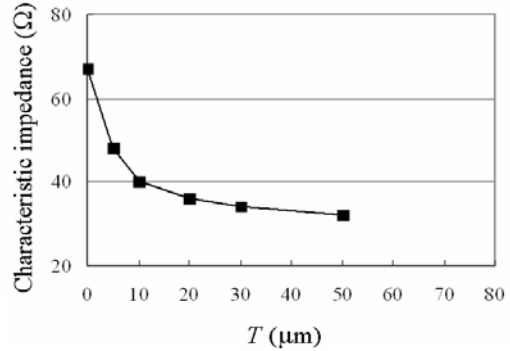


Fig. 3 Measured characteristic impedance of the coplanar waveguide employing PGS and conventional one.

### 3. 주기적 접지구조를 이용한 실리콘 RFIC용 초소형 브랜치라인 결합기

본 논문에서는 주기적 접지구조를 이용하여 브랜치라인 결합기 (branch-line coupler)<sup>[7]</sup>를 실리콘 RFIC상에 제작하였으며, 제작된 브랜치라인 결합기는 그림 4에 나타내었다. 온 웨이퍼 측정을 위해 GSG 패드가 접속되었으며, 실지 브랜치라인 결합기는 점선내부의 부분에 해당된다. 4포트 브랜치라인 결합기를 측정하기 위해서는 3개의 레이아웃 패턴 즉, 포트 1-2, 1-3, 1-4 측정용 패턴이 필요하다. 각 패턴에 있어서 측정에 필요한 2개의 포트는 GSG프로브에 연결되었으며, 측정에 사용하지 않는 2개의 포트는 포트 임피던스  $Z_0$ 와 동일한 저항치를 가지며 실리콘 RFIC상에 제작된 박막저항에 의해 종단되었다. 제작된 브랜치라인 결합기의 포트 임피던스는  $50 \Omega$ 이므로 각 선로의 특성 임피던스는 각각  $50, 35 \Omega$ 이며, 선로 폭  $W$ 는  $20 \mu\text{m}$ 로 고정되었다. 제작된 브랜치라인 결합기는 중심주파수가  $46 \text{GHz}$ 이며 U밴드에서 동작하도록 설계되었다. 제작된 브랜치라인 결합기의 사이즈는  $0.46 \times 0.55 \text{mm}^2$ 이며, 이는 종래의 코프레너 선로를 이용하여 제작한 브랜치라인 결합기 면적의

37 %에 해당된다. 즉, PGS를 사용하지 않는 종래의 코프러너 선로구조를 이용하여 두께 600  $\mu\text{m}$ 인 실리콘 반도체 기판상에 중심주파수가 46 GHz인 U밴드 브랜치라인 커플러를 제작하는 경우, 선로와 접지사이의 거리  $G$ 가 30  $\mu\text{m}$ 인 선로 구조를 사용하면  $\lambda/4$  선로의 길이는 0.64 mm이며, 50과 35  $\Omega$ 의 특성 임피던스를 가지는 선로 폭  $W$ 는 각각 60과 130  $\mu\text{m}$ 가 되어 면적은 0.68  $\text{mm}^2$ 가 된다.

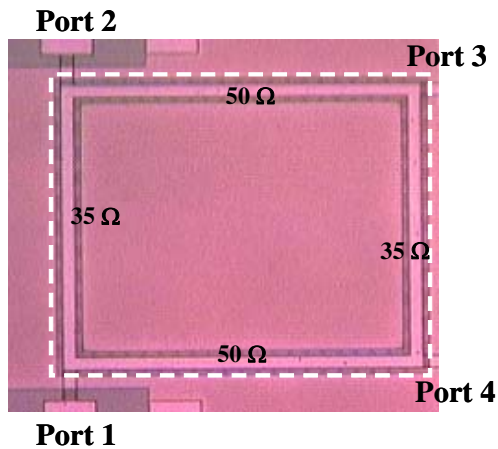


Fig. 4 Photograph of an on-chip branch-line coupler employing PGS on Si RFIC

표 1은 각각 실리콘 RFIC상의 PGS 구조를 이용한 온칩 브랜치라인 결합기의 RF 특성을 보여준다. 전력분배 특성은 포트 1에서 입사되는 신호에 대한 포트 2와 3에서 출력되는 신호 전력비, 즉,  $S_{21}$ 과  $S_{31}$ 의 측정치이며, 절연특성은 절연포트간의 입출력 신호 전력비, 즉,  $S_{41}$ 이다. 전력분배 특성은 표에서 보는 바와 같이 중심주파수 46 GHz에서  $S_{21}$ 과  $S_{31}$ 의 값은 모두 -5.7 dB이며, 41.75 ~ 50 GHz의 범위에서 양호하게 관찰되며, 구체적으로  $S_{21}$ 은  $-5.9 \pm 0.5$  dB,  $S_{31}$ 은  $-5.5 \pm 0.5$  dB이다. 실제로 테프론 기판상에 제작되는 off-chip 브랜치라인 결합기의 전력 분배값은 대략 -5 dB 정도이며<sup>[15]</sup>, 따라서 중심주파수 46 GHz에서 본 논문의 결합기는 0.7 dB정도 더 높은 손실특성을 보인다. 이는 실리콘 기판 자체의 낮은 절연성에 의

한 높은 손실에 기인한다<sup>[9]-[11]</sup>. 이러한 손실에도 불구하고 사이즈의 축소는 송수신 모듈의 저가격화에 있어서 더 중요하여, 일반적으로 이러한 손실은 전후단의 증폭기의 이득을 조절함으로써 쉽게 보상이 가능하다. 절연특성  $S_{41}$ 은 중심주파수 46 GHz에서 -18.1 dB이며, 41.75 ~ 50 GHz의 범위에서 -13 ~ -18.1 dB범위의 양호한 특성을 보인다. 반사손실의 경우 결합기 구조의 대칭성에 의해  $S_{11} = S_{22} = S_{33} = S_{44}$ 이며, 따라서,  $S_{11}$ 의 측정치만 나타내었으며 중심주파수 46 GHz에서 -11.1 dB이며 41.75 ~ 50 GHz의 범위에서 -10 dB이다. 위상분배 특성은 포트 1에서 입사되는 신호에 대한 포트 2와 3에서 출력되는 신호간의 위상차, 즉,  $\text{phase}(S_{21}) - \text{phase}(S_{31})$ 에 대한 측정치이다. 중심주파수 46 GHz에서  $90.1^\circ$ 이며, 41.75 ~ 50 GHz의 범위에서  $90 \pm 4.8^\circ$  범위의 양호한 특성을 보인다.

Table 1 RF characteristics of the on-chip branch-line coupler

Item	At center frequency (46 GHz)	In operation frequencies (41.75 ~ 50 GHz)
Power division characteristic	$S_{21} = -5.7$ dB	$S_{21} = -5.9 \pm 0.5$ dB
	$S_{31} = -5.7$ dB	$S_{31} = -5.5 \pm 0.5$ dB
phase division characteristic, $\text{phase}(S_{21}) - \text{phase}(S_{31})$	$90.1^\circ$	$90 \pm 4.8^\circ$
Isolation characteristic, $S_{41}$	-18.1 dB	$S_{41} < -13.0$ dB
Return loss, $S_{11}$	-11.1 dB	$S_{11} < -10.0$ dB
Size	0.46 x 0.55 $\text{mm}^2$ (37 % of conventional coupler)	

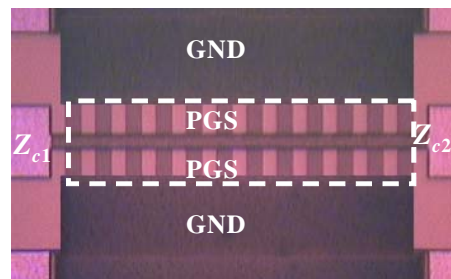


Fig. 5 Photograph of the single section 1/4 impedance transformer employing PGS on Si RFIC

#### 4. 주기적 접지구조를 이용한 실리콘 RFIC용 임피던스 변환기

본 논문에서는 주기적 접지구조를 이용하여 실리콘 반도체 기판상에 소형의 임피던스 변환기를 제작하였다. 그림 5는 주기적 접지구조를 이용하여 실리콘 반도체기판상에 제작한 임피던스 변환기 사진을 보여준다.

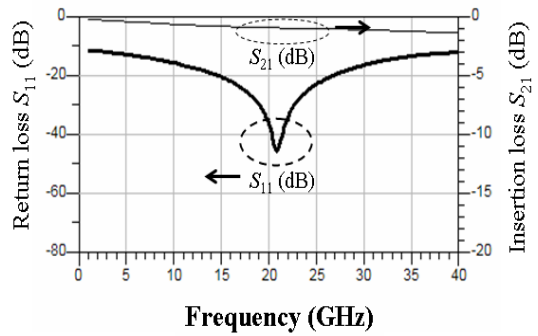
온웨이퍼 측정을 위해서 GSG 패드를 사용했으며, 임피던스 변환기에 해당하는 부분은 파선으로 둘러싸인 영역이다. 그림에서 보는 바와 같이 특성 임피던스  $Z_{c2}$ 에서  $Z_{c1}$ 로의 변환을 위해서 사용되며, 임피던스 변환관계식<sup>[14]</sup>을 만족시키기 위해서는 아래의 식이 만족되어야 한다.

$$Z_C = \sqrt{Z_{c1}Z_{c2}} \quad (3)$$

본 논문에서는  $Z_{c1} = 50 \Omega$ ,  $Z_{c2} = 28 \Omega$ 이며 중심주파수 21 GHz인  $\lambda/4$  임피던스 변환기를 제작하였으며 선로 폭과 길이는 각각 20, 500  $\mu\text{m}$ 이다. 종래의 코플레너 선로<sup>[14]</sup>를 이용하여 상기 임피던스 변환기를 실리콘 반도체기판상에 구현하는 경우, 선로 폭 130  $\mu\text{m}$ , 선로길이 1,100  $\mu\text{m}$ 이며, 따라서, 주기적 접지구조를 이용하여 제작한 임피던스 변환기는 종래의 코플레너형 선로를 이용해서 제작한 경우에 비해 6.99%의 매우 적은 점유면적만을 차지한다. 종래의 코플레너형 선로를 이용한 임피던스 변환기와 주기적 접지구조를 이용한 임피던스 변환기에 대한 점유면적 비교는 표 2에 나타나 있다. 상기 임피던스 변환기의 RF 특성은 그림 6에 보인다. 그림에서 보는 바와 같이, 중심주파수 21 GHz에서 -45 dB의 반사손실과 -1.3 dB의 삽입손실특성이 관찰된다. 그리고 1-40 GHz 대역내에서 -11.5 dB 이하의 반사손실 및 -1.93 dB 이하의 삽입손실 특성이 관찰된다.

**Table 2 Size of the single section transformer employing conventional coplanar waveguide and PGS on silicon substrate**

Item	W	$\lambda/4$	Size
Conventional CPW	130 m	1.1 mm	0.143 mm <sup>2</sup>
PGS	20 m	0.5 mm	0.01 mm <sup>2</sup>



**Fig. 6 Measured insertion and return loss of the single section  $\lambda/4$  impedance transformers employing PGS on silicon substrate**

#### 5. 결 론

본 논문에서는 주기적 접지구조를 이용하여 실리콘 RFIC상에 집적가능한 초소형 수동소자를 개발하였다. 구체적으로는 실리콘 RFIC 반도체 기판상에 온칩 브랜치라인 결합기와 임피던스 변환기를 제작 평가하였다. 브랜치라인 결합기의 면적은 종래의 약 37%인 0.46x0.55 mm<sup>2</sup>이며, 41.75 ~ 50 GHz의 범위에서 양호한 RF특성을 보여주었다. 임피던스 변환기의 면적은 종래의 약 6.99%인 0.01 mm<sup>2</sup>이며, 1 ~ 40 GHz의 범위에서 양호한 RF특성을 보여주었다.

#### 후 기

본 연구는 지식경제부 및 정보통신연구진흥원의 대학 IT연구센터 지원사업의 연구결과로 수행되었음 (IITA-2009-C1090-0903-0007). 본 연구는 지식경제부와 한국산업기술재단의 전략기술인력양성사업으로 수행된 연구결과임. 본 연구는 2008년 교육과학기술부로부터 지원받아 수행된 연구임 (지역거점연구단육성사업/차세대물류IT기술연구사업단). 본 연구는 ETRI SoC산업진흥센터 IT SoC 핵심설계인력양성사업의 지원에 의해 수행되었음.

## 참고문헌

- [1] S. C. Shin, M. D. Tsai, R. C. Liu, K. Y. Lin, and H. Wang "A 24-GHz 3.9-dB NF low-noise amplifier using 0.18  $\mu\text{m}$  CMOS technology", *IEEE Microw. Wireless Compon. Lett.*, Vol. 15, No. 7, pp. 448-450, Jul., 2005.
- [2] H. J. Wei, C. Meng, P. Y. Wu, and K. C. Tsung "K-Band CMOS sub-harmonic resistive mixer with a miniature marchand balun on lossy silicon substrate", *IEEE Microw. Wireless Compon. Lett.*, Vol. 18, No. 1, pp. 40-42, Jan., 2008.
- [3] T. P. Wang, and H. Wang "A 71-80 GHz amplifier using 0.13  $\mu\text{m}$  CMOS technology", *IEEE Microw. Wireless Compon. Lett.*, Vol. 17, No. 9, pp. 685-687, Sept., 2007.
- [4] M. K. Mandal, and S. Sanyal, "Reduced-length rat-race couplers", *IEEE Trans. Microwave Theory Tech.*, vol. 55, No. 12, pp. 2593-2598, Dec. 2007.
- [5] B. Liu, W., Hong, Y. Zhang, H. J. Tang, X. Yin, and K. Wu, "Half mode substrate integrated waveguide 180° 3-dB directional couplers", *IEEE Trans. Microwave Theory Tech.*, vol. 55, No. 12, pp. 2586-2592, Dec. 2007.
- [6] L. K. Yeung, and Y. E. Wang, "A novel 180° hybrid using broadside-coupled asymmetric coplanar striplines", *IEEE Trans. Microwave Theory Tech.*, vol. 55, No. 12, pp. 2625-2630, Dec. 2007.
- [7] Y. Yun, K. S. Lee, C. R. Kim, K. M. Kim, and J. W. Jung, "Basic RF characteristics of the microstrip line employing periodically perforated ground metal and its application to highly miniaturized On-Chip passive components on GaAs MMIC", *IEEE Trans. Microwave Theory Tech.*, vol. 54, pp. 3805-3817, Oct. 2006.
- [8] Y. Yun, J. W. Jung, K. M. Kim, H. C. Kim, W. J. Chang, H. G. Ji, and H. K. Ahn, "Experimental study on isolation characteristics between adjacent microstrip lines employing periodically perforated ground metal for application to highly integrated GaAs MMICs", *IEEE Microw. Wireless Compon. Lett.*, Vol. 17, No. 10, pp. 703-705, October, 2007
- [9] K. Masu, K. Okada, and H. Itoh, "RF passive components using metal line on Si CMOS", *IEICE Trans. Electron.*, Vol. E89-C, No. 6, pp. 681-691, Jun., 2006.
- [10] Y. S. Lin, C. C. Chen, H. B. Liang, T. Wang, and S. S. Lu, "Characterization and modeling of pattern ground shield and silicon-substrate effects on radio-frequency monolithic bifilar transformers for ultra-wide band radio-frequency integrated circuit applications", *Jpn. J. Appl. Phys.*, Vol. 46, No. 1, pp. 65-70, 2007.
- [11] R. Lowther, and S. G. Lee "On-Chip interconnect lines with patterned ground shields", *IEEE Microwave Guided Wave Lett.*, Vol. 10, No. 2, pp. 49-51, Feb., 2000.
- [12] 조한나, 박영배, 윤영, "Si RFIC상에서 주기적 구조를 이용한 코프레너형 전송선로의 기본특성연구", 한국마린엔지니어링학회지, 제 32권, 제6호, pp. 964-973, 2008년 9월.
- [13] T. S. D. Cheung, and J. R. Long, "Shielded passive devices for silicon-

based monolithic microwave and millimeter-wave integrated circuits”, *IEEE Journal of Solid-State Circuits*, vol. 41, pp. 1183-1200, May 2006.

- [14] D. M. Pozar, *Microwave Engineering*, Addison-Wesley, Reading, 1990.
- [15] Y. Yun, M. Nishijima, M. Katsuno, H. Ishida, K. Minagawa, T. Nobusada, and T. Tanaka, “A fully-integrated broadband amplifier MMIC employing a novel chip size package”, *IEEE Trans. Microwave Theory Tech.*, vol. 50, pp. 2930-2937, Dec. 2002.
- [16] I. Bahl, and P. Bhartia, *Microwave Solid State Circuit Design.*, New York: John Wiley & Sons, 1988, ch. 4.

## 저 자 소 개



### 윤 영

1993년 2월: 연세대학교 전자공학과 (공학사), 1995년 2월: 포항공과대학교 전자전기공학과 (공학석사), 1999년 3월: 일본 오사카 대학교 전기공학과 (공학박사), 1999년 4월~2003년 9월: 마쯔시타전기 반도체 디바이스 연구센터 MMIC/RFIC 연구그룹, 2006년 8월~현재: IEICE (일본전자정보통신학회 SCI급 영문논문지) Associate Editor, 2003년 9월~현재: 한국해양대학교 전파공학과 부교수

[주 관심분야] 무선통신용 MMIC/RFIC 등



### 김 세 호

2007년 8월: 한국해양대학교 전파공학과 (공학사) 2007년 9월~현재: 한국해양대학교 전파공학과 석사과정 [주 관심분야] 무선통신용 MMIC/RFIC 등