

주파수 분석기법을 이용한 전압 평활용 전해 커패시터의 고장진단

논문

58P-2-19

Frequency Analysis Method Based Fault Diagnosis of an Electrolytic Capacitor for Voltage Smoothing

손진근[†] · 김진식*
(Jin-Geun Shon · Jin-Sik Kim)

Abstract - Electrolytic capacitors have been widely used in power electronics system because of the features of large capacitance, small size, high-voltage, and low-cost. Electrolytic capacitors, which is most of the time affected by aging effect, plays a very important role for the power electronics system quality and reliability. Therefore it is important to estimate the parameter of an electrolytic capacitor to predict the failure.

This paper proposed a novel fault diagnosis method of an electrolytic capacitor used for voltage smoothing in boost DC converter. The equivalent series resistance(ESR) of electrolytic capacitor estimated from FFT result of filtered waveform of capacitor voltage/current. Main advantage of the proposed method include circuit simplicity and easy implementation. Simulation and experimental results are shown to verify the performance of the proposed method.

Key Words : Electrolytic Capacitor, Equivalent Series Resistance(ESR), Fault Diagnosis, Boost Converter, Frequency Analysis.

1. 서론

산업의 발달에 따라 다양한 전기 부하설비가 증대되고 있으며, 이에 따라 각종 전력변환 장치들이 사용되고 있다. 이러한 전력변환 장치들은 대부분 AC/DC, DC/DC 컨버터 및 DC/AC 인버터가 사용되고 있으며 이의 장치에는 거의 대부분 전압 연계(DC Link) 및 평활화를 위하여 전력용 알루미늄 전해커패시터가 사용되고 있다.

전해 커패시터의 사용이 많은 이유는 다른 커패시터에 비하여 상대적으로 큰 용량을 가지면서 크기가 적고, 고 내압이 가능하며, 비교적 가격이 저렴하고 교류전류에 대하여 낮은 임피던스를 제공하는 장점들이 있다. 그러나 전해 커패시터의 사용은 서서히 열화가 진행되면서 전해액이 증발되어 열화 가속 및 폭발 등을 일으키는 주요 위험 요인으로 작용하는 치명적 단점이 존재하고 있다[1,2].

따라서 전력용 반도체 소자가 포함되어 있는 전력변환장치들은 그 수명이 상당히 장기간 보장되어 있는 반면에 전해 커패시터의 수명문제 때문에 시스템 전체적으로 수명이 짧아지는 문제점이 있다. 이를 해결하고자 본 논문에서는 전해 커패시터의 사용에 따른 신뢰성 확보 및 고장진단을 위하여 주파수 분석기법을 도입한 커패시터 내부 등가직렬저항 추정기법을 제안하고자 한다.

전해 커패시터의 신뢰성 운전에 대한 실험적 방법은 우선 커패시터 제조사로부터 제공받은 커패시턴스 값과 LCR 메터에 의한 계측 값과의 비교가 있으나 이는 운전 중에 실험

이 불가능하고, 제조사 제작과정에서 이미 $\pm 10 \sim 20\%$ 의 허용오차가 존재하고 있기 때문에 고장진단이 난해하다. 또한 M. Gasperi[3]는 전해액의 양을 산출하여 40[%]가 부족할 경우에는 고장(worn-out)으로 분류하는 기법을 제시하였으나, 실험장치의 구성과 온라인 추정기법에 어려움이 있어 거의 대부분은 등가직렬저항(equivalent series resistor; 이하 'ESR'라 칭함)의 추정기법에 의존한다.

P. Venet[4]는 커패시터의 전압과 전류, 내부온도의 측정으로 부터 ESR의 추정 및 미리 계산된 ESR로 부터의 비교 기법을, E.C. Aeloiza[5]는 커패시터의 전류측정과 전력손실과의 비교로부터 ESR을 추정하는 방법을, Afroz M. Imam[6]은 커패시터의 실효치 전압과 전류로부터 적응신호처리(LMS)기법을 이용하여 이를 연산하는 방법을 제시하였다. 그러나 기존에 제안되었던 기법들은 복잡한 연산과정과 온도센서 등 추가적 계측 및 복잡한 신호처리 알고리즘에 의존한다는 단점이 있다.

따라서 본 논문에서는 전력변환장치가 운전 중에 있더라도 커패시터를 시스템에서 분리하지 않고 측정 가능하며 비교적 간단한 연산으로 ESR 추정이 가능한 새로운 방법을 제안한다. 이는 커패시터의 맥동 전압과 전류성분을 계측하여 이를 특정 밴드패스필터에 통과시킨 후 이를 주파수 성분별로 크기를 분석하여 ESR의 추정에 활용하는 방식이다. 이러한 전해 커패시터의 ESR 추정기법은 열화가 진행되면서 ESR의 추정값이 정상 값 대비 약 2배 이상일 경우에 이상(Abnormal) 징후의 시작으로 판단하는 고장진단 알고리즘에 적용한다. 모의실험 및 실험결과의 검증에 의하여 제안된 기법의 타당성을 입증하였으며, 향후 커패시턴스 값의 추정과 함께 온도특성 실험에 의한 수명예측 실험이 동시에 진행된다면 고장진단 시스템에 신뢰성을 더할 수 있다고 판단된다.

[†] 교신저자 정회원 : 경원대학교 전기공학과 부교수 · 공박

E-mail : shon@kyungwon.ac.kr

* 비 회원 : (주) 미디어디바이스 대표이사

접수일자 : 2009년 3월 17일

최종완료 : 2009년 4월 7일

2. 전해 커패시터의 특성과 고장 메커니즘

2.1 전해 커패시터의 특성

알루미늄 전해 커패시터는 전극으로 고 순도의 알루미늄 박(foil)을 사용하고 유전체로 얇은 산화 막을 사용한다. (+) 전극(Anode foil)은 전해 에칭에 의해 표면적을 확대한 후 전해액 속에서 산화를 시행하여 표면에 유전체 산화피막(Al₂O₃)을 형성시키고, (-)전극(Cathode foil)은 에칭하여 표면적을 확대하지만 산화가 없으며 이의 전극 사이에는 전해액과 전해지(seperator paper)로 구성되어 진다. 이때 화학적 방법에 의하여 생성된 산화피막은 매우 얇은 막으로 정류성을 띄고 있다[7,9].

이의 구조는 그림 2.1과 같이 두 개의 리드선(Lead wire)과 알루미늄 탭, 절연물질 및 밀봉고무(Rubber seal), 원통형 알루미늄 케이스(aluminum can) 등으로 이루어져 있다. 이의 정전용량 C는 식 (2.1)로 구할 수 있다.

$$C = 8.854 \times 10^{-8} \epsilon \frac{S}{d} [\mu F] \quad (2.1)$$

ϵ : 유전체의 비유전율(7~10), S : 유전체의 단면적(cm²), d : 전극간의 거리(cm).

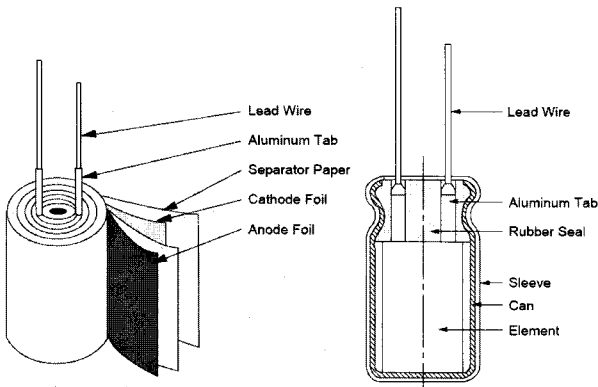


그림 2.1 전해 커패시터의 구조
Fig. 2.1 The structure of an electrolytic capacitor.

2.2 전해 커패시터의 고장 메커니즘

최근 전력전자 기술의 발달에 따라 주문형 전력(Custom Power)기기의 사용증대에 의한 비선형부하의 사용이 매우 증가하고 있다. 운송용 엘리베이터 등의 인버터 사용 급증과 정보통신용 전원 등 비선형 부하의 지속적인 사용이 증대되고 있는데 이들의 장치 내부에는 AC/DC 연계 및 전압 평활화를 위하여 전해 커패시터를 사용하게 된다. 그러나 이러한 전해커패시터는 전해액의 증발에 따른 열화 및 손실 증대가 가중되면서 폭발로 이어지는 사고가 발생하게 된다. 그림 2.2는 전력변환시스템에서 고장 요소별 분포도를 나타낸 것이다. 이는 MIL-HDBK-217F[2]의 표준 시험방법에 의하여 25[°C]의 주위 온도 조건에서 SMPS의 구성요소에 대한 시험결과로 사고원인에 있어서 전력용 전해 커패시터가 매우 강한 인자임을 알 수 있다[1,6].

특히 알루미늄 전해 커패시터는 피막복귀성능이 우수한 전해액을 사용하기 때문에 피막의 결점 발생시에는 신속히 피막을 생성하여 결점부에 전류집중이 일어나지 않도록 하

기 때문에 단락(Short) 및 파손(Break down) 등의 극단적 고장은 매우 드물다. 이후 시간이 경과하여 전해액이 서서히 밀봉고무에 투과되면서 특성불량이 나타나기 시작한다. 이는 점차 정전용량의 감소 및 ESR이 증가되면서 열화적인 고장모드가 형성되면서 마모고장의 형태를 취하게 된다[3,8].

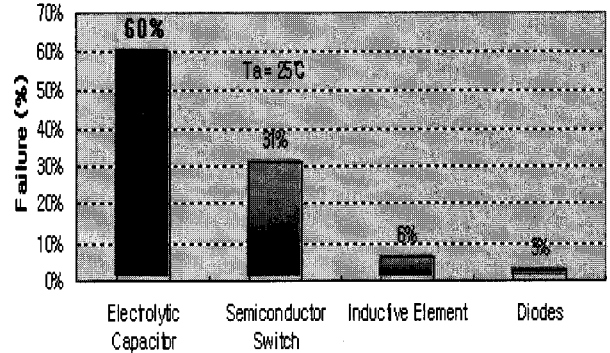


그림 2.2 전력변환시스템의 고장요소별 분포도
Fig. 2.2 Distribution of failure for each power component.

전해 커패시터의 고장메커니즘은 열화에 의하여 전해액이 증발되어 정전용량의 감소 및 ESR의 증가를 가져오는 것이 가장 크다. 이는 전해 커패시터의 양극이 알루미늄 호일과 전해액에 의한 산화피막이 되므로 알루미늄 호일에 전해액이 얼마나 확산되느냐에 따라 단면적이 결정된다. 따라서 전해액의 양이 적을수록 확산되는 단면적이 작아지고 이는 정전용량의 감소를 초래한다. 결국 정전용량의 감소와 ESR의 증가, tanδ 등의 증대요인은 전해액의 증발(Dry up)이 주요 고장 메커니즘이라 할 수 있고 이의 확산 메커니즘을 그림 2.3에 나타내었다. 그림 2.3은 그림 2.1(우측)과 동일한 그림으로 전해액 증발에 대한 확산 메커니즘을 3가지의 통로로 확대한 것이다. 이의 그림처럼 (1)번 누설 통로와 같이 밀봉 고무체에서의 누설 통로가 있고 (2)번과 같이 밀봉고무와 리드선 틈새 사이에서의 누설 통로가 있으며, (3)번 통로처럼 밀봉고무와 알루미늄 케이스 틈새 사이의 누설 통로가 있을 수 있다[7].

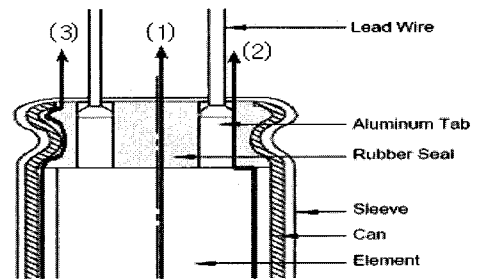


그림 2.3 전해액의 누설 통로
Fig. 2.3 Leakage path of an electrolyte.

3. 전해 커패시터의 모델링과 ESR 추정 알고리즘

3.1 전해 커패시터의 모델링

알루미늄 전해커패시터의 등가회로는 그림 3.1과 같이 표현할 수 있다. 여기서 C는 커패시턴스를 나타내고 R_l=알루

미늄 호일과 터미널 저항, R_2 =전해질에 기인한 온도 민감 저항, R_{LC} =유전체 누설전류(leakage current)에 의한 손실저항, ESL=등가직렬 인덕턴스를 나타낸다.

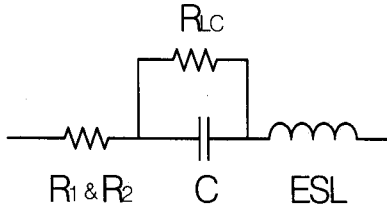


그림 3.1 전해 커패시터의 등가회로
Fig. 3.1 Equivalent circuit of electrolytic capacitor.

그림 3.1과 같은 전해 커패시터의 등가회로로부터 커패시터의 복소 임피던스(Z_C)는 주파수 f (Hz)와 함께 식 (3.1)과 같이 표현할 수 있다.

$$Z_C = \frac{1}{\frac{1}{R_{LC}} + j2\pi f C} + R_1 + R_2 + j2\pi f ESL \quad (3.1)$$

식 (3.1)을 정리하여 다시 쓰면 식 (3.2)와 같이 표현할 수 있고 이 식을 이용하여 등가직렬저항 ESR의 값을 구하면 이는 식 (3.3)과 같이 Z_C 의 실수부라고 표현할 수 있다.

$$Z_C = \left[\frac{R_{LC}}{1 + (2\pi f)^2 C^2 R_{LC}^2} \right] + R_1 + R_2 + \frac{1}{j2\pi f C \left[1 + \frac{1}{(2\pi f)^2 C^2 R_{LC}^2} \right]} + j\omega ESL \quad (3.2)$$

$$ESR = \text{Real Part of } (Z_C) \quad (3.3)$$

그러므로 커패시터의 ESR은 식 (3.4)와 같이 재정리 할 수 있고 결국 이의 함수는 주파수 f 와 유전체 누설저항 R_{LC} 에도 함수관계가 있음을 알 수 있으며 60~1[kHz]의 저주파 영역에서는 등가직렬인덕턴스 ESL을 무시할 수 있다.

$$ESR = \frac{R_{LC}}{1 + (2\pi f)^2 C^2 R_{LC}^2} + R_1 + R_2 \quad (3.4)$$

3.2 전해 커패시터의 ESR 추정 알고리즘

전해 커패시터의 복소 임피던스는 식 (3.2)와 같이 주파수 변동에 따라 그 크기가 달라지게 되며 또한 식 (3.4)와 같이 커패시터 ESR값에 지배적이라 할 수 있다. 또한 커패시터 양단의 전압 및 전류 파형은 임의형태(Arbitrary shape)의 맥동 성분 파형으로 간주할 수 있고 이는 서로 다른 싸인파 성분(고조파)의 합으로 이루어진다. 따라서 주어진 매우 짧은 어느 한 순간에, 서로 다른 정현파 성분의 커패시터 전류 RMS 값과 전압 RMS 값의 비율은 특별한 주파수 성분에 대한 커패시터 임피던스와 같다고 할 수 있다.

즉, 그림 3.2와 같이 부스트(또는 벅)컨버터와 같은 전형적인 전력변환회로에서는 메인 스위치 S의 스위칭 주파수 영역에서 고조파의 관계가 집중되고 있음을 알 수 있다. 따라서 전해 커패시터의 ESR 값은 메인 스위치 S의 스위칭 주파수 영역에서의 전류 RMS 값에 대한 전압 RMS 값의 비율이라고 할 수 있으며 이의 관계를 식 (3.5)와 같이 나타낼 수 있다.

$$ESR = \frac{V_{sf}}{I_{sf}} \quad (3.5)$$

여기서, V_{sf} , I_{sf} 는 스위칭 주파수에서의 커패시터 맥동전압 및 전류의 RMS값을 나타낸다.

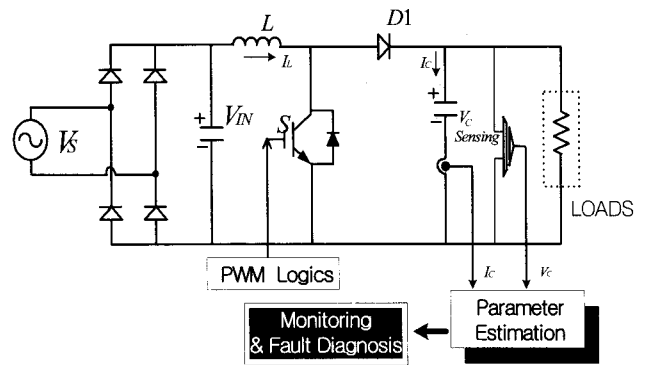


그림 3.2 부스트 컨버터의 회로구성
Fig. 3.2 Circuit diagram of boost converter.

그림 3.2와 같은 부스트 컨버터의 회로 구성에서 전원전압 V_S 의 주파수가 60[Hz]일 때 정류된 직류전압 V_{LN} 의 맥동전압은 맥동 주파수 120[Hz]의 성분이 포함되어 메인 스위칭 주파수에 반영되는 이른바 부고조파(Subharmonics)의 형태로 나타난다. 따라서 실제의 커패시터 ESR은 이의 맥동 전압 및 전류의 주파수 (V_{rf} 및 I_{rf})를 포함하여야 하며 이의 수학적 수식은 식 (3.6)과 같이 정리할 수 있다.

$$ESR^2 = \frac{V_{sf}^2}{I_{sf}^2} \approx \frac{V_{sf \pm rf}^2}{I_{sf \pm rf}^2} \approx \frac{V_{sf \pm 2rf}^2}{I_{sf \pm 2rf}^2} \approx \dots \quad (3.6)$$

또한 식 (3.6)은 대수관계를 이용하여 식 (3.7) 및 식 (3.8)과 같이 다시 쓸 수 있다.

$$ESR^2 = \frac{V_{sf}^2 + V_{sf-rf}^2 + V_{sf-2rf}^2 + V_{sf+rf}^2 + V_{sf+2rf}^2 + \dots}{I_{sf}^2 + I_{sf-rf}^2 + I_{sf-2rf}^2 + I_{sf+rf}^2 + I_{sf+2rf}^2 + \dots} \quad (3.7)$$

$$ESR = \frac{\sqrt{V_{sf}^2 + V_{sf-rf}^2 + V_{sf-2rf}^2 + V_{sf+rf}^2 + V_{sf+2rf}^2 + \dots}}{\sqrt{I_{sf}^2 + I_{sf-rf}^2 + I_{sf-2rf}^2 + I_{sf+rf}^2 + I_{sf+2rf}^2 + \dots}} \quad (3.8)$$

여기서, $V_{sf \pm rf}$, $V_{sf \pm 2rf}$ 과 $I_{sf \pm rf}$, $I_{sf \pm 2rf}$ 는 스위칭 주파수 영역 근방에서 나타나는 커패시터 맥동 전압과 전류의 부고조파 성분의 RMS 크기를 나타낸다.

4. 시뮬레이션 및 실험 결과

4.1 시뮬레이션 결과

3장에서 기술한 전해 커패시터의 모델링과 ESR 추정 알고리즘의 검증에 위하여 시뮬레이션 및 실험을 수행하였다. 시뮬레이션에서는 그림 4.1과 같이 교류 입력전원을 바탕으로 부스트컨버터의 동작을 PSIM 7.0 툴을 사용하여 모의하였으며, 추정하고자 하는 ESR은 DC부하단의 커패시터를 선정하여 이의 전압 V_C 와 전류 I_C 를 계측하였다. 이때의 ESR 값은 PSIM 상에서 커패시터의 내부파라 설정모드가 없는 관계로 인하여 이를 직렬로 주입(Injected ESR)하여 연결하였으며 (0.3 및 0.6[Ω]으로 각각 주입), 전압과 전류의 계측은 대역 통과필터(band pass filter ;이하 BPF)를 통과하여 FFT를 수행하도록 하였다. 이때의 시뮬레이션 조건은 다음과 같다.

- 전원 $V_S=20[V_{peak}]$, 60[Hz], 부하저항 : 20[Ω]
- 듀티비 :0.5, MOSFET의 스위칭 주파수 : 5[kHz],
- V_{IN} 및 V_C 커패시터 : 6,800[μF] 및 680[μF], L : 0.1[mH]

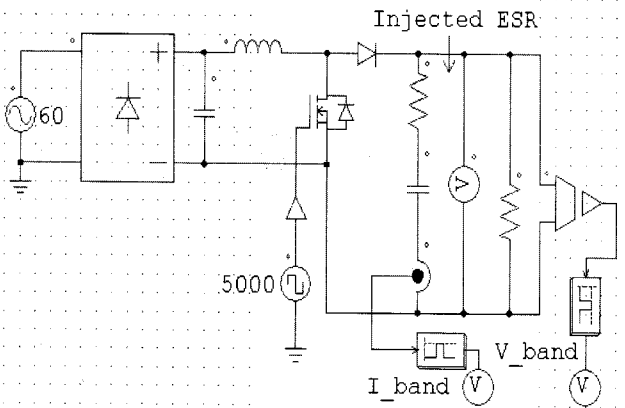


그림 4.1 부스트 컨버터의 시뮬레이션 회로
Fig. 4.1 Simulation circuit of boost converter.

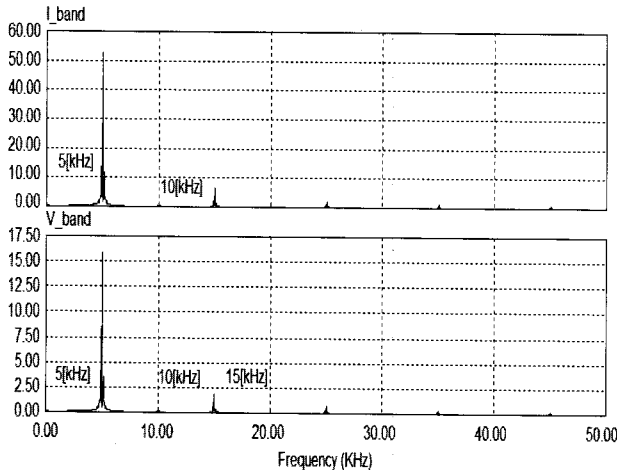


그림 4.2 스위칭 주파수 5[kHz]영역에서의 커패시터 전압 및 전류파형 FFT
Fig. 4.2 FFT results of capacitor voltage/current at switching frequency 5[kHz] area.

그림 4.2는 부스트컨버터의 부하단 커패시터의 전압과 전류 파형을 FFT분석한 파형이다. 스위칭 주파수 5[kHz]부근에서 집중적으로 고조파가 발생되고 있음을 알 수 있고 이후 5[kHz]의 정수배 차수에서 고조파가 발생하고 있음을 알 수 있다.

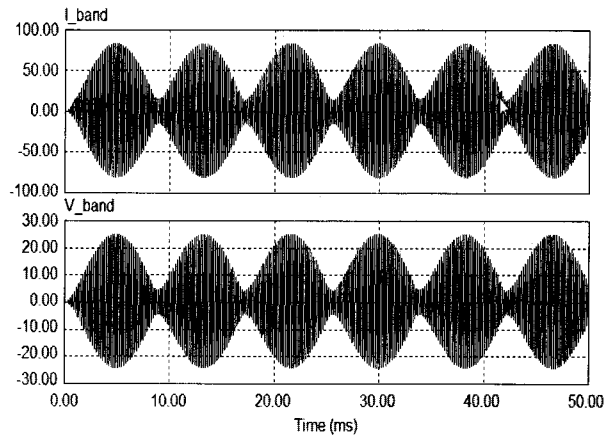


그림 4.3 BPF 통과후의 커패시터 전류 및 전압파형
Fig. 4.3 The waveform of capacitor current/voltage after BPF.

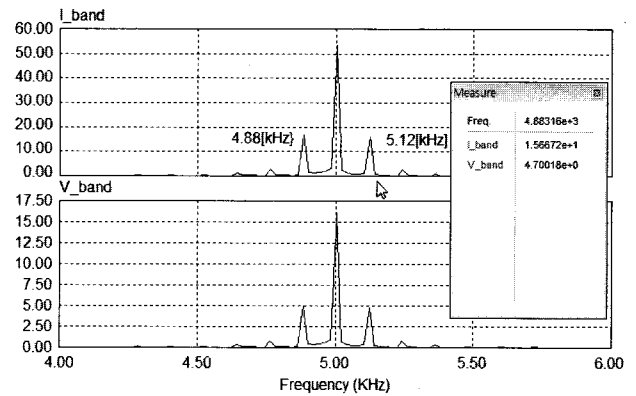


그림 4.4 BPF 통과후 커패시터 전류 및 전압의 FFT.
Fig. 4.4 FFT results of capacitor current/voltage waveform after BPF.

표 4.1 추정 ESR값의 산출

Table 4.1 The computation of estimated ESR values.

Injected	V_{sf}	V_{sf-rf}	V_{sf+rf}	V_{sf-2rf}	V_{sf+2rf}	$V_{rms}[V]$
	ESR =300	11.2	2.8	2.4	0.8	0.6
[mΩ]	I_{sf}	I_{sf-rf}	I_{sf+rf}	I_{sf-2rf}	I_{sf+2rf}	$I_{rms}[A]$
	37.2	9.4	8.2	2.6	2.2	39.38
Estimated ESR =301[mΩ]						

Injected	V_{sf}	V_{sf-rf}	V_{sf+rf}	V_{sf-2rf}	V_{sf+2rf}	$V_{rms}[V]$
	ESR =600	11.6	3.0	2.5	0.7	0.6
[mΩ]	I_{sf}	I_{sf-rf}	I_{sf+rf}	I_{sf-2rf}	I_{sf+2rf}	$I_{rms}[A]$
	19.4	4.9	4.1	1.2	1.0	20.48
Estimated ESR = 599[mΩ]						

그림 4.3은 DC부하단 커패시터의 전압과 전류파형을 교류 맥동성분의 계측을 위하여 중심주파수 5[kHz]에서의 ± 밴드폭을 가진 BPF를 거친 후의 전류 및 전압 파형을 나타내고 있다. 또한 그림 4.4는 그림 4.3의 파형을 각각 FFT 분석한 결과이다. 3장에서 내용처럼 5[kHz], 5.12[kHz], 5.24[kHz]에서 즉 V_{sf} 와 $V_{sf \pm rf}$ 및 $V_{sf \pm 2rf}$ 에서 고조파 성분이 존재하며 이를 식 (3.8)에 대입하여 정리한 결과를 표 4.1에 정리하였다. 이의 결과 시뮬레이션 과정에서 이미 알고 있는 커패시터 ESR 값을 FFT의 분석결과에서도 정확히 추정하고 있음을 알 수 있다.

4.2 실험 결과

전력변환시스템에서의 사고 요인 중에서 매우 강한 인자로 작용하고 있는 알루미늄 전해 커패시터의 고장진단을 위해서는 커패시턴스 값 뿐 만 아니라 내부 등가직렬저항 ESR 값의 추정이 중요하다. 따라서 본 논문에서는 3에서의 ESR 추정 알고리즘과 시뮬레이션의 결과를 토대로 실험을 수행하였다. 실험은 그림 3.2와 그림 4.1의 회로구성을 기반으로 하여 50[V]의 교류 입력전압과 5[kHz]의 스위칭 주파수, 부하저항 약 100[Ω]의 부스트컨버터를 제작하여 실험을 수행하였다.

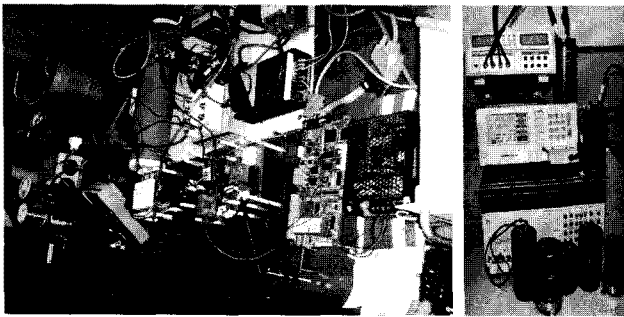


그림 4.5 실험장치의 구성과 LCR 계측기
Fig. 4.5 The configuration of experimental system & a measuring instruments.

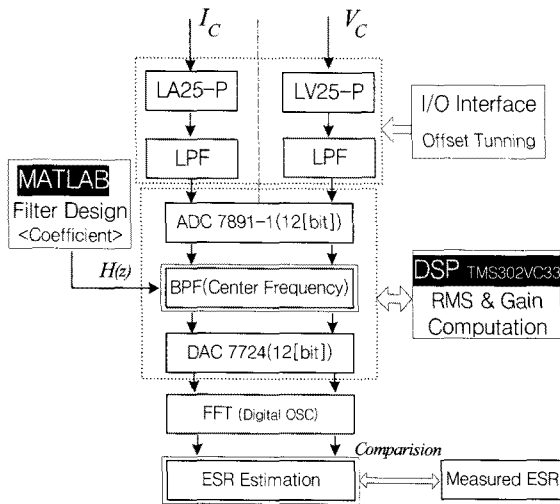


그림 4.6 ESR 추정알고리즘의 블록 다이어그램
Fig. 4.6 Block diagram of ESR estimation algorithm.

이의 실험장치의 구성은 그림 4.5에 나타난 것과 같으며 그 옆의 그림은 ESR을 추정하기 위한 HP4912 LCR Impedance Analyzer등의 계측기로서 이의 평균값을 통하여 추정 ESR 값과 측정된 ESR값을 상호 비교하도록 하였다.

이러한 실험과정의 블록 다이어그램을 그림 4.6에 나타내었다. 커패시터의 전압과 전류를 센서로부터 계측하여 ADC를 거친 후, DSP TMS320VC33에서 구현된 BPF를 통과하여 신호처리 한 후 DAC를 거쳐 이를 FFT하여 계측토록 하였다. 이때의 BPF 설계는 식 (4.1)과 같은 전달함수의 관계에 의해서 구현할 수 있으며 이의 직접형 계수관계는 MATLAB의 필터디자인 블록에서 체비셰프 필터의 선정으로부터 얻어진 계수를 이용하였다. 이때의 필터 전달함수의 차수는 6차(K)로 선정하였으며, a_K 와 b_K 는 각각 분모/분자 측의 직접형 계수를 나타낸다.

$$H(z) = \frac{b_0 + b_1Z^{-1} + b_2Z^{-2} + \dots + b_KZ^{-K}}{1 - a_1Z^{-1} - a_2Z^{-2} - \dots - a_KZ^{-K}} \quad (4.1)$$

따라서 DSP 보드에서의 프로그램에서는 이의 계수를 이용하여 BPF를 프로그램화 하였으며 그림 4.7은 샘플링 주파수 20[kHz] 및 중심 주파수대역 5[kHz]를 가지는 BPF의 직접형 계수 처리과정을 보여주고 있다.

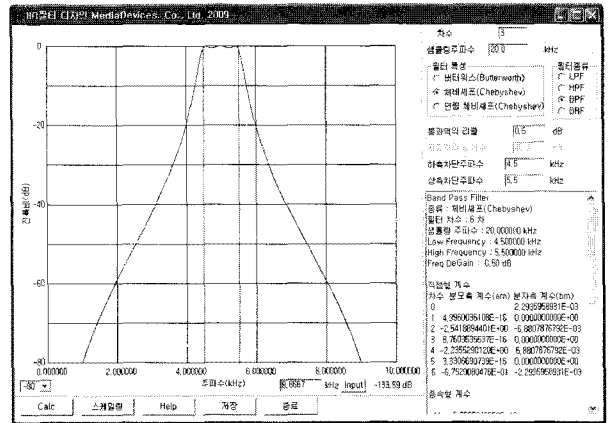


그림 4.7 BPF 설계를 위한 계수처리 과정
Fig. 4.7 The coefficient processing for BPF design.

본 실험에서는 국내의 S전기(주)에서 열화시험을 수행하기 위하여 약 2배의 내전압을 인가하여 전해액이 증발된 450[WV], 500[μF] 등의 열화된 전해 커패시터를 제공받아 실험을 수행하였다. 또한 400[WV], 4,700[μF] 용량의 정상 커패시터를 동일 조건으로 부스트컨버터의 DC부하 단에 부착하여 ESR 추정실험을 그림 4.6의 절차에 의하여 수행하였고, 이의 결과를 그림 4.5의 계측기와 비교하여 표 4.2에 나타내었다. 또한 그림 4.8에서 그림 4.10까지는 실험과정에서의 파형캡처 일부를 나타내고 있다.

표 4.2 전해 커패시터의 ESR 추정과 측정결과
Table 4.2 Estimated/Measured ESR of electrolytic capacitor.

	정상 커패시터	열화 커패시터
ESR 계측 값	43[mΩ]	225[mΩ]
ESR 추정 값	48[mΩ]	234[mΩ]

그림 4.8은 5[kHz]로 스위칭되고 있는 부스트컨버터에서 BPF 통과 없는 전해 커패시터의 충전전 전류파형과 FFT분석 파형을 나타내고 있다. 단순한 맥동전류의 파형은 5[kHz] 스위칭 주파수 및 정수 배의 주파수 영역에서만 고조파가 나타나고 부고조파(Subharmonics)는 나타나고 있지 않음을 알 수 있다. 그림 4.9는 70[V]의 DC전압을 0.5의 듀티비로 약 2배로 승압되는 파형을 채널3, 채널1에서 각각 보여주고 있으며, 채널2와 채널4에서는 전해 커패시터의 전류 및 전압파형에 대한 BPF 통과 후의 파형을 나타내어 이의 필터성능을 확인하였다.

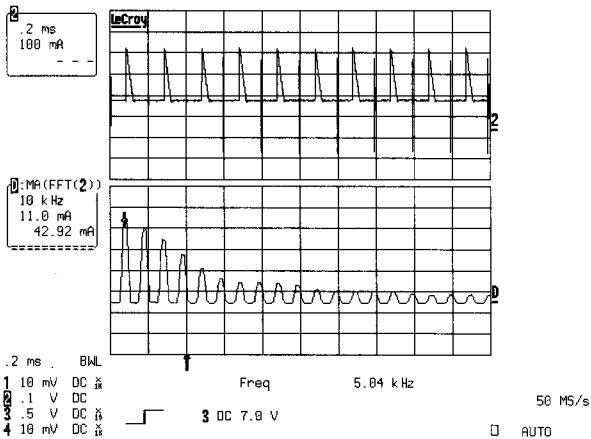


그림 4.8 BPF없는 전해 커패시터의 전류 및 FFT결과
Fig. 4.8 The current waveform of capacitor and its FFT. (without BPF).

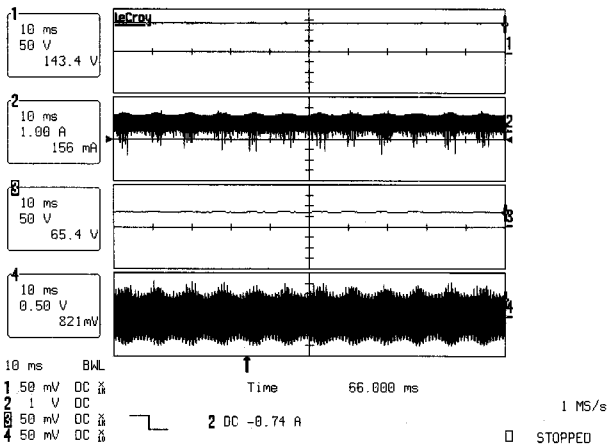


그림 4.9 부스트컨버터의 전압과 BPF를 통과한 전해 커패시터의 전류/전압 파형
Fig. 4.9 The voltage of boost converter and filtered current/voltage waveform of capacitor.

또한 그림 4.10은 3장에서 제시된 ESR의 추정 알고리즘 및 그림 4.6의 수행과정을 나타내기 위한 전해 커패시터 양단의 전압 파형을 나타낸 것이다. BPF를 통과한 교류 맥동 전압의 성분을 잘 반영하였으며, 또한 FFT 분석결과 5[kHz]의 스위칭 주파수와 부고조파 영역인 ± 120 [Hz] 영역에서의 전압성분이 추정되었다. 따라서 커패시터를 시스템

에서 별도 분리하지 않고 이의 성분을 RMS 연산 및 게인 튜닝 등을 통하여 ESR 값을 추정하였으며 이의 결과는 HP4912 LCR Impedance Analyzer 등의 결과와 비교하여 표 4.2와 같이 오차가 거의 없는 양호한 성능으로 나타나고 있음을 확인하였다.

따라서 전해 커패시터의 ESR 추정은 정상시에 비하여 일반적으로 2배 이상의 값으로 나타날 때 수명말기로 판정하는 등 고장진단의 주 데이터로 사용할 수 있다. 그러나 이러한 고장 진단에 대해서 정확도를 높이기 위해서는 커패시턴스의 산정과 온도 측정이 병행되어 종합적으로 판정되는 것이 중요하다고 할 수 있다.

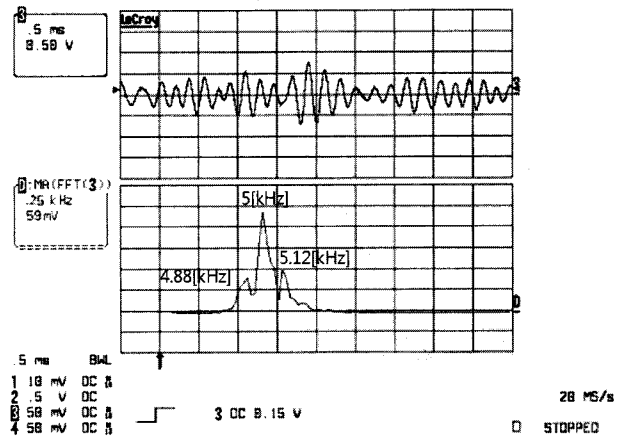


그림 4.10 BPF를 통과한 커패시터의 전압과 FFT 결과
Fig. 4.10 The voltage waveform of capacitor and its FFT. (with BPF).

5. 결 론

알루미늄 전해 커패시터는 필름 커패시터 등과 비교하여 상대적으로 용량이 크고 가격이 저렴하며, 고 내압의 특성을 가지고 있어서 전력변환장치의 전압 평활화에 많이 사용되고 있다. 그러나 이 커패시터는 전해액을 사용하고 있기 때문에 온도에 매우 민감하고 맥동전류로 인한 열 손실 등의 문제로 인하여 전력변환장치의 다른 구성요소보다 사고가 빈번하다는 단점을 가진다. 이러한 요인은 단순 전력 변환장치 뿐만 아니라 시스템 전체의 사고로 확대되기 때문에 이의 고장진단 시스템에 대한 개발의 필요성이 증대되고 있다.

본 논문에서는 전해 커패시터의 고장진단을 위하여 주파수 분석기법을 도입한 운전 중에서의 커패시터 ESR을 추정하는 알고리즘을 제시하였다. 전해 커패시터의 고장진단은 운전 중 커패시턴스의 값을 계측하여 제작사에서 주어진 사양보다 약 25[%]이하의 값일 때 고장으로 판명할 수 있다. 그러나 이 방법은 커패시터 제작 과정에서의 오차로 인하여 이의 방법을 단독으로 사용하기에는 곤란하며, 이 때문에 커패시터 ESR의 추정기법은 고장진단의 매우 중요한 판별요소가 된다.

따라서 본 논문에서는 운전 정지시 커패시터를 시스템으로부터 분리하여 ESR을 측정하는 단순 LCR 메타 등의 측정기법을 탈피하고, 운전 중 저주파의 신호에만 의존하는 기

존의 ESR 추정기법을 극복한 새로운 주파수 분석기법의 알고리즘을 제시하여 시뮬레이션 및 실험에서 양호한 특성결과를 얻었다. 이의 결과는 DC/DC 컨버터 등 각종 산업에 활용되고 있는 전력변환장치 내부의 전해 커패시터에 대한 파라미터 추정의 온라인 진단기법에 활용할 수 있다. 그러나 이의 기법은 BFF의 계수튜닝 등 지속적인 연구가 진행되어야 하며, 또한 커패시턴스 값의 추정 알고리즘과 병행되는 고장진단 알고리즘 및 체계적인 커패시터 열화가속시험이 계속 진행되어야 한다고 생각된다.

감사의 글

이 논문은 지식경제부(예기평)의 2008년도 '전력산업 연구개발사업'의 연구비 지원에 의하여 연구 수행된 내용의 일부임.

참 고 문 헌

[1] P. Venet, F.Perisse, M.H. El-Hussein1, and G. Rojat, "Realization of a smart electrolytic capacitor circuit", *IEEE of Industry Applications Magazine*, No.1, pp. 16-20. 2002.

[2]. United States Department of Defense, "US MIL-HDBK-217F Reliability Prediction of electronics Equipment," Version F, Notice 2, USA, 1995.

[3] M.L. Gasperi, "Life Prediction Modeling of Bus Capacitor in AC Variable-Frequency Drives", *IEEE Trans. on Ind. Appl.*, vol., 41, no.6 ,pp.1430-1435, 2005, Nov./Dec.

[4] P. Venet, H. Darand, and G. Grellet, " Detection of faults of filter capacitor in a converter. Applications to predictive maintenance," *International Telecommunication Energy Conference*, pp. 229-234, 1993.

[5] E.C. Aeloiza, J.H .Kim, P. Ruminot, P.N Enjeti, "A Real Time Method to Estimate Electrolytic Capacitor Condition in PWM Adjustable Speed Drives and Uninterruptible Power Supplies," in Conf. Rec. IEEE 2005 PESC, pp.2867-2872.

[6] Afroz M. Imam, Thomas G. Habetler, Ronald G. Harley and D. M. Divan, "LMS based Condition Monitoring of Electrolytic Capacitor" *IEEE Trans. on Ind. Appl.*, vol., 41, no.6 ,pp.848-853, 2005.

[7] 안치영, 김재중, 장석원, 신승중, 곡계달, "알루미늄 전해 커패시터의 가속열화시험," *대한기계학회 추계학술대회 논문집*, pp.1-6, 2006.

[8] 이광운, " 인버터 직류링크 전압 평활용 전해 커패시터의 고장 진단", *전력전자학회 논문지*, 제12권 제5호, pp. 372-377, 2007년 10월.

[9] Matsushita Electronic Components Co, "Technical guide of aluminum electrolytic capacitors," Mar. 2, 2000.

저 자 소 개



손진근 (孫珍勗)

1990년 숭실대학교 전기공학과 졸업. 1992년 동 대학원 전기공학과 졸업(석사). 1997년 동 대학원 전기공학과 졸업(공학박사). 1992~1995 현대중공업(주) 기전연구소 주임연구원. 2002. 2~2003. 2 일본(국립) 가고시마대학 전기공학부 해외 Post-doc. 1997~현재 경원전문대학/경원대학교 전기공학과 부교수.
Tel : 031-750-5711
Fax : 031-750-5354
E-mail : shon@kyungwon.ac.kr



김진식 (金濬植)

1991년 숭실대학교 전자공학과 졸업. 1993년 동 대학원 전자공학과 졸업(석사). 1993 ~ 1999 현대중공업(주) 기전연구소 선임연구원. 2000.2 ~ 2005.2 (주)인포이큐 연구소장. 2005.3 ~ 현재 (주)미디어디바이스 대표이사.