

수퍼커패시터를 이용한 상시가동형 순시전압강하 보상시스템의 개발

논 문

58P-2-2

Development of On-Line Type Voltage Sag Compensation Systems by Using a Supercapacitor

손진근[†]
(Jin-Geun Shon)

Abstract - This paper deal with development of on-line type voltage sag compensation system using supercapacitor EDLC to solve the voltage sag problems which are considered to be dominant disturbances affecting the power quality. With the wide use of semiconductor devices in electrical equipment, modern-type loads are becoming increasingly sensitive to the voltage sags and the disturbances prove to be costly to industries. Supercapacitor EDLC is employed to compensate dynamically for the voltage sag of system with sensitive loads. This capacitor has higher energy density than the electrolytic capacitor. Also, this capacitor has a lot of advantage such as no maintenance, longer life cycle and faster charge-discharge time than the battery system.

Therefore, in this paper, the energy design scheme of supercapacitor and the configuration technique of on-line type voltage sag compensation systems are newly introduced. According to the results of experimental of prototype 5[kVA] system, it is verified that the developed system has effectiveness of voltage sag compensation by using a supercapacitor EDLC.

Key Words : Voltage Sag, On-Line Type, Supercapacitor, EDLC(Electric Double Layer Capacitor), Energy Design Scheme, Sensitive Loads, Double Carrier.

1. 서 론

전력 IT 분야 등 산업의 급속한 발달로 외란에 민감한 부하설비의 사용이 폭발적으로 증가하면서 전압의 크기 변동 등 전기품질에 대한 관심이 증대되고 있는데, 그 이유는 전기품질의 변동에 대하여 경제적 피해가 매우 크기 때문이다. 이에 따라 선진 각국 및 IEC와 IEEE 등에서도 이미 그 중요성을 인식하고 전기품질에 따른 수용가와 부하에 미치는 현황 파악 및 다양한 분석 등을 시도 해 오고 있는 실정이다[1,2].

전기품질의 문제로서는 고조파 등 다양한 요소가 있겠으나 관련 주 요소로써는 순간정전, 순시전압강하와 전압상승 등 대부분은 전압품질과 같은 의미로 사용되고 있으며, 이는 수용가 설비의 가동정지와 오동작을 일으킬 수 있기 때문에 생산 활동의 경제성 저하에 직접적인 영향을 줄 수 있는 인자이며, 순간정전 및 순시전압강하 문제가 가장 대표적이라 할 수 있다[3,5].

이러한 피해의 심각성 때문에 현재 각국에서는 전기품질 향상을 위한 다양한 개선장치들이 개발되고 있다. 순시전압강하를 보상하는 방법으로 과거에는 주로 정전압 변압기

(CVT)를 사용하였으나, 가변부하에 단점이 노출되면서 근래에는 무정전전원장치(UPS)를 사용하는 방안이 매우 보편적으로 사용되었지만 배터리를 사용하기 때문에 유지보수가 주기적으로 필요하며 용량이 제한적이기 때문에 한정된 부하의 범위에서만 사용될 수 있다는 단점이 존재하고 있었다[4,5].

최근에는 광범위한 부하 구간에 전압크기 변동 문제를 보상하는 방법이 연구되고 있으며, 동적전압보상장치라고 일컬어지는 DVR(dynamic voltage restorer)방식에 관심이 집중되고 있다. DVR방식은 평상시에는 대기상태(stand-by)에 있다가, 약 1-3[sec] 이내에서 순시전압강하 및 순간정전이 발생하는 순간에만 off-line 방식으로 전압을 직렬로 보상하는 방식이기 때문에 운전효율이 높고 부족 전압만을 보상 주입하기 때문에 넓은 부하범위를 갖는다는 장점이 있다[1,3,5].

또한 DVR에서의 전압보상은 에너지 저장장치에 따라 그 특성이 달라지게 되는데, 기존에는 전해 커패시터에 의존하여 부족 전압분을 보상하였으나 용량한계 및 폭발 위험 등의 문제 해결을 위하여 최근에는 수퍼커패시터라고 칭하는 EDLC (electric double layer capacitor)를 이용한 동적전압보상기에 관한 연구가 활발히 진행되고 있다.

그러나 전압크기의 변동 순간에만 동작하는 off-line 방식의 DVR은 운전 효율이 높다는 장점이 있으나, 순시전압강하에 대한 계측, 입출력 단의 주 스위치 온/오프 차단에 따른 신뢰성 및 매칭변압기 응답 등의 문제점으로 인하여 소비자측에서는 상시 가동방식의 on-line 방식을 선호하여 중용량 급에서는 이의 방식에 대한 시장이 활성화되고 있다.

따라서 본 논문에서는 신뢰성 운전의 장점이 있는 상시가

[†] 교신저자 정회원 : 경원대학교 전기공학과 부교수·공학박
E-mail : shon@kyungwon.ac.kr

접수일자 : 2009년 1월 28일

최종완료 : 2009년 3월 17일

동방식의 순시전압강하 보상시스템을 개발하였으며, 이때 사용되는 에너지저장 장치로서는 슈퍼커패시터 EDLC를 사용하여 이의 에너지 설계기법 및 소프트 스타트 알고리즘, 고효율 및 가중치 PWM 방식을 적용한 시스템 개발에 관하여 소개하였다. DSP(TMS320VC33)기반-5[kVA]용량의 시작품에 대한 양호한 실험 및 개발결과 등은 향후 전기품질 향상 기기분야의 발전에 기여되리라 예상하여 본다.

2. 순시전압강하의 모델링과 보상장치

2.1 순시전압강하의 모델링

전압크기 변동에 대한 전기품질의 저하문제는 낙뢰, 스위칭 썬어지, 대형 전동기의 기동, 바람 등과 같은 원인으로 발생하는 일시적인 사고를 차단하기 위한 재폐로 보호방식에 의하여 발생하고, 이는 순간정전(momentary interruption) 및 순시전압강하(voltage sag/or dip) 등 전기적 외란에 민감한 장비의 가동정지(shut down) 또는 오동작을 유발시켜 생산적 피해를 유발시킨다.

표 2.1 전압 RMS변동의 항목(IEEE Std. 1159-1995)
Table 2.1 Item with the voltage RMS variation.

전압변동 항목		지속시간 (60[Hz]기준)	전압의 크기[p.u]
short duration variation	instantaneous	sag	0.5~30 cycle (8.3~500[ms])
		swell	0.5~30 cycle (8.3~500[ms])
	momentary	interruption	0.5 cycle~3s (8.3[ms]~3[s])
		sag	30cycle~3s (500[ms]~3[s])
		swell	30cycle~3s (500[ms]~3[s])
	temporary	interruption	3초~1분
sag		3초~1분	
swell		3초~1분	
long duration variation	sustained interruption	1분 이상	
	undervoltage	1분 이상	
	overvoltage	1분 이상	

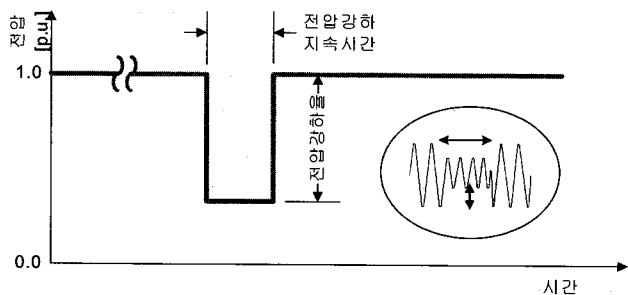


그림 2.1 순시전압강하에 대한 전압파형 정의
Fig. 2.1 The waveform model of voltage sag.

이러한 이유로 인하여 IEEE의 프로젝트 그룹인 P1366에서는 순간정전과 순시전압강하에 대하여 정의하였고, IEEE standard

1159-1995에서는 'Recommended Practice on Monitoring Electric Power Quality'를 통하여 전압 RMS 값 변동 항목에 대하여 정의하고 있다[2,3]. 이 표준안에서는 순시적(instantaneous), 순간적(monetary), 일시적(temporary) 전압강하(sag) 및 상승(swell), 그리고 순간정전(interruption)을 그 크기와 지속 시간에 따라 표 2.1과 같이 분류하고 있다. 이의 표와 같이 영구정전(sustained interruption)을 1분 이상 지속되는 것으로 정의하였으며, 특히 순시적 전압강하는 8.3~500[ms]으로 정의되어 대부분의 보상장치는 약 1[sec]동안 보상토록 설계되었으며 경우에 따라서는 3[sec]동안에도 보상이 가능토록 설계된 시스템도 있다. 또한 전압강하에 관한 전압크기의 정의 파형을 전압 RMS로 그림 2.1과 같이 전압 RMS로 나타내고 있다.

2.2 상시대기형(off-line) 순시전압강하 보상장치

전원공급이 정상적 일 때는 대기상태로 있다가 전원 이상시에만 전압보상이 이루어지는 상시대기형(off-line) 순시전압강하의 동적전압보상장치는 그림 2.2의 구성과 같이 민감부하(sensitive load)에 대해 직렬 전압원으로 동작하게 되며 부하전압을 항상 일정하게 유지하기 위해 전원 전압의 부족분을 보상해 주는 장치이다. 이의 전력회로 구성은 전형적으로 크게 네 부분으로 구성된다[3].

- (1) DC/AC 에너지 변환 부분(PWM 인버터시스템)
- (2) 에너지저장 디바이스(EDLC 등)
- (3) 계통과 연결시켜주는 커플링 부분(매칭변압기)
- (4) 모드 전환 스위치 부분(static switch)

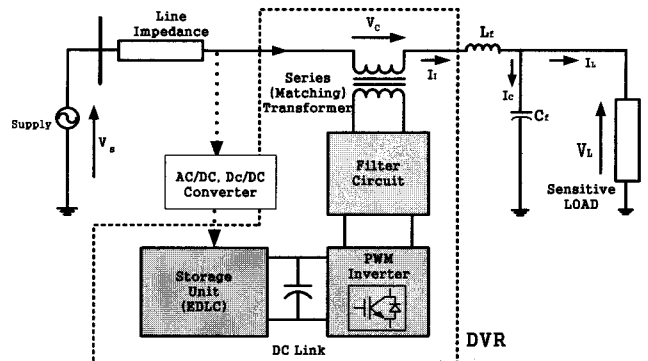


그림 2.2 상시대기형(off-line) 순시전압강하 보상장치
Fig. 2.2 Configuration of off-line type DVR.

그림 2.3은 그림 2.2의 등가회로를 나타낸 것으로 주 공급 전압(Vs)과 보상전압(Vc)과 연계된 민감부하의 전압(VL)관계 및 등가 파라미터 관계를 나타낸 것이다. 여기서 Rf, Lf, Cf는 각각 LC필터의 내부저항 및 인덕턴스, 커패시턴스를 나타내고 있으며 민감 부하는 R-L 직렬부하로 가정하면 이의 등가회로로 부터 시스템의 상태방정식을 식 (2.1)과 같이 구할 수 있다.

$$\frac{d}{dt} \begin{bmatrix} I_f \\ V_L \end{bmatrix} = \begin{bmatrix} -\frac{R_f}{L_f} & -\frac{1}{L_f} \\ \frac{1}{C_f} & 0 \end{bmatrix} \begin{bmatrix} I_f \\ V_L \end{bmatrix} + \begin{bmatrix} \frac{1}{L_f} & 0 \\ 0 & -\frac{1}{C_f} \end{bmatrix} \begin{bmatrix} V_s \\ V_c \end{bmatrix} + \begin{bmatrix} \frac{1}{L_f} \\ 0 \end{bmatrix} \cdot V_c \quad (2.1)$$

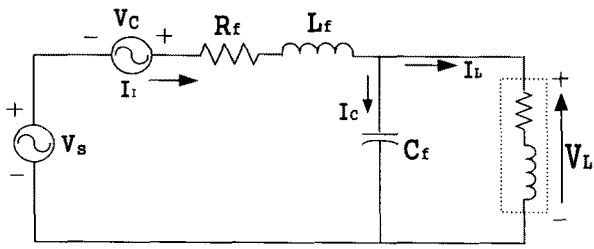


그림 2.3 상시대기형 순시전압강하 보상장치의 등가회로
Fig. 2.3 Equivalent circuit of off-line type DVR.

특히, 이러한 상시대기형 순시전압강하의 보상장치는 정상 전원 입력시에는 절환(static) 스위치가 상시 ON동작을 유지하고 있다가, 전원이상시 이의 스위치를 OFF로 절환하고 에너지저장 디바이스에서의 전력을 DC/AC로 전력변환하여 매칭변압기를 통하여 이를 민감부하에 공급하는 체계로 구성되어 있다.

그러나 위와 같이 상시대기형 보상시스템은 정확하고 신속한 전원전압의 계측, 매칭변압기 등에서의 응답시간이 문제가 될 수 있으며 특히, 절환스위치는 전원자체와 직접 연결되어 있으며 대부분은 높은 내 전압 능력을 가진 사이리스터 2개를 역 병렬로 연결해서 사용하기 때문에 신뢰성 운전에 상당한 문제점이 제기되어 중소형 급에서는 근래에 상시가동(on-line형) 방식을 소비자 측에서 선호하고 있다.

2.3 상시가동형(on-line) 순시전압강하 보상장치

앞에서 제기된 문제와 같이 상시대기형 순시전압강하 보상장치는 구조적으로 복잡한 알고리즘 및 신뢰성 운전이 제약이 따르므로 최근에는 상시가동형 순시전압강하 보상장치를 선호하기도 하며, 본 논문에서는 이를 고려하여 전원 전압의 크기변동과 상관없이 24시간 상시 가동되면서 신뢰성이 우수한 on-line형 보상장치를 개발하였다. 이의 구조는 그림 2.4와 같이 전원 소스로부터 민감 부하에 이르기 까지 상시가동시스템으로 보상장치가 운전하게 되며, 순간정전 및 순시전압강하시에는 슈퍼커패시터 EDLC에 저장된 에너지의 전력변환에 의하여 민감부하에 전력을 공급하게 된다.

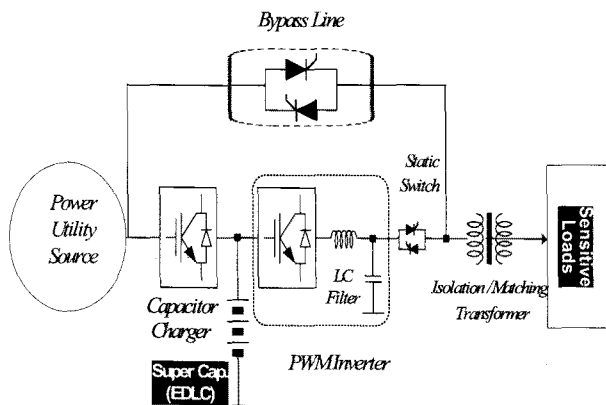


그림 2.4 상시가동형(on-line) 순시전압강하 보상장치의 개념도
Fig. 2.4 Configuration of on-line type DVR system.

3. 슈퍼커패시터의 동작과 에너지 설계

3.1 슈퍼커패시터의 동작원리

슈퍼커패시터라고 불리는 전기이중층 커패시터 EDLC는 표면적(S)이 매우 큰 다공질 도체의 집전극 두 개 사이에 매우 약한 수준의 전해액이 가미되어 있는 구조이며 그림 3.1과 같이 등가구조를 표현할 수 있다. 현재까지 출시된 대부분의 EDLC는 주로 활성탄(活性炭)을 분극성 전극에 응용한 전기이중층 커패시터이다.

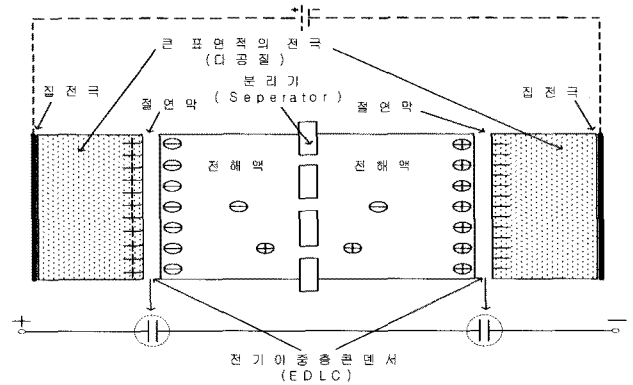


그림 3.1 Supercapacitor EDLC의 등가구조
Fig. 3.1 Configuration of supercapacitor EDLC.

전기이중층은 외부에서의 인가전압이 전해액에서 전기분해가 일어나는 전압보다 낮은 범위에서는 전류가 흐르지 않아 거의 절연상태가 되므로, 이를 절연 막으로 하여 +, -극을 가지는 커패시터 두 개가 직렬로 연결되어 있는 구조가 되며 이들 사이에 전해액이 덮여져 있는 상태를 얻는다. 이 절연 막은 자연적으로 얻어진 것으로 막 두께는 한 개의 분자크기 정도로 얇으므로 이의 극한적인 두께(d)와 다공질에 의한 거대한 표면적에 대한 전극형성은 이론적 수식 ($C = \epsilon S/d$)과 같이 큰 정전용량의 커패시터 제작이 가능하게 된 것이다.

따라서 최근에는 기본적인 DC/DC 및 DC/AC의 전력변환장치는 물론이고 하이브리드 전기자동차, 태양광 발전 시스템 등의 에너지 저장장치 등에 EDLC의 사용이 점차 늘어나고 있는 추세에 있으며, 이의 특성 및 성능비교를 다른 에너지 저장장치와의 비교하여 표 3.1에 나타내었다[4].

표 3.1 각 에너지 저장장치의 특성비교
Table 3.1 Comparison in characteristics of each energy storage system.

특징	종류	전해 커패시터	EDLC	납축전지
방전시간		수초	수초~수(십)분	수시간
충전시간		수초이내	수(십)초이내	수시간
에너지밀도 (Wh/kg)		~0.1	2~10	20~100
출력밀도 (W/kg)		10,000이상	1,000~2,000	50~200
총·방전효율 (%)		90~98	90~95	70~85
작동온도(°C)		-25~65	-40~90	-20~70
작동전압 (VDC)		6.3~450	1~5.5	~2.5(3.0)
수명		2~10년	20년(이상)	3~5년 정도

3.2 수퍼커패시터의 에너지 설계

본 논문에서 구현하고자 하는 순시전압강하 보상장치는 전압크기 변동과 상관없이 상시 가동되는 시스템이며, 순시전압강하 및 순간정전이 발생하는 순간에는 EDLC 에너지에 의하여 5[kVA]부하에 대하여 약 1초 동안 전압을 보상하는 방식이며 이의 에너지 설계 개념은 그림 3.2에 기초하여 다음의 과정을 거친다.

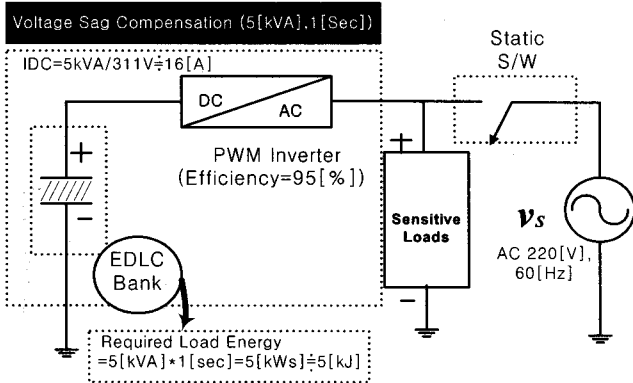


그림 3.2 수퍼커패시터 EDLC의 에너지 설계 개념도
Fig. 3.2 Block diagram for EDLC energy design.

①. EDLC에 대한 에너지 설계 시에는 AC 220[V]의 입력 전압 및 부하의 역기전력 등을 고려하여 DC 311[V]보다 높은 내압 360[V]를 선정하며, 또한 EDLC 수명 및 운전의 최적조건은 EDLC 모듈 셋의 전압범위가 50[%]인 경우가 적절하다는 경험치 보고에 의하여 V_{DC} 를 180[V]로 설정한다. 이때의 에너지 사용 범위는 75[%]에 해당된다.

②. 이를 근거로 EDLC 단위 셀의 내압은 2.7[V] × 72EA 직렬 셋을 조합하여 180[V]로 설정하여 이를 모듈로 만들어 2개의 뱅크가 되도록 하며 또한 EDLC 단위 셀은 100[F]으로 선정한다. 그러므로 한 개의 뱅크는 180[V], 1.4[F]이 되며 직렬 조합된 두 개의 뱅크는 360[V], 0.7[F]이 된다.

③. 이를 정전용량 에너지 공식에 적용하여 보면, $1/2 \times 0.7 \times (360^2 - 180^2) = 34[kJ] = 9.4[Wh]$ 가 된다. 5[kVA]의 보상시스템에 의한 부하역률을 0.8로 설정하면 $9.4 [Wh] = 6,250 \times 1.5[초]$ 이며 이는 목표 보상시간 1초를 약간 상회하여 여유 있도록 한다.

④. 위의 설계 전 과정을 재검토하여 보면 다음의 절차를 거친다. 우선, EDLC의 단위 셀에 대한 등가직렬저항(ESR)은 제작사 제시 사양으로 약 0.1[mΩ]이며 두 개의 뱅크는 144개의 직렬조합이므로 전체 ESR = 14.4[mΩ]이다.

⑤. 본 시스템의 인버터의 효율을 그림 3.2와 같이 선정하면 Required Input Energy = 5[kJ]/η = 5.26[kJ]이며, Required Input Power = 5[kVA]/η = 5.26[kVA]이 된다. 이때 최대입력전류는 5.26[kVA]/180[V] = 29.2[A], 최소 입력전류는 5.26[kVA]/360[V] = 14.6[A]가 되며, DC전류 등의 주 사용범위를 고려하여 평균입력전류(I_{avg})를 16[A]로 선정한다.

⑥. 위의 계산을 근거로 $V = \frac{1}{C} \int I_{avg} dt$ 의 일반식에 대입하기 위하여 EDLC 전압강하를 $(14.4[mΩ] \times 20 = 0.28[V])$ 을 고려하면 위의 관계는 $dV = I_{avg} \times (R + dt/C)$ 로 산정되며 이는 $dV = 16[A] \times (0.0144 + 1[sec]/0.7[F]) = 23.1[V]$ 가 된다.

⑦. 이는 설계된 EDLC모듈을 사용하여 1[sec]동안 5[kVA]로 방전시 전압은 $360[V] - 23.1[V] \approx 337[V]$ 이며, 역으로 이 전압을 337[V]에서 180[V]까지 방전시에는 순시전압강하 보상장치는 28.4[kJ] ≈ 7.9[wh]로 보상시간이 약 1.3[초]로 위와 거의 같은 보상시간 임을 검증할 수 있다.

4. 시스템의 구성과 설계

전원계통에서 순간정전 및 순시전압강하로부터 민감부하의 전압을 동적으로 보상하기 위한 상시 가동용 본 시스템의 전체 시스템 구성은 그림 4.1과 같이 설계/제작 하였다. 주 전원으로 부터 초기에 투입되는 전원은 소프트 스타터 저장용 통하여 충전 돌입 전류가 억제되게 된다. 이러한 억제된 입력전류에 의하여 EDLC가 충전되기 시작하고, 이후 DC전압이 240[V]정도에 도달할 경우에는 양방향성 싸이리스터로 구성된 SSR(solid state relay)의 접점이 턴온되면서 주 전원을 충전하게 되고 점점 계속해서 온 상태를 유지하고 있다. DC전압이 300[V]이상으로 충전된 이후 부터 동적보상기의 PWM 인버터가 상시적으로 가동되기 시작한다.

이때의 제어전원은 SMPS①에 의하여 제어 전원을 공급받게 되며, 고속 연산 CPU인 TMS320VC33 보드에 의하여 통신 및 FPGA, RMS 연산 및 피드백 계측연산 등이 수행된다. 계속하여 민감 부하의 전원의 순간정전 및 순시전압강하에 관계없이 민감 부하에 안정적인 전원을 공급하게 된다. 이후 순간정전 및 순시전압강하가 발생할 경우에는 EDLC에서 저장된 에너지가 인버터를 통하여 전력 변환하여 부하에 전력을 공급하게 되며, 이의 전원을 공급받아 전력회로 인터페이스회로를 거쳐 SMPS②가 가동되어 모든 제어장치에 전원을 공급하게 된다.

이때의 민감부하의 보상시간은 EDLC의 설정 에너지 용량에 비례하여 보상시스템의 인버터의 가동되게 된다. 이때의 보상 인버터는 고효율 PWM 제어기법인 이중 캐리어(double carrier) 방식[6]으로 운전하게 되어 상시 가동되는 효율저하의 문제점을 해결하였고, EDLC가 방전할 때의 전압강하는 이의 방전전압과 연동된 가중치 PWM을 채택하여 운전 성능을 높였다. 동적보상 인버터의 출력전압은 THD를 감소 및 전류평활용 수동 LC필터와 매칭변압기를 거친 후 민감 부하에 전원을 공급하게 하였다. IGBT드라이버 및 각종 보호시스템, 부하측 피드백 계측 및 모니터링 기능을 수행하면서 인버터 시스템이 정상적으로 운전하도록 시스템을 구성하였다.

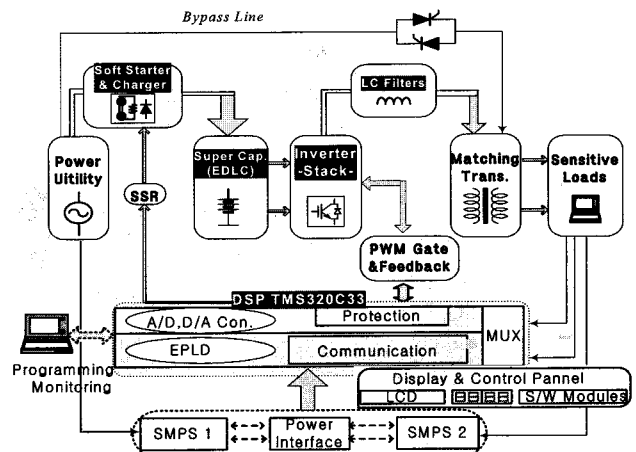


그림 4.1 순시전압강하 보상장치의 전체시스템 구성도
Fig. 4.1 Overall system diagram of on-line type DVR.

표 4.1 상시가동형 DVR의 설계사양

Table 4.1 The specification of on-line DVR.

Output Power	5[kVA]	
Compensation Time	1[sec]	
Input/Output Voltage	AC 220 [V]	
EDLC DC-link Voltage	360 [V]	
Super-capacitor (EDLC)	EDLC Combination	<ul style="list-style-type: none"> • 100[F], 2.7[V]×72EA Serise • 180[V]×2[SET](Serise)
	C	0.7 [F]
	R(ESR)	0.1 [mΩ]
AC LC Filter	L	4.8 [mH]
	C	60 [μF]
DC Inductor	2.8 [mH]	
IGBT : SKM60GAL123D (1200V/60A)	Switching frequency:10[kHz]	

또한 본 논문에서의 시스템 구성용량은 5[kVA]의 파워 스택 및 1[초]의 보상용량을 가지는 EDLC 뱅크로 구성하였다. 이때의 EDLC 모듈 제작 및 LC필터, DC축 인덕터 등의 파라미터와 제작 사양을 표 4.1에 나타내었다. 또한 그림 4.1과 표4.1의 설계 사양에 의하여 설계 제작된 5[kVA]의 시스템 외형을 그림 4.2에 나타내었다. 그림 위쪽 부분이 EDLC 뱅크를 나타내며, 중간부분이 Diode/SSR/IGBT 스택을 나타내고 아래 부분이 AD201 절연전압 센서 및 DSP TMS320VC33로 구성된 제어보드를 나타내고 있다.

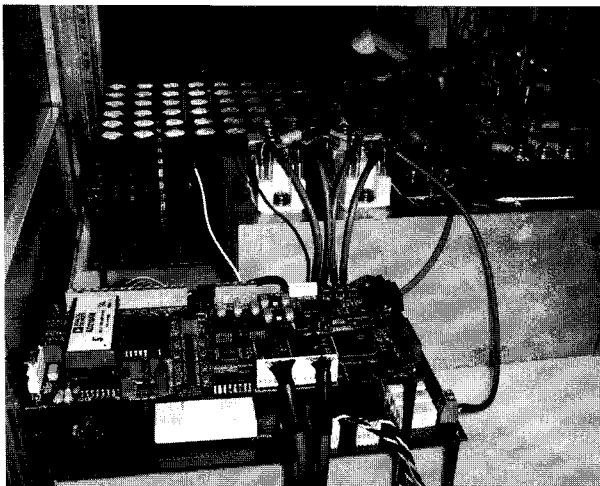


그림 4.2 EDLC뱅크와 DSP 제어보드 외형
Fig. 4.2 The feature of EDLC bank and DSP control board.

5. 실험결과 및 고찰

본 장에서는 그림 4.1과 그림 4.2의 시스템 구성에 바탕하여 상시가동형 5[kVA] 순시전압강하 보상장치(on-line type DVR)를 시제작하여 실험을 수행하였으며 이의 결과는 다음과 같다. 그림 5.1은 본 시스템에서 적용한 이중 캐리어 정현파 PWM 방식에 의한 고효율 스위칭의 IGBT 인버터의 동작 파형을 나타낸 것으로, 채널 1,2는 단상 인버터 한 암

(arm)의 IGBT게이트 신호, 채널 3은 인버터의 순간전압 PWM, 채널 4는 인버터의 부하전류를 각각 나타낸 것이다. 이의 동작파형으로 인버터 스위치 하나가 연속하여 스위칭하지 않고 한 암의 상하 스위치가 번갈아 스위칭하여 고효율 PWM을 유지하고 있다는 것을 볼 수 있다.

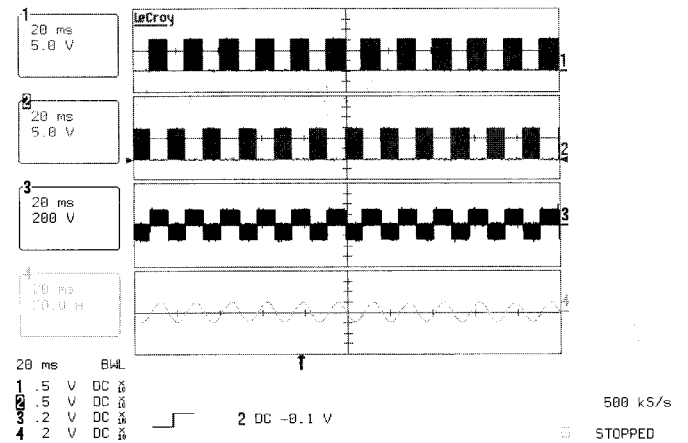


그림 5.1 고효율 IGBT 스위칭과 인버터 출력
Fig. 5.1 High-efficient switching & inverter output.

그림 5.2는 EDLC의 충전을 위한 소프트 스타트 동작파형을 나타낸 것이다. 주 전원으로 부터 초기에 투입되는 전원은 소프트 스타터 저항을 통하여 충전 돌입전류를 억제하게 된다. 채널 1은 투입된 입력전압을 채널 2는 SSR 제어신호, 채널 3은 EDLC 충전전류, 채널 4는 EDLC 충전전압을 각각 나타낸 것이다. 초기 충전시 채널 3과 같이 돌입전류가 억제되면서 충전하다가 채널 4와 같이 EDLC 전압이 어느 정도 충전된 이후 SSR 제어신호를 채널 2와 같이 투입하게 되면서 충전을 완료하게 된다.

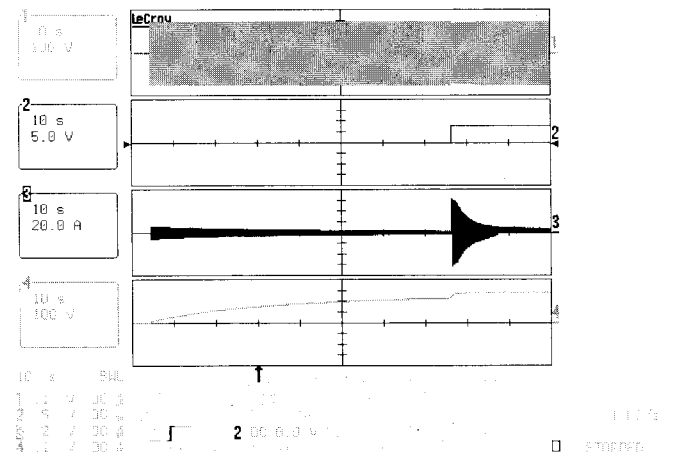


그림 5.2 EDLC의 충전동작(소프트스타터)
Fig. 5.2 Charge operation of EDLC(soft starter)

그림 5.3은 SSR의 동작에 대한 보호 및 신뢰성 시험과 연계된 동작 파형을 나타내고 있다. 이는 채널1과 같이 입력전원 투입을 on/off를 반복하여도 채널2의 SSR 제어신호는 채널1 및 채널3의 EDLC 충전전류에 영향 받지 않고 채널 4의 EDLC의 충전전압 상태와 연계하여 제어됨을 알 수 있다.

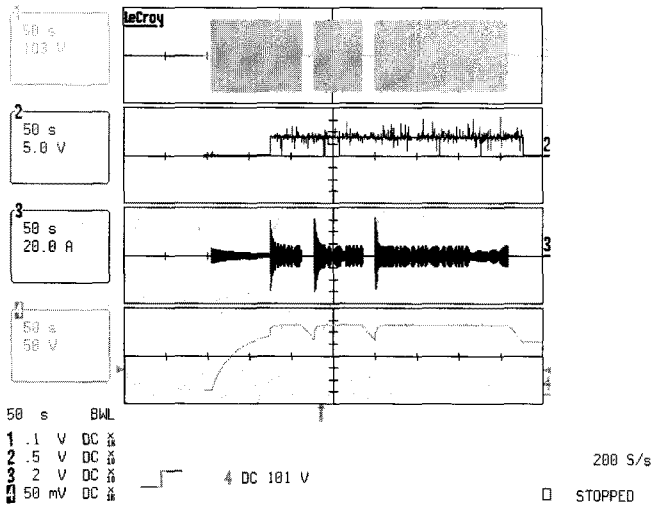


그림 5.3 SSR의 신뢰성 동작시험
Fig. 5.3 Reliability test results of SSR operation.

그림 5.4는 상시가동형 EDLC-DVR 인버터의 동작을 완성 시킨 파형이다. 정상동작 후 약 11초 후에, 채널1과 같이 다이오드 입력전류가 차단될 때 채널 2의 EDLC 충전전압은 방전을 시작하게 된다. 그러나 민감부하에 공급되는 전압과 전류는 각각 채널3, 채널4와 같이 정상 동작하여 순시전압강하 보상장치의 임무를 정상적으로 수행하게 됨을 알 수 있다. 이때의 동작수행은 EDLC 전압과 연관된 가중치 PWM의 알고리즘에 의하여 DVR 인버터의 보상전압 및 전류를 일정하게 출력하여 주고 있음을 잘 보여주고 있다. 그림 5.5는 그림 5.4와 마찬가지로 상시가동형 EDLC-DVR 인버터의 동작파형을 시간 확대하여 나타낸 실험결과 파형이다.

그림 5.6은 그림 5.4와 마찬가지로 다이오드정류기의 교류 입력전압이 차단되고 나서 EDLC에 충전된 전압에 의하여 민감부하에 전원이 공급되다가, 다시 입력전압이 회복된 후의 동작 파형을 나타낸 것이고 그림 5.7은 이의 동작 과정을 시간 확대한 파형을 나타낸다.

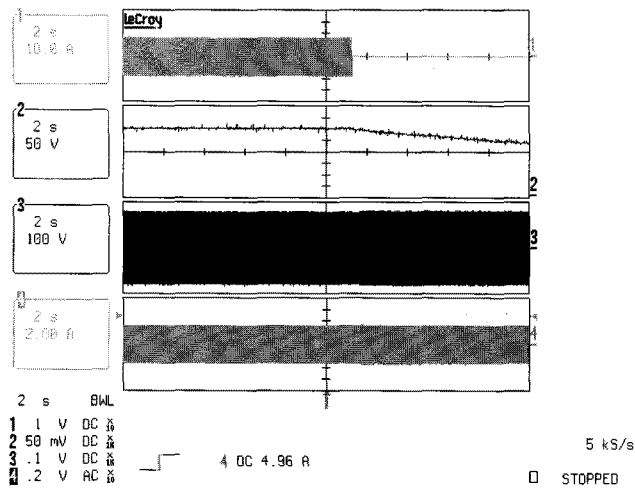


그림 5.4 입력의 차단에 따른 민감부하의 전압과 전류
Fig. 5.4 Voltage & current of sensitive load with input cut-off.

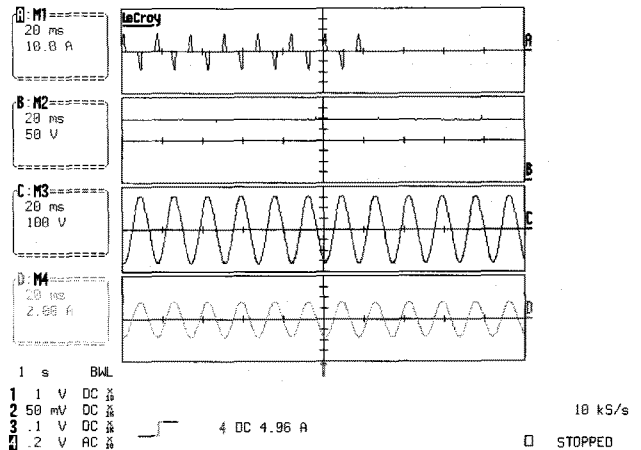


그림 5.5 입력의 차단에 따른 민감부하의 전압과 전류
(Time expansion of Fig. 5.4)
Fig. 5.5 Voltage & current of sensitive load with input cut-off.

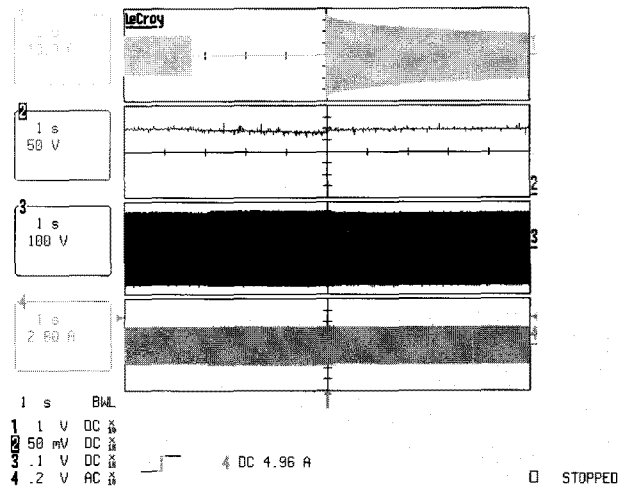


그림 5.6 입력의 차단과 회복시 민감부하의 전압과 전류
Fig. 5.6 Voltage & current of sensitive load with input off/on.

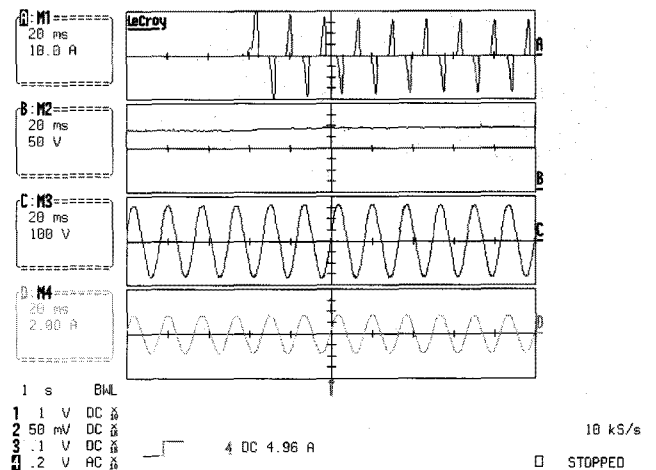


그림 5.7 입력의 차단과 회복시 민감부하의 전압과 전류
(Time expansion of Fig. 5.6)
Fig. 5.7 Voltage & current of sensitive load with input off/on.

6. 결 론

산업의 발달에 따른 민감 부하의 설비가 증가하고 있는 요즘, 수용가 측에서는 전기품질의 문제가 점점 대두되고 있다. 전기의 품질 문제 중에서 특히 전압의 크기변동에 대해서는 그 경제적 피해 규모가 매우 크기 때문에 이에 대한 대책 마련도 시급하다. 전압의 크기 문제는 순시전압강하 및 순간정전이 대부분을 차지하며, 이를 해결하기 위한 효과적 대안으로 동적보전압보상기(DVR)에 대한 연구가 활발하게 진행되고 있다.

본 연구에서는 이러한 동적보전압보상기에 대하여 효율적 측면에서 유리하나 신뢰성 및 제어의 복잡함이 있는 상시대기형(off-line) 보다는 고 신뢰성이 확보되어 소비자 측에서 선호하고 있는 상시가동형(on-line) 동적보상시스템의 개발에 관하여 연구하였다. 이때의 에너지 저장장치로는 납축전지와 전해커패시터의 장점을 모두 가진 EDLC를 적용하여 환경성 및 안전성을 확보하였다.

특히 본 연구에서는 EDLC의 에너지 설계기법을 소개하였고, 이중 캐리어 방식에 의한 고효율 PWM 및 EDLC 전압과 연계된 가중치 PWM 방식을 적용한 DVR 인버터시스템을 구성하였으며, 소프트 스타터 알고리즘의 신뢰성을 확보하였다. EDLC를 채용한 5[kVA]의 시작품 제작에 의한 실험 결과에 의하여 이의 유용성이 만족되어 전기품질 향상 기기 분야에 다소 기여되리라 생각하여 본다.

참 고 문 헌

[1] Math H. J. Pollen, Understanding Power Quality Problems, *IEEE Press*, 1999.
 [2] IEEE Std. 1346-1998, "IEEE Recommended Practice for Evaluating Electric Power System Compatibility with Electronic Process Equipmen".
 [3] D. Mahinda Vilathgamuwa et al, "Voltage Sag Compensation With Energy Optimized Dynamic Voltage Restorer", *IEEE Trans., POWER DELIVERY*, Vol.18, NO.3, pp.928-936, July 2003.
 [4] Florida Educational Seminars, Inc., "The 10th International Seminars on Double Layer Capacitors and Similar Energy Storage Devices", December 3-5, 2001.

[5] A. Ghosh and G. Ledwich, "Compensation of distribution system voltage using DVR", *IEEE Trans. on Power Delivery*, Vol. 17, No. 4, pp. 1030-1036, Oct. 2002.
 [6] 손진근 외 3명, '개선된 계측 및 스위칭 기법을 이용한 정전류조정 인버터 시스템', *대한전기학회 논문지*, 제 56P권, 제4호, 2007.12.
 [7] Alexander Kara et al, "Power Supply Quality Improvement with a Dynamic Voltage Restorer(DVR)", *IEEE APEC*, Vol.2, pp.986-993, 1998.
 [8] Neil H. Woodley, L. Morgan, A. Sundaram, "Experience With An Inverter-Based Dynamic Voltage Restorer", *IEEE Trans. on Power Delivery*, Vol. 14, No. 3, July 1999.
 [9] Jin Geun Shon et al., "A Study on the Performance Improvement of DVR System using EDLC", *The 7th International Conference on Power Electronics(ICPE)* pp. 531-535. October 22-26, 2007.

저 자 소 개



손진근 (孫珍勳)

1990년 숭실대학교 전기공학과 졸업. 1992년 동 대학원 전기공학과 졸업(석사). 1997년 동 대학원 전기공학과 졸업(공학박사). 1992~1995 현대중공업(주) 기전연구소 주임연구원. 2002. 2~2003. 2 일본(국립) 가고시마대학 전기공학부 해외 Post-doc. 1997~현재 경원전문대학/경원대학교 전기공학과 부교수.

Tel : 031-750-5711

Fax : 031-750-5354

E-mail : shon@kyungwon.ac.kr