

논문 2009-46SC-3-2

IMC 구조를 갖는 PID 제어기의 자동 동조

(Auto-tuning of PID Controllers with IMC Structure)

조준호*, 황형수**

(Joon Ho Cho and Hyung Soo Hwang)

요약

본 논문은 성능 향상을 위하여 IMC 제어 구조를 갖는 PID 제어기 설계를 제안했다. 내부 모델은 최종값 정리와 유전자 알고리즘을 이용하여 2차의 지연시간을 갖는 모델로 동정 하였다. 그리고 제어기 파라미터 값은 성능지수 (IAE, ITAE) 값이 최소가 되도록 내부 모델과 수치적 계산에 의해서 자동 동조 된다. 시뮬레이션을 통하여 다양한 공정에 대하여 본 논문에서 새롭게 제안된 방법이 기존의 방법보다 우수함을 확인 할 수 있었다.

Abstract

In this paper, it is proposed that the design of the PID controller with the internal model control structure for improved performance. Internal model was identification that is second-order plus dead time structure using final-value theorem and genetic algorithm. The parameters of Controller are determined to minimize IAE(Integral of the Absolute value of the Error) and ITAE(Integral of the Time multiplied by the Absolute value of the Error) of performance index by internal model and numerical method. Simulation examples are given to show the better performance of the proposed method than conventional methods.

Keywords : IMC Controller, Model identification, PID, frequency response

I. 서론

최근 제어이론의 급격한 발전에도 불구하고 실제의 산업현장에서는 구조가 간단하며, 제어성능이 우수하고 파라미터 조정을 비교적 쉽게 할 수 있는 PID (Proportional and Integral and Derivative) 제어기가 광범위하게 사용되고 있다. 비록 다양한 PID 제어기 설계 방법으로 연구되어지고 있지만^{1~6)}, 아직까지도 Ziegler-Nichols의 임계진동법이 널리 쓰이고 있다. 임계진동법은 공정의 임계 이득과 임계 주파수의 측정에 근거하여, 제어 파라미터값을 간단한 공식으로 계산할 수 있다. 1984년 Astrom과 Hagglund는 간단한 릴레이

실험에서 임계이득과 임계주파수를 구할 수 있는 자동 동조 방법을 제시 하였다. 이때 시스템의 임계이득과 임계 주파수를 얻기 위해서 묘사 함수를 사용한다. 릴레이 동조 실험을 통해 얻은 정보는 상대 안정도인 이득과 위상을 만족하는 PID 제어기를 설계할 때에도 사용되어질 수 있다. 이렇게 릴레이 동조 실험을 통하여 설계된 PID 제어기는 외부로부터 외란 및 센서 변화 등의 영향에서는 만족할 만한 제어 성능을 얻을 수 없다. 따라서 잡음 등의 영향에 둔감한 제어기에 대한 많은 연구가 이루어지고 있다. 이와 같이 시스템의 강인성을 보장하는 제어 방법을 강인 제어라 하며, 그 중 한 가지 방법으로 IMC 구조를 갖는 PID 제어기를 설계하는 방법이다. IMC는 일반적인 페루프 제어 시스템의 내부에 동정된 모델을 포함하며 실제 플랜트의 출력과 동정된 모델의 출력의 차를 이용하는 구조로 되어있다. M.Morari, S.Skogestad, Suh's는 1차 및 2차의 모델을 동정한 후, 동정된 모델을 바탕으로 IMC-PID 제어기의

* 정회원, ** 평생회원, 원광대학교 전자및제어공학부 (School of Electronics and Control Engineering, Wonkwang University)

※ 본 연구는 2009년도 원광대학교 지원에 의해서 이루어진 연구임.

접수일자:2008년7월25일, 수정완료일:2009년5월8일

파라미터 값을 동조하는 방법을 제안하였다^[7~11]. 이렇게 설계된 PID 제어기는 강인성 및 안정성과 강인성 및 성능의 향상을 보장할 수 있었다. 하지만 동조된 모델은 1차로 동정하여 설계한 것과 2차의 모델은 제어기의 영점과 공정의 극점이 상쇄되는 특수한 경우에만 적용하였기 때문에 일반적인 공정에 대해서 완벽한 제어기 설계를 할 수는 없었다. 본 논문에서는 고차의 모델을 2차의 지연시간을 갖는 내부 모델을 동정한 뒤 동정된 내부 모델을 이용하여 IMC 구조를 갖는 PID 제어기의 파라미터 값을 자동으로 구할 수 있는 알고리즘을 제안하였다. 제안된 PID 제어기의 파라미터는 성능지수 IAE와 ITAE의 값이 최소가 되도록 구하였다. 제안된 방법으로 설계된 제어기의 성능은 기존의 방법보다 더욱도 우수함을 시뮬레이션을 통하여 확인할 수 있었다. 본 논문의 구성은 IMC 구조를 갖는 PID 제어기 설계, 시뮬레이션 및 고찰, 결론으로 구성되어 있다.

II. IMC 구조를 갖는 PID제어기 설계

IMC 제어기는 내부 안정도, 강인 안정도 및 강인 성능을 고려하여, 주파수 영역에서 설계되어지며, 그림 1과 같이 구성되어있다.

IMC 제어기의 구조는 일반적인 PID 제어기에 내부 모델 $\hat{G}(s)$ 이 첨가된 형태이다. 모델출력 $\hat{Y}(s)$ 는 내부 모델 $\hat{G}(s)$ 과 제어기의 출력 $K_{Out}(s)$ 에 의해서 계산되어 진다. 또한 내부 모델 제어기 $K_{IMC}(s)$ 의 입력은 내부 모델 출력 $\hat{Y}(s)$ 과 실제 출력 $Y(s)$ 의 차인 $H(s)$ 와 설정치인 $R(s)$ 의 차가 사용된다. IMC 제어기의 내부 모델은 식 (1)과 같이 구성되어 있다.

$$\hat{G}(s) = G_m(s)G_d(s) \tag{1}$$

여기서, $G_d(s)$ 는 지연시간과 우반면에 존재하는 모든 영점을 포함하며, 정상상태 이득이 1인 비 최소위상

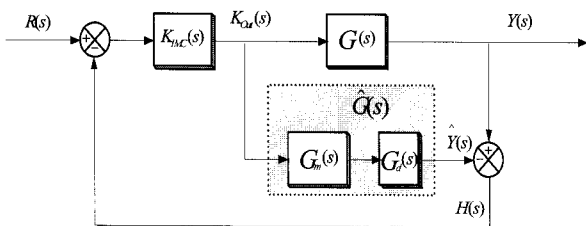


그림 1. IMC 제어기의 구조
Fig. 1. Structure of IMC controller.

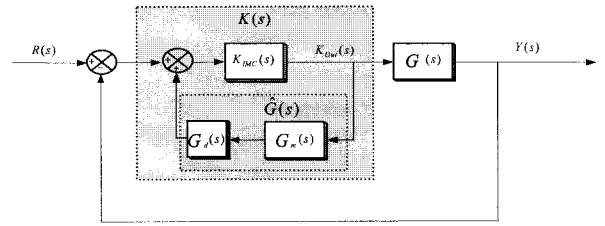


그림 2. IMC 제어기의 등가 모델
Fig. 2. Equivalent model of IMC controller.

공정이며, $G_m(s)$ 는 최소위상 공정이다. 내부모델 제어기 $K_{IMC}(s)$ 는 식(2)와 같이 구성되어 있다.

$$K_{IMC}(s) = \frac{F(s)}{G_m(s)} \tag{2}$$

여기서, F(s)는 전체 폐루프 시스템의 안정성과 강인성을 위해 첨가되는 정상상태 이득이 1인 저역 통과 필터이다.

$$F(s) = \frac{1}{(\tau_f s + 1)^r} \tag{3}$$

여기서, τ_c 는 원하는 폐루프의 시상수이며, r 은 차수이다.

본 논문에서는 1차로 한정하여 제어기를 설계하였다. 그림 1의 IMC 제어 구조는 일반적인 PID 제어기의 구조와 같게 만들기 위해서 그림 2와 같이 등가 모델로 표현 할 수 있다.

그림 2에서 $K(s)$ 는 제어기의 전달함수로 식(4)와 같다.

$$K(s) = K_P(s) + \frac{K_I(s)}{s} + K_D s = \frac{K_{IMC}(s)}{1 - K_{IMC}(s)\hat{G}(s)} = \frac{F(s)}{G_m(s) - F(s)G_d(s)} \tag{4}$$

식(4)에서 알 수 있듯이 PID 제어기의 파라미터 값은 동정된 내부 모델 값과 1차 저역 통과 필터의 파라미터 τ_f 의 값으로 구성되어있다. 따라서 IMC 제어구조를 갖는 PID 제어기를 설계하는 것은 내부 모델을 동정하는 것과 필터의 파라미터 τ_f 를 결정하는 것으로 설명할 수 있으며, 다음과 같은 순서를 따른다.

첫째, 실제 모델에 대하여 정확한 내부 모델을 구하는 것이며, 둘째는 저역통과 필터의 τ_f 의 값을 결정하는 것이다. 본 논문에서는 IMC 제어구조를 갖는 PID 제어기를 설계에 있어 내부 모델을 2차의 지연시간을 갖는 공정으로 동정하는 알고리즘과 이렇게 구한 내부 공정을

사용하여 성능지수 IAE와 ITAE 값이 최소가 되도록 하는 새로운 PID 제어기 설계 법을 제안 하였다.

2.1 2차의 지연 시간을 갖는 내부 모델 동정

서로 다른 동특성을 갖는 공정들을 2차의 지연시간을 갖는 모델로 동정해야하는 이유는 시스템의 시간 응답에서 나타날 수 있는 오버슈트 및 언더슈트를 표현할 수 있기 때문이다. 식(5)는 2차의 지연시간을 갖는 내부 모델이다.

$$\hat{G}(s) = \frac{e^{-sL}}{as^2 + bs + c} \quad (5)$$

여기서 $G_m(s) = \frac{1}{as^2 + bs + c}$, $G_d(s) = e^{-sL}$ 이다.

2차의 지연 시간을 갖는 내부 모델을 구하는 방법으로 주파수 영역의 Nyquist 선도를 이용할 수 있다. Nyquist 선도 상에서 $0, -\pi/2, -\pi$, 그리고 $-3/2\pi$ 인 4개의 점에서 실제 모델과 내부 모델이 일치하도록 하기 위해서 본 논문에서는 최종값 정리와 유전자 알고리즘을 이용하여 내부 모델의 파라미터 값을 구하였다.^[11]

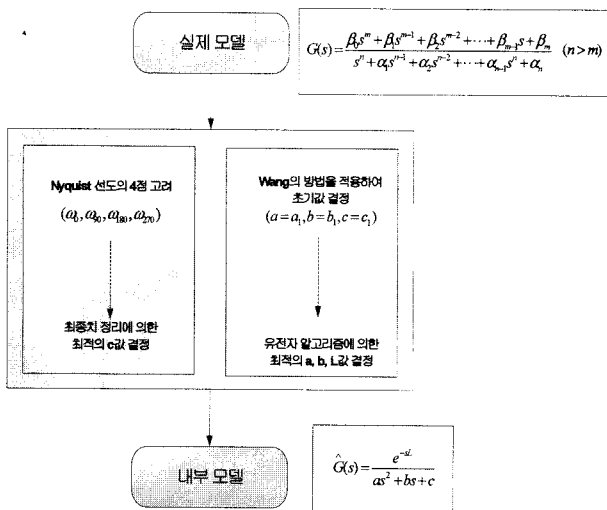


그림 3. 내부 모델 동정 알고리즘
Fig. 3. Algorithm of internal model identification.

2.2 제어기 파라미터 동조

본 논문에서는 2차의 지연시간을 갖는 내부 모델에 대하여 성능지수 IAE와 ITAE 값이 최소가 되도록 제어기를 설계 하였다. 내부 모델 제어기 $K_{IMC}(s)$ 는 앞 절에서 동정된 내부 모델인 식(5)를 식(2)에 대입하면 구할 수 있다.

$$K_{IMC}(s) = \frac{as^2 + bs + c}{\tau_f s + 1} \quad (6)$$

PID 제어기의 전달함수는 식 (3)과 식 (6)을 식 (4)에 대입하면 식 (7)과 같이 구할 수 있다.

$$K(s) = \frac{as^2 + bs + c}{(L + \tau_f)s} \quad (7)$$

여기서 $G_d(s) = e^{-Ls}$ 는 1차의 테일러 급수를 적용 하였다.

PID 제어기의 파라미터 값은 식 (8)과 같이 나타낼 수 있다.

$$\begin{bmatrix} K_P \\ K_I \\ K_D \end{bmatrix} = \frac{1}{L + \tau_f} \begin{bmatrix} b \\ c \\ a \end{bmatrix} \quad (8)$$

결론적으로 IMC 구조를 갖는 PID 제어기 설계 문제는 내부 모델인 2차의 지연시간을 갖는 공정을 동정하는 한 뒤, 1차의 지연 통과 필터 τ_f 값의 결정 문제로 한정된다고 할 수 있다. 본 논문에서는 내부 모델 동정과 수치적 계산에 의한 방법으로 성능지수 IAE와 ITAE 값을 최소로 하는 τ_f 값을 구하는 방법을 제시한다. 성능지수 값을 최소로 하기 위해서 그림 1 또는 그림 2에서 IMC 제어기 구조의 폐루프 전달함수를 먼저 구해야 한다. 식 (9)는 폐루프 전달함수 이다.

$$\frac{Y(s)}{R(s)} = \frac{K_{IMC}(s)G(s)}{1 + K_{IMC}(s)[G(s) - \hat{G}(s)]} \quad (9)$$

여기서 $G(s)$ 는 실제 공정, $\hat{G}(s)$ 는 내부 모델을 의미하며, 위의 구조에서 실제 공정과 내부 모델이 일치한다고 가정하면, 즉, $G(s) \approx G_m(s)e^{-sL} = \hat{G}(s)$ 라면, 식(9)는 식(10)처럼 근사화 된다.

$$\frac{Y(s)}{R(s)} \approx K_{IMC}(s)\hat{G}(s) \quad (10)$$

식 (5)과 식 (6)을 식 (10)에 대입하여 정리하면 식 (11)과 같다.

$$\frac{Y(s)}{R(s)} \approx \frac{ke^{-sL}}{s + k} \quad (11)$$

여기서 $k = \frac{1}{\tau_f}$ 이다.

2.2.1 성능지수 IAE값이 최소가 되는 제어 파라미터 동조

식 (11)에서 입력이 단위계단 함수이고 설정치가 y_r 이라 하면, 역 라플라스 변환과 오차함수 $e(t)$ 구하여 IAE에 대한 정의로부터 구하면 다음과 같다.

$$IAE = \frac{y_r}{k} e^{kL} \quad (12)$$

미분을 이용하여 IAE가 최소가 되는 τ_f 는 식(13)과 같다.

$$\tau_f = L \quad (13)$$

2.2.2 성능지수 AE 값이 최소가 되는 제어 파라미터 동조

식 (12)와 같은 방법으로 ITAE를 구하면 식(14)와 같다.

$$ITAE = \frac{y_r}{k^2} e^{kL} \quad (14)$$

미분을 이용하여 ITAE가 최소가 되는 τ_f 는 식(15)와 같다.

$$\tau_f = \frac{L}{2} \quad (15)$$

지금 까지 설명한 다양한 성능지수 IAE와 ITAE값을 최소로 하는 τ_f 의 값을 정리하면 표 1과 같다.

표 1. 다양한 성능을 고려한 동조 방법
Table 1. Tuning Method considered multiple performance.

구분	성능지수	
	IAE	ITAE
τ_f	L	$\frac{L}{2}$

III. 시뮬레이션 및 고찰

본 장에서는 실제 공정이 지연시간이 짧은 공정과 지연시간이 긴 공정에 대해서 2차의 지연시간을 갖는 내부 모델을 동조하는 것과 성능사양 IAE, ISE 그리고 ITAE값을 최소로 하는 제어기의 설계방법을 기존의 방

법과 시뮬레이션을 통하여 비교하여 제안된 방법의 우수성을 증명한다. 논문에 적용된 공정은 아래와 같다.

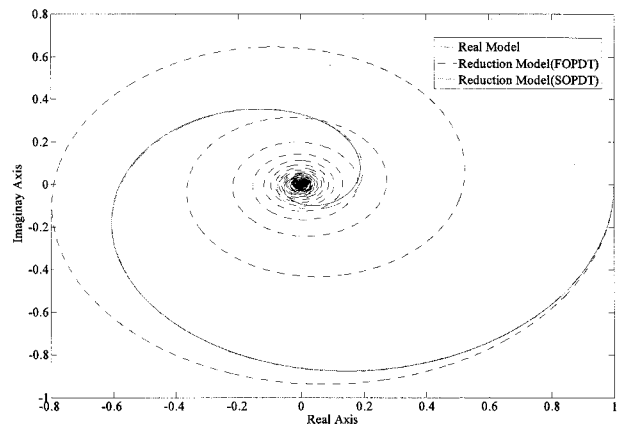
3.1 지연시간이 짧은 공정

$$\text{공정 1 : } G_1(s) = \frac{1}{(1+s)^2(1+2s)} e^{-3s} \quad (16)$$

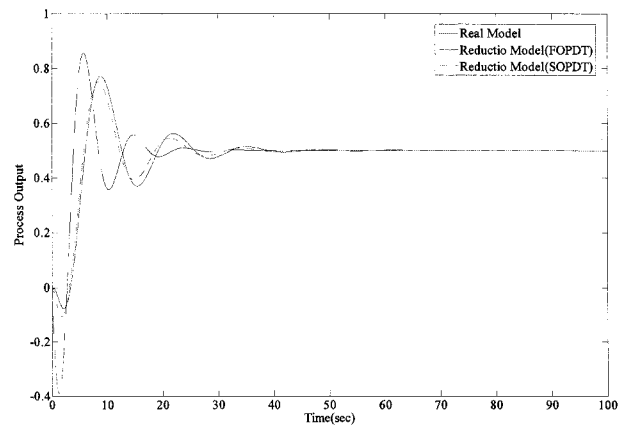
제어해야 할 공정이 주어지면 다음과 같은 2단계에 의해서 IMC 구조를 갖는 PID 제어기를 설계할 수 있다.

1단계:

내부 모델은 2.1절에서 설명한 알고리즘을 적용하면 식(17)과 같이 구할 수 있으며, 실제 공정과 내부 모델 공정에 대하여 주파수 응답과 페루프 단위계단응답을 그림 4에 나타내었다.



(a) 주파수 응답



(b) 페루프 단위 계단 응답

그림 4. 공정 1에 대한 응답 비교
Fig. 4. Response comparison of process 1.

내부 모델 동정 ($\hat{G}_1(s)$) :

$$\hat{G}_1(s) = \frac{1}{(3.2764s^2 + 3.5072s + 1)} e^{-3.4379s} \quad (17)$$

표 2는 시간영역 및 주파수 영역에서 실제 모델과 축소 모델 간의 성능에 대하여 비교한 것이다. 여기서 주파수 오차는 복소평면에서 크기에 대한 절대 오차이며 (N), 시간 영역오차는 절대 오차의 합(T)이며, 정상 상태 오차는 실제 모델과 축소 모델간의 정상상태 출력의 차(S)를 말한다. 표 2에서 확인 할 수 있듯이 제안된 방법이 시간영역, 주파수 영역 기존의 방법^[9]보다 우수함을 알 수 있다.

표 2. 공정 1에 대한 축소 모델들의 비교
Table 2. Comparison of reduced models for process 1.

	주파수 영역(N)	시간 영역에서의 응답 비교	
		시간영역(T)	정상상태오차
기존의 방법 [7-10]	734.4205	456.5572	0
제안된 방법	53.1498	80.9087	0

2 단계:

내부 모델이 동정되면 식(18)와 같이 제어기를 설계 할 수 있으며, 앞 장에서 설명한 제안한 방법으로 제어기 파라미터 값을 구하면 표 3과 같다.

$$\begin{bmatrix} K_P \\ K_I \\ K_D \end{bmatrix} = \frac{1}{L + \tau_f} \begin{bmatrix} 3.0572 \\ 1 \\ 3.2764 \end{bmatrix} \quad (18)$$

그림 5는 제안된 방법과 기존의 방법을 펄스 단위 계단 응답 특성을 나타낸 것이고, 표 4은 기존의 방법과 제안된 방법을 성능지수를 통하여 비교한 것이다.

표 4에서 확인할 수 있듯이 제안된 방법1,2는 기존의 방법보다 성능지수(IAE,ISE,ITAE)의 모든 측면에서 기존의 방법보다 우수함을 알 수 있고, 특히 제안된 방법 1이 더욱 우수함을 알 수 있다.

표 3. 공정 1에 대한 제어기 파라미터 동조
Table 3. Parameters Tuning of Process 1.

구분	제어 파라미터			
	τ_f	K_P	K_I	K_D
IAE	3.4379	0.5101	0.1454	0.4765
ITAE	1.7190	0.6801	0.1939	0.6353

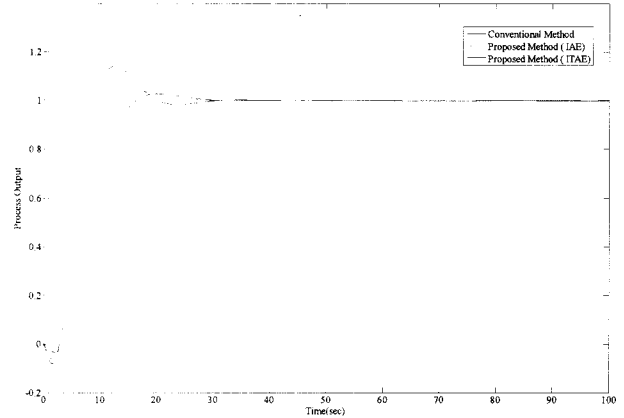


그림 5. 공정1에 대한 제안된 방법 적용
Fig. 5. Application of Proposed method for process 1.

표 4. 공정1에 대한 성능지수 비교
Table 4. Comparison of performance index for process 1.

	기존의 방법 [7-10]	제안된 방법1 (SOPDT-IAE)	제안된 방법2 (SOPDT-ITAE)
IAE	895.34	745.36	699.07
ISE	702.18	579.36	525.62
ITAE	4753.56	3414.41	3409.19

3.2 지연시간이 긴 공정

공정2($G_2(s)$)

$$G_2(s) = 2.15e^{-14s} \frac{(1-2.7s)(1+6s+158.5s^2)}{(1+17.5s)^4(1+20s)} \quad (19)$$

제어해야할 공정이 주어지면 다음과 같은 2단계에 의해서 IMC 구조를 갖는 PID 제어기를 설계할 수 있다.

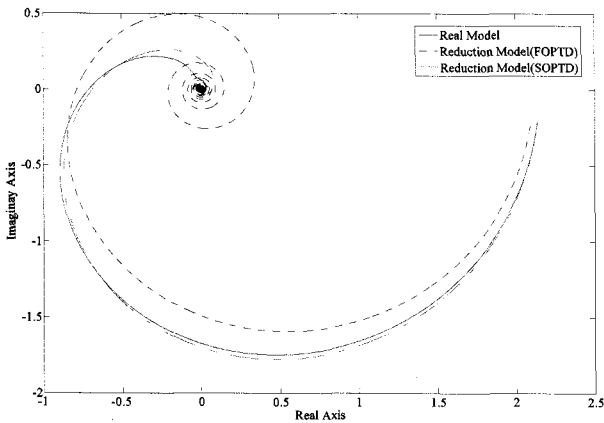
1단계:

내부 모델은 2.1절에서 설명한 알고리즘을 적용하면 식(20)과 같이 구할 수 있으며, 실제 공정과 내부 모델 공정에 대하여 주파수 응답과 펄스 단위계단응답을 그림6에 나타내었다.

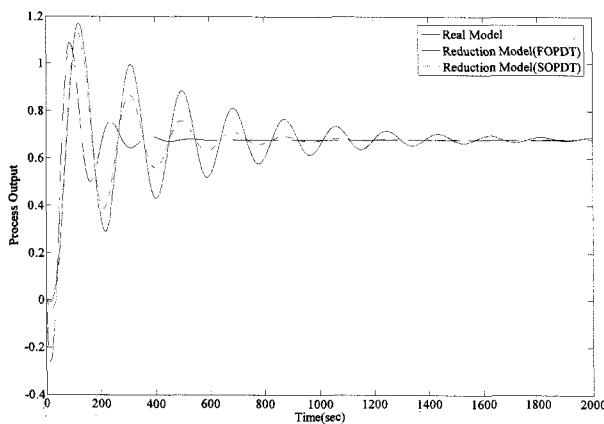
내부 모델 동정 ($\hat{G}_2(s)$) :

$$\hat{G}_2(s) = \frac{1}{(925.0816s^2 + 34.9994s + 0.4651)} e^{-28.9690s} \quad (20)$$

표 5는 시간영역 및 주파수 영역에서 실제 모델과 축소 모델 간의 성능에 대하여 비교한 것이다. 여기서 주



(a) 주파수 응답



(b) 페루프 단위 계단 응답

그림 6. 공정 2에 대한 응답 비교

Fig. 6. Response comparison of process 2.

표 5. 공정 2에 대한 축소 모델들의 비교

Table 5. Comparison of reduced models for process 2.

	주파수 영역(N)	시간 영역에서의 응답 비교	
		시간영역(T)	정상상태오차
기존의 방법 [7-10]	881.0312	16448	0
제안된 방법	356.7508	7426.9	0

파수 오차는 복소평면에서 크기에 대한 절대 오차이며 (N), 시간 영역오차는 절대 오차의 합(T)이며, 정상 상태 오차는 실제 모델과 축소 모델간의 정상상태 출력의 차(S)를 말한다. 표 5에서 확인 할 수 있듯이 제안된 방법이 시간영역, 주파수 영역 기존의 방법^[9]보다 우수함을 알 수 있다.

2 단계:

내부 모델이 동정되면 식(21)와 같이 제어기를 설계 할 수 있으며, 앞 절에서 제안한 제어기 파라미터 값을

표 6. 공정 2에 대한 제어기 파라미터 동조

Table 6. Parameters Tuning of Process 2.

구분	제어 파라미터			
	τ_f	K_P	K_I	K_D
IAE	28.9690	0.6041	0.0080	15.9668
ITAE	14.4845	0.8054	0.0107	21.2890

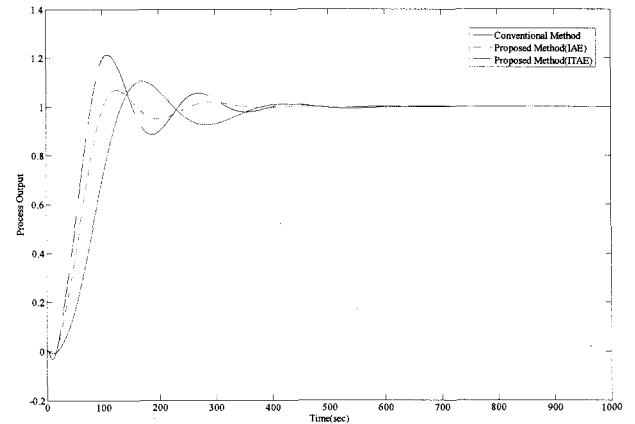


그림 7. 공정2에 대한 제안된 방법 적용

Fig. 7. Application of Proposed method for process 2.

표 7. 공정2에 대한 성능지수 비교

Table 7. Comparison of performance index for process 2.

	기존의 방법 [7-10]	제안된 방법1 (SOPDT-IAE)	제안된 방법2 (SOPDT-ITAE)
IAE	9539.75	6566.46	7071.63
ISE	6580.32	4654.77	4269.39
ITAE	744265.04	332559.22	528663.97

구하면 표 5와 같다.

$$\begin{bmatrix} K_P \\ K_I \\ K_D \end{bmatrix} = \frac{1}{L + \tau_f} \begin{bmatrix} 34.9994 \\ 0.4651 \\ 925.0816 \end{bmatrix} \quad (21)$$

그림 7은 제안된 방법과 기존의 방법을 페루프 단위 계단 응답 특성을 나타낸 것이고, 표 7는 기존의 방법과 제안된 방법을 성능지수를 통하여 비교한 것이다. 표7에서 확인할 수 있듯이 제안된 방법 모두 기존의 방법보다 성능지수(IAE,ISE,ITAE)의 모든 측면에서 기존의 방법보다 우수함을 알 수 있고, 특히 제안된 방법 1은 더욱 우수함을 알 수 있다.

IV. 결 론

본 논문에서는 강인성과 안정성을 보상해 주고 성능 사양의 향상을 위하여 IMC 제어기의 구조를 갖는 PID 제어기의 새로운 설계방법을 제안하였다. 제안된 제어기의 설계 방법은 첫째 실제 모델에 대하여 정확한 내부 모델을 구하는 것이며, 둘째는 구해진 내부 모델과 결합된 저역통과 필터 τ_f 의 값을 성능지수 IAE와 ITAE 값을 최소가 되도록 구하였다. 그림 4, 그림6에서 확인 할 수 있듯이 내부 모델을 2차의 지연시간을 갖는 모델로 동정한 것이 기존의 1차의 지연시간을 갖는 내부 모델 보다 주파수 응답 및 시간 응답 부분에서 우수함을 확인 할 수 있었다. 지연시간이 짧고, 긴 모든 공정에 대해서 제안된 방법 중 IAE값을 최소로 하는 제어기 파라미터 값을 결정하는 방법이 모든 성능지수에서 우수함을 Matlab 시뮬레이션을 통하여 확인 할 수 있었다.

참 고 문 헌

- [1] K.J.Astrom and T.Hagglund, "Automatic tuning of simple regulators with specifications on phase and amplitude margins", Automatica, vol. 20, no. 5, pp. 645-651, 1984.
- [2] W.K.Ho, C.C.Hang, W.Wojsznis, and Q.H.Tao, "Frequency domain approach to self-tuning PID control", Contr.Eng. Practice, vol. 4, no.6, pp.807-813, 1996.
- [3] W.K.Ho, O.P.Gan, E.B.Tay, and E.L.Ang, "Performance and gain and phase margins of well-known PID tuning formulas", IEEE Trans. Contr. Syst. Technol., vol. 4, pp. 473-477, 1996.
- [4] M.Zhuang and D.P.Atherton, "Automatic tuning of optimum PID controllers", Proc. Inst. Elect. Eng., vol. 140, pt. D, no. 3, pp. 216-224, May 1993.
- [5] Q.G.Wang, T.H.Lee, H.W.Fung, Q.Bi and Y. Zhang, "PID tuning for improved performance", IEEE Trans. Contro. Syst. Technol., vol. 7, no.4, pp. 457-465, July 1999.
- [6] K.J.Astrom, "Automatic tuning of PID regulators", Instrument Soc. Amer., 1998.
- [7] M. Morari and E.Zafiriou, "Robust process control", Prentice-Hall, Englewood Cliffs, NJ, 1989.
- [8] Z.J. Rivera, M. Morari and S. Sigurd, "Internal model control. PID controller design" Industrial

Chemistry in Process Design and Development 25(1), 252-265, 1986.

- [9] Won-Geun Oh, Dong-Kyun Lim and Tae-Kyung Cho, " Robust PID Controller Design using Sensitivity function", Trans. KIEE.Vol.54P. NO. 3. SEP, 2005.
- [10] 임동균, 김창현, 서병설, "루프형성기법을 이용한 IMC-PID 제어기 설계," 대한전자공학회 논문지, 제 42권 SC편 3호, 2005년 5월, pp. 11-16
- [11] 조준호, 황형수, "개선된 모델 축소 방법에 의한 범용적 제어기 설계," 대한전자공학회 논문지, 제 44권 SC편 5호, 2007년 9월, pp. 1-10

저 자 소 개



조 준 호(정회원)

2002년 원광대학교 제어계측 공학과 석사 졸업.

2006년 원광대학교 제어계측 공학과 박사 졸업.

2009년 원광대학교 전자및 제어공학부 조교수

<주관심분야 : 퍼지 및 지능제어, 모델링>



황 형 수(평생회원)

1983년 전북대학교 전기공학과 석사 졸업.

1987년 전북대학교 전기공학과 박사 졸업.

1998년 원광대학교 전자및 제어공학부 교수

<주관심분야 : 퍼지 및 지능제어, 이산사건 시스템 및 제어>