

논문 2009-46TC-5-20

IC 표면 전류 분포 측정을 위한 초소형 자기장 프로브 설계

(Design of Miniaturized Magnetic Field Probe for Measurement of IC Surface Current Distribution)

이승배*, 전영현**, 김병성***

(Seungbae Lee, Younghyun Jeon, and Byung-Sung Kim)

요약

최근 들어 작은 면적에 고속으로 동작하는 여러 기능 블록이 집적됨에 따라, 고속 직접회로는 인접회로의 오동작을 유발하고, 무선 수신기의 감도를 떨어뜨리는 중요한 전자파 간섭원으로 부각되고 있다. 따라서 집적회로 내부에서 가장 주요한 전자파 방해원을 파악하기 위한 좀 더 정밀한 분석 도구가 필요하게 되었다. 이러한 필요성에 따라 본 논문에서는 직접회로의 표면에 흐르는 전류세기의 분포를 측정할 수 있는 고해상도 자기장 프로브를 반도체 공정을 이용하여 설계 및 제작하였다. 3층 금속 배선이 가능한 반도체 공정을 이용함으로써 프로브 두께를 기존 작업보다 약 10%정도로 감소시킬 수 있었다. 정자기 해석과 전자기 모의실험을 통해 프로브의 공간분해능 및 비자기장 성분에 의한 영향을 분석하였으며, 실제 직접회로의 표면 전류를 측정된 결과, 210 μm 의 공간해상도를 얻을 수 있음을 확인하였다.

Abstract

Recently, as many functional blocks are integrated on a small area, the high speed integrated circuits emerge as a critical electromagnetic interferer which causes mal-function of adjacent circuitries and lowers the sensitivity of the wireless receivers. Therefore, it is necessary to devise an precise analyzing tool to pinpoint the major electromagnetic noise contributor among the internal circuit blocks of high speed IC's. This paper presents the design, fabrication, and measurement results of the high resolution magnetic field probe which can measure the current density on the IC surface. In order to achieve the high resolution, the magnetic field probe is fabricated using 3-metal semiconductor process so that its thickness is reduced by 10% than that of conventional works. Through the magnetostatic analysis and EM simulation, spatial resolution and sensitivity to the nonmagnetic field components are analyzed. Experimentally, it is found that the fabricated probe can measure the current density on the IC surface with 210 μm -spatial-resolution

Keywords: 전자파간섭, 자기장 프로브, 직접회로, near field emission

I. 서론

최근 시스템 LSI제품의 추세를 말하자면 기존에 분

산되어 있던 다양한 기능들이 단일 칩으로 집적되고 있다. 그래서 칩의 소비전력 및 신호 속도는 증가하고 있다. 이에 따라 전원 공급망 및 신호 무결성의 안정화가 시스템 측면에서 주요한 난제가 되고 있으며 특히, 집적회로 내부 블록 및 입출력 동작과 관련하여 발생하는 과도전류는 인접한 주변 회로나 집적회로에 간섭을 주거나 심한 경우 오동작을 초래하기도 한다. 뿐만 아니라 칩 표면에서 발생한 근거리 방사 노이즈가 인접한 수신 안테나로 직접 유기되어 무선접속기능을 갖고 있는 무선 근거리통신, 디지털 멀티미디어 방송 및 이동통신 시스템 등의 무선통신품질에 심각한 영향을 초래하고 있다. 임의의 전자기기가 전자파 적합성 규격을 만족하는

* 학생회원, 성균관대학교 정보통신공학부
및 삼성전자 반도체총괄
(School of Information and Communication
Engineering, Sungkyunkwan University)
(Semiconductor Division, Samsung Electronics),
** 평생회원, 삼성전자 반도체총괄
(Semiconductor Division, Samsung Electronics),
*** 평생회원, 성균관대학교 정보통신공학부
(School of Information and Communication
Engineering, Sungkyunkwan University)
접수일자: 2009년2월6일, 수정완료일: 2009년5월18일

지 여부가 기존의 전자파 간섭문제였다면, 이제는 전자 기기의 내부에서 집적회로와 부품간의 전자파 간섭이 주요한 문제가 되었다. 이의 일환으로 국제 전기기술 위원회(International Electrotechnical Commission) 산하 SC47A working group 9는 집적회로와 관련된 5가지 전자파장해 측정방법 규격을 정의하고 있다. 그 중에 자기장 프로브를 이용한 방법이 기술되어 있는데 PCB로 제작된 10mm × 30mm 크기의 자기장 프로브를 이용하여 임의의 전원선에 흐르고 있는 고주파 전류를 측정하는 방법을 제안하였다^[1]. 이를 더욱 발전시켜 집적회로의 자기장분포측정에 적합하도록 자기장 프로브를 소형화한 연구들이 진행되어 왔다^[2~5].

본 논문에서는 고해상도 자기장 프로브를 국내 최초로 반도체공정을 이용하여 제작하였으며 직접회로 표면상에 존재하는 자기장 분포를 측정하였다.

본 논문의 구성은 다음과 같다. II장에서는 자기장 프로브의 구조 및 자기장 커플링 이론 그리고 프로브의 기본 특성을 기술한다. 이론적 해석, 전산 모의실험 및 실험결과 및 분석을 III장에서 다룬다. 그리고 IV장에서 결론을 기술한다.

II. 자기장 프로브의 구조 및 동작 원리

1. 자기장 프로브의 구조

본 논문에서 제작한 고해상도 고주파 자기장 프로브의 구조는 그림 1 (a)와 같다. 이 구조는 IEC 61967-6 및 이전 논문들에서 제시된 구조와 유사한 것으로 그림 1 (b)와 같이 전기장의 영향을 최소화하기 위해 사용되었던 동축케이블 루프 프로브 구조를 스트립 선로 구조로 구현한 것이다^[2]. 프로브는 그림 1 (a)와 같이 P형 웨이퍼 상에 그라운드 쉴드 역할을 하는 1층과 3층 그리고 신호선 역할을 하는 2층으로 구성되며 각 금속층 사이에는 유전층이 존재한다. 스트립 선로 루프 구조는 그림 1 (b)의 동축케이블 구조와 같이 완벽한 차폐구조는 아니지만 이와 유사하게 1, 3 층이 전기장의 영향을 줄여주는 차폐 루프 역할을 한다.

제작된 프로브는 그림 1 (c)와 같이 다음의 세 영역으로 나뉘는데 루프는 자기장을 커플링하는 역할을 하고 스트립 선로는 신호를 손실이 없도록 전달해주는 역할을 하고 프로브 출력단은 신호를 증폭기로 연결해주는 역할을 한다. 직접회로 제작공정을 이용하였기 때문에 금속층 및 유전층 두께가 각각 약 0.4 μ m 및 0.55 μ m로

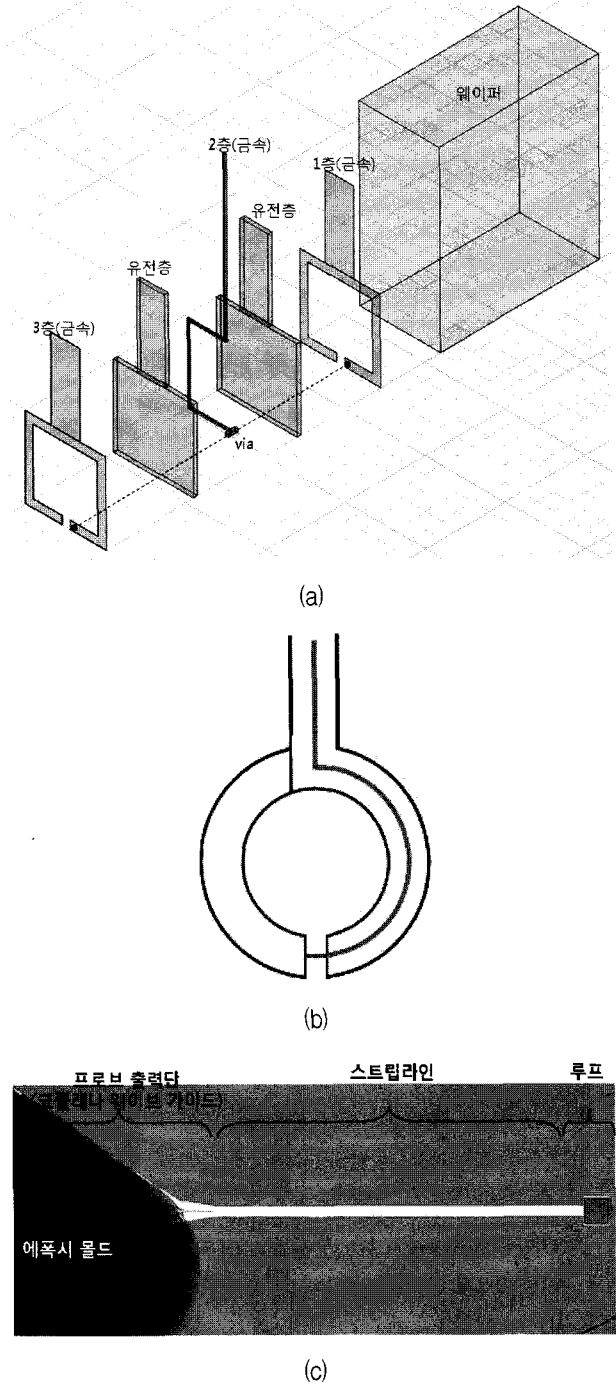


그림 1. (a) 자기장 프로브의 제작 단면도 (b) 동축케이블 루프 프로브 구조 (c) 반도체 공정으로 제작한 프로브 모습
Fig. 1. (a) structure of magnetic field probe (b) structure of loop probe using coaxial cable (c) semiconductor-processed probe.

기존 논문에서 발표된 프로브에 비해^[3~5] 두께가 10%정도 작다.

한편, 자기장 프로브 루프에서 유기된 미세 신호를 증폭하기 위해 저잡음 증폭기가 필요하다. 따라서 기구

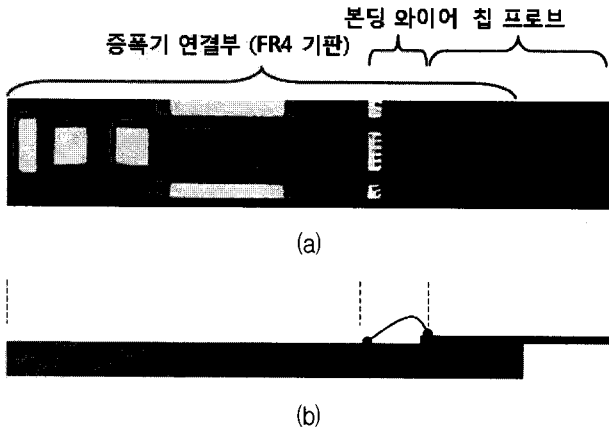


그림 2. Interface PCB상에서 본딩 와이어로 결합된 자기장 프로브 (a) 평면도 (b) 측면도
 Fig. 2. Magnetic field probe mounted on the PCB using wire bonding (a) top view (b) side view.

적으로 프로브를 고정하고 프로브 출력을 증폭기에 연결하기 위해 프로브를 FR4 기판위에 장착하였다. FR4 기판에서 신호 전송을 위해 마이크로스트립 선로 대신 본딩이 용이한 코플래너 웨이브 가이드(coplanar wave guide)를 사용하였으나, 코플래너 선로의 특성 임피던스는 공정상의 제약으로 70Ω 수준으로 제작되었다. 완성된 자기장 프로브 모습은 그림 2 (a), (b)와 같으며 반도체 공정으로 제작된 자기장 프로브 루프가 FR4 기판위에 접착되고 본딩 와이어로 결합된 형태이다.

2. 자기장 프로브의 측정원리

가상의 루프 면적을 통과하는 자속밀도와 루프에 유도되는 기전력 간에 다음과 같이 패러데이의 법칙이 성립한다^[6].

$$\oint_C \vec{E} \cdot d\vec{l} = - \frac{d}{dt} \int_S \vec{B} \cdot d\vec{s} = - \frac{d\Phi}{dt} = - j\omega\mu\Phi \quad (1)$$

여기서, $\oint_C \vec{E} \cdot d\vec{l}$ 는 루프회로에 유도되는 기전력[V]를 의미하며, \vec{B} 는 자속밀도, $d\vec{s}$ 는 루프내의 미소면적 그리고 Φ 는 루프 전체 면적[A]를 통과하는 자속을 의미한다. 정현파 정상상태에서는 기전력이 자속에 비례하므로 자속을 계산함으로써 기전력의 공간적인 분포를 계산할 수 있게 된다.

Quasi-static한 가정아래 마이크로스트립 선로 위에 놓인 사각루프에 유도되는 자속 Φ 는 그림 3과 같이 마이크로스트립 선로의 접지면을 등가의 영상 전류로 대체하고 패러데이 법칙을 이용하여 계산할 수 있다. 이때

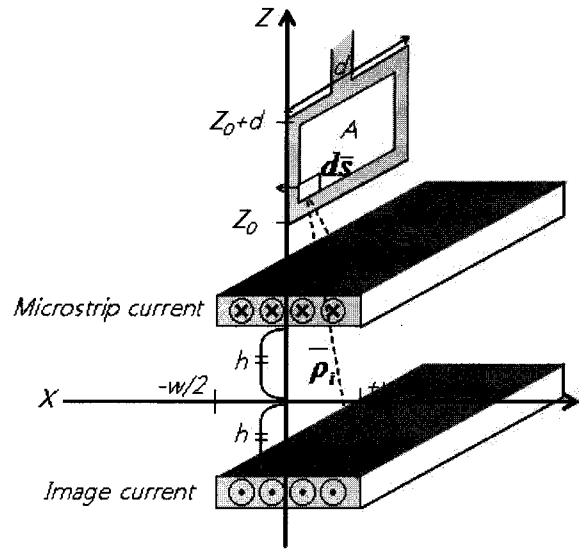


그림 3. 마이크로스트립 선로 위에 놓인 루프에 커플링되는 자속을 계산하기 위한 등가 구조
 Fig. 3. Equivalent structure to calculate the coupled flux of the loop above the microstrip line.

마이크로스트립 선로의 선폭은 w이며, 2h만큼 떨어진 곳에 영상 전류가 반대방향으로 흐른다. 가로 세로 d x d 크기의 루프는 Z 방향으로 Z0 만큼 떨어진 곳에 위치하며 X축을 따라 평행하게 움직이는 루프의 임의 위치는 x*로 표현한다.

마이크로스트립 선로의 전류와 영상 전류는 크기가 동일하고 위상차는 180°가 된다. 따라서 총 미소 자속은 식 (3)과 같이 마이크로스트립 선로의 전류에 의한 미소 자속에서 영상 전류에 의한 미소 자속을 뺀 것이 된다.

$$d\Phi_{total} = d\Phi_{microstrip} - d\Phi_{image} \quad (3)$$

여기서, $d\Phi_{microstrip}$ 와 $d\Phi_{image}$ 는 각각 아래의 식 (4) 및 식 (5)와 같다.

$$\begin{aligned} d\Phi_{microstrip} &= \frac{\mu}{2\pi} \frac{dI}{\rho_m} dzdy \\ &= \frac{\mu I_{total}}{2\pi w} \frac{1}{\sqrt{(x-x^*)^2 + (z-h)^2}} \frac{z-h}{\sqrt{(x-x^*)^2 + (z-h)^2}} dx dz dy \end{aligned} \quad (4)$$

$$\begin{aligned} d\Phi_{image} &= \frac{\mu}{2\pi} \frac{dI}{\rho_i} dzdy \\ &= \frac{\mu I_{total}}{2\pi w} \frac{1}{\sqrt{(x-x^*)^2 + (z+h)^2}} \frac{z+h}{\sqrt{(x-x^*)^2 + (z+h)^2}} dx dz dy \end{aligned} \quad (5)$$

결국 사각 루프 전체를 통과하는 총 자속 Φ_{total} 는 식 (4)와 식 (5)의 적분 차이인 식 (6)과 같이 나타낼 수 있다.

$$\Phi_{total} = \Phi_{microstrip} - \Phi_{image} \quad (6)$$

$$\Phi_{microstrip} = \frac{\mu I_{total}}{2\pi w} \int_0^d \int_{z_0}^{z_0+d} \int_{-w/2}^{w/2} \frac{z-h}{(x-x^*)^2 + (z-h)^2} dx dz dy \quad (7)$$

$$\Phi_{image} = \frac{\mu I_{total}}{2\pi w} \int_0^d \int_{z_0}^{z_0+d} \int_{-w/2}^{w/2} \frac{z+h}{(x-x^*)^2 + (z+h)^2} dx dz dy \quad (8)$$

여기서, $\Phi_{microstrip}$ 와 Φ_{image} 는 각각 식 (7) 및 식 (8) 과 같으며, 식 (6) ~ (8)을 이용하면 루프면적을 통과하는 총 자속의 공간적인 분포를 그림 6 (a)과 같이 도식화할 수 있다.

3. 자기장 프로브의 특성

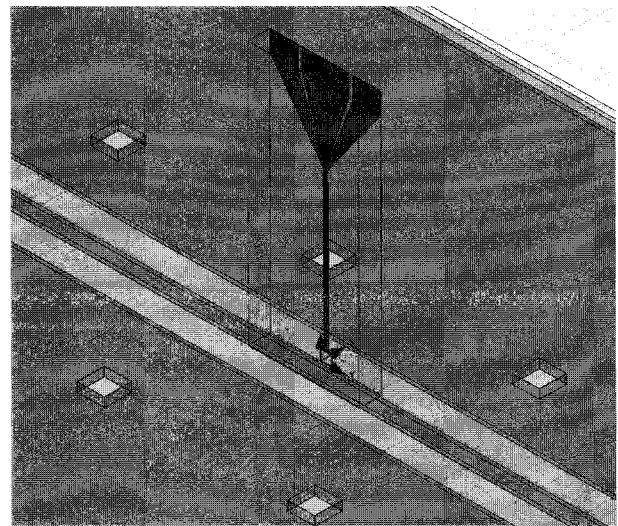
자기장 프로브의 특성을 정의하기 위해 마이크로스트립 선로를 이용한 공간 분해능과 비자기장 성분에 대한 둔감성을 다음과 같이 정의한다.

가. 공간 분해능

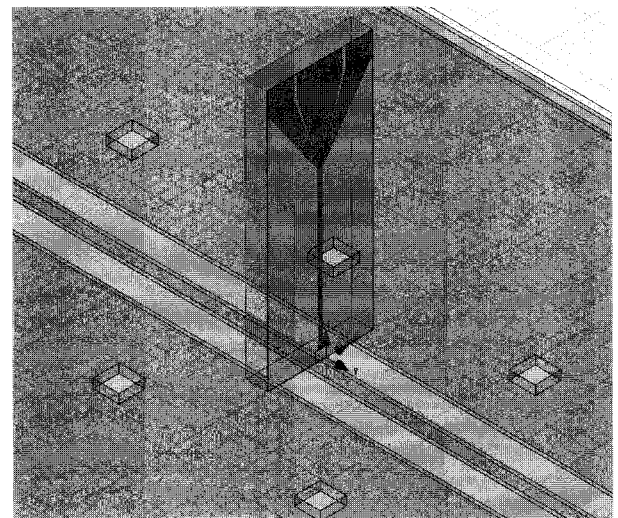
현재까지 발표된 고해상도 자기장 프로브와 관련된 연구들은 프로브의 공간 분해(spatial resolution) 특성을 평가하기 위해 마이크로스트립 선로를 이용하였다^[3~5]. 그림 4 (a)와 같이 자기장 프로브의 루프 면적이 마이크로스트립 선로와 직교하도록 배치하고 좌우로 10 μ m 단위로 이동하면서 프로브를 통과하는 자속을 도식화하였을 때, 그림 6 (a)와 같이 최대값을 나타내는 지점에서 6dB 감소하는 지점까지의 거리를 공간 분해능이라고 정의하였다^[3~5].

나. 비자기장 성분에 대한 둔감성

전류분포를 측정하기 위한 프로브는 이상적으로 루프에 쇄교하는 자기장만을 검출하여 이에 비례하는 전압을 출력해야 하지만, 실제 프로브는 루프에 평행한 전기장 성분에 의해 영향을 받는다. 따라서 이상적인 자기장 프로브에 가깝게 설계되었는지 확인할 필요가 있으며, 이를 위해 그림 4 (a) 및 (b)와 같이 자기장 프



(a)



(b)

그림 4. 자기장 민감성 측정방법 (a) 자기장 커플링 방향 (b) 비자기장 커플링 방향

Fig. 4. Measurement setup for magnetic field sensitivity (a) Orientation of magnetic field coupling (b) orientation of non-magnetic field coupling.

로브 루프가 마이크로스트립 선로와 평행한 경우와 직교하는 경우에 프로브의 출력을 비교하여 자기장 커플링의 성능을 파악할 수 있다. 즉 자기장 프로브 루프를 쇄교하는 자기장 커플링을 최대화 및 최소화하는 배치로써 자기장 프로브의 특성을 판단하는 기준으로 사용될 수 있다.

III. 실험 결과 및 검토 사항

1. 실험 조건

고주파에서 자기장 프로브의 특성을 평가하기 위해 HFSS를 사용하여 전자기 모의실험을 수행하였다. 마이크로스트립 선로의 양단을 포트 1,2로 지정하고 자기장 프로브의 출력을 포트 3으로 지정하여 S31 전달계수 (transmission coefficient)를 구하였다. 이때 마이크로스트립 선로로부터 자기장 프로브까지의 수직 이격 거리를 lift-off이라고 하며, 본 모의실험에서는 이를 450 μm 로 지정하였다. 한편, 본 논문에서 사용한 마이크로스트립 선로의 사양은 선폭 140 μm , 길이 3.4cm로써 특성 임피던스 50 Ω 으로 맞추었다.

자기장 프로브의 실제 특성을 측정하기 위한 셋업은 그림 5와 같다. 50 Ω 으로 종단한 마이크로스트립 선로를 신호 발생기로 구동하고, 프로브를 XYZ 미세 위치 조정 장치에 장착한 뒤 43dB 고이득 초단 증폭기와 주파수분석기를 이용해 측정하였다.

측정절차는 다음과 같다. 먼저 -10dBm 정현파 신호를 마이크로스트립 선로에 인가한 뒤 XYZ축 미세이동 장치를 이용하여 자기장 프로브를 마이크로스트립 선로 상에서 450 μm 떨어진 높이에 배치하고 자기장 프로브가 마이크로스트립 선로와 평행하도록 조정한다. 본 실험은 외부에서 유입될 수 있는 전자파를 차단하여 측정의 신뢰성을 높이고자 전자파 차폐실 내부에서 수행되었다.

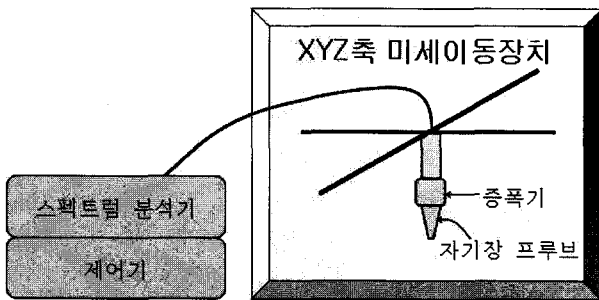
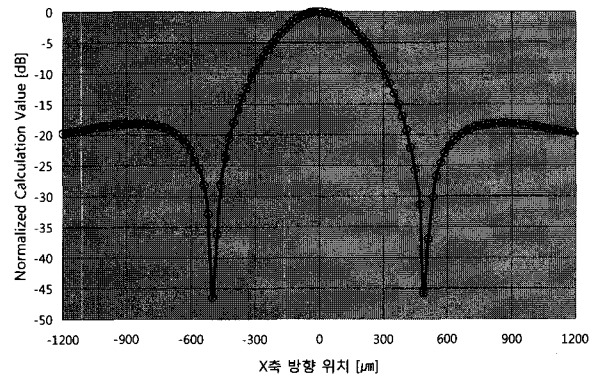


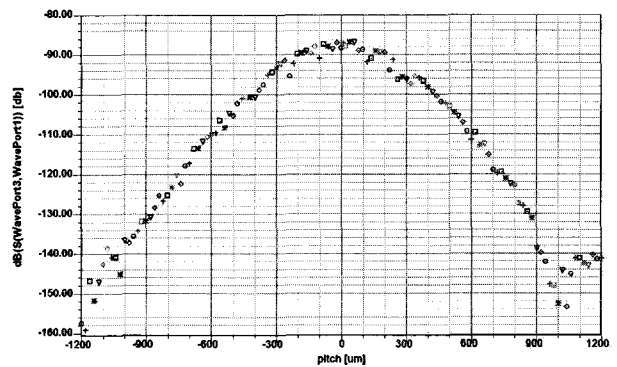
그림 5. 자기장 프로브를 탑재한 자기장 스캐너 장치
Fig. 5. Magnetic field scanning system equipped with magnetic field probe.

2. 공간 분해능

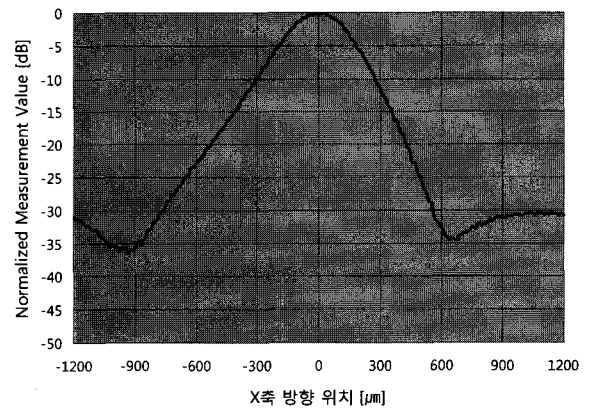
그림 6은 마이크로스트립 선로에 평행하게 놓인 가로 세로 100 μm \times 100 μm 인 루프가 수직 방향으로 450 μm 떨어진 위치에서 X축을 따라 이동할 때 나타나는 공간 분해능 결과이다. 그림 6 (a)는 quasi-static 즉, 균일한 전류분포를 가정하고 루프를 통과하는 자속을 해석적으로 계산하여 공간 분해능을 구한 결과이다. 정현파 정상



(a)



(b)



(c)

그림 6. 공간 분해능 그래프 ($Z_0 = 450\mu\text{m}$) (a) 자속의 해석적 계산치 (b) 모의실험 결과 (c) 프로브 출력 전력 측정 결과

Fig. 6. Spatial resolution graph ($Z_0 = 450\mu\text{m}$) (a) analytic calculation results of magnetic flux (b) simulation results of S31 (c) measurement results of output power of probe.

상태를 가정하면 기전력은 자속에 비례하므로 자속으로부터 구한 분해능도 전자기 모의실험이나, 실측치와 동일한 양상을 보이게 된다. 계산에 따르면 마이크로스트

표 1. 공간분해능 및 골 위치 비교 ; 계산, 모의실험 및 측정치

Table 1. Comparison of spatial resolution and null position among analytic calculation, simulation and measurement results.

	공간분해능	골(null)위치
계산치	240	500
모의실험치	250	1000
측정치	210	640

립 선로의 중심에서 자속밀도가 가장 높다가 중앙에서 멀어질수록 감소하며 약 500 μm 정도에서 골(null)이 나타나면서 다시 증가하다가 감소하는 경향을 보인다. 이러한 골은 마이크로스트립 선로 전류에 의한 자속과 영상 전류에 의한 자속이 상쇄되는 곳에서 나타난다. 또한 자속이 최대값인 지점에서 6dB 감소되는 지점까지의 거리를 공간 분해능의 기준으로 정의할 때, 240 μm 정도의 공간해상도를 갖는 것으로 나타났다.

한편, 전자기 모의실험 결과는 그림 6 (b)와 같다. 마이크로스트립 선로기준으로 좌우 2400 μm 내에서 자기장 프로브를 20 μm 씩 이동시키며 각 위치에서 전달계수를 구할 때, 골이 나타나는 위치는 정중앙에서 1000 μm 떨어진 곳이며 공간분해능은 250 μm 정도가 되는 것으로 나타났다. 실제 제작된 프로브를 평가한 결과는 그림 6 (c)와 같으며 640 μm 에서 골이 나타나고 210 μm 의 공간 분해능을 갖는 것으로 나타났다.

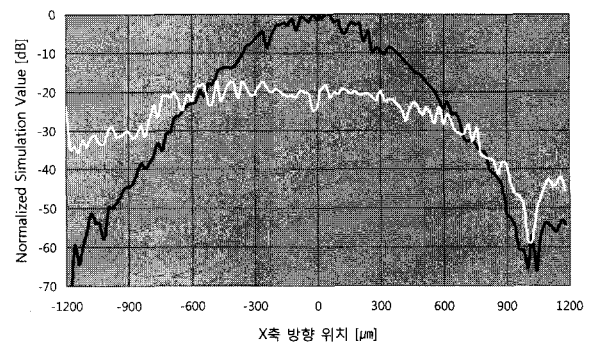
표 1과 같이 세 가지 결과를 비교해 보면 측정치의 공간분해능이 가장 작은 것으로 나타났고, 골의 위치는 모의실험 치가 가장 크게 나왔다.

한편 그림 6 (b), (c)의 모의실험과 측정결과를 보면 중심을 기준으로 좌우 비대칭임을 알 수 있다. X>0인 구간 대비 X<0인 구간에서 상대적으로 기울기가 낮아지고 골이 멀어지는 특성이 나타난다. 이는 자기장 프로브 패턴이 P 형 웨이퍼 기판 위에 제작된 영향으로 판단된다. 사용한 실리콘 기판은 10 Ωcm 의 비저항(resistivity)을 갖고 있기 때문에 자기장이 쇄교하면 실리콘 기판에 와전류(eddy current)가 형성되게 된다. 그런데 모의실험 및 측정시 실리콘 기판이 프로브 루프에 비해 +X 방향에 위치하고 있었다. 그래서 X>0인 영역에서는 전류 중심부에 루프가 더 가까워져 와전류의 영향이 줄어드는 반면, X<0인 영역에서는 전류 중심부에 실리콘 기판이 더 가깝기 때문에 와전류의 영향이 커져

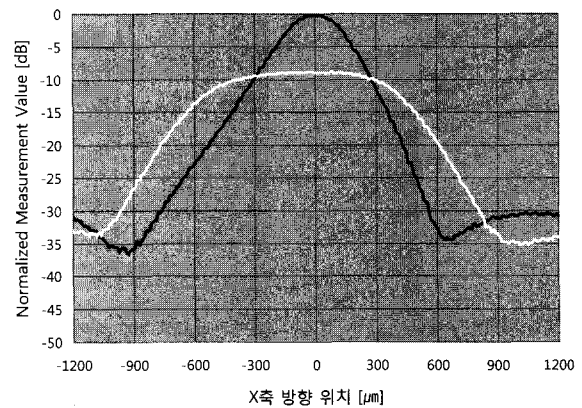
서 비대칭성이 나타나는 것으로 판단된다.

3. 비자기장 성분에 대한 둔감도

그림 7은 프로브의 비자기장 성분에 대한 둔감도를 구한 결과이다. 그림 7 (a)의 모의실험에서는 자기장 성분에 의한 출력값이 비자기장 성분보다 약 20dB 크게 나타났으나, 그림 7 (b)의 실제 측정결과는 약 10dB정도 차이를 보이고 있다. 이러한 차이는 프로브에서 주파수분석기 사이 경로의 차폐가 완벽하지 않을 수 있으며, 프로브 정렬의 부정확성 때문으로 판단된다.



(a)



(b)

그림 7. 프로브의 비자기장 둔감도 (검정색- 자기장 커플링 성분, 흰색- 비자기장 커플링 성분) (a) 모의실험 결과 (b) 측정 결과

Fig. 7. Insensitivity of the probe to the nonmagnetic field (black line- magnetic field coupling, white line- non-magnetic field coupling) (a) simulation results (b) experimental results.

4. 공간 분해능에 대한 재정의의 필요성

분해능의 사전적인 의미를 찾아보면, 가까이 있는 두

표 2. 마이크로스트립 선로의 실제 선폭과 lift-off에 따라 인식하는 선폭의 변화; 계산치
Table 2. Real width vs. variable width of microstrip line depending on lift-off; calculation results.

Lift-off 선폭	단위 [μm]					
	10	30	50	100	150	300
50	64	87	109	164	216	266
100	100	120	140	200	244	280
140	136	142	180	220	260	320
250	240	240	246	274	330	360
300	290	290	300	320	360	400
400	386	384	382	408	436	470
500	480	480	480	500	520	560

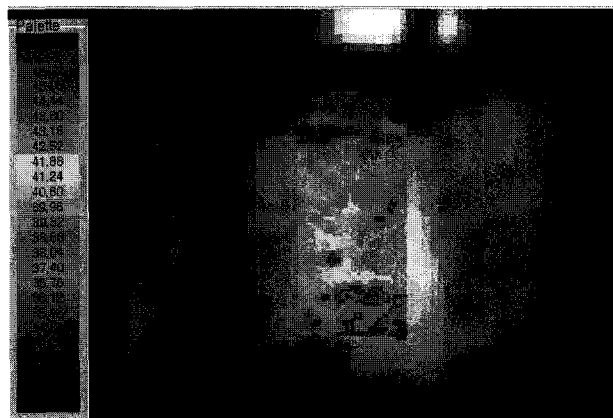
물체를 하나의 물체로 인식하지 않을 수 있는 능력을 의미한다. 그러나 앞선 논문들^[3-5]은 공간분해능에 대한 정의를 하나의 선로에 대해서 자속이 최대값인 지점에서 6dB 감소되는 지점까지의 거리로 정하였다. 그러나 프로브와 마이크로스트립 선로간의 거리(lift-off)에 따라서 6dB 공간분해능이 다르게 나타났는데, 표 2는 이러한 오류의 가능성을 $100\mu\text{m} \times 100\mu\text{m}$ 루프를 기준으로 식 (3)~(8)을 이용하여 계산한 것이다. 수식으로부터 얻어낸 값에 의하면 거리를 충분히 작게 하지 않으면 실제 선폭 보다 더 크게 인식 할 수 있다. 예를 들어 $140\mu\text{m}$ 선폭을 6dB 공간분해능 기준으로 인지하려면 lift-off가 $30\mu\text{m}$ 정도 되어야 하는데 $50\mu\text{m}$ lift-off에서는 $180\mu\text{m}$ 로 크게 인식하고 $10\mu\text{m}$ 에서는 $136\mu\text{m}$ 로 작게 인식하는 현상이 나타나게 된다. 따라서 기존에 정의된 공간분해능은 피측정물 및 프로브 위치조건에 따라 다를 수 있으므로 다시 정의 되어야 할 것이다.

5. IC 표면 전류분포 측정

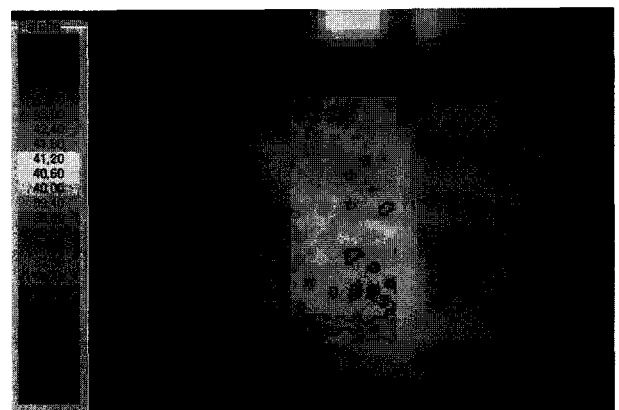
제작된 프로브를 이용하여 임의의 집적회로 표면에 분포하는 1.8~1.9GHz의 RF band대역의 고주파 전류를 측정하였다. 프로브의 lift-off를 작게 하기위해서 집적회로는 디캡슐레이션(de-capsulation)하였으며 프로브를 집적 회로 표면에 가능한 근접시켰다. 그림 8은 집적 회로 영상에 고주파 전류의 분포를 겹쳐서 보여주고 있다. 고주파 전류의 세기는 색깔로 표현되어 있는데 파랑색에서 붉은색으로 갈수록 세기가 큰 것을 의미한다. 본 측정 결과로 RF 대역에 전자기(near field) 간섭을 일으키는 IC 내부의 주요영역을 추적할 수 있었다.

IV. 결 론

무선통신기능을 포함하고 있는 전자장치가 소형화되면서 장치내부에 탑재되어 있는 집적회로에서 직접 방사되는 전자파에 의한 근거리 전자기 간섭현상이 두드러지게 나타나고 있다. 따라서 집적회로 내, 외부에서 전자기 간섭 문제를 일으키는 논리회로 및 입, 출력단을 측정할 수 있을 정도로 작으면서 공간분해능이 우수한 자기장 프로브가 필요하게 되었다. 본 논문에서는 반도체 공정을 이용하여 자기장 프로브를 구현하였으며 $140\mu\text{m}$ 선폭의 마이크로스트립 선로에서 $450\mu\text{m}$ lift-off조건으로 -6dB기준의 공간해상도를 측정한 결과, 약 $210\mu\text{m}$ 의 공간해상도를 갖는 것으로 나타났다. 제작된 프로브를 이용하여 임의의 집적 회로 표면에서 고주파 전류분포를 얻어낼 수 있음을 실험적으로 확인하였다.



(a)



(b)

그림 8. 집적회로 표면의 고주파 전류분포 측정 결과 (1.8~1.9GHz) (a) 횡 방향 (b) 종 방향 고주파 전류분포 및 세기
Fig. 8. Measurement results of RF current distribution (1.8~1.9GHz) (a) Horizontal component (b) Vertical component.

참 고 문 헌

- [1] "Integrated circuits - Measurement of electromagnetic emissions 150kHz to 1GHz - Part 6: Measurement of conducted emissions - Magnetic probe method", IEC 61967-6-Ed.1.0, June 2002.
- [2] T. Harada, N. Masuda and M. Yamaguchi, "Near field magnetic measurements and their application to EMC of digital equipment", IEICE Trans. Electron., Vol. E89-C, NO.1 Jan. 2006.
- [3] N. Masuda, N. Tamaki, T. Kuriyama, J. C. Bu, M. Yamaguchi and K. Arai, "High frequency magnetic near field measurement on LSI chip using planar multi-layer shielded loop coil", IEEE 2003.
- [4] N. Ando, N. Masuda, N. Tamaki, T. Kuriyama, S. Saito, K. Kato, K. Ohashi, M. Saito and M. Yamaguchi "Miniaturized thin-film magnetic field probe with high spatial resolution for LSI chip measurement" IEEE, pp 357~362.
- [5] M. Yamaguchi, S. Yabukami, H. Yurugi, K.I. Arai, N Masuda, N. Tamaki and H. Tohya, "High spatial resolution magnetic field measurements using thin-film shielded loop coil", International conference on solid state devices and materials, pp. 594~595, 1999.
- [6] David K. Cheng, "Field and wave electromagnetics 2nd edition", Addison-Wesley, pp. 309~310, 1989.
- [7] K. Srinivasan, H. Sasaki, M. Swaminathan and R. Tummala, "Calibration of near field measurements using microstrip line for noise predictions", Electronic components and technology conference, 2004.

저 자 소 개



이 승 배(학생회원)
 1996년 광운대학교 전자통신 공학과 학사 졸업.
 1999년~현재 삼성전자 반도체 총괄 책임연구원 재직
 2008년~현재 성균관대학교 반도체디스플레이공학과 석사과정

<주관심분야 : IC level EMI/EMS 평가/분석>



김 병 성(평생회원)
 1989년 서울대학교 전자공학과 학사
 1991년 서울대학교 전자공학과 석사
 1997년 서울대학교 전자공학과 박사

1997년~현재 성균관대학교 정보통신공학부 부교수.

<주관심분야 : RFIC 설계, RF 소자 모델링>



전 영 현(평생회원)
 1984년 한양대학교 전자공학과 학사 졸업.
 1986년 한국과학기술원(KAIST) 전기 및 전자공학과 공학 석사
 1989년 한국과학기술원(KAIST) 전기 및 전자공학과 공학박사

1990년~1991년 미국 University of Illinois, Coordinated Science Lab. 연구원

2007년~현재 삼성전자(주) 반도체총괄 DRAM 설계팀 전무.

<주관심분야 : 초고속 메모리 설계, 고속 I/O Interface 설계>