

---

# 저주파수 대역용 고속 전력선 통신 모뎀의 설계

윤성하\* · 최성수\* · 이원태\* · 이영철\*\*

Design of High Speed Power-Line Communication Modem in Low Frequency Band

Sungha Yun\* · Sungsoo Choi\* · Won-Tae Lee\* · Young-Chul Rhee\*\*

## 요 약

본 논문에서는 450kHz 이하의 저주파수 대역에서 480kbps급으로 동작하는 고속 전력선 통신 모뎀을 설계 및 구현하였다. 저주파수 대역에서의 전력선 채널모델을 검토하였으며, 협대역 채널환경 아래에서 고속의 데이터 전송을 위하여 OFDM(Orthogonal Frequency Division Multiplexing) 기법을 사용하였다. 또한 전력선 채널상태에 따라 16-QAM(Quadrature Amplitude Modulation) 또는 QPSK(Quadrature Phase Shift Keying) 변조방식으로 가변 전송함으로써 열악한 채널환경에서도 QoS를 만족할 수 있도록 설계되었다. 실험결과, 설계된 모뎀은 신호대역폭 50kHz~450kHz에서 변조방식에 따라 각각 480kbps 또는 240kbps의 가변 전송률을 제공함을 확인하였다.

## ABSTRACT

In this paper, we design and implement a high speed power-line communication modem, supported up to the transmission rate of 480kbps in a lower frequency band of under 450kHz. The power-line channel model is discussed in the sense of the lower frequency band, and the transmission technique of OFDM(Orthogonal Frequency Division Multiplexing) is considered to improve the throughput effectively. According to the power-line channel variation, the designed modem can select the modulation mapping between a 16-QAM(Quadrature Amplitude Modulation) or a QPSK(Quadrature Phase Shift Keying). Thus, it makes a sufficient QoS even in a poor channel environments. With a implementation result, we show that it gives a variable transmission rate of 480kbps or 240kbps in the signal bandwidth of 50kHz~450kHz.

## 키워드

저주파수 대역, 전력선 모뎀, OFDM, 전력선 채널

## I. 서 론

최근 정보통신 기술이 발전하면서 기본적인 가전 제어에서부터 고도화된 정보 활용 서비스, 홈케어 및 독거노인 관리시스템에 이르기까지 지능형 홈에 대한 소비자의 수요가 급증함에 따라 고속 데이터 통신에 대한

필요성이 높아지고 있는 실정이다[1]. 이러한 다양한 요구 조건을 만족시키기 위한 최상의 솔루션으로 대두되고 있는 기술이 전력선 통신(PLC, Power Line Communication)이다[2].

전력선 통신은 현재 전파법에서 허용되고 있는 최대 30MHz 주파수 대역을 이용하는 광대역 PLC와 450kHz

---

\* 한국전기연구원

\*\* 경남대학교

이하를 이용하는 협대역 PLC로 구분할 수 있다. 특히 홈 네트워크의 경우 저주파수 대역을 많이 이용하고 있으며 각 나라별로 사용되는 주파수 대역이 나뉘어져 있다. 미국은 FCC 내의 ANSI/ EIA-600을 표준으로 0~530kHz, 유럽은 CENELEC 내의 EN50065에서 3~148.5kHz, 일본은 ARIB에서 10~450kHz의 주파수 대역을 허용하고 있다[3].

본 논문에서 설계된 고속 전력선 통신 모델은 미국과 일본에서 전력선 통신용으로 허용하고 있는 저주파수 대역 중에서 50kHz~450kHz의 비교적 안정된 주파수 대역을 고려하였다. 또한 가정 내의 디지털 정보가전 및 전자 제품에 의한 전자기적인 외부 간섭 영향과 전력선 채널 잡음 환경을 최소화 할 수 있도록 전력선 통신의 신호 대역폭을 200kHz이상으로 하였다. 그리고 다중 경로 현상에 의한 주파수 선택적 페이딩과 임펄스 잡음에 강인한 특성을 갖도록 4개의 파일럿 신호를 포함한 52개의 반송파 신호를 갖는 OFDM 구조를 이용하였고, 고속 데이터 전송을 위해서 OFDM 구조 내 IFFT/FFT블록을 포함한 주요 세부 블록을 다단의 파이프라인 설계 기법을 적용하였으며, 주어진 환경 아래에서 480kbps 또는 240kbps로 데이터 전송률의 가변을 통해서 홈 네트워크에서 요구되는 QoS를 만족하도록 설계 및 구현하였다.

## II. 고속 전력선 통신을 위한 신호 모델

### 2.1 OFDM 송신신호 모델

본 논문에서 설계된 모델은 고속의 데이터 전송을 위하여 OFDM 기법이 적용되었으며, 본 논문에서 고려하고 있는 기본적인 OFDM 송신신호는 식(1)과 같다[4].

$$x(t) = \sum_{k=0}^{N-1} X_k e^{j2\pi(f_c + k\Delta f)t}, lT_{sub} \leq t \leq (l+1)T_{sub} \quad (1)$$

여기서  $X_k$ 는 k번째 부채널로 전송되는 데이터 심볼,  $\Delta f (= 1/T_{sub})$ 는 인접한 부반송파간의 주파수 간격,  $f_c$ 는 반송파 주파수,  $T_{sub}$ 는 부반송파의 심볼주기를 의미한다. 위 식은  $t - nT_{sub}$ 에서 IFFT에 의해 이산화된 기저 대역 신호로 변환되며 다음 수식과 같다.

$$x_n = \sum_{k=0}^{N-1} X_k e^{j2\pi nk/N}, n = 0, 1, \dots, N-1 \quad (2)$$

채널의 지연확산에 의한 서로 다른 부반송파 간의 간섭을 방지하기 위하여 보호구간을 삽입하며, 이 신호는 식(3)과 같이 표현된다.

$$\tilde{x}_n = \sum_{k=0}^{N-1} X_k e^{j2\pi nk/N}, \quad n = -N_G, -N_G + 1, \dots, -1, 0, 1, \dots, N-1 \quad (3)$$

여기서  $N_G$ 는 보호구간에 사용된 샘플의 수를 나타낸다.

### 2.2 전력선 채널 모델

전력선 모델의 성능은 전력선 채널에 영향을 많이 받으므로 채널에 대한 분석이 필요하며, 본 논문에서 고려한 전력선 통신의 채널 구성도는 그림 1과 같다.

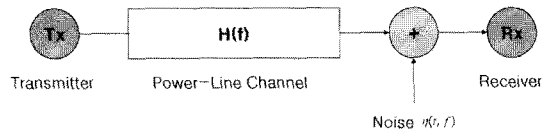


그림 1. 전력선 채널 모델 구성도  
Fig. 1 Structure of power-line channel model

채널 모델은 송·수신기, 전력선 채널 그리고 전력선 채널 잡음으로 크게 구분되며, 전력선 채널은 채널 전달 함수  $H(f)$ 를 사용하고, 채널 잡음은 전력밀도스펙트럼 함수  $\alpha(f)$ 가 포함된 배경잡음  $\eta(t, f)$ 를 잡음 파라미터로 사용하였다. 채널 전달 함수의 경우, 다중 경로 신호가 전파되는 모델을 고려하여 식(4)로 표현할 수 있다. 경로의 동작 시간은 지연 항으로 설명되고, 저역통과 특성, 길이와 주파수를 가지는 감쇠 증가는 감쇠항에 의해 고려되어진다[5].

$$H(f) = \sum_{i=1}^N g_i e^{-(a_0 + a_1 f^k) d_i} e^{-j2\pi f \frac{d_i}{v_p}} \quad (4)$$

여기서  $i$ 는 경로의 수이고,  $a_0, a_1$ 은 감쇠계수,  $k$ 는 감쇠계수의 지수함수이고,  $g_i$ 는 경로가  $i$ 일 때의 크기

수,  $d_i$ 는 경로  $i$ 의 길이,  $\tau_i$ 는 경로  $i$ 의 지연값이다.

전력선 잡음의 경우, 단순한 백색잡음이 아니며 보다 복잡한 전력밀도스펙트럼 형태를 가진다. 즉, 전력선 잡음은 비 백색잡음이며, 부가적으로 잡음전력이 시간의 함수로 표현되므로, 잡음 모델을 주파수  $f$ 에 대한 시간  $t$ 에서의 전력선 잡음 분산값으로 표현할 수 있으며 다음 수식과 같다[6].

$$\eta(t, f) = \sigma^2(t, f) = \sigma^2(t)\alpha(f) \quad (5)$$

여기서 분산값  $\sigma^2(t)$ 는 주기적인 함수로 표현가능하며 다음 식과 같다[6].

$$\sigma^2(t) = \sum_{l=0}^{L-1} A_l |\sin(2\pi t/T_{AC} + \theta_l)|^{n_l} \quad (6)$$

여기서  $T_{AC}$ 는 60Hz 주기를 나타내며,  $l$ 은 서로 다른 분산값을 갖는 잡음의 수이고,  $A_l, \theta_l, n_l$ 은  $l$ 번째 잡음이 갖는 파라미터로써 각각 잡음의 크기, 위상, 지수값을 나타낸다. 그리고  $\alpha(f)$ 는 다음 수식과 같다[6].

$$\alpha(f) = \frac{a}{2} \exp(-af|f|) \quad (7)$$

여기서  $a = 1.2 \times 10^{-5}$ 이며, 위 식에서 주파수가 증가함에 따라 크기가 감소되는 것을 알 수 있다.

### 2.3 OFDM 수신신호 모델

전력선 채널을 통해서 수신된 신호는 다음과 같이 표현된다.

$$y(t) = x(t) * h_N(t) + n(t) \quad (8)$$

여기서  $n(t)$ 는 평균이 0이고 분산이  $\sigma_n^2$ 인 AWGN 잡음이다. 그리고 보호구간의 길이가 전력선 채널의 최대 지연확산보다 긴 경우 샘플링 된 신호는 다음과 같이 표현된다[4].

$$y_n = \sum_{k=0}^{N-1} X_k H_k e^{j2\pi kn/N} + N_n \quad (9)$$

여기서  $H_k$ 는  $k$ 번째 부채널의 주파수 응답을 나타낸다.

## III. 저주파수 대역용 고속 전력선 모델 구조

### 3.1 시스템 구성도

본 논문에서 설계한 OFDM 구조의 저주파수 대역용 고속 전력선 통신 모델의 전체 블록도는 그림 2와 같다.

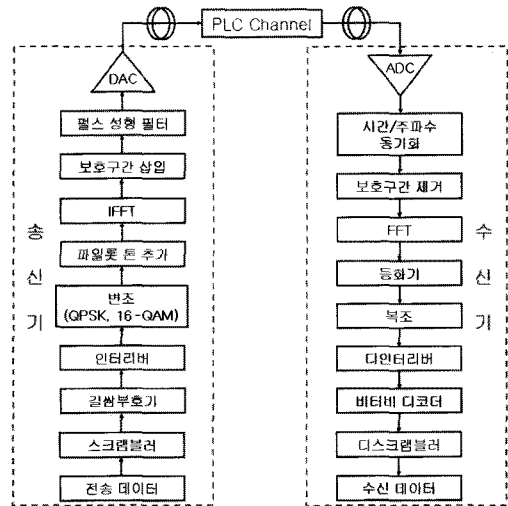


그림 2. 고속 전력선 통신 모델 블록 다이어그램  
Fig. 2 Block diagram of a high speed PLC modem

전송데이터의 타이밍 정보가 유실되는 것을 방지하고 전송로에서 발생하는 혼변조 현상을 막기 위해 스크램블러를 거치고, 채널 상의 잡음으로 인한 오류를 정정이 가능한 포맷으로 바꿔주는 채널 엔코더의 한 종류인 길쌈부호기와 채널 오류를 분산시키기 위한 인터리버를 거치게 된다. 그 후 채널 환경에 따라 전송률이 가변 되도록 QPSK 및 16-QAM 변조를 취하고 추가 동기를 맞추기 위한 4개의 파일럿이 추가되며, 고속 신호처리를 위한 IFFT, 다중경로현상과 가전기기 등으로 인한 임펄스 잡음에 강인한 특성을 갖도록 보호구간을 삽입하고, 펄스 성형 필터와 커플러를 거쳐서 전력선으로 데이터를 보낸다. 수신기는 수신된 신호와 보호구간을 이용하

여 시간 동기를 맞추고, 반송파 주파수 옵셋을 이용하여 주파수 동기를 맞춘다. 그 후 삽입되었던 보호구간을 제거하고, FFT를 거치며, 채널 때문에 발생하는 신호의 왜곡을 보상하기 위한 등화기를 사용하고, 복조, 디인터리버, 채널 복호기인 비터비 디코더, 디스크램블러를 거쳐서 수신데이터로 복원된다.

3.2 시스템 파라미터

본 논문에서 설계된 고속 전력선 통신 모델의 시스템 파라미터는 표 1과 같다. 아래 표를 살펴보면, 총 52개의 부반송파(4개의 파일럿 부반송파를 포함)를 사용하여 최대 480kbps의 전송률을 제공할 수 있으며, 이를 위해 16-QAM 및 QPSK와 같은 변조 방식과 부호율 1/1, 1/2의 길쌈부호기를 사용하였다. 또한 전력선 상의 다중 경로 지연을 고려하여 보호구간을 80μs로 하고, 이때의 심볼주기를 400μs로 하여 200kHz의 대역폭을 사용한다.

표 1. 저주파수 대역용 고속 전력선 통신 모델 시스템 파라미터

Table. 1 System parameter for a high speed PLC modem in low frequency band

구분	파라미터
전송률	480kbps, 240kbps
변조	16-QAM, QPSK
에러정정부호	K=7(64states), 길쌈부호기
부호율	1/1, 1/2
부반송파의 수	52
OFDM 심볼주기	400μs
보호구간	80μs
대역폭	200kHz
사용주파수	50kHz ~ 450kHz

IV. 전력선 통신 모델 하드웨어 설계

4.1 채널 코딩 블록

수신기는 전력선 채널에서 나타나는 잡음이나 신호의 감쇠 등으로 인해 잘못된 데이터를 수신할 가능성이 높는데, 채널 코딩 블록은 이것을 보정하고 원래의 데이터로 복구해주는 기능을 한다. 사용한 길쌈 부호기의 구성장은 7이고, 생성 다항식  $g_0 = 133_8$  과  $g_1 = 171_8$  으로

구성되며 부호율 1/2이다. 길쌈 부호기는 최대우도(ML, Maximum Likelihood) 방식을 이용하여 디코딩하는데, 이것은 주어진 입력에 대해 가장 유사한 형식을 찾는 방식으로서 최적의 디코딩 방법으로 알려져 있으며, 대표적인 ML 디코딩 방법으로 비터비(Viterbi) 알고리즘이 사용된다. 비터비 알고리즘은 BM(Branch Metric)과 PM(Path Metric)이라는 변수를 통해 최대 유사 디코딩을 수행한다. 그림 3은 비터비 디코더의 전체 구조를 나타낸 것으로 BMU(Branch Metric Unit), ACS(Add& Compare Select Unit), SMU (Survivor Path Memory Unit)의 세부분으로 구성된다[7]. 그림에서 BMU는 입력값을 통해 BM을 구해주는 부분이다. 부호기의 전송률이 1/2이므로 실제 나오는 데이터는 00, 01, 10, 11의 4가지 경우만 나오기 때문에 4개의 값만 구해주면 된다. 그리고 결과로 구해진 값을 ACS로 전달한다. ACS부는 PM과 BM을 더해 주고 같은 상태로 천이하는 두 값을 비교하여, 작은 값을 가지는 부분을 선택하여 PM에 다시 입력하고 상태천이 정보를 SMU부분에 출력해 보낸다. SMU부는 ACS에서 출력된 결정 비트를 생존자 메모리(SM, Survivor Memory)에 저장하고, 이런 과정을 통해 모여진 경로 데이터를 일정 시간 후부터 다시 거슬러 올라가서 (TB, Trace Back) 최소 경로를 찾아간다. 이때 선택된 경로가 디코딩 결과로 출력된다.

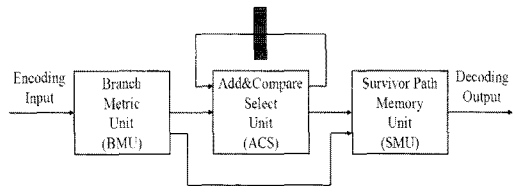


그림 3. 비터비 디코더 구조  
Fig. 3 Structure of viterbi decoder

4.2 IFFT 및 FFT 블록

OFDM 변복조는 입력 데이터를 부반송파의 수만큼 직병렬 변환하여 각각에 대응하는 부반송파로 변조하는 방식으로 부반송파의 수가 많아지면 하드웨어의 복잡도가 높아지고, 직교성 유지가 어렵다는 단점이 있다. 따라서 하드웨어설계에서 연산량을 줄이기 위해서 고속 푸리에 변환(FFT, Fast Fourier Transform) 알고리즘을 이용하고 파이프라인 방식을 적용하여 설계한다. 그림 4는 IFFT 및 FFT 블록을 설계하기 위해 사용한 R2SDF (Radix-2 Single

Path Delay Feedback) FFT구조를 나타낸다[8].

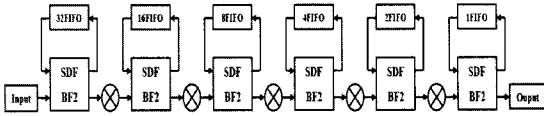


그림 4. R2SDF FFT 구조  
Fig. 4 Structure of R2SDF FFT

이 구조에서 각 단(Stage)은 서로 하나의 패스로 연결되어 있으며 새로운 데이터나 중간 연산 결과 값을 저장하기 위한 레지스터가 사용된다. 여기서 사용되는 버터플라이 구조는 Radix-2 버터플라이와 2개의 멀티플렉서로 구성되어 있다. 그림 5는 설계된 64-point FFT의 전체 시스템 블록도를 나타낸다[8].

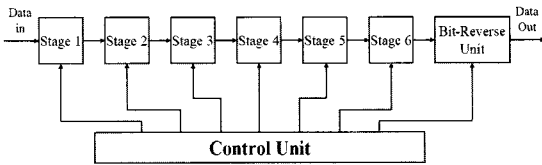


그림 5. 64-point FFT 블록 다이어그램  
Fig. 5 Block diagram of a 64-point FFT

64-point FFT는 앞서 설명한 R2SDF FFT구조로 된 6개의 단이 직렬로 연결되어 있고, 마지막 단에 Bit-Reverse Unit으로 구성되어 있다. 이 단은 Control Unit에서 최종 연산결과를 저장하기 위해 주소 값을 변경하며, 최상위 비트부터 역으로 정리를 하여 제어신호에 따라 출력값을 내보낸다.

### V. 실험 결과

제안된 고속 전력선 통신 모델의 각 블록의 회로는 ModelSim™을 사용하여 RTL 설계 및 시간에 따른 동작 기능 시뮬레이션을 수행하고, Synplify™를 이용하여 Altera사의 Stratix EP1S25F672C7 FPGA 칩으로 합성하였다. 그리고, 타이밍 시뮬레이션을 통하여 설계된 모델의 전체 회로를 검증한 후, FPGA 프로토타입 PLC 모델로 제작하여 동작상태를 비교·분석하였다. 그림 6은 구현된 모델의 동작 결과를 검증하기 위하여 만들어진 송·수신부 전체 회로에 대한 타이밍 시뮬레이션을 위

한 블록도이다.

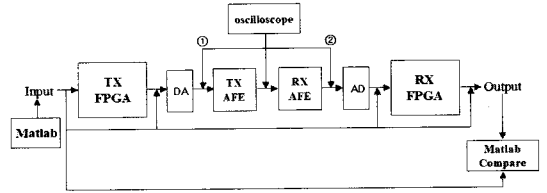


그림 6. 송·수신 검증을 위한 블록도  
Fig. 6 Block diagram for verification of transmission and reception

그림 6에서 Matlab을 통해 추출한 이진화된 영상 데이터를 입력으로 사용하여 입력 데이터와 출력 데이터의 비교를 통해 성능 검증을 하였다. 그림 7과 8은 ①과 ②에서 오실로스코프를 사용하여 송신 및 수신 데이터의 아날로그 부분을 측정된 파형이며, 주파수 영역 상에서  $f_c=250kHz$ 를 중심으로  $400kHz$ 의 대역폭을 나타냈으며, 이 값은 표 1에서 소개된 모델의 시스템 파라미터의 사용 주파수  $50kHz \sim 450kHz$ 를 만족하였다.

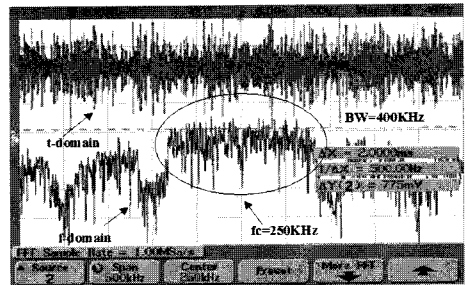


그림 7. ①에서 측정된 송신 데이터  
Fig. 7 Measured result of the transmit data in part①

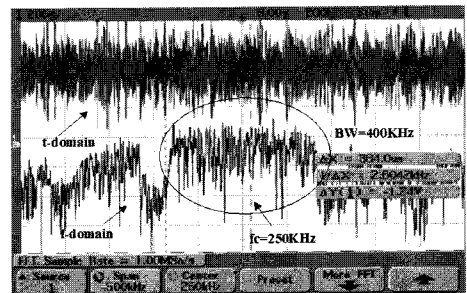


그림 8. ②에서 측정된 수신 데이터  
Fig. 8 Measured result of the receive data in part②

설계된 모듈의 전송속도 실험은 QPSK와 16-QAM이 적용되는 경우로 각각 구분하여 실시하였으며, 오실로스코프를 이용한 측정 결과는 그림 9와 같다. 신호의 파형은 1023바이트(8184비트)를 전송하는데 소요되는 시간을 측정함으로써, QPSK 일 때 34.14ms, 16-QAM 일 때 17.07ms가 측정되었다. 전송속도는 전송 데이터양과 전송 시간의 역수와의 곱으로 구할 수 있으며, 계산결과 QPSK는 240kbps의 전송속도를 16-QAM은 480kbps의 전송속도를 나타냄을 확인하였다. 그림 10은 FPGA 프로토타입 보드로 제작된 고속 전력선 통신 모듈을 보여 준다.

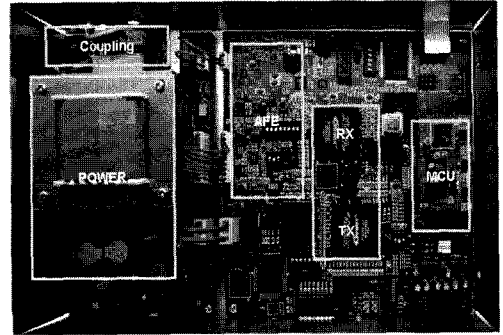


그림 10. FPGA 프로토타입 고속 전력선 통신 모듈  
Fig. 10 FPGA prototype for a high speed PLC modem

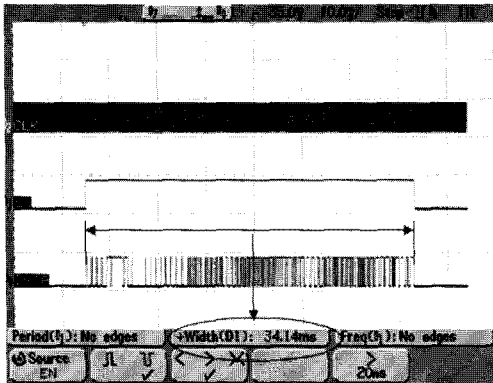


그림 9(a). QPSK 변조 방식일 때 전송률  
Fig. 9(a) Measured result of the transmission in QPSK modulation

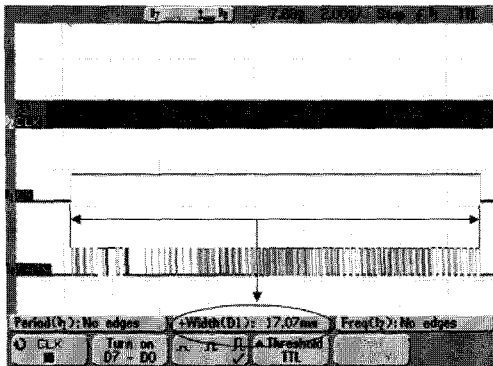


그림 9(b). 16-QAM 변조 방식일 때 전송률  
Fig. 9(b) Measured result of the transmission in 16-QAM modulation

제작된 모듈은 커플러부, 전원부, 아날로그 프론트 엔드부, 송신부, 수신부, MCU와 TCP/IP 인터페이스부로 구성되어 있다. 모듈 내부에 사용된 FPGA 디바이스는 25,000개의 LE(Logic Element) 블록을 가지고 있으며, 송신부와 수신부를 구현하기 위해 각각 1개씩 사용되었으며, 합성 톨을 사용한 결과 송신부는 40%의 합성 블록, 수신부는 98%의 합성 블록이 사용되었다.

## VI. 결 론

본 논문에서는 디지털 정보기전 기기의 홈 네트워크 구축을 위하여 450kHz 이하의 저주파수 대역에서 480kbps 급으로 동작하는 고속 전력선 통신 모듈을 설계 및 구현하였다. 설계된 모듈은 고속 데이터 전송을 위하여 OFDM 기법을 사용하였고, OFDM 구조 내의 주요 세부 블록은 고속 전송을 위해 파이프라인 방식이 적용되었다. 모듈의 변복조부는 RTL 설계 및 검증하였고, PLC 모듈을 FPGA 프로토타입 보드로 제작하여 성능 검증을 하였다.

실험결과, 미국과 일본의 허용 주파수 대역 50~450kHz를 만족하였으며, 다양한 부하 변동을 갖는 전력선 채널 환경에서 홈 네트워크의 구축을 위한 데이터 전송률의 가변이 가능하며, 16-QAM와 QPSK 변조에 따라 480kbps 또는 240kbps의 전송속도를 나타내었다.

참고문헌

[1] 특허청, “독거 노인 관리 시스템 및 관리 방법,” 제 10-0840531-0000, 대한민국, 6월 2008.

[2] B. Rose, “Home Networks : a Standards Perspective,” *IEEE Communication Magazine*, Vol. 39, pp. 78-85, Dec. 2001.

[3] K. H. Zuberi. “Powerline Carrier (PLC) Communication Systems,” *MS Thesis, Royal Institute of Technology, IT-Universitetet, Kista, Stockholm, Sweden*, Sep. 2003.

[4] R. V. Nee, “An OFDM Modem for Wireless ATM,” *IEEE Symposium on Communications and Vehicular Technology*, Oct. 1996.

[5] M. Zimmermann, and K. Dostert, “A Multipath Model for the Power Line Channel,” *IEEE Transactions on Communications*, vol. 50, pp. 553 - 559, Apr. 2002.

[6] M. Katayama, T. Yamazato, and H. Okada, “A Mathematical Model of Noise in Narrowband Power Line Communication Systems,” *IEEE Journal on Selected Areas in Communications*, Vol. 24, pp. 1267 - 1276, Jul. 2006.

[7] K. K. Parhi, “An Improved Pipelined MSB-First Add-Compare-Select Unit Structure for Viterbi Decoders,” *IEEE Transactions on Circuits and Systems*, Vol. 51, pp. 504-511, Mar. 2004.

[8] S. C. Chen, C. T. Yu, C. L. Tsai, and J. J. Tang, “A New IFFT/FFT Hardware Implementation Structure for OFDM Applications,” *IEEE Asia-Pacific on Circuits and Systems*, Vol. 2, pp. 1093-1096, Dec. 2004.

저자소개



윤성하(Sungha Yun)

2001년 경남대 전자공학과 졸업  
 2003년 동 대학원 정보통신공학과 졸업(공학석사)  
 2003년~현재 동 대학원 박사과정

2007년 7월~현재 한국전기연구원 위촉연구원  
 ※관심분야: OFDM 시스템 SoC 설계, 협대역전력선 통신



최성수(Sungsoo Choi)

1996년 경원대 전자공학과 졸업  
 1998년 광주과학기술원 정보통신공학과 졸업(공학석사)

2002년 Univ. of Minnesota (Pre-Doc. Assist.)  
 2003년 광주과학기술원 정보통신공학과 졸업(공학박사)

2003년~현재 한국전기연구원 선임연구원  
 ※관심분야: 초고속 전력선 통신 시스템 SoC 설계 및 구현, 협대역 전력선 통신



이원태(Won-Tae Lee)

1983년 연세대학교 전기공학과 졸업  
 1985년 동 대학원 전기공학과 졸업(공학석사)

2007년 경남대학교 전자공학과 졸업(공학박사)  
 1985~현재 한국전기연구원 책임연구원  
 ※관심분야: 전력선 통신 SoC 설계, 전력IT, 계측제어



이영철(Young-Chul Rhee)

1975년 광운대 전자통신공학과 졸업  
 1977년 연세대학교 전자공학과 졸업(공학석사)  
 1992년 아주대학교 전자공학과 졸업(공학박사)

1981년 9월~현재 경남대학교 정보통신공학과 교수  
 ※관심분야: 전파 및 마이크로파 시스템 설계, OFDM 시스템