

중간간격을 갖는 교류형 플라즈마 디스플레이 표시기의 효율향상을 위한 연구

논문

58-5-17

Improvement of Luminance and Luminous Efficacy in Mid-gap AC Plasma Display Panels

최낙원* · 민충식* · 정동철** · 서정현†

(Nak-Won Choi · Chung-Sik Min · Dong-Cheol Jeong · Jeong-Hyun Seo)

Abstract - In a surface type ac PDP having 200 μ m gap between the surface electrodes, the luminous efficacy has a reciprocal dependence on the sustaining frequency. The discharge current flowing to the address electrodes are measured to investigate the phenomena and spectral intensity from visible light to infra red is measured to verify phosphor saturation with the frequency. Experiments show the discharge between the address and surface electrodes deteriorates the efficacy in high sustaining frequencies. Pulse width modulation is introduced to improve the efficacy. In optimum conditions, we obtained 1.99lm/w and 1.79lm/w at 200kHz and 250kHz, respectively.

Key Words : Mid-Gap, Surface Discharge, PDP

1. 서론

플라즈마 디스플레이 패널(PDP)은 가스 방전에 의해 발생된 자외선이 형광체를 여기 시켜 발생하는 가시광을 이용하는 발광 표시기로서 대형화가 용이하다. 256계조 이상의 풀 칼라화가 가능하고 넓은 시야각을 가지며 온도나 자기(磁氣)의 영향을 받지 않으며 저렴한 가격과 같은 여러 가지 장점을 가진 대표적인 평면 디스플레이 소자들 중 하나이다. 그렇지만 이런 많은 장점에도 불구하고 여타 다른 디스플레이 소자들과 비교를 하였을 때, 휘도와 효율이 낮은 것은 앞으로 극복해야 할 문제점 중에 하나이다. 현재 많은 연구가 이루어지고 있는 휘도와 효율의 향상에서 효율은 리셋, 어드레스, 서스테인 구간 중 전력소모가 가장 큰 서스테인 구간의 방전특성에 의해 좌우되며 효율 향상을 위한 방법으로는 잘 알려진 바와 같이 Xe 가스의 비율을 높이는 방법이 있다[1]. 비록 높은 분압의 Xe이 전체적인 구동에 필요한 전압을 높인다는 단점이 있지만, 이 방법의 가장 큰 장점은 구동파형이나 셀 구조에 큰 변화를 가져오지 않는다는 것이다. 이밖에 다른 방법으로는, 주 방전 전극의 간격이 넓은 구조를 사용하는 것이다. 이 방법은 양광주(positive column) 영역을 사용하여 기존의 일반적인 구조보다 높은 휘도와 효율을 얻을 수 있다[2]. 이 밖에도 방전 특성 향상을 위해 서스테인 구간에서 다양한 파형들이 개발되어왔지만, 이런 방법들 중에 서스테인 파형을 변화시키는 것이 가

장 쉽고 가격경쟁력이 있는 접근방법이라 할 수 있다.

이전의 서스테인 파형과 관련된 연구 결과들은 주로 어드레스 전극과 방전 전극간의 자기 소거 방전(self-erase discharge)이나 트리거 방전(trigger discharge)을 일으키는 데 초점이 맞춰져 있었다[3-7]. 이전의 이러한 연구들의 핵심은 주 방전 전극간의 벽전압을 낮추고 방전 공간에 충분한 프라이밍 입자를 공급하는데 있었다.

본 논문에서는 효율 향상에 유리한 200 μ m의 전극 간격을 갖는 패널에서 휘도와 효율이 서스테인 주파수가 증가할수록 모두 감소하는 것을 확인하였다. 또한 200 μ m 간격의 전극 구조인 PDP에서의 주파수 증가에 따른 효율 감소의 원인이 될 수 있는 여러 가지 변수들에 대한 실험적 평가를 하였으며, 기존 서스테인 파형의 펄스폭과 시간적인 간격을 변화시켜 벽전하와 프라이밍 입자를 보다 세밀하게 제어함으로써 휘도와 효율의 향상을 가져올 수 있었다.

2. 본론

2.1 실험을 위한 준비

그림 1은 이 실험에서 사용한 패널의 셀 구조를 나타내고 있다. 실험에 관한 전반적인 도식이 그림 2에 나타나 있으며, 500torr의 Ne-Xe(5%)인 7인치 테스트 패널을 사용하였다. 이 패널은 125 μ m의 격벽 높이, 300 μ m의 ITO 전극 폭을 갖고 있다. 사용된 패널에서 측정된 서스테인 전극간의 방전 개시 전압은 약 350V 정도이며, 어드레스 전극의 형광체가 양극이고 MgO가 음극인 조건에서 어드레스 전극과 서스테인 전극간의 방전 개시 전압은 약 270V 정도이다. 패널의 특성을 평가하기 위하여 로직 신호로 Time-9850, 구동회로의 드라이버 IC로는 IR2110, 스위칭 소자로는 IRF740을 사용하였으며, 벽전하 특성을 파악하기 위해 VTC2000과 IR

* 준 회원 : 인천대 공대 전자공학과 석사과정

** 정 회원 : 호서대 디스플레이공학부 조교수

† 교신저자, 정회원 : 인천대 공대 전자공학과 부교수

E-mail : pdpsunya@incheon.ac.kr

접수일자 : 2009년 1월 28일

최종완료 : 2009년 3월 13일

스코프를 사용하였다. 광파형의 측정은 디지털 오실로스코프 TDS3034B와 포토센서 C6386을, 휘도 측정을 위하여 색분석기 CA-100plus를 각각 사용하였다.

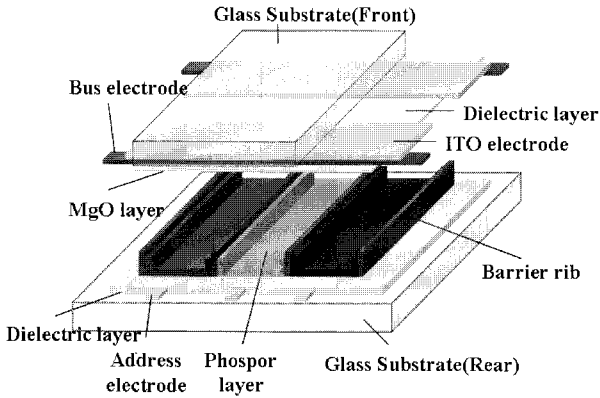


그림 1 AC PDP의 셀 구조
Fig. 1 Cell structure of AC PDP

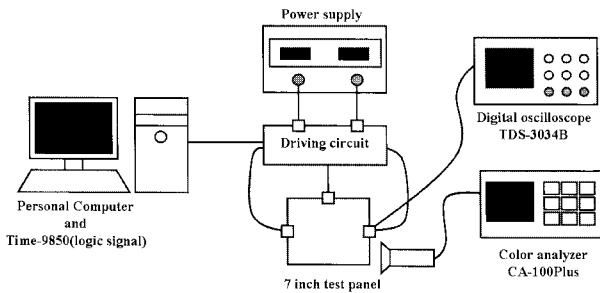


그림 2 실험 개념도
Fig. 2 Diagram of experimental setup.

주파수에 따른 변화를 평가하기 위하여 사용된 서스테인 파형은 그림 3과 같다. 그림 3(a)는 X와 Y전극의 전압이 모두 0V로 유지된 상태에서 한쪽 전극의 전위가 V_s 로 상승하면서 방전이 발생하는 형태를 취하고 있다. 반면에 그림 3(b)의 파형에서는 두 전극이 모두 V_s 로 있던 상태에서 한쪽 전압이 하강하면서 방전이 발생하도록 되어있다. 두 파형의 큰 차이점은 Off구간에서 Type-A 파형은 0V로 전위가 유지되어 있고, Type-B 파형은 V_s 로 유지되어 있다는 점이다.

2.2 주파수에 따른 방전변화 및 원인해석

주파수의 변화와 전극간격의 상관관계를 평가하기 위하여 전체 압력이 500torr, 구성비가 Ne-Xe(5%)인 7인치 테스트 패널에서 100 μ m, 200 μ m의 서스테인 전극 간격에 대하여 주파수를 증가시켜 휘도 및 효율을 측정한 결과가 그림 4의 (a), (b)에 각각 나타나 있다. 실험에 사용된 파형은 Type-A에서 Off 구간이 없는 파형을 사용하였고, 주파수에 무관하게 전체 1ms에서 18개의 서스테인 펄스 수를 유지하도록 하였다. 그림 4에 나타난 결과를 살펴보면 50 μ m과 100 μ m

구조에서는 주파수가 증가하더라도 휘도 및 효율이 크게 변하지 않지만 200 μ m 구조에서는 휘도와 효율이 주파수가 증가함에 따라 약 20% 정도 감소하는 것을 확인할 수 있다.

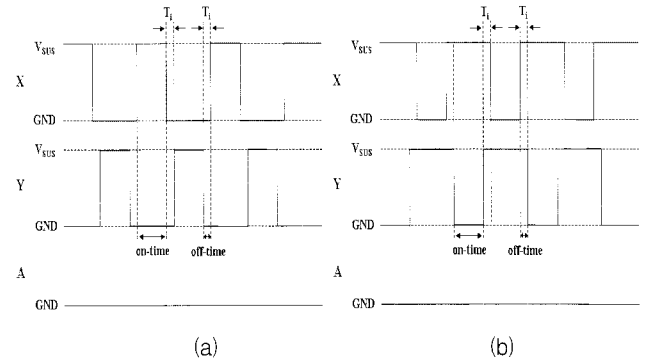


그림 3 실험에 사용된 구동 파형.
(a) 정진행 펄스(Type-A) (b)부진행 펄스(Type-B)
Fig. 3 Driving waveform employed in this experiment.
(a) Positive going pulse(Type-A) (b) Negative going pulse (Type-B)

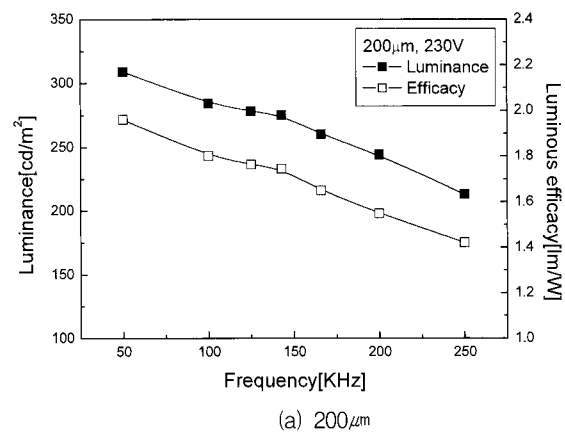
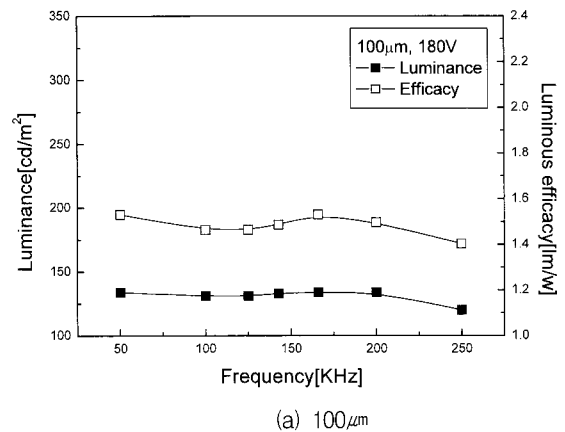
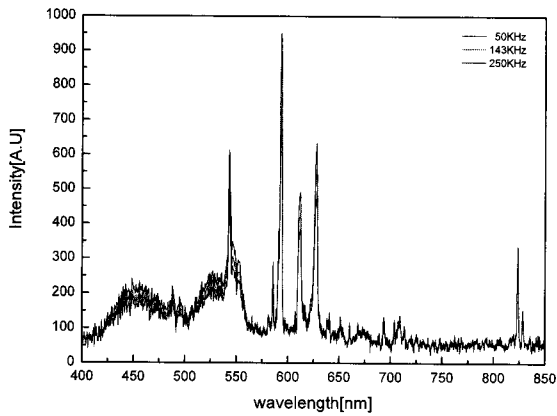
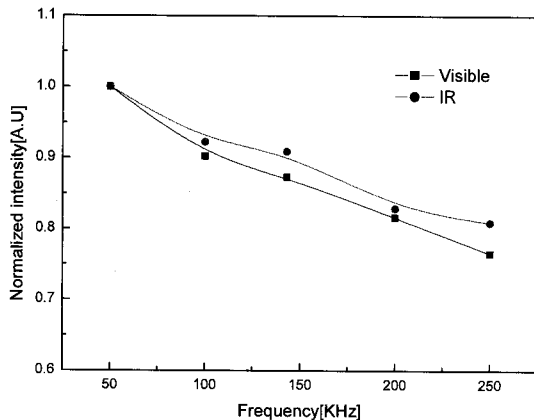


그림 4 전극간격에 따른 휘도와 효율의 주파수 의존성
Fig. 4 Frequency dependency of luminance and luminous efficacy with various sustain electrode gap.

200 μm 구조에서 주파수에 따른 휘도 및 효율의 감소에 대한 원인해석은 김현 박사에 의해 이미 발표되었다[8]. 발표된 내용에 의하면 주파수에 따른 효율의 감소는 고주파로 갈수록 어드레스 전극과의 방전이 심해져서 면방전의 비중이 줄어들기 때문으로 해석되고 있다. 그 논문의 결과는 42인치 패널에서 측정하였으나 어드레스와의 방전 전류를 직접적으로 측정하여 제시하지는 못하였고, IR광 측정의 결과로 미루어 추측한 결과이다. 따라서 본 논문에서는 고주파수 구동에서 발생할 수 있는 형광체의 포화 여부에 대해 검증한 결과와 어드레스에 흐르는 방전 전류를 직접 측정한 결과로 이전에 발표된 논문의 부족한 부분을 보충하여 주파수 효과를 설명하고자 한다.



(a) Emission spectrum



(b) Normalized intensity of visible and IR

그림 5 120 μm 에서의 휘도 특성

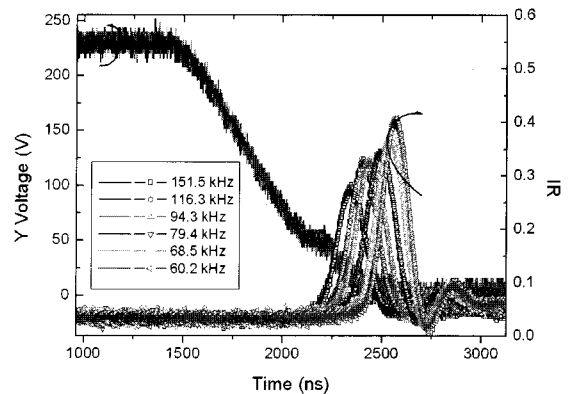
- (a) 발광 스펙트럼
- (b) 정규화된 가시광과 적외선 세기

Fig. 5 luminance at various γ values (120 μm)

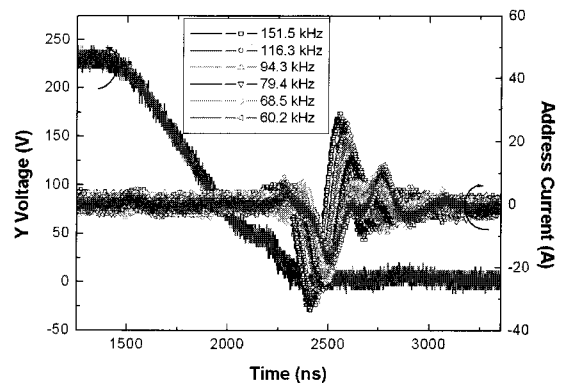
- (a) Emission spectrum
- (b) Normalized intensity of visible and IR

이전의 연구들에서 서스테인 펄스의 개수에 따라 적, 녹, 청의 형광체의 잔광 특성이 달라지는 것을 확인할 수 있었다[9, 10]. 우리가 실험을 진행한 200 μm 간격의 구조에서는 이전의 전극 간격에 비해 방전이 일어날 수 있는 공간이 보

다 넓어지며, 그에 따라 서스테인 방전시 방전공간에 생성되는 플라즈마의 양도 늘어나게 된다. 증가한 방전공간에서 생성되는 Xe 여기종의 양은 더욱 늘어나게 되지만, 늘어난 자외선이 형광체를 통하여 가시광으로 변환되는 과정에서 형광체의 포화로 인해 여기종 밀도는 증가하더라도 가시광이 늘어나지 않는 상황이 초래될 수 있다. 따라서 생성된 플라즈마를 가시광으로 변환시켜 주는 형광체의 포화 문제가 휘도와 효율의 감소에 직접적인 영향을 끼치는지 여부에 대한 확인이 필요하다. 그림 5(a)는 각각 다른 주파수에서 발광되는 광의 파장별 분포를 스펙트럼분석기를 사용하여 측정된 결과이다. 그림 5(b)는 측정된 스펙트럼을 가시광 부분을 적분한 값과 IR광 부분(823,828nm)을 적분하여 주파수에 따른 상대적인 크기 변화를 나타낸 것이다. 그림 5의 (b)를 살펴보면 주파수가 증가함에 따라 가시광 만이 감소하는 것이 아니라 IR광 역시 감소하고, 두 개의 값이 감소하는 비율에 약간의 차이가 있지만 그 차이가 매우 작다는 것을 볼 수 있다. IR광의 크기는 생성된 전자밀도와 관련이 있으므로 주파수 증가와 함께 플라즈마의 밀도도 함께 감소하고 있다고 판단할 수 있다. 이 결과를 볼 때에, 형광체의 포화로 인해서 휘도나 효율이 감소가 발생하는 것은 아니라는 것을 알 수가 있다.



(a) 구동파형과 광파형



(b) 구동파형과 어드레스 전류

그림 6 주파수에 따른 광 파형과 어드레스 전류

Fig. 6 IR waveform and address current at various driving frequencies.

김현 박사의 논문에 제시된 어드레스와의 방전문제를 직접적으로 평가하기 위하여 42인치 패널에서 구동실험을 수행하였다. 7인치 패널에서도 측정을 시도하였으나, 어드레스로 흐르는 전류의 양이 매우 작고 펄스에 의한 잡음으로 정확한 평가를 할 수가 없었다. 따라서 42인치 패널에 에너지 회수가 가능한 방전 유지 회로를 제작하여 어드레스로 흐르는 전류를 측정하였다. 실험에 사용된 패널은 42인치 XGA 급의 패널을 사용하였고, 전극간격은 200 μ m이며 사용된 기체는 Ne-Xe(15%), 400Torr이다. 구동 파형은 Type-B의 vkud 을 사용하였다. 그림 6(a)는 주파수에 따른 IR 광의 변화를 나타내고 있다. 주파수가 저주파로 갈수록 IR광의 크기가 커져가고 있음을 알 수 있다. 그림 6(b)는 유지방전이 시작되는 순간에 어드레스에 흐르는 전류를 측정한 결과이다. 주파수가 빨라질수록 어드레스로 흐르는 방전 전류가 커짐을 알 수가 있다. 즉, 고주파수로 갈수록 전체 방전의 크기는 줄어들어도 불구하고 어드레스와의 방전이 심해짐을 알 수가 있다. 200 μ m 전극 간격의 구조에서는 주 방전 전극인 유지 전극간의 길이가 어드레스 전극과 유지 전극간격의 길이보다 길다. 따라서 유지방전을 위한 구동전압이 증가하며 그에 따라서 방전 후에 쌓이는 벽전하의 양도 증가한다. 그에 비해 어드레스 전극과 유지전극과의 간격은 좁은 값 구조와 동일하기 때문에, 장방전 구조에서는 어드레스 전극과 유지전극간의 방전이 상대적으로 발생하기 쉽게 된다. 특히 주파수가 증가하면 어드레스와 유지전극간의 방전은 더욱 활성화되는 것으로 보인다.

2.3 파형변화를 통한 휘도와 효율 향상

우리는 기존의 80 μ m의 전극 간격을 갖는 셀 구조에서 펄스의 On-time과 Off-time이 벽전하와 프라이밍 입자에 끼치는 영향을 살펴보았다[11]. 80 μ m에서 얻어진 결과에 따르면, 펄스의 형태에 따라서 On-time과 Off-time을 최적화함으로써 효율을 높일 수 있음을 확인하였다. 200 μ m에서 주파수에 따른 휘도와 효율의 감소는 어드레스 전극과의 방전 때문에 발생하기 때문에 격벽 높이와 같은 구조적인 변화를 가져가는 것이 효율향상에 가장 직접적인 영향을 줄 수 있을 것으로 보이나, 현실적인 여러 제약으로 본 논문에서는 펄스의 On-Off 시간을 조절함으로써 80 μ m에서와 동일한 효율상승 효과를 얻을 수 있는지 살펴보았다. 그림 7은 200kHz의 주파수에서 서로 다른 형태의 구동파형을 인가하였을 때에 광 파형을 나타낸다. 그림 7의 (a)는 (b), (c)와는 다르게 한 주기 안에 4개의 IR 파형이 측정되었다. 이중 두 개의 큰 값의 파형은 서스테인 전극간의 방전으로 인해 발생하는 것이며 다른 두 개는 어드레스 전극과 서스테인 전극과의 자기 소거 방전과 관련되어 있다. Type-A에서 이러한 자기 소거 방전은 서스테인 전극상의 벽전하를 지워서 다음 서스테인 방전시 면 전극간에 전계가 약해지는 효과를 가져온다. 전계가 약해짐으로써 효율은 증가하지만, 휘도는 감소하게 된다. 이 경우 T_1 의 값이 커질수록, 서스테인 방전 직후 공간에 남아있는 전하들로 인해서 자기 소거 방전이 더 강하게 나타날 것이며, 이는 서스테인 방전의 약화를 초래할 것이다. T_1 값이 극단적으로 커질 경우, 벽전하가 축적되는 서스테인 방전의 유지구간이 지나치게 짧아져서 방전이 종

료되게 된다. 200 μ m에서 측정된 자기소거 방전은 기존의 80 μ m에서 측정된 자기소거 방전보다는 매우 크게 나타났다. 면전극간의 간격이 멀어짐으로써 방전이 크게 발생하여 면전극에 많은 양의 벽전하가 쌓이고 이로 인해 어드레스와의 자기소거 방전이 상대적으로 커진 것으로 생각된다. 반면에 그림 7(b)와 (c)에서는 자기소거 방전이 나타나지 않고 있다. 자기소거 방전은 유지구간에서 양극이었던 전극이 0V로 떨어지면서 어드레스와 방전이 발생하는 것인데, 그림 7(b)와 (c)의 경우에는 방전이 끝나면서 양극의 전위가 계속 유지된 채로 있다가, 반대쪽 전극의 전위가 Vs로 상승한 후에 0V로 전위가 떨어지기 때문에 면방전과 어드레스와의 방전이 거의 동일한 시점에 발생하게 된다. 그러므로 자기소거 방전은 발생하지 않고 On-time 동안에 발생하는 방전의 크기가 상대적으로 그림 7(a)의 경우보다 커지게 된다.

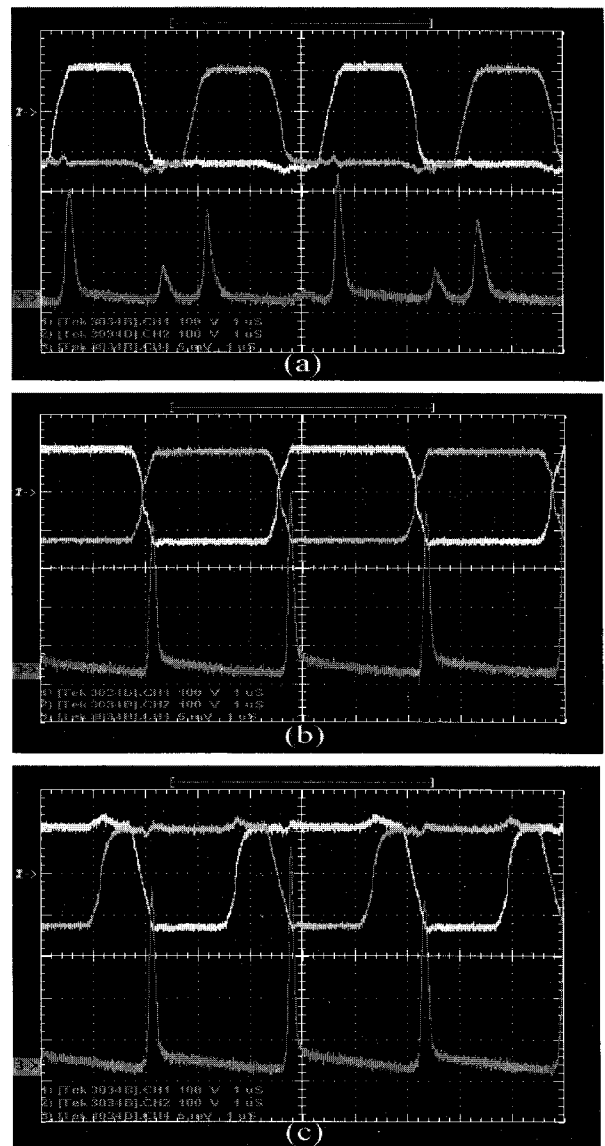
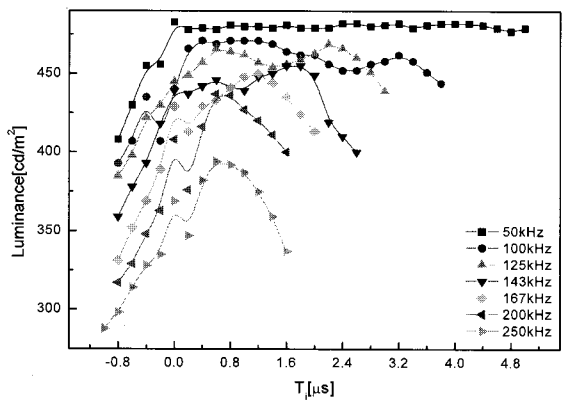
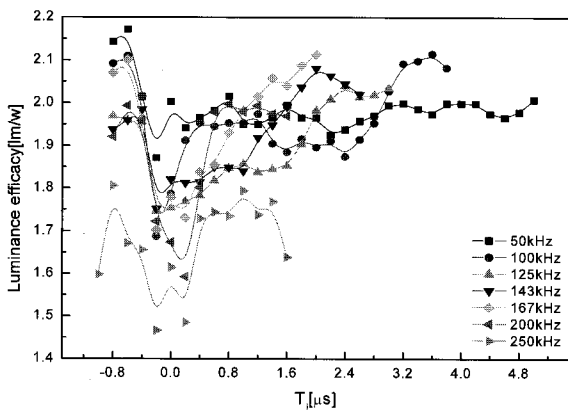


그림 7 200kHz 구동시에 전압과 광 파형
 (a) Type-A ($T_i=1\mu s$) (b) $T_i=0\mu s$ (c) Type-B ($T_i=0.8\mu s$)
 Fig. 7 Sustain waveform and IR emission at 200 kHz
 (a) Type-A ($T_i=1\mu s$) (b) $T_i=0\mu s$ (c) Type-B ($T_i=0.8\mu s$)

그림 8은 Type-A와 Type-B의 파형에서 주파수별로 Off-time(T_i)을 조절하면서 얻어진 휘도, 효율을 나타낸 그림이다. $T_i=0$ 인 지점을 기준으로 T_i 가 양의 방향으로 커지면 Type-B의 파형에서 Off-time이 길어지는 경우를 나타내며, T_i 가 음의 방향으로 커지면 Type-A의 파형에서 Off-time이 길어지는 경우를 나타낸다. 전반적으로 T_i 가 양의 방향으로 커지는 경우(Type-B), 휘도와 효율이 향상되는 결과를 보여준다. 그러나 T_i 가 일정 범위 이상으로 너무 커지면 효율은 지속적으로 향상되나 휘도는 오히려 감소하였다. 이러한 결과는 $80\mu\text{m}$ 에 대해서 실험한 기존의 결과와 동일한 경향성을 보여주고 있다[11]. 반면에 T_i 가 음의 방향으로 증가하는 경우(Type-A), 효율은 증가하나 휘도가 크게 떨어지는 결과를 보여준다. 유지방전 후에 발생하는 자기소거 방전에 의하면 전극 위의 벽전하가 지워짐으로써, 다음번에 발생하는 유지방전은 저전압 방전처럼 낮은 전압에서 방전이 발생하기 때문에 효율이 높아지는 것으로 보인다. 대신에 많은 벽전하가 자기소거 방전으로 소실됨으로 인해 휘도는 매우 낮아지게 된다.



(a)



(b)

그림 8 다양한 주파수에서 펄스가변에 따른 휘도와 효율 (Ne-Xe(5%),500Torr). (a) 휘도 (b) 효율

Fig. 8 Luminance and luminance efficacy at various waveforms (500torr, Ne-Xe(5%)). (a) Luminance (b) luminous efficacy

그림 9는 서스테인 방전이 끝난 직후에 전극간의 벽전압 변화를 평가하기 위하여 각각의 T_i 에 대하여 Vt close-curve를 측정된 결과이다. Vt close-curve는 육각형의 형태를 취하나, 본 논문에서는 어드레스 전극과 먼 전극들간의 벽전하 변화 추이만을 살펴보고자 1사분면에 해당하는 부분만을 측정하였다. 그림 9의 오른쪽 윗 부분에 존재하는 1사분면 그림은 벽전하가 없을 때에 Vt close-curve를 나타내고, 아래쪽 그림들은 T_i 를 달리 하였을 때에 결과를 나타낸다. 측정을 위하여 사용된 파형은 Type-B의 파형을 사용하였다. 유지방전 후에 측정된 Vt close-curve는 벽전하가 없는 경우에 비해서 $V_{L,AY}$ (어드레스 전극과 Y 전극 사이에 방전이 일어날 외부 인가전압)는 175V에서 -60V 정도까지 이동하였다. 이것은 외부에 인가되는 전압이 없더라도 어드레스 전극과 Y전극 간에 항상 방전이 일어날 수 있을 정도로 벽전하가 쌓여 있다는 것을 의미한다. $V_{L,XY}$ (X전극과 Y 전극 사이에 방전이 일어날 외부 인가전압) 값도 좌표평면의 왼쪽으로 크게 이동하였다. 즉, 벽전하가 없는 경우와 비교해서 왼쪽으로 이동한 만큼의 벽전압이 XY 전극 상에 설정되어 있음을 의미한다. 여기서 의미 있는 점은 T_i 가 길어질수록 $V_{L,XY}$ 는 오른쪽으로 이동하고 있는 반면에 $V_{L,AY}$ 는 거의 일정하다는 사실이다. $V_{L,XY}$ 가 오른쪽으로 이동한다는 사실은 그만큼 T_i 가 길어지면서(방전유지 펄스폭이 짧아짐) XY전극 상에 벽전하가 작게 쌓이고 있음을 의미한다. 그러나 $V_{L,AY}$ 가 일정하게 유지되어 있다는 사실은 AY간의 방전은 T_i 에 크게 영향을 받고 있지 않음을 나타낸다. 즉, 본 실험에서 제시한 구동 파형에서 펄스폭을 적당히 조절하면 휘도와 효율을 모두 향상시킬 수 있는 장점이 있지만, 본질적으로 $200\mu\text{m}$ 구조에서 주파수가 증가하면서 효율이 감소되는 원인을 해결하지는 못하고 있다는 것을 의미한다. 앞서 언급했듯이 본 논문에서 수행된 펄스 최적화에 의한 효율의 향상은 방전 유지 시간이 감소할수록 유지 방전 시에 생겨난 하전입자들이 벽전하로 축적되는 양이 감소하고 공간전하로 남아서 효율을 향상시켰다는 것을 의미한다. 따라서 펄스 폭을 최적화하는 방법 이외에도 본질적으로 어드레스전극과의 방전을 억제할 수 있는 새로운 방법에 대한 연구가 추후로 더 진행되어야 할 것이다.

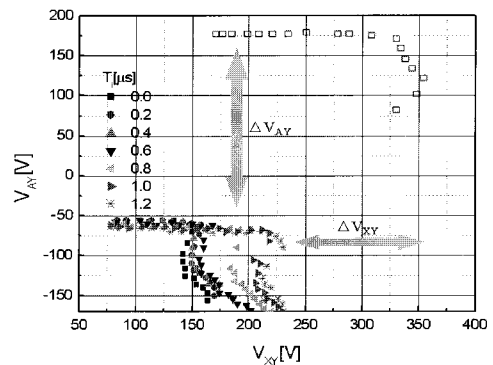


그림 9 유지방전 후에 측정된 VTC의 1사분면.(Vs=230[V], 200kHz, Type-B 파형)

Fig. 9 Right-upper side of Vt close-curve measured after sustain discharge. (Vs=230[V], 200kHz, Type-B waveform)

3. 결 론

본 논문에서는 200 μ m 간격을 갖는 셀구조에서 주파수에 따른 효율 감소의 원인을 해석하고, 고주파 구동에서도 효율을 어느 정도까지는 유지할 수 있는 새로운 방안을 모색하는 실험을 수행하였다. 주파수에 따른 가시광과 IR광 크기를 비교해서 살펴 본 결과, 효율의 감소는 형광체 포화와는 무관한 것으로 생각되어진다. 유지방전 중에 어드레스로 흐르는 전류를 측정 한 결과, 주파수가 증가하면서 IR광은 줄어들었지만, 어드레스로 흐르는 전류는 계속 증가함을 확인하였다. 이로 미루어 어드레스와 면전극 간의 방전이 주파수가 증가하면서 더욱 활성화되는 것으로 보이며, 이는 방전 공간에 존재하는 프라이밍입자가 큰 역할을 한 것으로 생각된다. 본 실험에서 사용한 펄스폭 최적화를 통한 효율 향상 방법은 휘도와 효율을 200kHz에서 37%, 25% 그리고 250kHz에서 34%, 20%씩 향상시킬 수 있었다. Vt close-curve 분석을 통하여 얻어진 결과로는 여전히 어드레스와의 방전을 없애지는 못하는 것으로 나타났으나, 이 방법은 고주파 구동에서 효율이 감소하는 문제에 대한 대안이 될 수 있을 것으로 생각된다. 추후 어드레스와의 방전문제를 해결하는 새로운 방법이 고안된다면, 200 μ m 구조가 실제 제품에 충분히 적용될 수 있을 것으로 보인다.

감사의 글

본 논문은 2008년도 인천대학교 교내 연구비 지원에 의해 수행되었음.

참 고 문 헌

[1] W. J. Chung, B. J. Shin, T. J. Kim, H. S. Bae, J. H. Seo, K. W. Whang, "Mechanism of High Luminous Efficient Discharges With High pressure and High Xe-Content in AC PDP", IEEE Trans. Plasma Sci., vol. 31, pp. 1038-1043, Oct. 2003.

[2] L. F. Weber, "Positive Column AC Plasma Display", IDRC 03, pp. 119-124.

[3] J. K. Lim, C. S. Park, B. T. Choi, H. S. Tae, S. I. Chien, "Improvement of Luminance and Luminous Efficiency Using New Negative Sustain waveform in AC-Plasma Display Panel", SID 06. pp. 597-600.

[4] S. H. Jang, K. D. Cho, H. S. Tae, B. C. Choi, K. C. Choi, "Improvement of luminous efficiency using address voltage pulse during sustain period of ac-PDP", in proc. IDW 00. pp. 767-770.

[5] J. Y. Kim, H. Kim. H. S. Tae, J. H. Seo, S. H. Lee, "Effect of Voltage Distribution Among Three Electrodes on Microdischarge Characteristics in AC-PDP With Long Discharge Path", IEEE Trans. Plasma Sci., vol. 34, pp. 2579-2587, Dec. 2006.

[6] S. T. Lo, C. L. Chen, "Improving Luminous Efficiency of AC-Type Plasma Display Panels by

Adjusting the State of Sustaining Dis-charges in the Sustaining Period", IEEE Trans. Plasma Sci., vol. 30, pp. 428-435, Feb. 2002.

[7] J. K. Kim, J. H. Yang, J. H. Seo, K. W. Whang, "The Improvement of Discharge Characteristics by the Use of Asymmetric Pulse Driving in an Alternating Current Plasma Display Panel", IEEE Trans. Plasma Sci., vol. 29, pp. 377-382, Apr. 2001.

[8] Hyun Kim, Heung-Sik Tae, "Effects of operating frequency on luminance characteristics of wide-gap AC plasma display panel," IEEE Trans.on Plasma Sci., vol. 36, no. 3, pp. 809-815, 2008.

[9] S. H. Jang, K. D. Cho, H. S. Tae, S. I. Chien, S. C. Kim, J. H. Ryu, "Effects of Sustain Pulses number on Decay Characteristics of Green Phosphor Layer in a Surface-Type AC PDP", IDW'01, pp. 981-984, 2001.

[10] S. H. Jang, K. D. Cho, D. C. Jeong, H. S. Tae, S. I. Chien, K. W. Whang, "Effects of Saturation Characteristics of R, G and B Phosphor Layers with Eight Subfields on Color Temperature of AC-PDP", IDW'01, pp. 985-988, 2001.

[11] N. W. Choi, C. S. Min, S. H. Yoon, B. J. Shin, J. H. Seo, "Analysis of Sustain Waveform for Improving Luminance and Luminous Efficacy in AC Plasma Display Panel", IDW'07, vol. 2, pp. 831-834, Dec. 2007.

저 자 소 개



최 낙 원 (崔 洛 源)

1980년 7월 27일생. 2006년 인천대 전자공학과 졸업. 2008년 동대학원 전자공학과 졸업(공학석사). 2008년~현재 삼성전자 디지털미디어 총괄 연구원
Tel : 032-770-4342
Fax : 032-764-2371
E-mail : nakwon99@nate.com



민 충 식 (閔 忠 植)

1981년 10월 3일생. 2007년 인천대 전자공학과 졸업. 2009년 동대학원 전자공학과 졸업(공학석사).
Tel : 032-770-4342
Fax : 032-764-2371
E-mail : mcs4leaf@nate.com



정 동 철 (鄭 東 哲)

1969년 5월 20일생. 1992년 서울대 전기공학과 졸업. 1994년 동대학원 전기공학과 졸업(공학석사). 2005년 동 대학원 전기 및 컴퓨터공학과 졸업(공학박사). 1994년~1999년 삼성 SDI 종합연구소 전임 연구원. 2006년~현재 호서대 디스플레이공학부 조교수

Tel : 041-540-5617

Fax : 041-548-0650

E-mail : dcjeong@hoseo.edu



서 정 현 (徐 正 炫)

1971년 7월 12일생. 1993년 서울대 전기공학과 졸업. 2000년 동 대학원 전기공학부 졸업(공학박사). 2000년 9월~2002년 8월 삼성 SDI PDP 개발센터 과장. 2002년 9월~현재 인천대학교 전자공학과 부교수.

Tel : 032-770-8442

Fax : 032-764-2371

E-mail : pdpsunya@incheon.ac.kr