

전력변환장치에서의 DC 출력 필터 커패시터의 온라인 고장 검출기법

논문

58P-4-21

On-line Failure Detection Method of DC Output Filter Capacitor in Power Converters

손진근[†]
(Jin-Geun Shon)

Abstract - Electrolytic capacitors are used in variety of equipments as smoothening element of the power converters because it has high capacitance for its size and low price. Electrolytic capacitors, which is most of the time affected by aging effect, plays a very important role for the power electronics system quality and reliability. Therefore it is important to estimate the parameter of an electrolytic capacitor to predict the failure.

This objective of this paper is to propose a new method to detect the rise of equivalent series resistor(ESR) in order to realize the online failure prediction of electrolytic capacitor for DC output filter of power converter. The ESR of electrolytic capacitor estimated from RMS result of filtered waveform(BPF) of the ripple capacitor voltage/current. Therefore, the proposed online failure prediction method has the merits of easy ESR computation and circuit simplicity. Simulation and experimental results are shown to verify the performance of the proposed on-line method.

Key Words : Electrolytic Capacitor, Power Converter, Equivalent Series Resistance(ESR), Filtered Waveform(BPF) On-Line Failure Prediction, DC Output Filter.

1. 서 론

전해 커패시터는 대 용량, 저 가격 및 빠른 충전/방전 특성 때문에 다양한 전력 변환장치에서 많이 사용되고 있다. 이러한 전해 커패시터는 DC 에너지의 일시적 저장 및 전압 평활용으로 주로 사용되며, AC/DC 전압의 연계(link) 및 충전/방전 에너지의 완충(buffer)용으로 최근에는 신재생 에너지 분야에도 많이 사용되고 있다. 그러나 전해 커패시터는 전해질(electrolyte)의 사용과 함께 매우 짧은 수명 및 유전체의 재료 특성 등으로 인한 구조적 단점 때문에 사용에 대한 신뢰성이 매우 취약하다는 단점이 계속 지적되고 있는 실정이다[1-3].

전력 변환장치들의 사용 시간 증대는 전해 커패시터의 온도 및 열화 특성을 상대적으로 점점 악화시켜 결국에는 전해액 폭발 등의 사고로 이어질 수 있다[3]. 이러한 전해 커패시터의 사고는 PCB를 통한 단락사고, 전력 변환장치의 시스템 파괴 및 생산라인의 가동정지 등 매우 위험한 상황으로 치달을 수 있으며 이에 대한 대책 마련이 필요하다. 따라서 본 논문에서는 각종 전력 변환장치에 사용되는 전해 커패시터의 파라미터 산출에 근거한 고장신호 검출의 온라인 진단기법을 제안하고자 한다.

이러한 전해 커패시터의 고장진단 기법은 사용시간의 증가에 따른 커패시턴스의 용량 추정기법 보다는 커패시터의

내부 파라미터의 변화, 즉 온도 등의 특성에 따른 등가직렬 저항(equivalent series resistor; 이하 'ESR'이라 칭함)의 추정에 의한 진단기법이 전통적으로 사용되고 있다. 커패시턴스의 용량 추정기법은 운전 중 실험이 어렵다는 점 등 몇 가지 난해한 문제점 때문에 실험의 거의 대부분은 ESR의 추정에 의한 고장 신호 기법에 의존한다[4].

지금까지 제시된 전해 커패시터와 관련된 고장 진단기법들은 다양한 관점 및 전력 변환장치에서 이의 연구가 진행되어 왔다. Afroz M. Imam[5]은 부스트 컨버터의 모델에서 커패시터의 전압과 전류로부터 적응신호처리(LMS)기법을 이용하여 파라미터 연산을 수행하였으며, M. L. Gasperi[6]는 AC 인버터 드라이브 모델에서 ESR 계산 및 전해액의 분출량 관계에 의한 수명예측 모델을 제시하였다. Amine Lahyani[7]은 DC/DC 컨버터에서 온도함수에 따른 ESR 추정이 가능토록 하였으며, 또한 Lee[8]는 PWM 인버터에서의 스위칭 상태에 따른 듀티(duty)비의 계산에 의하여 ESR 추정하는 기법 등을 제시하였으나 거의 대부분은 복잡한 연산과정 및 신호처리 알고리즘에 의존한다는 단점과 함께 한정된 전력 변환장치의 종류에 적용이 가능하다는 단점이 존재할 수 있다.

따라서 본 논문에서는 다양한 전력변환장치에도 적용이 가능한 온라인형 전해 커패시터의 ESR 추정에 의한 고장 진단기법을 제안하였다. 이의 고장 검출기법은 전해 커패시터의 리플 전압 및 전류의 신호 검출로부터 대역통과필터(BPF) 등의 신호 처리과정을 거친 후 커패시터의 ESR 크기 변동을 산정하여 이의 열화 상태를 경고할 수 있도록 하는 비교적 간단한 진단 기법의 장점이 있다. 제안된 알고리즘의 타당성 입증에 위한 시뮬레이션에서는 벽 및 부스트

* 교신저자, 정회원 : 경원대학교 전기공학과 부교수 · 공박

E-mail: shon@kyungwon.ac.kr

접수일자 : 2009년 10월 5일

최종완료 : 2009년 11월 9일

DC/DC 컨버터 뿐 만 아니라 가변속 인버터를 부하로 사용하는 정류기의 DC 출력 필터 커패시터에 모두 동일한 진단 기법을 적용하여 동일한 ESR 추정 특성을 얻을 수 있음을 확인하였다. 또한 DSP를 기반으로 하는 프로토타입의 진단 시스템에 대한 제작 실험결과에서도 DC/DC컨버터의 운전 중 커패시터 ESR 가변에 따른 ESR의 추정 특성은 매우 양호하게 나타났음을 입증하였다.

이의 결과에 따라 전해 커패시터의 ESR 추정 값은 열화가 진행되면서 정상 값 대비 약 2배 이상일 경우에 이상(Abnormal) 징후의 시작으로 판단하는 고장판별 알고리즘에 사용 가능하며, 커패시턴스 추정 알고리즘 및 온도특성 변화에 따른 ESR의 수명 예측 알고리즘을 추가한다면 전해 커패시터의 고장에 대한 종합적인 진단시스템으로 활용 가능할 것이다.

2. 전해 커패시터의 특성 및 고장 모드

2.1 전해 커패시터의 등가회로

전력변환장치에서 에너지의 일시적 저장 및 전압 평활용으로 많이 사용되는 전해 커패시터는 전도성 극판의 한쪽을 전도성 재료인 전해액(electrolytic)을 사용한다는 점이 다른 커패시터와는 다르다. 특히 알루미늄 전해커패시터의 양극판(anode foil)은 매우 높은 순도의 알루미늄 박 표면에 산화피막(Al₂O₃)인 유전체(dielectric)로 형성되어 있으며, 전해액과 전해지(separator), 그리고 음극 알루미늄 박(cathode foil)으로 구성되어 있다[3].

그림 2.1은 이와 같은 전해 커패시터의 구조를 각 재료별로 구성하여 나타낸 그림이다. 여기서 알루미늄 캔의 밑 부분에는 전해액 폭발의 위험에 대비하여 십자(+)모양으로 분출된 펀칭처리의 제작과정을 눈여겨 볼 수 있다. 또한 그림 2.2와 그림 2.3은 각각 그림 2.1의 구성을 근거로 한 알루미늄 전해 커패시터의 등가 구조 및 등가회로를 나타낸 것이다. 여기서 커패시턴스 C의 생성은 양 극(anode & cathode)에서 발생되고 내부 저항 R은 전해액과 절연지의 저항으로 나타내며, C와 병렬로 구성되어 있는 R_{LC}는 전해액 누설 전류(leakage current)에 기인하는 저항이며 L_{ESL}은 등가적렬 인덕턴스를 나타낸 것이다.

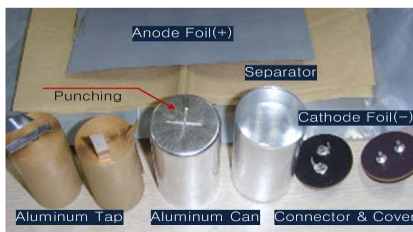


그림 2.1 알루미늄 전해 커패시터의 부품 구성
Fig. 2.1 Components of aluminum electrolytic capacitor.

그림 2.3 (a)의 등가 회로로부터 커패시턴스의 복소 임피던스 Z_C는 식 (2.1)과 같이 나타낼 수 있으며, 여기서 w는 각 주파수(f)를 나타낸다.

$$Z_C = ESR + j2\pi f ESL + \frac{1}{j2\pi f C} = \sqrt{ESR^2 + (wESL - \frac{1}{wC})^2} \quad (2.1)$$

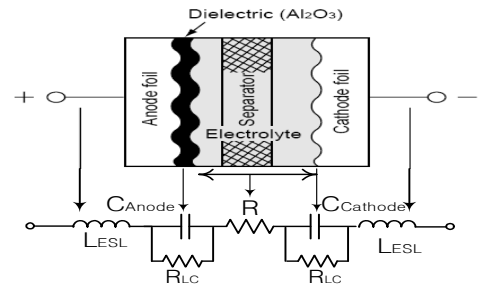
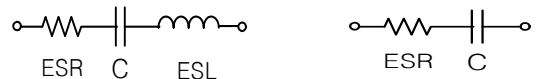


그림 2.2 전해 커패시터의 등가 모델
Fig. 2.2 Equivalent models of electrolytic capacitor.



(a) Commonly equivalent circuit (b) Simplified equivalent circuit
그림 2.3 간략화된 전해 커패시터의 등가 회로
Fig. 2.3 Simplified equivalent circuit of electrolytic capacitor.

2.2 전해 커패시터의 고장 모드

일반적으로 전해 커패시터의 고장 모드 거의 대부분은 전기화학적 반응에 의하여 나타나게 되며 이의 요인으로는 과도한 맥동 전류 등이 있으나 거의 대부분은 사용 온도의 초과라 할 수 있다[3,11-12]. 따라서 전해 커패시터의 고장 및 열화의 메커니즘은 온도 상승에 따른 전해액의 증발(dry up)이 가장 큰 요인이며, 이에 따라 정전용량의 감소 및 tan δ(또는 ESR)의 증가를 초래한다고 할 수 있다.

이와 같은 전해 커패시터의 고장 메커니즘의 확인을 위하여 P.Venet[4]는 실험을 수행하였다. 미국 MIL-HDBK 217F의 표준[2]에 의한 SMPS회로를 구성하여 네 가지의 구성부품에 대한 고장 실험을 수행하였다. 주 스위치인 MOSFET의 스위칭 주파수는 66[kHz]로 하였고, 주위 온도는 25[°C]의 상온에서 2,200[μF], 10[V], 105[°C]의 정격용량을 가지는 전해 커패시터를 구성하여 실험을 수행하였으며, 이의 구성요소별 고장 분포도는 그림 2.4와 같은 결과를 얻었다. 따라서 SMPS 등 전력변환장치에서는 반도체 소자 등 다른 요소들이 수명을 보장하고 있는 대신에 상대적으로 전해 커패시터의 수명이 짧아서 시스템의 신뢰성을 매우 악화시키는 결과를 초래할 수 있다는 것을 알 수 있다.

또한 그림 2.5는 인버터의 회로 구성에 사용되는 전압평활용 전해 커패시터의 사고 모습을 취부한 사진이다. 좌측의 그림에서처럼 전해 커패시터의 고장 모습은 전해액의 분출에 의하여 커패시터 윗 부분의 부피가 부풀어 오른 상태를 확인할 수 있으며, 우측의 사진은 전해 커패시터의 고장이 PCB 전체의 단락 사고로 이어지고 있는 모습을 나타내고 있다. 따라서 전해 커패시터의 고장 및 사고는 산업설비의 생산라인 전체에 매우 심각한 사고를 유발할 수 있으며 이에 대한 예방 진단시스템의 장착은 매우 중요하다 할 수 있다.

따라서 이러한 전해 커패시터의 고장 진단을 위해서는 우선 커패시터의 용량을 계측하는 방법이 있으나 이는 운전 중에 계측이 불가능하고, 제조사 제작과정에서 이미 ±10 ~ 20[%]의 허용오차가 존재하고 있기 때문에 정확한 고장진단이 난해하여 거의 대부분은 ESR의 추정기법에 의존한다.

이와 관련하여 Hao Ma[13]는 전력변환장치에서의 전해 커패시터에 대하여 시간변화에 따른 열화가속 시험을 수행하여 얻는 ESR의 결과와 수학적 해석에 따른 ESR의 추정 변화식을 제시하여 그 결과를 그림 2.6과 같이 제시하였다. 이의 결과에서 알 수 있듯이 커패시터의 사용시간 증대는 ESR의 상승을 초래하고 열화가 진행되면서 ESR의 추정값이 정상 값 대비 약 2배 이상일 경우에 이상(Abnormal) 징후의 시작으로 판단하는 고장진단 알고리즘에 적용 가능하다[1,4].

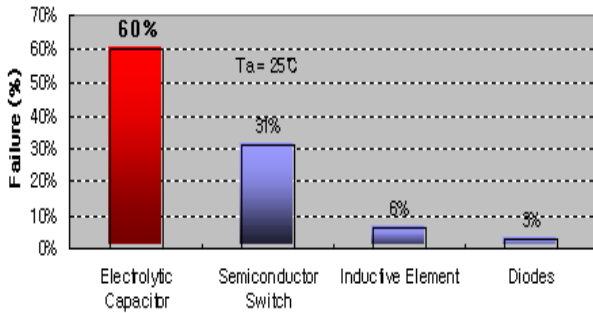


그림 2.4 전력변환시스템의 고장 요소별 분포도
Fig. 2.4 Distribution of failure for each power component.

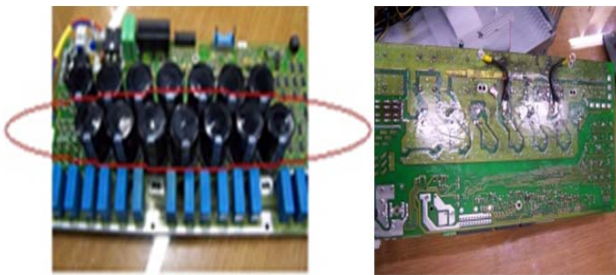


그림 2.5 전해 커패시터의 고장 및 PCB 사고 모습
Fig. 2.5 Failure of electrolytic capacitor and PCB short accident.

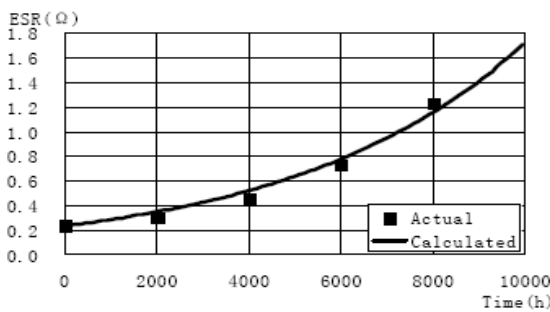


그림 2.6 전해 커패시터의 사용시간에 따른 ESR의 변화
Fig. 2.6 ESR variation to operating time of electrolytic capacitor.

3. 전해 커패시터의 고장 검출기법

그림 3.1은 SMPS 등에 사용되는 정류회로를 포함한 전형적인 DC/DC 컨버터의 회로 구성을 나타내고 있다. 정류 회로부 및 DC 부하단에서는 에너지의 일시적 저장 및 전압 평활화를 위하여 LC 출력필터가 포함된 전해 커패시터를 사용되고 있다.

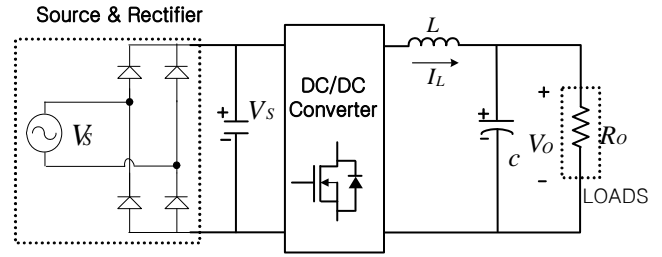


그림 3.1 LC필터를 포함한 전형적인 DC/DC 컨버터
Fig. 3.1 Conventional DC/DC converter with an LC filter.

그림 3.1의 DC 출력부에 대한 LC 필터부에서 인덕턴스 L 은 그 값이 매우 크다면 정전류 소스로 취급할 수 있으나 이는 크기 및 비용의 문제 때문에 이의 값은 매우 제한적으로 사용 가능하며, 전류의 맥동 성분을 저감 시켜주는 전류 평활용 소자로 작용하게 된다. 이때에 인덕터에 흐르는 전류 I_L 은 DC전류의 성분 $I_{L(DC)}$ 와 AC성분의 전류 $I_{L(AC)}$ 로 구분하여 나타낼 수 있고 이는 식 (3.1)과 같이 표현할 수 있다.

$$I_L = I_{L(DC)} + I_{L(AC)} \quad (3.1)$$

또한 이러한 회로의 구조에서 전압 평활용 전해 커패시터 C 는 DC 소스에 대해서는 개방(open)회로를 형성하므로 오로지 인덕터 전류 $I_{L(AC)}$ 의 AC 성분 전류만이 커패시터를 통하여 흐르게 된다. 따라서 그림 3.1의 회로에 대해서 정류부 및 DC/DC 컨버터부를 제외한 LC필터 출력부에서의 AC 출력 성분의 분석은 그림 3.2와 같은 등가회로로 간략화 시킬 수 있다.

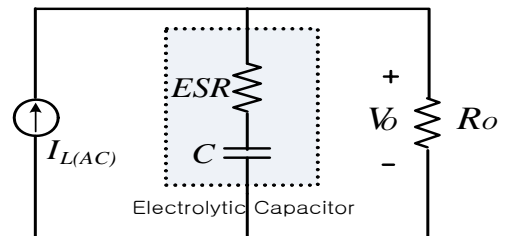


그림 3.2 AC출력 분석을 위한 LC필터의 간략화 회로
Fig. 3.2 Simplified circuit of LC filter for AC output analysis.

따라서 그림 3.1과 같이 표현된 LC 필터의 출력 인덕터 L 은 AC 전류소스 $I_{L(AC)}$ 로 대체할 수 있으며, 이때의 전해 커패시터는 그림 2.3과 같이 표현된 간략화 등가모델에 근거하여 그림 3.2와 같이 나타낼 수 있다. 그림 3.1과 같은 SMPS 전력변환회로의 경우 스위칭 동작 주파수는 최소 20[kHz]가 넘고 일반적인 DC/DC 컨버터의 경우에도 거의 다 10[kHz]를 상회하며 또한 커패시터의 경우에도 그 값이 최소 수 백 μF 을 초과하게 된다. 이러한 특성 때문에 전해 커패시터의 임피던스는 ESR 값의 크기가 그 특성을 좌우하게 된다. 그러므로 그림 3.2와 같은 회로 구조에서 커패시터 C 는 단락회로로 전환시킬 수 있으며, 이에 따라 부하저항 R_o 에서의 출력 AC 맥동 전압($V_{O(AC)}$)은 식 (3.2)로 표현할 수 있다.

$$V_{O(AC)} = \frac{ESR \times R_O}{ESR + R_O} \times I_{L(AC)} \quad (3.2)$$

식 (3.2)로 부터 DC/DC 컨버터의 출력 맥동 전압은 커패시터의 ESR 값과 관계가 있으며 또한 인덕터의 AC 맥동 전류 및 부하저항의 크기와 관련되어 있음을 알 수 있다. 그러나 출력 전압의 평활화 특성을 얻기 위해서는 ESR이 부하저항 보다 그 값이 매우 적어야 하며 이러한 특성을 감안하면 출력 AC 맥동 전압은 식 (3.3)으로 다시 쓸 수 있다.

$$V_{O(AC)} = ESR \times I_{L(AC)} \quad (3.3)$$

이러한 관계식에서 출력 전압의 맥동은 커패시터의 ESR 값에 따라 매우 영향을 받으며 또한 인덕터의 맥동전류 $I_{L(AC)}$ 값에도 지배적임을 알 수 있다. 그리고 실제의 동작에서는 인덕터에 대한 맥동 전류의 크기는 인덕턴스 값, 입출력 전압의 차이 및 스위칭 듀티(duty) 비에 의하여 결정된다. 그러나 DC/DC 컨버터가 정상상태에서 운전되는 경우에는 인덕터의 맥동 전류는 위의 세 가지 요소에 의해서 거의 작용하지 않기 때문에 이의 전류 값은 거의 일정하게 유지하게 된다. 따라서 AC 출력 전압의 맥동성분은 커패시터의 ESR 값의 크기에 직접 비례하게 됨을 알 수 있다.

그러므로 높은 맥동 성분의 전압은 부하 저항과 병렬로 연결되어 있는 높은 ESR 값을 가지는 열화된 전해 커패시터에서 나타나게 될 것이며, 전해 커패시터의 맥동 전압 증가는 ESR 값의 증가로 나타내게 되며 이로써 커패시터의 열화 및 고장 상태를 진단할 수 있게 된다.

SMPS 등 대부분의 DC/DC 컨버터에서는 인덕터 L의 부작이 거의 필수적이긴 하지만 설령 정류기의 경우와 같이 인덕터 L을 부착하지 않더라도 위의 알고리즘은 성립한다. 왜냐하면 DC/DC 컨버터에서 전해 커패시터가 LC 필터의 형태인 인덕터 L과 함께 사용되지 않는 경우라 하더라도 커패시터의 맥동전압은 식 (3.3)과 같이 부하 전류의 크기에 의하여 영향을 받게 된다. 따라서 AC 출력 맥동 성분의 전압 변동은 전해 커패시터의 ESR 값의 크기와 직접 관계되어 나타나므로 위의 추정알고리즘은 DC/DC 컨버터 뿐만 아니라 DC/AC 인버터 등 다양한 전력변환장치에도 열화 상태를 진단할 수 있는 ESR의 추정이 가능하다.

그림 3.3은 본 논문에서 제안한 전해 커패시터의 온라인 고장진단 기법에 대한 블록 다이어그램을 나타내고 있다. 이는 커패시터의 리플 전압 및 전류(V_C & I_C)로 부터 대역통과필터(BPF), 정류기를 통한 RMS 검출기, 저역통과필터(LPF), 히스테리시스 비교기 및 ESR 알람 등으로 구성되어 있다. 이의 구성에서 BPF는 DC 컨버터의 ON-OFF 스위칭에 의한 고주파 노이즈 제거 및 DC 전압 성분을 제거한 AC 출력의 맥동 전압을 얻게 되며, 이의 AC 맥동 전압 V_{BPF} 는 정류기를 거쳐서 DC 맥동 전압의 RMS 값 V_{recti} 로 변환된다. 이후 저역통과 필터에서는 DC 전압 V_{LPF} 를 출력하게 되고 이 값이 커패시터 ESR의 등가치로 변환하게 된다. 그리고 이 값은 고장 알람을 트리거링 할 수 있는 미리 결정된 히스테리시스 비교기의 기준치(reference ESR)와 비교하게 되며, 일정 지속시간의 유무를 판단하여 ESR 알람에 신호를 보낼 수 있도록 할 수 있다.

즉, 이 때의 ESR 계산은 커패시터의 맥동전류 I_C 의 검출에 의하여 V_C 전압 검출과 동일한 알고리즘을 적용하여 그림 3.3과 같이 나뉜 연산을 거쳐 ESR 값을 온라인으로 직접 계산한다. 이의 결과에 따라 전해 커패시터의 ESR 추정 값은 열화가 진행되면서 정상 값 대비 약 2배 이상일 경우에 이상(Abnormal) 징후의 시작으로 판단하여 ESR 알람에 신호를 전송하게 되며, 이의 알람이 지속적으로 반복되면 열화 커패시터의 교체 등으로 사고를 미연에 방지할 수 있게 된다.

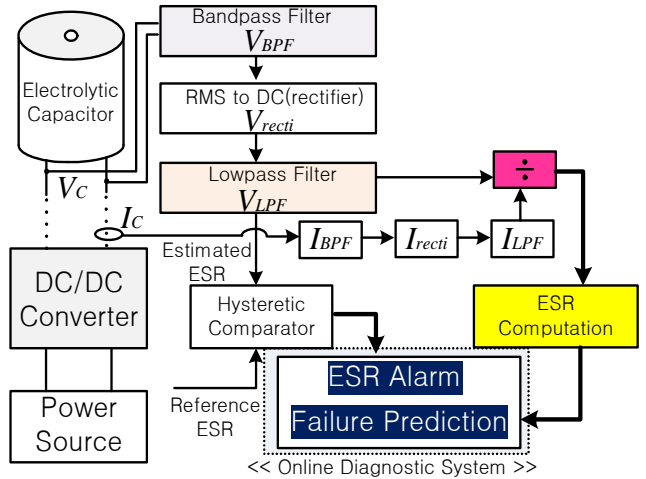


그림 3.3 제안된 고장 검출기법의 블록다이어그램

Fig. 3.3 Block diagram of the proposed electrolytic capacitor failure prediction method.

4. 시뮬레이션 및 실험 결과

4.1 시뮬레이션의 결과

전해 커패시터의 특성을 고찰한 2장에서서의 내용과 커패시터 ESR의 검출기법에 의한 제안된 고장진단 알고리즘의 타당성을 입증하기 위하여 시뮬레이션을 수행하였다. 이는 그림 4.1과 같이 DC/DC 벡(Buck) 컨버터를 구성하여 PSIM 6.0 툴을 사용하여 모의하였다(단, 이하 LPF 등의 회로 구성들은 생략하였음). 또한 본 시뮬레이션에서는 앞에서와 동일한 조건의 Boost 컨버터를 구성하여 이의 결과 특성이 다양한 전력변환장치에도 적용이 가능한가를 동시에 파악하였다. 본 알고리즘에

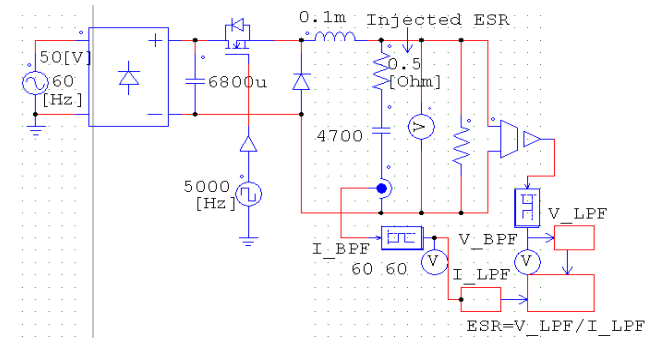


그림 4.1 ESR 추정을 위한 Buck 컨버터의 모의회로

Fig. 4.1 Simulation circuit of buck converter for ESR estimation.

의하여 추정하고자 하는 ESR은 DC 부하단에 커패시터를 선정하여 이의 전압 V_C 와 전류 I_C 를 계측하여 신호처리를 수행하였다.

이때의 추정하고자 하는 ESR 값은 PSIM 상에서 커패시터의 내부 파라미터 설정모드가 없는 관계로 인하여 이를 직렬로 주입(Injected ESR)하여 연결하였으며(0.5[Ω] 및 1.0[Ω]), 전압의 계측에 대한 신호처리 과정은 그림 3.3과 마찬가지로 V_{BPF} , V_{recti} 및 V_{LPF} 의 순으로 표시하였다. 이때의 시뮬레이션 조건은 벡 컨버터 및 부스트 컨버터 모두 동일하며 다음과 같이 설정하였다.

- 전원 $V_s=50[V_{peak}]$, 60[Hz], 부하저항 : 100[Ω]
- 듀티비 :0.5, MOSFET의 스위칭 주파수 : 5[kHz],
- V_{IN} (정류기) 및 V_C 커패시터 : 6,800[μF] 및 4,700[μF]
- 인덕터 L : 0.1[mH]

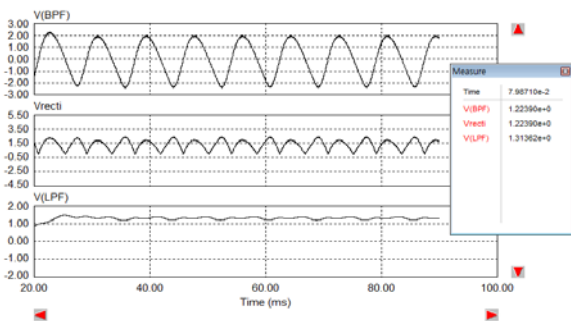


그림 4.2 ESR=0.5[Ω]인 경우 전압의 신호처리 파형 (벡 컨버터)

Fig. 4.2 Voltage signal processing waveforms with a ESR=0.5[Ω] (in case of buck converter).

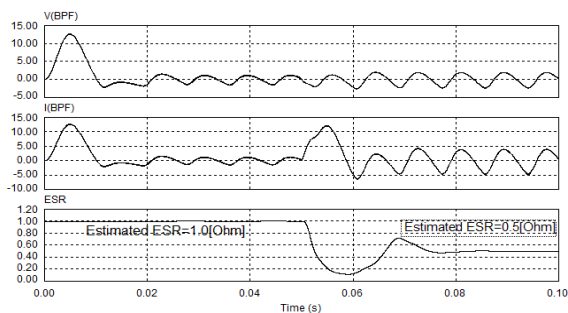


그림 4.3 ESR의 가변에 따른 추정된 ESR의 결과 (벡 컨버터)

Fig. 4.3 Estimated ESR results with the injected ESR variation. (in case of buck converter)

그림 4.2는 벡 컨버터의 출력단 커패시터의 전압파형에 대한 신호처리 파형의 결과로 그림 3.3의 절차 순서에 의한 필터 통과 후의 파형을 각각 나타내었다(V_{BPF} , V_{recti} 및 V_{LPF} 의 순). 이때의 계측시간은 20[ms] 이후의 정상 상태를 계측하였으며, 주입된 ESR 값은 0.5[Ω]으로 선정하였다. 세 파형 모두 제안된 알고리즘의 절차에 따라 잘 추종하고 있음을 알 수 있다.

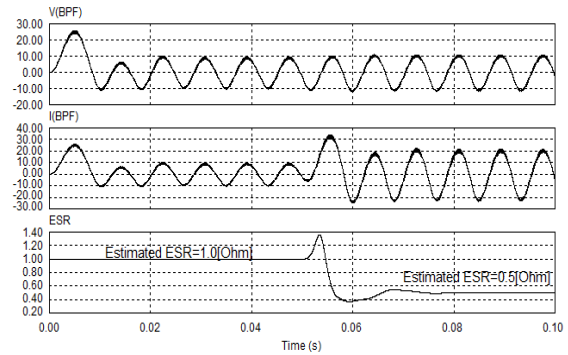


그림 4.4 ESR의 가변에 따른 추정된 ESR의 결과 (부스트 컨버터)

Fig. 4.4 Estimated ESR results with the injected ESR variation. (in case of boost converter)

그림 4.3은 앞에서와 같은 조건의 벡 컨버터의 출력단 커패시터의 전압 및 전류 파형의 검출에 의한 대역통과필터 후의(V_{BPF} 및 I_{BPF}) 신호처리 관계에 의한 ESR 추정값 추이를 나타낸 그림이다. 이의 관계는 그림 3.3에서 설명한 알고리즘의 관계를 이용하여 ESR을 추정하였으며, 50[ms]의 시간 경과 후 커패시터의 ESR을 내부와 직렬로 주입(Injected ESR)하여 그 값이 변하도록 하였다. 시뮬레이션상의 내부 스위치 연결에 의하여 ESR을 초기 1.0[Ω]으로 실험하다가 50[ms]후에는 0.5[Ω]로 가변 시켰다. 이의 결과는 주입된 ESR 값에 대응하여 추정된 ESR 값은 오차가 거의 없이 매우 잘 추정함을 확인할 수 있다.

또한 그림 4.4는 그림 4.3과 같은 조건에서 부스트 컨버터로 동작시킨 ESR의 추정결과를 각각 나타낸 것이다. 이의 결과 역시 ESR을 초기 1.0[Ω]으로 실험하다가 50[ms]후에는 0.5[Ω]로 가변 시켰으나 이의 값에 잘 대응하여 추정된 ESR 값은 오차가 거의 없이 잘 추정함을 확인할 수 있다.

그림 4.5는 V.V.V.F.(가변속) 인버터가 포함된 정류기 DC 출력단의 커패시터 전압 및 전류파형의 계측에 의한 ESR 추정값의 추이를 나타낸 것이다. V.V.V.F. 인버터에 의한 3상 4극 유도전동기의 속도제어기를 DC 커패시터의 정류기 부하에 부착하여 모의실험을 수행 하였으며 이때의 정류기 출력에는 인덕터 L를 부착하지 않고 시뮬레이션을 수행하여 보았다. 60[Hz], 전압 RMS 560[V]의 전압을 인가하였으며, 커패시터의 조건은 그림 4.3 및 그림 4.4와 같게 설정하였다. 이때의 ESR의 가변에 의한 추정은 150[ms]의 시간 경과 후 커패시터의 ESR이 변하도록 하였다. 이의 결과는 기동전류(Isa)의 변화에 따라 약간의 노이즈는 나타나고 있으나, 이는 커패시터의 전압/전류에 대한 필터 통과 후의 파형이 같이 변화하기 때문에 ESR의 추정에는 아무런 영향이 없고 다만 ESR의 가변에 따른 과도상태에서만 이의 값이 변화할 따름이다.

따라서 본 논문에서 제안한 ESR에 의한 전해 커패시터의 고장 검출기법은 커패시터의 리플 전압 및 전류로부터 적절한 신호처리(필터처리 후 RMS변환 등)를 거쳐 커패시터의 ESR 값을 계산하여 이의 크기 변동에 대한 열화상태 및 고장 검출을 수행하도록 할 수 있다는 간단한 방식의 장점이 있다. 따라서 이의 방법은 온라인으로 처리할 수 있다는 장점이 있으며, 식 (3.3)의 내용 설명처럼 맥동전압의 크기에

의하여 ESR의 크기를 추정할 수 있으므로 DC/AC 인버터 및 DC/DC 컨버터 등 전력변환장치의 종류에 상관없이 범용적으로 활용 가능하다는 것이 장점이 있다.

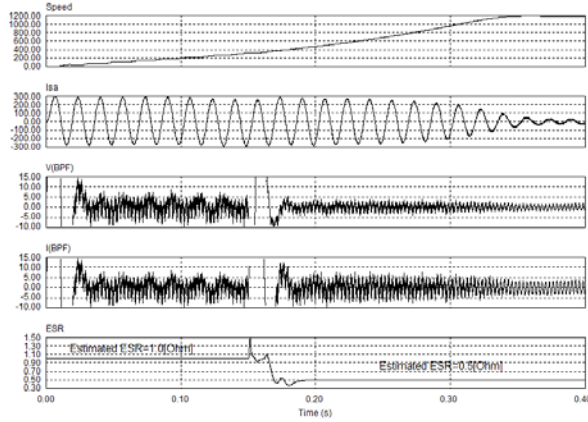


그림 4.5 ESR의 가변에 따른 추정된 ESR의 결과 (인버터 부하의 정류기)

Fig. 4.5 Estimated ESR results with the injected ESR variation. (in case of Rectifier-inverter)

4.2 실험 결과

본 논문에서는 3장에서의 ESR 추정 알고리즘과 위에서의 시뮬레이션의 결과를 토대로 실험을 수행하였다. 실험은 그림 3.1의 회로 구성과 그림 3.3의 알고리즘을 기반으로 하여 50[V]의 교류 입력전압과 5[kHz]의 스위칭 주파수, 부하 저항을 100[Ω]하는 등 시뮬레이션 조건과 동일한 벡 컨버터를 제작하여 실험을 수행하였다.

DC 출력단 커패시터의 리플 전압과 전류를 센서로부터 측정하여 ADC를 거친 후, DSP TMS320VC33에서 구현된 BPF를 통과하여 신호처리 한 후 ESR을 연산하여 이의 결과를 DAC를 거쳐 이를 모니터링 하도록 하였다. 이때의 BPF 설계는 식 (4.1)과 같은 전달함수의 관계에 의해서 구현할 수 있으며 이의 직접형 계수관계는 MATLAB의 필터디자인 블록에서 체비셰프 필터의 선정으로부터 얻어진 계수를 이용하였다. 이때의 필터 전달함수의 차수는 6차(K)로 선정하였으며, a_K 와 b_K 는 각각 분모/분자 측의 직접형 계수를 나타낸다. 따라서 DSP 보드에서의 프로그램에서는 이의 계수를 이용하여 BPF를 프로그래밍 하였으며 샘플링 주파수는 20[kHz]로 중심 주파수 대역은 5[kHz]를 갖도록 하였다.

$$H(z) = \frac{b_0 + b_1 z^{-1} + b_2 z^{-2} + \dots + b_K z^{-K}}{1 - a_1 z^{-1} - a_2 z^{-2} - \dots - a_K z^{-K}} \quad (4.1)$$

그림 4.6은 5[kHz]로 스위칭되는 벡 컨버터에서 DC 부하단의 BPF 통과 없는 전해 커패시터의 리플 전류 및 전압 파형을 채널 1,2에서 각각 나타내고, 채널 3,4에서는 이들의 파형을 각각 BPF로 통과시킨 파형을 각각 나타낸 것으로 센서로부터의 파형을 잘 신호처리 하고 있음을 보여준다.

그림 4.7은 그림 4.6과 동일 조건에서 BPF 통과 후의 전해 커패시터의 리플 전류(I_{BPF}), 정류된 DC 값(I_{recti})을 채널 1,2에서 나타내고, 채널 3,4에서는 식 (3.3)의 맥동 전압 값을

LPF로 통과시킨 파형(V_{LPF}) 및 ESR의 추정값을 각각 나타낸 것이다.

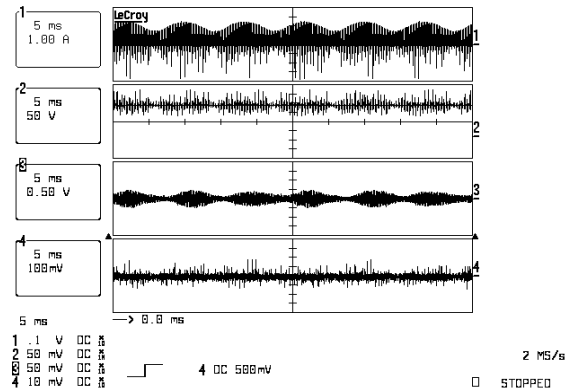


그림 4.6 벡컨버터의 부하 커패시터의 전류/전압 및 BPF를 통과한 전류/전압 파형

Fig. 4.6 The current/voltage of boost converter and filtered current/voltage waveform of load capacitor.

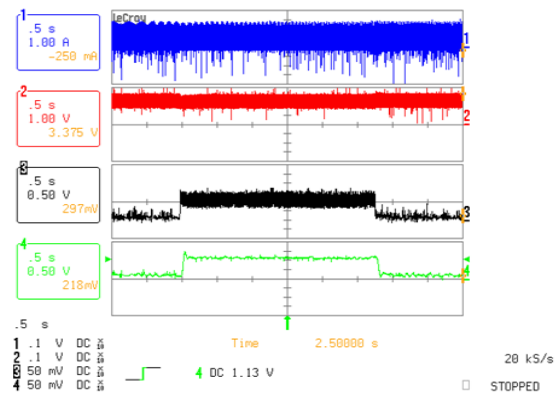


그림 4.7 벡컨버터에서 전해 커패시터의 ESR 추정 (I_{BPF} & I_{recti} , V_{LPF} & ESR Estimation)

Fig. 4.7 The estimation of ESR at boost converter.

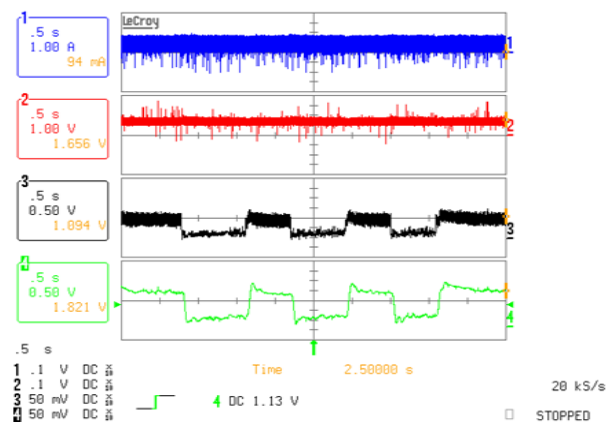


그림 4.8 벡컨버터에서 전해 커패시터의 ESR ON/OFF 추정 (I_{BPF} & I_{recti} , V_{LPF} & ESR Estimation)

Fig. 4.8 The estimation of ESR(ON/OFF) at boost converter.

이때의 ESR 추정은 기존의 전해 커패시터 ESR 값을 추종토록 하였고, 약 1[초]가 지난 후에는 강제로 1[Ω]의 선트 저항을 스위치로 삽입하도록 약 3[초] 후에는 다시 원래의 저항값을 유지하도록 하여 ESR의 변동값 추이를 파악하도록 하였다. 따라서 이들의 파형으로부터 그림 3.3의 추정 알고리즘을 충실히 수행하고 있음을 알 수 있으며 이의 변화에 따라 고장 알람 및 예방 진단시스템을 가동할 수 있다. 또한 그림 4.8은 그림 4.7의 동작파형에 대하여 선트 저항값에 대한 ON/OFF의 수행 및 스코프 시간영역을 확장한 파형을 나타낸 것이다. 따라서 위의 결과에 대한 전해 커패시터의 ESR 추정은 정상시에 비하여 일반적으로 2배 이상의 값으로 나타날 때 수명말기로 판정하는 등 고장진단의 주 데이터로 사용할 수 있다.

5. 결 론

DC/DC 컨버터 등 다양한 전력 변환시스템에서 사고의 강한 요인으로 작용하고 있는 전해 커패시터의 고장진단을 위해서는 커패시터의 ESR 값 추정이 매우 중요하다. 따라서 본 논문에서는 이의 고장진단을 위하여 온라인으로 ESR 값을 추정할 수 있는 간단한 기법의 새로운 알고리즘을 제안하였다. 이의 방법은 DC 부하단의 전해 커패시터에 대한 맥동 전류 및 전압 신호를 BPF에 통과시킨 후 이를 정류하여 다시 LPF의 신호처리를 거쳐 간단한 연산 후 ESR 값을 추정하는 방식이다.

추정된 ESR의 값은 열화가 진행되면서 정상 값 대비 약 2배 이상일 경우에 이상 징후의 시작으로 판단하여 ESR 알람에 신호를 전송하도록 하며, 이의 알람이 지속적으로 반복되면 열화 커패시터의 교체 등으로 사고를 미연에 방지할 수 있게 된다. 이의 추정 방식은 ESR 값의 변동에 따라 맥동 전압의 크기가 같이 변동하도록 하는 방식을 사용하기 때문에 다양한 전력 변환시스템에 적용가능하며 맥동 주파수의 분석기법 등에 비하여 연산이 빠르다는 장점이 있다. 향후에는 커패시턴스 값의 추정 실험 및 수명 예측 프로그램을 추가하여 커패시터의 종합적인 고장진단 시스템을 구축할 계획이다.

감사의 글

이 연구는 2009학년도 경원대학교 지원에 의한 결과이며 또한 지식경제부(에기평)의 2008년도 '전력산업연구개발사업'의 연구 지원에 의하여 연구 수행된 내용의 일부임

참 고 문 헌

[1] E.C. Aeloiza, J.H. Kim, P. Ruminot, P.N. Enjeti, "A Real Time Method to Estimate Electrolytic Capacitor Condition in PWM Adjustable Speed Drives and Uninterruptible Power Supplies," in Conf. Rec. IEEE 2005 PESC, pp.2867-2872.
 [2] United States Department of Defense, "US MIL-HDBK-217F Reliability Prediction of electronics Equipment," Version F, Notice 2, USA, 1995.

[3] 기술표준원 신뢰성전문위원회, "알루미늄 전해 커패시터 해설서 RS C 0005", 산업자원부, 2001년 11월.
 [4] P. Venet, F. Perisse, M.H. El-Hussein, and G. Rojat, "Realization of a smart electrolytic capacitor circuit", *IEEE of Industry Applications Magazine*, No.1, pp. 16-20. 2002.
 [5] Afroz M. Imam, Thomas G. Habetler, Ronald G. Harley and D. M. Divan, "LMS based Condition Monitoring of Electrolytic Capacitor" *IEEE Trans. on Ind. Appl.*, vol., 41, no.6, pp.848-853, 2005.
 [6] M.L. Gasperi, "Life Prediction Modeling of Bus Capacitor in AC Variable-Frequency Drives", *IEEE Trans. on Ind. Appl.*, vol., 41, no.6, pp.1430-1435, 2005, Nov./Dec.
 [7] Amine Lahyani, Pascal Venet, Guy Grellet, and Pierre-Jean Viverge, "Failure Prediction of Electrolytic Capacitors During Operation of a Switchmode Power Supply", *IEEE Trans. on Power Electronics*, Vol.13, No.6, pp.1199-1207, November 1998.
 [8] 이광운, "인버터 직류링크 전압 평활용 전해 커패시터의 고장 진단", *전력전자학회 논문지*, 제12권 제5호, pp. 372-377, 2007년 10월.
 [9] 안치영, 김재중, 장석원, 신승중, 광계달, "알루미늄 전해 커패시터의 가속열화시험," *대한기계학회 추계학술대회 논문집*, pp.1-6, 2006.
 [10] Matsushita Electronic Components Co, "Technical guide of aluminum electrolytic capacitors," Mar. 2, 2000.
 [11] <http://www.chemi-con.co.jp/e/catalog/aluminum.html>
 [12] J.W. Kolar and S.D. Round, "Analytical calculation of the RMS current stress on the DC-link capacitor of voltage-PWM converter systems", *IEE Proc.-Electr. Power Appl.*, Vol. 153, No. 4, pp.535-543, July 2006.
 [13] Hao Ma, Xin-yun Mao, Ni Zhang and De-hong Xu, "Parameter Identification of Power Electronic Circuits based on Hybrid Model", in Proceedings of 2005 IEEE Power Electronics Specialists Conference pp.2855-2860.

저 자 소 개



손진근 (孫珍勳)

1990년 숭실대학교 전기공학과 졸업. 1992년 동 대학원 전기공학과 졸업(석사). 1997년 동 대학원 전기공학과 졸업(공학박). 1992~1995 현대중공업(주) 기전연구소 주임연구원. 2002. 2~2003. 2 일본(국립) 가고시마대학 전기공학부 해외 Post-doc. 1997~현재 경원전문대학/경원대학교 전기공학과 부교수.
 Tel : 031-750-5711, Fax : 031-750-5354
 E-mail : shon@kyungwon.ac.kr