

# 혼합형 디지털 자동 전압 조정 장치를 이용한 선박용 동기발전기의 출력전압제어

논문

58P-4-6

## Voltage Control of a Synchronous Generator for Ship using a Compound Type Digital AVR

박상훈\* · 이상석\*\* · 유재성\*\*\* · 이수원§ · 원충연†

(Sang-Hoon Park · Sang-Seuk Lee · Jae-Sung Yu · Su-Won Lee · Chung-Yuen Won)

**Abstract** - In this paper, an exciter current control of a synchronous generator for ships using a compound type digital automatic voltage regulator (DAVR) in order to provide a constant output voltage of the generator is presented. The compound type DAVR is composed of a controller part to adjust output voltage and an power source unit to supply power to the exciter. The controller part, which generates the PWM switching pattern via the PI controller, drives a power MOSFET for bypass to limit the SG's exciter current. The power source unit part is parallel connected to an output terminal of the generator through a reactor and a power CT. The residual magnetic flux of SG provides exciter current to the exciter through the reactor during the initial running or no load state and load current supplies field current to the exciter through the power CT during loading state. This paper confirmed an experiment to verify the validity of compound type DAVR system for controlling output voltage of synchronous generator.

**Key Words** : Synchronous Generator, Reactor, Power CT, Compound Type Digital AVR

### 1. 서 론

선박용 동기발전기는 선박의 추진력을 공급하는 디젤엔진과 축으로 직결되어 있어, 선박운항 시 전력이 발생되어 선박의 주전원 공급용으로 사용된다. 선박용으로 사용되는 전기기기 및 제어장치는 육상용과 달리 해상에서 운항되기 때문에 그 특수성으로 인하여 절대적인 품질의 신뢰성이 요구되는 제품으로 개발되어야 한다[1]. 기존의 선박용 동기발전기는 출력전압을 제어하기 위해 사이리스터를 사용하는 TCR(Thyristor Control Rectifier) 방식의 아날로그 AVR이 대부분이었다. 아날로그 방식의 AVR은 현재 많은 선박에 탑재되어 내구성면에서는 신뢰성을 검증받았다. 하지만, 사이리스터와 아날로그 소자를 사용하여 회로를 구성하였기 때문에 제어의 동특성이 저하되고, 장시간 사용 시 제어기의 성능이 급격히 저하되는 단점이 있다[1-9]. 또한, 최근에는 선박에 사용되는 모든 기기의 상태를 감지하면서, 직접 제어를 할 수 있는 디지털방식의 AVR을 요구하고 있다[5-9].

동기발전기의 출력전압을 제어하기 위해서는 동기발전기 계자에 공급되는 전력과 자동전압조정장치를 구동하기 위한 전원이 필요하다. 기존에는 자동전압조정장치의 전원을 확보하기 위해 배터리와 같은 별도의 보조전원을 사용하였다.

하지만, 최근에는 불필요한 공간과 무게를 차지하는 배터리를 대신하는 보조전원을 확보하기 위한 방법들이 제시되고 있다 [1], [9].

본 논문에서 적용한 혼합형 DAVR은 리액터와 전력용 변류기를 이용하여 정격출력의 10[%] 정도만을 동기발전기의 계자전원으로 공급되도록 설계된 방법을 사용하였다. 따라서 적은 전원용량만을 가지고 동기발전기의 출력전압을 제어하게 되므로 제어기장치의 안전성을 향상시키고 시스템의 부피를 크게 줄일 수 있다. 초기기동 및 무부하 시에는 동기발전기의 잔류자속성분이 리액터를 통하여 동기발전기의 계자에 전류를 공급된다. 부하 시에는 부하에 흐르는 전류가 전력용 변류기를 통하여 동기발전기의 계자에 전류를 공급하게 된다. 이때, 동기발전기의 계자에 공급되는 전류는 DAVR에 의해 스위칭되는 Bypass용 Power MOSFET을 통하여 전달된다.

앞에서 언급했듯이 본 논문에서 제안한 혼합형 DAVR은 동기발전기 출력전압의 10[%] 정도만을 제어하여 계자에 전원을 공급하기 때문에 DAVR 고장 시에도 출력전압이 급격히 상승하지 않고 출력전압의 10[%] 정도만이 상승하게 된다. 일반적으로 선박용 동기발전기의 경우 정격의 20-30[%] 정도의 설계여유를 고려한다면 본 논문에서 제안한 혼합형 DAVR은 고장 시에도 선박용 동기발전기를 안정적으로 유지할 수 있다.

본 논문의 실험에서 사용된 리액터와 전력용 변류기는 동기발전기의 사양을 고려하여 설계되었다. 또한, 전체 시스템을 디지털화 하기 위해 제어용 하드웨어의 구성은 TI사의 제어용 DSP인 TMS320F2811을 사용하였다.

### 2. DAVR의 기본 원리

그림 1은 동기발전기의 출력전압을 일정하게 제어하기 위한 DAVR의 기본원리를 나타낸 제어블록도이다. 동기발전기의

\* 정 회 원 : 성균관대학교 메카트로닉스협동과정 박사과정

\*\* 비 회 원 : (주)팩테크 대표이사

\*\*\* 비 회 원 : (주)팩테크 연구소장 · 공박

§ 비 회 원 : 성균관대학교 BK21 연구교수 · 공박

† 교신저자, 시니어회원 : 성균관대학교 정보통신공학부 교수 · 공박

E-mail: won@yurim.skku.ac.kr

접수일자 : 2009년 7월 6일

최종완료 : 2009년 9월 14일

출력전압( $V_o$ )은 기준입력값( $V_o^*$ )을 추종하기 위해 두 값 사이의 편차( $\epsilon = V_o^* - V_o$ )를 구하여 제어장치의 입력으로 사용된다.

제어장치는 입력된 편차량을 통하여 동기발전기의 계자 권선에 흐르는 전류량을 제어하기 위해 전력변환장치의 Bypass용 Power MOSFET에 스위칭 신호(PWM)를 발생하게 된다. 따라서 동기발전기의 출력전압은 Bypass용 Power MOSFET을 통해 흐르는 전류의 제어량에 따라 일정한 출력전압을 발생하게 된다.

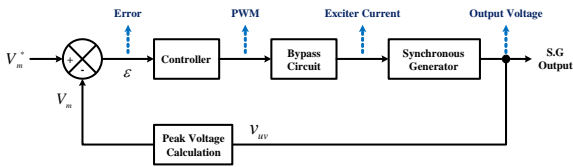


그림 1 동기발전기의 기본적인 제어블록도  
Fig. 1 Basic control block diagram of a synchronous generator

### 3. 혼합형 DAVR을 이용한 시스템 구성 및 제어

#### 3.1 전체 시스템 구성

그림 2는 본 논문에서 연구한 혼합형 DAVR의 전체 시스템 블록도를 나타낸 그림으로 계자에 필요한 에너지를 공급하기 위한 혼합형 구조와 발전기 출력전압을 제어하기 위한 DAVR은 다음과 같다.

첫 번째로 혼합형 구조에서 리액터는 초기기동 및 무부하시에 동기발전기의 잔류자속성분을 이용하여 계자에 전류를 공급하기 위한 것이고, 전력용 변류기는 기동 및 부하 시에 계자에 전류를 공급하기 위한 것이다. 리액터와 전력용 변류기는 동기발전기 출력단에 병렬로 결합되어 있으며, 3상 다이오드 정류기와 평활용 커패시터를 통하여 에너지의 형태가 교류에서 직류로 변환된다. 두 번째로 DAVR은 동기발전기의 출력전압이 안정적으로 정상상태를 유지할 수 있도록 하기 위한 Bypass용 Power MOSFET과 이를 제어하기 위한 디지털 제어기로 구성되어 있다. 그림 3에서 Bypass용 Power MOSFET은 평활용 커패시터와 동기발전기의 계자 사이에 병렬로 연결되어 있고, DAVR에서 발생하는 PWM 신호에 의해 스위칭되어 계자에 공급되는 전류를 제어하게 된다.

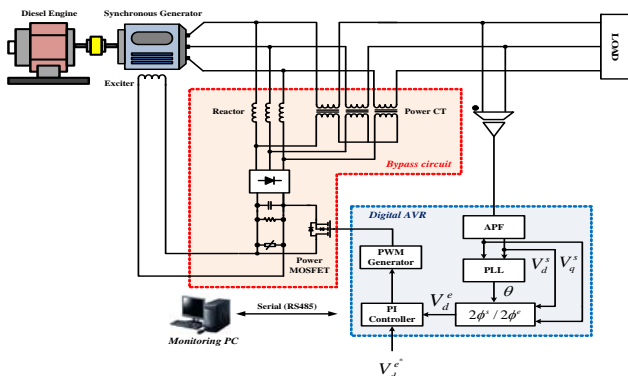


그림 2 혼합형 DAVR을 이용한 동기발전기의 전체 제어블록도  
Fig. 2 Overall control block diagram of synchronous generator using a compound type DAVR

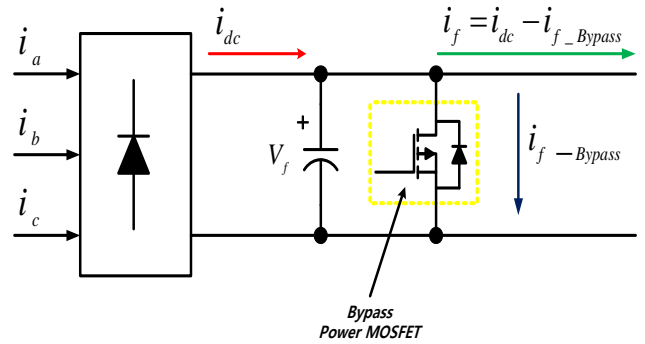


그림 3 Bypass용 Power MOSFET을 이용한 동기발전기의 계자전류 제어블록도  
Fig. 3 Excitation current control block diagram of synchronous generator using a power MOSFET for Bypass

#### 3.2 동기발전기의 출력 전압 제어

동기발전기의 계자권선에 흐르는 전류  $I_f$  는 공극에 자속  $\phi_f$  을 발생시킨다. 이때, 발전기 내부의 여자전압은 계자 권선에 흐르는 전류의 크기에 비례하고 다음의 식 (1)과 같이 전개된다.

$$E_f = n_s \phi_f k_f = n_s \frac{N_f I_f}{\mathcal{R}} k_f \left( \because \phi_f = \frac{N_f I_f}{\mathcal{R}} \right) \quad (1)$$

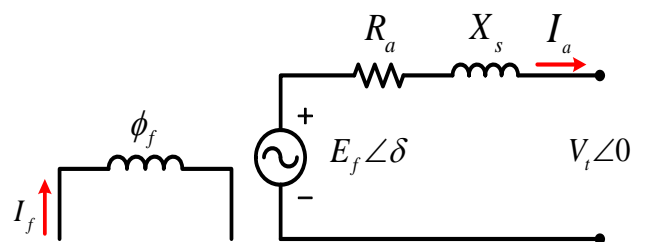
그림 4와 같이 동기기가 발전기로 동작할 때 여자전압  $E_f$  는 동기발전기 등가회로에서 전원전압과 같이 표현된다. 그리고 단자전압  $V_t$  는 키르히호프의 전압법칙을 이용하여 여자전압에서 전압강하성분인  $I_a R_a$  와  $I_a jX_s$  을 빼면 얻을 수 있다.

$$V_t = E_f - (I_a R_a - I_a jX_s) \quad (2)$$

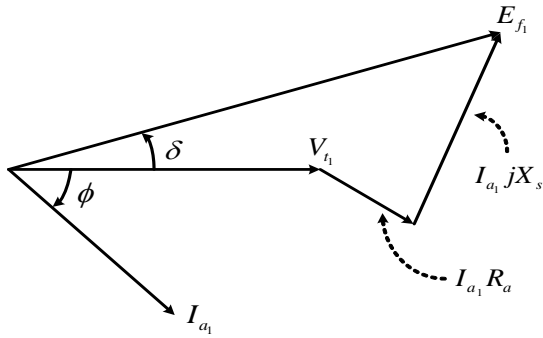
위의 식 (1)과 (2)를 이용하여 동기발전기 단자전압과 계자전류와의 관계식을 전개하면 다음과 같다.

$$V_t = n_s \frac{N_f I_f}{\mathcal{R}} k_f - I_a (R_a + jX_s) \quad (3)$$

위의 식 (3)에서 동기발전기의 전압강하성분이 일정한 크기로 비례하여 나타난다면, 단자전압의 크기는 계자권선에 흐르는 전류의 크기에 비례하여 출력되는 것을 알 수 있다.



(a) 동기발전기 등가회로



(b) 동기발전기 출력 단자 전압 페이저도

그림 4 동기발전기등가회로 및 출력 단자 전압 페이저도  
Fig. 4 Equivalent circuit of synchronous generator and phase diagram of output terminal voltage

### 4. 시스템 설계

#### 4.1 계자전원공급을 위한 혼합형 시스템의 설계

표 1은 본 논문에서 축소모델로 실험에 사용한 10[kVA]급 동기발전기의 출력사양을 정리한 표이다.

표 1 10[kVA]급 동기발전기의 정격사양  
Table 1 Parameters of Synchronous generator

무 부하 계자전압, 전류	30[V] / 1.2[A]
전 부하 계자전압, 전류	160[V] / 3.8[A]
발전기 출력전압	380[V]
발전기 출력용량	10[kVA]
설계여유	120%(무부하 시) 150%(전부하 시) 3상 AC-DC 변환계수 = 0.85

#### 4.1.1 리액터 설계

일반적으로 동기발전기의 무부하 계자전류는 정격 사양보다 약 20[%]정도 높게 설계한다. 따라서 실제 설계 시의 계자전류는 무부하 시 정격 전류인 1.2[A]보다 높은 1.44[A]가 된다. 동기발전기의 출력전압이 AC 380[V]이고, 무부하 시 계자전류가 1.44[A]이면 리액터에 흐르는 전류와 리액터의 임피던스는 다음과 같다.

$$I_{reactor} = 0.85 \times I_{field} = 1.224[A] \quad (4)$$

$$X_{reactor} = \frac{V_o}{I_{reactor}} \approx 310.45[\Omega] \quad (5)$$

위의 두 식으로부터 주파수에 따른 리액터의 인덕턴스는 다음과 같다.

$$L_{reactor} = \frac{X_{reactor}}{2\pi f} \approx 988.72[mH] \leftarrow \because f = 50[Hz] \quad (6)$$

$$L_{reactor} = \frac{X_{reactor}}{2\pi f} \approx 823.93[mH] \leftarrow \because f = 60[Hz] \quad (7)$$

실험에 사용된 리액터는 식 (6)과 (7)의 결과를 바탕으로 다음의 표 2와 같이 설계하였다.

표 2 리액터 설계값(정격전류 2[A], 절연내압 AC 1500[V])  
Table 2 Parameter of reactor

Tap 1	Tap 2	Tap 3	Tap 4
800[mH]	900[mH]	1000[mH]	1100[mH]

#### 4.1.2 전력용 변류기 설계

전부하 시에는 정격 계자전류보다 50[%]의 여유를 두고 설계한다. 따라서 실제 설계시의 계자전류는 전부하 시 계자전류인 3.8[A]보다 높은 5.7[A]이다. 이때, 병렬로 연결된 리액터에서 1.224[A] 만큼의 전류를 분담하기 때문에 실제로 전력용 변류기에서 부담할 전류의 크기는 4.26[A]가 된다. 동기발전기의 출력전압이 AC 380[V]이고, 전부하 시 계자전류가 4.36[A]이면 전력용 변류기에 흐르는 전류는 다음과 같다.

$$I_{pct} = 0.85 \times I_{field} = 3.706[A] \quad (8)$$

전력용 변류기는 3개가 Y-결선되어 사용되므로 1개당 1.235[A] 정도의 전류가 흐르고 동기발전기의 출력측 단락사고 시를 고려하여 50[%]의 설계여유를 고려한다. 표 1에서와 같이 전부하 시 동기발전기 계자전압은 DC 160[V]이므로 전력용 변류기의 전압과 정격전력은 다음과 같다.

$$V_{pct} = 0.85 \times V_{field} = 136[V] \quad (9)$$

$$P_{pct} = V_{pct} \times I_{pct} = 369.342[W] \quad (10)$$

본 논문에서 실험에 사용한 동기발전기의 용량은 10[kVA]이다. 실험에서 부하역률을 0.8로 설정하여 부하에 흐르는 전류를 구하면 다음과 같다.

$$I_o = \frac{10[kVA]}{1.732[A] \times 380[V] \times 0.8} = 18.99[A] \quad (11)$$

따라서 부하전류가 18.99[A]만큼 흐를 때 동기발전기의 계자전류가 3.706[A]만큼 흐르기 위해서는 전력용 변류기에 약 1.8[A] 이상의 전류가 흘러야 한다. 그러므로 전력용 변류기의 권선비는 다음과 같이 구해진다.

$$I_1 : I_2 = 18.99[A] : 2[A] \quad (12)$$

$$N = \frac{I_1}{I_2} = \frac{18.99[A]}{2[A]} = 9.495 \approx 10[Turn] \quad (13)$$

실험에 사용된 전력용 변류기는 위의 식들을 바탕으로 다음의 표 3과 같이 설계하였다.

표 3 전력용 변류기 설계값

Table 3 Parameter of power CT

	Tap1	Tap2	Tap3	Tap4
1차 전류	18[A]	18[A]	18[A]	18[A]
2차 전류	2[A]	2.5[A]	3[A]	3.5[A]

5. 동기발전기 출력전압 제어용 DAVR의 기능 [9]

5.1 출력전압검출 및 조절기능

일반적으로 선박용 동기발전기는 한 상의 선간전압을 검출하여 출력전압제어에 사용된다. 따라서 본 논문에서는 한 상의 선간전압을 검출하여 전역통과필터(APF : All Pass Filter)와 PLL 기법을 이용하여 출력전압의 위상을 검출하였다. 검출된 출력전압의 위상각은 동기좌표계에 사용되고, 동기좌표계를 이용하여 계산된 동기발전기의 출력전압 최대값(Peak Value)은 기준전압과 비교되어 오차값을 계산한다. 계산된 오차값은 전압제어기와 비교기를 통하여 PWM 신호를 생성한다.

생성된 PWM 신호는 Bypass용 Power MOSFET의 게이트에 인가되어 동기발전기의 계차전류를 제어함으로써 동기발전기 출력전압의 크기를 제어하게 된다. 그림 5는 동기발전기의 출력전압과 위상을 검출하기 위한 제어 블록도를 나타낸 그림이다.

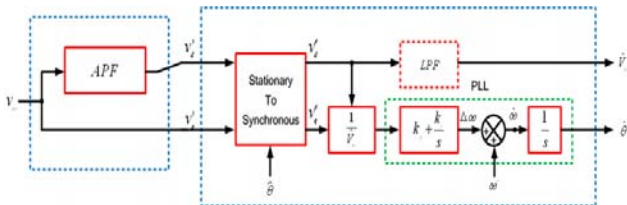


그림 5 동기발전기 출력전압 위상 및 크기 추정기의 제어블록도  
Fig. 5 Control block diagram of phase and amplitude detector of output voltage of synchronous generator

5.1.1 디지털 전역통과필터 설계

다음의 식 (14)은 아날로그방식의 전역통과필터에 대한 전달함수를 전개한 식이다.

$$H(j\omega) = \frac{-1 + j\omega CR}{1 + j\omega CR} = \frac{\sqrt{(-1)^2 + (\omega CR)^2} \angle \tan^{-1}\left(\frac{-\omega CR}{1}\right)}{\sqrt{(1)^2 + (\omega CR)^2} \angle \tan^{-1}\left(\frac{\omega CR}{1}\right)} \quad (14)$$

$$= 1 \angle [\tan^{-1}(\omega CR) - \tan^{-1}(-\omega CR)]$$

$$= 1 \angle 2 \tan^{-1}(\omega CR)$$

식 (14)에서 전역통과필터의 차단주파수를  $\omega_c = \frac{1}{CR}$  로 설정하면 진폭 이득은 1이고, 위상이 90도 진상인 출력파형을 얻을 수 있다.

$$H(s) = \frac{-1 + sCR}{1 + sCR} = \frac{-1 + \frac{s}{\omega_c}}{1 + \frac{s}{\omega_c}} = \frac{s - \omega_c}{s + \omega_c} \quad \leftarrow \omega_c = \frac{1}{CR} \quad (15)$$

$$= \frac{-\omega_c + \left(\frac{2}{T} \times \frac{1 - Z^{-1}}{1 + Z^{-1}}\right)}{\omega_c + \left(\frac{2}{T} \times \frac{1 - Z^{-1}}{1 + Z^{-1}}\right)} = \frac{-(\omega_c T - 2) - (\omega_c T + 2) \cdot Z^{-1}}{(\omega_c T + 2) + (\omega_c T - 2) \cdot Z^{-1}}$$

$$H(z) = \frac{B + AZ^{-1}}{A + BZ^{-1}} = \frac{y[n]}{x[n]} \rightarrow \begin{cases} A = \omega_c T + 2 \\ B = \omega_c T - 2 \end{cases} \quad (16)$$

$$= (A + BZ^{-1}) \cdot y[n] = (B + AZ^{-1}) \cdot x[n]$$

$$A \cdot y[n] + B \cdot y[n-T] = B \cdot x[n] + A \cdot x[n-T] \quad (17)$$

$$\therefore y[n] = \left(\frac{B}{A} \cdot x[n] + x[n-1]\right) - \left(\frac{B}{A} \cdot y[n-T]\right)$$

위의 식(15), (16) 그리고 (17)은 전역통과필터의 전달함수를 이용하여 디지털필터로 구현하기 위한 전개식이다.

5.1.2 동기좌표계와 PLL 이용한 출력전압 진폭 및 위상추정

동기발전기 출력전압의 위상각과 진폭은 PLL과 동기좌표계를 이용하여 추정된다. 이때, 동기좌표계의 d-축 성분은 동기발전기 출력전압의 진폭을 나타낸다. 추정 위상각은 q-축 성분을 d-축 성분으로 나눈 다음 PI-제어기를 통한 값을 적분하여 계산된다.

$$v_d^e = v_d^s \cos \hat{\theta} + v_q^s \sin \hat{\theta} \quad (18)$$

$$v_q^e = -v_d^s \sin \hat{\theta} + v_q^s \cos \hat{\theta} \quad (19)$$

식 (18)과 (19)에  $v_d^s = V_m \cos \theta$  와  $v_q^s = V_m \sin \theta$  을 대입하여 전개하면 다음과 같다.

$$v_d^e = (V_m \cos \theta \cdot \cos \hat{\theta}) + (V_m \sin \theta \cdot \sin \hat{\theta})$$

$$= V_m (\cos \theta \cdot \cos \hat{\theta} + \sin \theta \cdot \sin \hat{\theta}) \quad (20)$$

$$= V_m \cos(\theta - \hat{\theta}) \rightarrow \because \theta - \hat{\theta} \cong 0$$

$$= V_m$$

$$v_q^e = -(V_m \cos \theta \cdot \sin \hat{\theta}) + (V_m \sin \theta \cdot \cos \hat{\theta})$$

$$= V_m (\sin \theta \cdot \cos \hat{\theta} - \cos \theta \cdot \sin \hat{\theta}) \quad (21)$$

$$= V_m \sin(\theta - \hat{\theta}) \rightarrow \because \theta - \hat{\theta} \cong 0$$

$$= 0$$

위의 두 식에서 추정 위상각과 동기발전기 출력전압의 실제 위상각의 차가 거의 0이라 가정하면 d-축 성분은 식 (20)에서와 같이 출력전압의 진폭을 나타낸다.

5.2 초기기동 시 Soft-Start 기능

Soft-Start기능은 정지상태에서 정격 전압 확립 시까지

기준시간 안에 오버슈트 없이 동기발전기의 출력전압을 상승시킴으로써 동기발전기, 부하 그리고 리액터 및 전력용 변류기와 같은 주변회로에 전기적인 과도현상을 최소화시키기 위한 기능이다. 그림 6은 동기발전기의 출력전압을 서서히 증가시키는 Soft-Start 특성을 나타낸 그림이다.

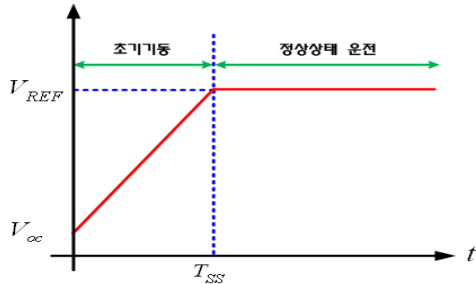


그림 6 초기기동 시 Soft-Start 특성 곡선  
Fig. 6 Characteristic curve of Soft-Start at starting

### 5.3 전압/주파수 제한기

전압/주파수 제한기능은 동기발전기와 유도성 부하가 저속에서 운전될 때 과여자 되는 것을 방지하기 위한 기능이다. 초기 기동 시 또는 정상상태 기동 중에 엔진의 출력 부족 등의 원인으로 인하여 동기발전기의 속도가 저하될 경우 출력 주파수가 감소하게 된다. 이 때 동기발전기의 출력전압을 일정 전압으로 제어하게 되면 과여자 상태가 된다. 그러므로 출력 주파수가 느려짐에 따라 동기발전기 출력 전압을 감소시켜야 과여자 되는 것을 방지할 수 있다.

그림 7은 전압/주파수(V/f) 제한기 특성을 나타낸 그림이다.

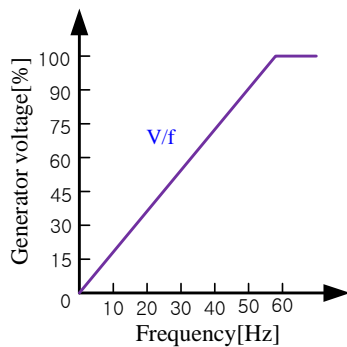


그림 7 전압/주파수 제한기의 특성 곡선  
Fig. 7 Characteristic curve of V/f Limiter

## 6. 실험결과

그림 8은 본 논문에서 연구한 혼합형 DAVR을 실험하기 위한 세트이다. 그림의 좌측에 있는 실험세트는 전력용 변류기, 리액터, 다이오드 정류기 그리고 DAVR 제어보드로 구성되어 있다. DAVR의 제어기는 TI사의 제어용 DSP인 TMS320F2811을 이용하여 설계하였으며, Bypass용 Power MOSFET의 스위칭 주파수는 1[kHz]로 설정하였다. 우측에 있는 실험장치는 원동기로 사용되는 11[kW]급 유도전동기와 제어 대상인 10[kVA]급 동기발전기로 구성되어 있다.



그림 8 실험장치  
(좌 : 리액터, 전력용 변류기 그리고 DAVR / 우 : 유도전동기와 동기발전기)

Fig. 8 Experimental Configuration  
(Left : Reactor, PCT and DAVR / Right : Inductor Motor and Synchronous Generator)

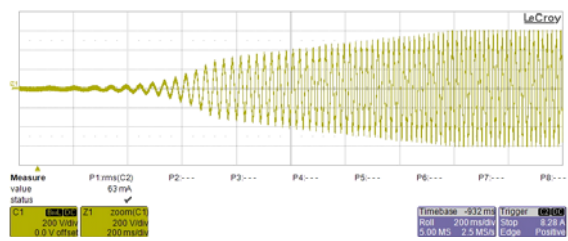


그림 9 동기발전기의 전압확립 및 Soft-Start 파형 (200[V]/div)  
Fig. 9 Voltage settlement and Soft-Start waveform of synchronous generator (200[V]/div)

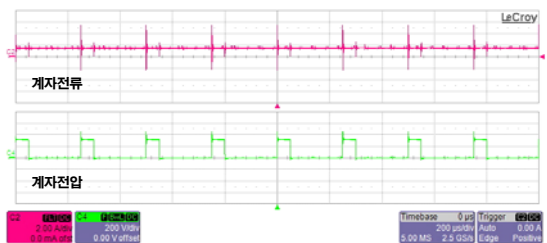


그림 10 동기발전기의 계자전류와 전압 파형  
(계자전류 : 2[A]/div, 계자전압 : 200[V]/div)  
Fig. 10 Exciter current and voltage waveforms of synchronous generator (Exciter current : 2[A]/div, Exciter voltage : 200[V]/div)

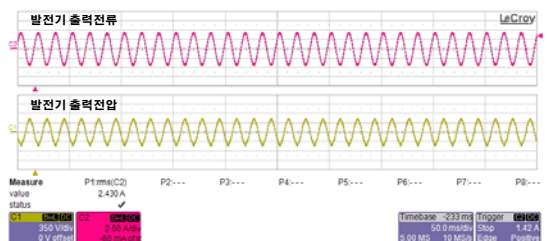


그림 11 동기발전기의 출력전류와 전압 파형  
(출력전류 : 2[A]/div, 출력전압 : 350[V]/div)  
Fig. 11 Output current and voltage waveforms of synchronous generator (Output current : 2[A]/div, Output voltage : 350[V]/div)



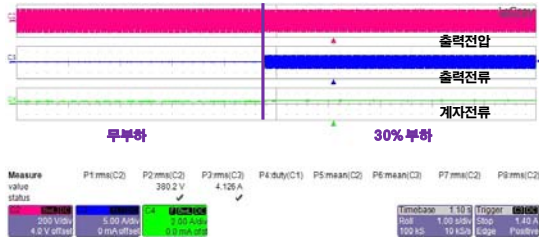


그림 12 부하 급변 시험 실험 파형 (무 부하 → 30[%] 부하 인가)  
Fig. 12 Sudden load change test (No load → 30[%] Injection)

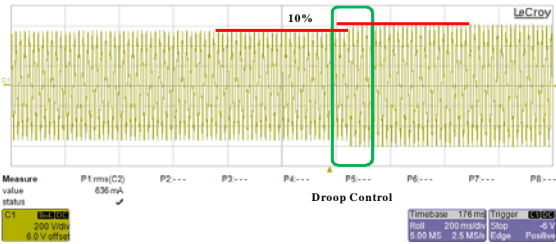


그림 13 제어기 고장 시 출력전압 파형 (기준 전압 : 380[V])  
Fig. 13 Output voltage waveform at DAVR breakdown (Reference Voltage : 380[V])

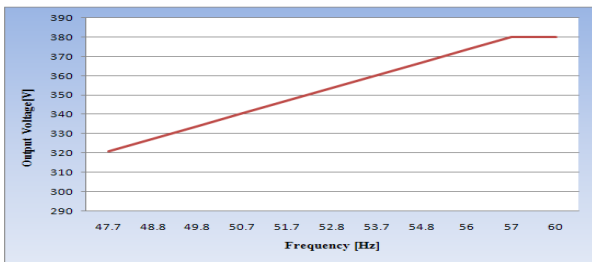


그림 14 전압/주파수 제한기 ( $f_c=57$ [Hz])  
Fig. 14 V/f Limiter ( $f_c=57$ [Hz])

그림 9는 동기발전기의 전압확립과 Soft-Star 기능에 의한 출력전압 과형을 나타낸 그림이다. DAVR 구동전압 45[Vdc] 이후에는 동기발전기의 출력전압이 급격히 상승하는 것을 막기 위해 Soft-Start 기능을 설정하였다.

그림 10은 동기발전기의 계자전류와 전압 파형이다. 일반적으로 선박용 동기발전기의 계자권선은 포화방지를 위해 인덕턴스가 매우 크다. 그러므로 스위칭에 의한 전류의 상승 및 하강곡선이 큰 시정수로 인해 그림 13과 같이 계자전류가 평행하게 나타난다.

그림 11은 30[%] RL-부하가 인가되어 동기발전기가 정격 속도로 운전 중 일 때 한 상의 출력전류와 전압을 나타낸 실험파형이다.

그림 12는 동기발전기에 순간적으로 30[%]의 RL-부하를 인가할 때 과도특성을 알아보기 위한 부하 급변 시험이다. 동기발전기가 무부하 정상상태에서 순간적으로 정격의 30[%] R-L부하를 인가하면 출력전압이 약 0.5[sec] 이후 정상상태에 도달하게 된다.

그림 13은 제어기 고장 시 출력전압 파형이다. 기준 전압을 380[Vac]로 하였을 때 순간 제어기를 차단시켜 제어기 및

전기장치에 문제가 발생한 것과 같은 상황을 가정하였다. 이때 동기발전기의 출력전압이 기준 전압보다 10[%] 정도만 상승한 것을 볼 수 있으며, 이는 일반적으로 선박용 동기발전기가 정격의 20[%]정도 설계 여유를 두고 개발한다는 것을 감안하면 안정성 측면에서 상당히 우수한 것을 알 수 있다.

그림 14는 전압/주파수 제한 시험을 나타낸 그래프이다. 동기발전기가 저속에서 운전될 때 출력단에 연결되어 있는 변압기나 인덕터가 과여가 되는 것을 방지하기 위한 기능이다.

본 실험에서는 제한 주파수를 57[Hz]로 설정하였으며, 이때 동기발전기의 속도에 따라 출력전압 기준값을 일정하게 감소시켜야 한다.

## 7. 결 론

본 논문에서는 선박용 동기발전기의 출력전압을 제어하기 위해 리액터와 전력용 변류기를 사용한 혼합형 DAVR 시스템을 설계하였다. 본 논문에서 사용된 동기발전기의 여자시스템은 발전기 출력단에 병렬로 리액터와 전력용 변류기를 사용하여 동기발전기의 계자 제어에 필요한 전원을 확보하였다. 이 여자 시스템에 사용된 리액터와 전력용 변류기는 동기발전기 출력의 10[%] 정도의 출력만을 사용하여 계자를 제어하기 때문에 제어장치의 고장으로 인한 문제가 발생해도 동기발전기의 출력전압이 과도하게 상승하지 않고 정격의 10[%] 정도만 상승하기 때문에 안정성과 신뢰성에서 우수하다. 또한, 고장 발생 시 별도의 소형 발전기를 이용하여 여자시스템에서 필요로 하는 전원을 공급받는 시스템 보다 고장수리가 용이하다는 장점이 있다.

본 논문에서는 여자시스템의 설계사양을 정리하였으며, 설계된 시스템의 타당성을 검증하기 위하여 축소모델 실험을 수행하였다.

## 감사의 글

본 과제(결과물)는 지식경제부의 지원으로 수행한 에너지 자원인력양성사업의 연구결과입니다.

## 참 고 문 헌

- [1] Basler Electric, "Instruction Manual for Digital Excitation Control System - Models : DECS 32-15, 63-15 & 125-15", Revision E, January, 2000.
- [2] Hoong C. S, Taib. T, "Development of Automatic Voltage Regulator for Synchronous Generator", Power and Energy Conference 2004, pp. 180-184, Nov. 2004.
- [3] Hong-Woo Rhew, Chang-Ki Jeong, "A Boost-Buck Chopper type static excitation system for generator", Trondheim, Norway, pp.2664-2669, September 1997.
- [4] R. C. Schaefer, "Applying Static Excitation System", IEEE Industry Application Magazine, Nov/Dec. 1998.
- [5] Reddy S. P, Schaefer R, "Application of Excitation Systems to Generators in the Pulp and Paper Industry", Pulp and Paper Industry Technical

- Conference, pp. 159-167, June 1992.
- [6] Erceg. G, Ercog. R, "Specific Applications of the Transistor Converter in Excitation Systems of Synchronous Generators", Canadian Conference on Electrical and Computer Engineering 2001, Volume 2, pp. 887-890, May 2001.
- [7] Devotta, Joseph B.X, "A Dynamic Model of the Synchronous Generator Excitation Control System", IEEE Transactions on Industrial Electronics, Volume IE-34, pp. 429-432, Nov. 1987.
- [8] Brasca C. L, Johnson M. A, "On Automatic Voltage Regulator design for Synchronous Generators", Proceeding of the Third IEEE Conference on Control Applications, pp. 1999-2005, Aug. 1994.
- [9] 유동환, 박상훈, 원충연, 유재성, 이상석, 안성준, "PMG Type 디지털 AVR을 이용한 선박용 동기발전기 출력 전압제어", 전력전자학회 논문지 제14권 제1호, pp. 38-45, Feb. 2009.

## 저 자 소 개



### 박 상 훈 (朴 相 勳)

1979년 7월 25일생. 2007년 성균관대 대학원 전자전기컴퓨터공학과 졸업(석사). 2008년 현재 동 대학원 메카트로닉스공학과 박사과정.

Tel : 031-290-7169

Fax : 031-299-4623

E-mail : marohachi@skku.edu



### 이 상 석 (李 相 錫)

1959년 5월 20일생. 1986년 중앙대학교 전기전자공학과 졸업(석사). 2008년 현재 성균관대학교 전자전기공학과 박사과정. 2008년 현재 (주)팩테크 대표이사.

Tel : 031-455-0533

E-mail : lss@pactech.co.kr



### 유 재 성 (柳 在 成)

1975년 9월 2일생. 2002년 서울산업대 전기공학과 졸업. 2004년 성균관대 대학원 에너지 시스템공학과 졸업(석사). 2008년 성균관대학교 메카트로닉스공학과 졸업(공학박사). 2008년 효성중공업연구소 책임연구원. 2009년 현재 (주)팩테크 연구소장.

Tel : 031-455-0533

E-mail : jaesung75@skku.edu



### 이 수 원 (李 洙 原)

1968년 5월 4일생. 1991년 전북대 전기공학과 졸업. 1993년 동 대학원 전기공학과 졸업(석사). 1998년 동 대학원 전기공학과 졸업(공학박사). 2001~2006년 군산대 BK21 계약교수, 2006~2008년 연세대 BK21 연구교수, 2008~현재 성균관대 BK21 연구교수.

Tel : 031-290-7164

Fax : 031-299-4623

E-mail : swon@skku.edu



### 원 충 연 (元 忠 淵)

1955년 5월 10일생. 1978년 성균관대학교 전기공학과 졸업. 1980년 서울대 공대 대학원 전기공학과 졸업(석사). 1987년 동 대학원 전기공학과 졸업(박사). 1991년 12월~1992년 12월 미국 테네시 주립대학 전기공학과 방문교수. 1988~현재 한국 철도기술연구원 심사위원. 2006년~현재 한국전력공사 PQ심사위원. 2006년~현재 차세대 첨단도시철도시스템(한국건설교통기술평가원) 기술개발사업 운영위원. 2006년~현재 (주)로템 기술자문위원. 2007년~현재 도시철도기술실무위원회위원(건설교통부). 2007년~현재 월간 전기설비 편집자문위원. 현재 성균관대 정보통신공학부 교수.

Tel : 031-290-7115

Fax : 031-299-4623

E-mail : won@yurim.skku.ac.kr