

논문 2009-46SD-3-12

# 고전력 절연 게이트 소자의 구동 및 보호용 파워 IC의 설계

## (A Design of Gate Drive and Protection IC for Insulated Gate Power Devices)

고민정\*, 박시홍\*\*

(Min-Joung Ko and Shihong Park)

### 요약

본 논문에서는 600V/200A 또는 1200V/150A와 같은 고전력 절연 게이트 소자를 구동 및 보호하기 위한 파워 IC에 대한 연구에 대해서 살펴보았다. 고전력 소자의 구동을 위해서 최대 Sourcing 전류 4A, 최대 Sinking 전류 8A로 설계하였으며, 과전류 보호회로는 전력소자의 드레인(콜렉터) 전압을 측정하여, Desaturation을 검출하는 방식을 사용하였다. 또한 과전류 보호시 기생 인덕턴스에 의해 발생할 수 있는 과전압을 억제하기 위해서 Soft-shutdown 기능을 추가하였다. 제안된 게이트 구동 IC는 동부하이텍의 고전압 BCDMOS 공정인 0.35 $\mu$ m BDA350 공정과 PDK를 사용하여 설계 및 제작하여 검증하였다.

### Abstract

This paper deals with gate drive and power IC for high power devices(600V/200A and 1200V/150A). The proposed gate driver provides high gate driving capability (4 A source, 8 A sink), and over-current protected by means of power transistor desaturation detection. In addition, soft-shutdown function is added to reduce voltage overshoots due to parasitic inductance. This gate drive IC is designed, fabricated, and tested using the Dongbu hitek 0.35 $\mu$ m BCDMOS process.

**Keywords:** gate drive, IGBT, protection, soft shutdown, short circuit

## I. 서론

초기의 전력용 반도체는 바이폴라 트랜지스터를 기반으로 만들어졌으나, 1970년 이후 높은 입력 임피던스에 의한 구동의 용이함과 스위칭 속도가 빠른 장점으로 MOS 기반의 소자가 사용되기 시작했다. 1982년에는 MOS의 빠른 스위칭 속도 특성과 함께 바이폴라 트랜지스터의 낮은 순방향 전압강하를 갖는 IGBT가 개발되었으며, 전력 반도체의 기술은 MOSFET과 IGBT를

중심으로 발달하기 시작했다<sup>[1~2]</sup>.

현재 전력용 반도체 스위칭 소자는 반도체 전체 시장 규모의 8-10%를 차지하고 있다. MOSFET, IGBT, 파워 IC 및 IPM이 전력용 반도체 시장의 성장률을 주도하고 있으며, 고속전철, 초고압 전력전송, 전기자동차 등 신기술/제품이 출현함에 따라 소자의 고내압화, 대용량화, 고속 스위칭 및 저손실화가 요구되어 왔다. 따라서 이러한 추세에 맞춰 고전압, 대전류 용량의 고전력 소자들이 생산되고 있으며, 일반적으로 수십 암페어, 수백볼트 정격의 개별소자들이 생산되고 있다<sup>[3]</sup>. 이미 국내에서도 선진 기업에 의해 600V/200A, 1200V/150A와 같은 고전력 반도체 소자가 개발되고 있다.

이러한 전력용 반도체 소자의 용량이 커짐에 따라 소자내의 기생 커패시턴스가 커지고, 게이트의 충·방전을 위한 전하 요구량이 증가한다. 따라서 고전력 소자의 스위칭 속도를 높이기 위해서, 구동 IC에 큰 구동 전류

\* 학생회원, \*\* 정회원, 단국대학교 전자컴퓨터공학과  
(Department of Electronic and Computer  
Engineering, Dankook University)

※ 본 연구는 전력IT사업단을 통해 지식경제부의 전력  
산업기술개발사업 및 2008학년도 단국대학교 대학  
연구비로부터 지원받아 수행되었습니다.

접수일자: 2008년11월24일, 수정완료일: 2009년3월4일

가 요구된다. 또한 저용량 전력소자 대비 큰 전류용량과 기생 인덕턴스로 인해 과전류 보호 시 발생하게 되는 과전압을 억제하기 위한 Soft-shutdown 회로가 반드시 필요하다<sup>[4]</sup>.

기존의 보호기능을 갖는 게이트 구동 IC는 대부분 저용량 인버터에 사용되고 고용량에서는 디스크리트(Discrete) 소자를 사용하여 구동/보호 기능을 구현하였다.<sup>[5-8]</sup> 이는 고효율 게이트 구동 IC가 고효율 인버터 구동조건하에서 래치업과 오동작 등의 위험요소를 내포하고 있어 단일 칩으로 구현하기가 어렵기 때문이다.

본 논문에서는 600V/200A 또는 1200V/150A 와 같은 고전력 절연 게이트 소자의 빠른 스위칭 속도를 위한 큰 구동전류(최대 Sourcing 전류 4A, 최대 Sinking 전류 8A)를 제공하고, Desaturation 및 Soft-shutdown 보호회로를 내장하는 파워 IC를 설계하고 특성을 검증하였다.

## II. 본 론

### 1. 단상 고전력 인버터 구동 회로도

일반적으로 고전력 소자를 구동하기 위해서는 완전히 절연된 게이트 구동 회로를 사용하는 것이 바람직하다. 그림 1은 대표적인 고전력 소자의 구동 방법을 나타낸다. 포토커플러를 사용하여 제어신호를 레벨 시프트(Level shift) 시키고, 각각의 게이트 회로를 구동하기 위한 독립된 플로팅 전원을 사용한다. 따라서 게이트 구동회로가 큰 구동전류를 전력소자에 제공할 수 있으며, 전원부의 스위칭 노이즈와 큰 과도전압으로부터 제어회로를 절연시키고 보호할 수 있다<sup>[5]</sup>.

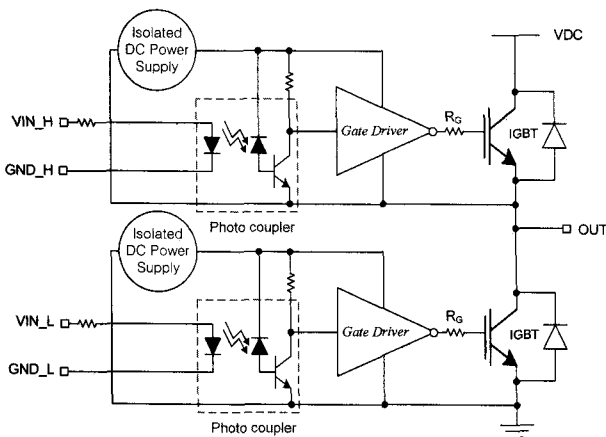


그림 1. 단상 고전력 인버터 구동 회로도  
Fig. 1. Half bridge high power inverter driver circuit.

일반적으로 저전력 인버터를 구동하는데 많이 사용하는 부트스트랩(Bootstrap) 전원을 이용한 HVIC 방식은 회로가 간단하고 저가적인 장점이 있지만, 스위칭 주파수에 제한이 있으며, 큰 구동전류를 제공하는데 적합하지 못하다. 따라서 높은 신뢰성을 요구하는 고전력 인버터에는 사용되지 않고 있다<sup>[6]</sup>.

### 2. 설계된 고전력 게이트 구동 IC

그림 2는 설계한 고전력 게이트 구동 IC의 블록도를 나타낸다. 구동부는 입력단, 레퍼런스, 출력단으로 구성되어 있으며, 보호회로는 전력소자의 과전류 및 과전압을 보호하기 위하여 UVLO, Desaturation detector, 7us Filtering, Soft-shutdown 등을 포함하고 있다. 구동 IC의 핵심이 되는 주요 보호블록과 출력단의 구체적인 기능은 다음과 같다.

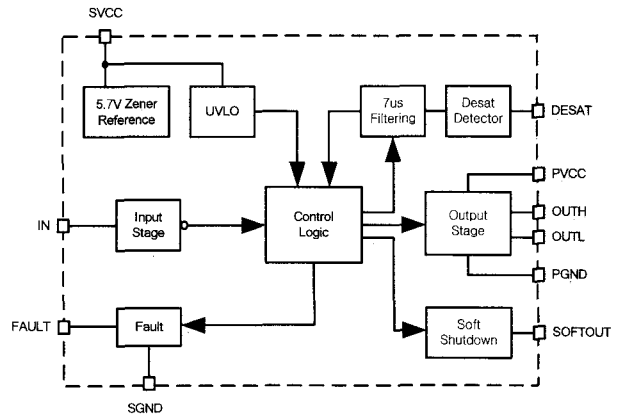


그림 2. 게이트 구동 IC의 블록선도  
Fig. 2. Block Diagram of gate drive IC.

#### 가. UVLO (Under Voltage Lock-Out)

IGBT는 파워 MOSFET과 달리, 포화 영역이 게이트 전압에 크게 의존한다. 게이트 전압이 낮아지면 n+층과 n-drift 층 사이를 연결하는 채널이 얇아지고 저항이 증가한다. 따라서 소자의 포화전압( $V_{CE(SAT)}$ )이 상승하며, 도통 손실이 증대한다. IGBT의 게이트 전압이 13V 이하로 충분히 크지 않으면 소자의 포화 전압( $V_{CE(SAT)}$ )이 상승한다. 게이트 전압이 10V 이하로 매우 낮은 경우에는 IGBT는 활성 영역에서 동작 할 수 있으며, 소자가 과열 및 손상될 수 있다. 따라서 구동전압이 불충분 할 때, 이런 현상을 방지하기 위하여 IGBT를 턴 오프 시킬 필요가 있다.

UVLO 블록은 초기에 공급전원이 불충분할 경우, 이

전압이 IGBT에 인가되지 않도록 보호하는 기능을 수행한다.

나. Desaturation Detector

전력소자의 턴 온시 외부적인 요인으로 인하여 단락 사고가 발생하면, 콜렉터 전류는 게이트 전압에 의해 결정된 최대 값에 도달할 때까지 상승하게 된다. 이런 큰 전류와 큰 전압이 소자 내에 동시에 존재하게 되면, 순간적으로 큰 전력 손실이 발생하며 소자가 과열 및 파손될 수 있다. 보통 제조회사에서는 600V 내압의 IGBT의 경우 단락사고발생시 정격전류의 5~6배 정도의 정격전류와 10us의 Short-circuit withstand time을 보장하고 있다<sup>[7]</sup>. 따라서 단락사고 발생시 이 단락용량 내에서 즉시 이상상태를 감지하여 소자를 보호하여야 한다.

설계된 구동 IC는 그림 3에 나타냈듯이 전력소자의 콜렉터에 연결된 역회복 특성이 좋은 다이오드 D2를 이용하여 IGBT의 desaturation을 감지한다. 전력소자에 과전류가 발생하면 콜렉터-에미터 전압이 상승하며, 이 전압 레벨을 비교하여 단락 유·무를 판단한다<sup>[8]</sup>.

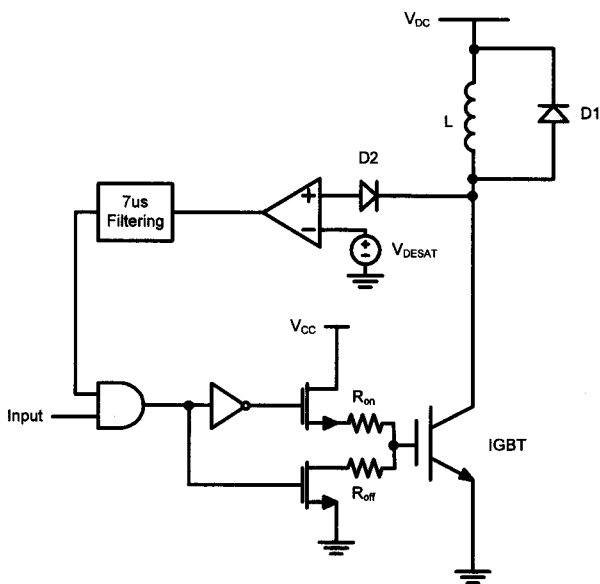


그림 3. 설계된 게이트 구동 IC의 개략도  
Fig. 3. Schematic diagram of the gate drive IC.

다. 7us Filtering

IGBT의 턴 온시 다이오드의 역회복 전류에 의해 발생하는 과전류로 인하여 Desaturation detector는 오동작 할 수 있다. 따라서 이를 방지하기 위해서는 이런 오

동작을 무시해 줄 필요가 있다. 보통 제조업체에서 보증하는 IGBT의 Short-circuit withstand time이 10us이기 때문에, 이보다 짧은 7us동안 신호를 필터링하여 오동작을 방지하였다.

라. Soft-Shutdown

회로가 단락되거나 과부하가 걸린 경우, 회로에는 큰 전류가 흐르게 되며, 턴 오프동안 큰  $dI_C/dt$ 가 야기된다. 이 전류 기울기는 회로상의 표유 인덕턴스에 의해 아래 식과 같은 과전압을 발생한다.

$$\Delta V_{Spike} = L_{LK} \times dI_C/dt \tag{1}$$

이 식에서  $L_{LK}$ 는 dc link 커패시터와 IGBT 사이에 연결된 표유 인덕턴스를 나타내며, 발생된 과전압이 IGBT의 RBSOA(Reverse Bias Safe Operation Area)를 벗어나면, 소자가 파손될 수 있다. 따라서 외부적으로는 DC link 커패시터와 IGBT의 경로를 가깝게 하여 표유 인덕턴스를 최소화 하고, 내부적으로 턴 오프시 스위칭 시간을 증가시켜 과전압을 감소시켜야 한다. 따라서 설계한 게이트 구동 IC는 회로내부에 있는 90옴의 큰 저항에 의하여 단락시 턴 오프 스위칭 시간을 증가시키고,  $dI_C/dt$ 를 감소시킨다. 따라서 과전압이 감소되어 소자를 보호할 수 있다. 과전압과 스위칭시간은 서로 trade-off관계로 외부의 저항을 연결하여 이를 조절할 수 있다.

마. Output Stage

IGBT의 정적 전류하에서는 전압에 의해 제어되기 때문에 구동 전류를 필요로 하지 않는다. 하지만 스위칭시, 전력소자의 게이트는 큰 커패시터로 되어있기 때문에 큰 구동전류를 필요로 한다. 따라서 본 논문에서 설계한 게이트 구동 IC의 출력단은 그림 3과 같이 P-type 대비 전류구동 능력이 좋은 N-type 소자들을 이용한 푸쉬 풀(Push-pull) 구조로 설계 및 제작하였다. 최대 Sourcing 전류 4A, 최대 Sinking 전류 8A로 고전력 소자의 게이트 구동에 적합하며, 밀러 커패시터에 의한 재 턴 온을 방지하기 위해 작은 턴 오프 임피던스를 제공한다.

푸쉬 풀 구조의 상측과 하측은 각각 동부 하이텍에서 제공하는 LDMOS를 사용하였는데, 큰 전류 구동시의 상단락과 같은 비정상적인 동작을 방지하기 위하여 출력단에 데드타임을 내장시켰다.

또한 IGBT의 턴 온과 턴 오프 스위칭시 나타나는 비대칭적인 특성을 제어하기위해, 게이트 커패시터의 충전과 방전을 위한 출력을 서로 분리시켜, 턴 온과 턴 오프 시간을 최적화 할 수 있다.

### III. 실험

설계된 게이트 구동 IC는 동부하이텍의 0.35um BCDMOS공정을 사용하여 제작되었으며, 칩 면적은  $2450 \times 1600 \mu\text{m}^2$ 이다. 구동 IC의 레이아웃을 그림 4에 나타내었으며, 출력단에 3개의 큰 블록이 큰 구동전류를 공급하기 위한 LDMOS들이다.

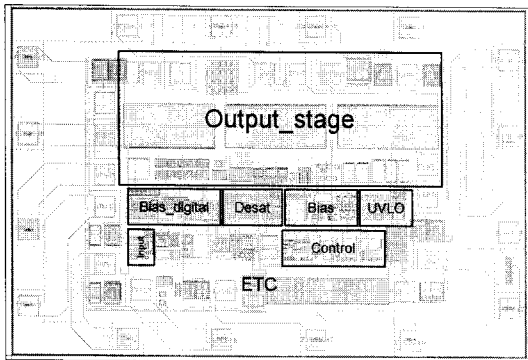


그림 4. 제작된 게이트 구동 IC의 레이아웃  
Fig. 4. Layout of the fabricated drive IC.

#### 1. 실험용 전력 회로 구성

설계된 고전력 게이트 구동 IC의 유용성을 검증하기 위하여 그림 5와 같이 회로를 구성 및 회로기판으로 제작하였다. 포토커플러를 사용하여, 마이크로 컨트롤러와 구동회로를 절연시켰으며, 역회복 특성이 좋은 고전압 다이오드를 사용하여 IGBT의 콜렉터 전압을 검출하도

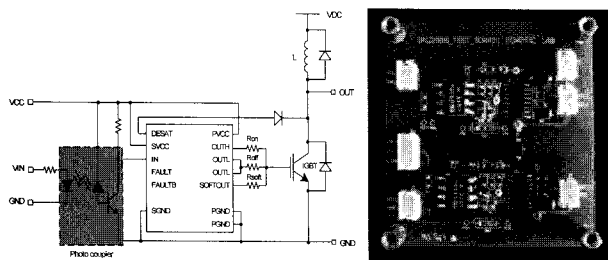


그림 5. 제작된 게이트 구동 IC의 테스트 회로 및 테스트 PCB  
Fig. 5. Test circuit for fabricated gate drive IC and test PCB.

록 구성하였다. 테스트 검증을 위해 사용된 모듈은 화인 SPN의 FGM200D06AV (600V, 200A)이다.

#### 2. 구동 IC의 전류 용량 테스트

우선 구동 IC의 전류용량을 검증하기 위하여 IC의 출력부하로 커패시터를 연결하여 테스트를 수행했다. 테스트 조건은  $V_{CC} = 15V$ ,  $V_{INp-p} = 15V$ ,  $\text{freq} = 20\text{kHz}$ ,  $R_{on} = R_{off} = 0\Omega$ ,  $C_L = 1\mu\text{F}$ 와 같다.

그림 6은 테스트 결과 파형으로 위로부터 게이트 구동 IC의 입력전압, 출력전압, 출력전류의 파형이다.

전류 파형을 확인하면 전력소자의 게이트 커패시터를 충전 시 최대 4.03A, 방전 시 최대 7.35A로 큰 전류로 구동하는 것을 알 수 있다. 이는 설계치 대비 Sourcing 전류는 0.8% 크게, Sinking 전류는 8.1% 작은 결과로, 테스트시 배선상의 기생성분등 실험적인 오차로 인해 다소 감소된 결과 값을 나타내었다.

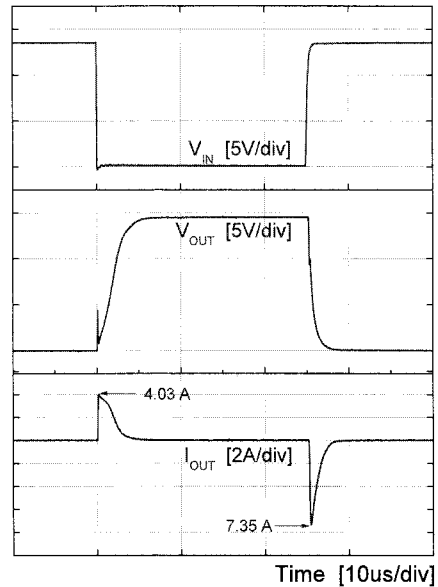


그림 6. 구동 IC의 스위칭 파형  
Fig. 6. Switching waveforms of drive IC.

#### 3. 구동 IC의 목표 대비 테스트 결과

표 1에 설계목표 정량치 및 테스트 결과를 나타내었다. 실험조건은 설계시 조건과 동일한  $V_{CC} = 15V$ ,  $V_{INp-p} = 15V$ ,  $\text{freq} = 20\text{kHz}$ ,  $R_{on} = R_{off} = 0\Omega$ , 의 조건으로 설정하였으며, 실험결과 오차 값들이 허용오차 범위 안에 존재하여, 고전력 소자 응용에 무리가 없음을 알 수 있다.

표 1. 구동 IC의 목표 대비 테스트 결과

Table 1. Comparison of test results to specification.

Symbol	Design spec.	Test	Units
V <sub>CCUV+</sub>	10	10.1	V
V <sub>CCUV-</sub>	9	9.4	V
V <sub>DESAT+</sub>	8	7.9	V
V <sub>DESAT-</sub>	7	7.6	V
I <sub>O+</sub>	4	4.03	A
I <sub>O-</sub>	8	7.35	A
R <sub>ON,SSD</sub>	90	86	Ω
t <sub>DESAT</sub>	7	6.92	us

4. 인덕터 부하 스위칭 테스트

실제의 고전압 IGBT에 구동 IC를 적용하여 정상 동작 상태를 확인하기 위하여 테스트를 수행 하였다. 하측 IGBT의 콜렉터와 DC전원 사이에 인덕터 부하를 연결하였으며, 테스트 조건은 V<sub>DC</sub> = 300V, V<sub>CC</sub> = 15V, V<sub>INP-P</sub> = 2V, freq = 20kHz, L = 491uH, R<sub>on</sub> = 10Ω, R<sub>off</sub> = 5.1Ω, R<sub>soft</sub> = 10kΩ 과 같다.

그림 7은 인덕터 부하 스위칭 파형으로서 위로부터 IGBT의 게이트-에미터 전압, 콜렉터-에미터 전압, 콜렉터 전류의 파형이다.

그림 8 (a)와 (b)는 그림 8의 파형을 확대한 턴 온과 턴 오프 파형을 나타낸다.

큰 구동 전류로 인하여 500ns가 안 되는 짧은 시간 안에 고전력 소자의 게이트 전압을 제어시킴으로써, 소자가 빠른 속도로 턴 온과 턴 오프하는 것을 확인할 수 있다. 실험시 R<sub>on</sub> = 10Ω, R<sub>off</sub> = 5.1Ω의 게이트 저항을

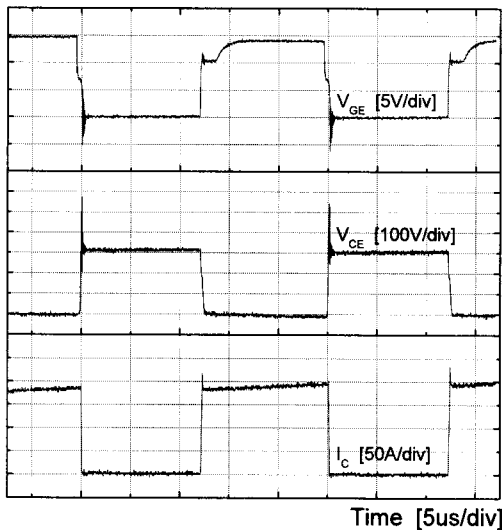
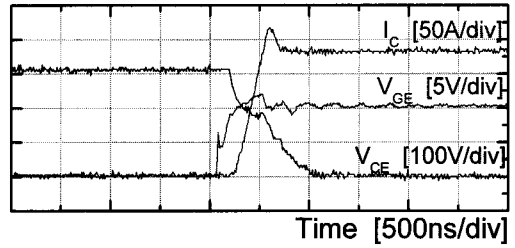
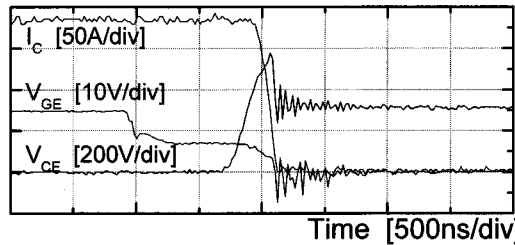


그림 7. IGBT 스위칭 파형  
Fig. 7. Switching waveforms of IGBT.



(a)



(b)

그림 8. (a) IGBT의 턴 온 파형  
(b) IGBT의 턴 오프 파형

Fig. 8. (a) Turn-on waveforms of IGBT  
(b) Turn-off waveforms of IGBT.

연결하였는데, 보다 작은 게이트 저항을 연결하면 더 빠른 스위칭도 가능하다.

턴 오프시 배선상의 기생성분들에 의하여 276V의 큰 과전압(ΔV<sub>CE</sub>)이 발생하는데, 이는 실험을 위해 구성된 배선상의 표유 인덕턴스들에 기인한 것이다.

5. 단락회로 테스트

설계한 게이트 구동 IC의 보호동작을 테스트하기 위하여 단락회로를 구성하였다. 테스트 회로는 그림 5와 거의 동일하며 콜렉터와 DC전원 사이의 인덕터 부하를 제거하고 단락시켰다. 테스트 조건은 V<sub>DC</sub> = 30V, V<sub>CC</sub> = 12V, V<sub>INP-P</sub> = 2V, PW = 20us, R<sub>on</sub> = 10Ω, R<sub>off</sub> = 5.1Ω, R<sub>soft</sub> = 10kΩ와 같다.

그림 9는 단락 상황하에서의 소프트 스위칭 결과파형으로, 위로부터 구동 IC의 입력전압, IGBT의 게이트-에미터 전압, 콜렉터-에미터 전압, 콜렉터 전류의 파형이다. IGBT가 턴 온 되면, 콜렉터에는 과도 단락전류가 흐르며 콜렉터-에미터 전압이 상승한다. 이 상승하는 콜렉터-에미터 전압을 고압 다이오드를 이용하여 검출 후, t<sub>DESAT</sub>(6.8us) 이하의 시간동안은 보호회로가 오동작 할 수 있기 때문에 필터링에 의해 무시된다. t<sub>DESAT</sub>이후부터는 이상상태로 인식하여 Soft-shutdown

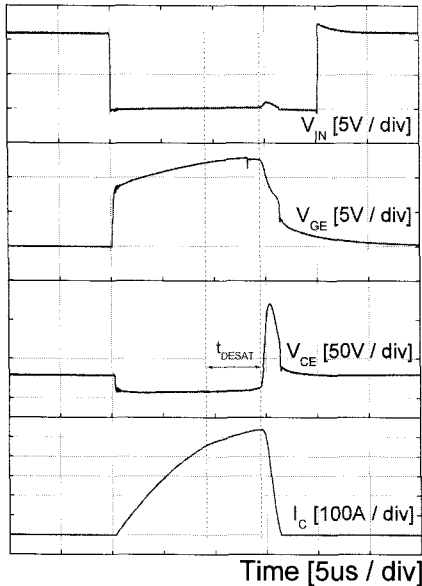


그림 9. 단락회로시 소프트 스위칭 파형  
 Fig. 9. The soft switching waveforms of short circuit test.

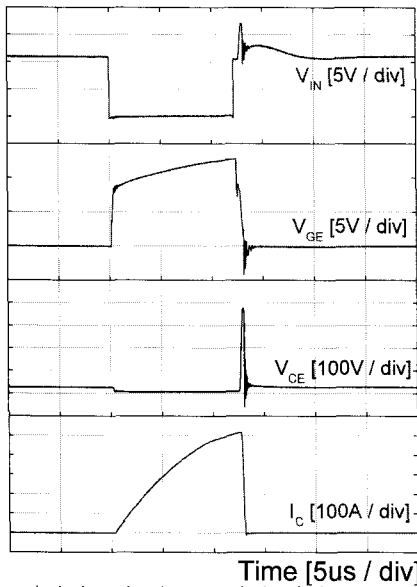


그림 10. 단락회로시 하드 스위칭 파형  
 Fig. 10. The hard switching waveforms of short circuit test.

을 통하여 게이트 커패시터를 천천히 방전한다. 따라서 콜렉터 전류는 천천히 하락하며, 콜렉터-에미터 전압에는  $L \cdot di/dt$ 에 의하여 120V의 과전압( $\Delta V_{CE}$ )이 발생한다. 그림 10은 단락 상황하에서의 하드 스위칭 결과파형이다. Soft-shutdown 보호동작을 제외한 IGBT의 단락 스위칭 결과를 나타내기 위하여 그림 9의 Soft-shutdown 동작이 발생하는 시점인 15us의 펄스를 입력전압 조건으로 대체하였으며, Desaturation을 강제적

으로 검출하지 못하도록 하였다. 테스트 결과에서 알 수 있듯이 Soft-shutdown 보호 동작을 수행하지 않기 때문에 그림 9와 비교하여 턴 오프시 콜렉터 전류가 빠르게 감소한다. 따라서 Soft-shutdown 동작시보다 높은 375V의 과전압( $\Delta V_{CE}$ )이 발생한다. 이는 테스트 전원 전압에 비하여 매우 높은 값으로, IGBT 모듈이 수백볼트 정도의 전원 전압에서 단락 고장 발생시 Soft-shutdown 보호동작 없이 하드 스위칭 하게 될 경우 소자가 파괴될 위험이 있다.

#### IV. 결 론

본 논문에서는 고전력 인버터에 사용되는 IGBT와 같은 절연 게이트 소자의 구동 및 보호기능을 하는 파워 IC를 동부하이텍의 0.35um BCDMOS 공정을 이용하여 설계 및 제작하고 검증하였다.

설계된 구동 IC는 고전력 절연 게이트 소자의 큰 입력 커패시턴스를 빠르게 충·방전하기 위하여 큰 구동 전류를 제공한다. 또한 고전력 소자의 스위칭시 매우 큰 전류가 흐르기 때문에 회로의 신뢰성을 보장하기 위하여 과전류 및 단락전류 보호회로를 내장하였다. 전력 소자의 콜렉터-에미터 전압을 검출하여 단락상태를 인식할 수 있는 Desaturation detector를 이용하였으며, 고장상태에서 벗어나기 위한 게이트 전압 차단시 발생하는 과전압을 보호하기 위하여 Soft-shutdown동작으로 고전력 소자의 SOA(Safe operation area)을 확보하였다.

실험결과 게이트 구동 IC의 전류 구동능력이 설계목표를 만족시켰으며, 실제 소자에 적용 결과 고전력 절연 게이트 소자를 구동하는데 적합한 것으로 나타났다. 또한 구동 IC의 보호기능이 원활히 동작하여 IGBT 소자가 단락전류와 같은 이상상태에서 벗어나 SOA영역 안에서 동작하는 것으로 나타났다.

#### 참 고 문 헌

[1] A. D. Pathak, "MOSFET/IGBT drives theory and applications," IXYS Corporation, pp. 1, Santa Clara, CA 2001.  
 [2] V. K. Khanna, "The Insulated Gate Bipolar Transistor IGBT Theory and Design," Wiley-Interscience, pp. 5-11, 2003.  
 [3] 김상철, 김은동, "전력반도체 기술 및 시장동향,"

- 전기전자재료, pp. 15-24, 2002.
- [4] Toshio Takahashi, "IGBT Protection in AC or BLDC Motor Drives," *International Rectifier Technical Paper*, 2000.
- [5] E. R. Motto, "Hybrid Circuits Simplify IGBT Module Gate Drive," Powerex Inc., 1999.
- [6] G. Majumdar et. al. "Novel Intelligent Power Modules for Low-Power Inverters" 1998 IEEE PESC Proceedings.
- [7] Sasagawa, K., Miki, H., "A new driving and protective circuit of IGBT for motor drive application", in Proc. of 1993 IEEE Appl. Power Elec. Conf. (APEC), pp. 402-407, 1993.
- [8] S. Musumeci, R. Pagano, A. Raciti, G. Belverde, M. Melito, "A new gate circuit performing fault protections of IGBTs during short circuit transients", in Rec. of the 2002 IEEE Ind. Appl. Society Ann. Meeting, vol. 4, pp. 2614-2621, Oct. 2002.

---

 저 자 소 개
 

---



고민정(학생회원)  
 2007년 단국대학교 전기전자  
 컴퓨터공학부 학사 졸업.  
 2009년 단국대학교 전자  
 컴퓨터공학부 석사 졸업.  
 <주관심분야 : 전력전자, 아날로  
 그 집적회로 설계>



박시홍(정회원)-교신저자  
 1998년 연세대학교 전기공학과  
 학사 졸업.  
 2001년 University of Wisconsin  
 - Madison 석사.  
 2004년 University of Wisconsin  
 - Madison 박사.  
 2005년~현재 단국대학교 전자전기공학부  
 조교수.  
 <주관심분야 : Analog and Power IC Design,  
 Power Module Design, Automotive Power IC  
 Design, Power Electronics>