

# IEEE 1588의 Zigbee 네트워크 확장을 위한 PTP 게이트웨이 설계 및 구현

정회원 조 현 태\*, 정 연 수\*, 이 승 우\*\*, 준회원 진 영 우\*,  
종신회원 백 윤 주\*

## Design and Implementation of PTP Gateway to Extend IEEE 1588 to Zigbee networks

Hyuntae Cho\*, Yeonsu Jung\*, Seung-Woo Lee\*\* *Regular Members*,  
Youngwoo Jin\* *Associate Member*, Yunju Baek\*<sup>o</sup> *Lifelong Member*

### 요 약

분산 네트워크의 노드들은 그룹 동작을 위해 기본적으로 장치들 간의 시각 동기를 요구한다. 정밀한 시각 동기는 분산 네트워크에서 다양한 응용의 확장을 가져다 줄 뿐만 아니라 보다 정확한 정보를 제공한다. IEEE 1588은 근거리 네트워크 내에서 노드들 간에 정밀한 시각 동기를 제공하기 위한 표준이다. 본 논문에서는 IEEE 1588을 지그비(Zigbee) 네트워크로 확장하기 위한 PTP 게이트웨이를 설계 및 구현한다. PTP 게이트웨이는 이더넷 기반의 IEEE 1588을 지그비 네트워크로 확장할 수 있으며, 이더넷을 통해 연결된 둘 이상의 지그비 네트워크에서 IEEE 1588 프로토콜을 이용하여 동일한 참조 시각을 공유할 수 있다. 또한, 본 논문에서는 PTP 게이트웨이를 이용한 IEEE 1588 기반의 시각 동기 기법에 대한 실험과 성능평가를 언급한다. 성능평가 결과, 이더넷을 경유한 두 지그비 네트워크에서 노드들 간에 약 300 나노초의 표준편차를 이루었다.

**Key Words** : IEEE 1588, precision time protocol, clock synchronization, time synchronization

### ABSTRACT

The coordination of distributed entities and events requires time synchronization. Precision time synchronization enables a variety of extensions of applications and provides much accurate information. The IEEE 1588 precision time protocol (PTP) provides a standard method to synchronize devices in a network. This paper deals with the design and implementation of a PTP gateway to extend IEEE 1588 to Zigbee networks. The PTP gateway can not only extend IEEE 1588 to Zigbee networks but also share the same time reference using IEEE 1588 between two or more Zigbee networks. This paper also presents experiments and performance evaluation of time synchronization using the PTP gateway. Our result established a method for nodes in a network to maintain their clocks to within a 300 nanosecond offset from the reference clock of a master node via Ethernet.

### 1. 서 론

분산 시스템은 다수의 노드들이 상호 연결되어

거대한 업무를 분산 처리하는 시스템이다. 분산 시스템에서 장치들 간에 업무를 효율적이고 정확하게 처리하기 위해서 시각 동기는 필수적이다. 특히 멀

※ 이 논문은 부산대학교 자유과제 학술연구비(2년)에 의하여 연구되었음.

\* 부산대학교 컴퓨터공학과(yunju@pusan.ac.kr), (°: 교신저자), \*\* 한국전자통신연구원

논문번호 : KICS2009-09-431, 접수일자 : 2009년 09월 24일, 최종논문접수일자 : 2009년 12월 7일

티플렉싱, 위치 측정, 데이터 수집, 분산 샘플링 등의 그룹적인 동작을 위해서는 반드시 제공되어야 한다. 오늘날 유비쿼터스 컴퓨팅을 위해 센서 네트워크, 홈 네트워크 등 많은 응용들이 분산 환경 아래에서 이루어지고 있다<sup>[14][15]</sup>. NTP(network time protocol: 네트워크 시각 동기 프로토콜)<sup>[4]</sup>는 오랜 시간동안 인터넷 분산 환경아래에서 시각 동기 기법으로 연구되었으며 표준으로 자리 잡았다. NTP는 전통적인 데이터 네트워크상에서 동작하며, 수 밀리 초 ~ 수십 밀리 초의 동기 오차를 가진다. 시각 동기 기법에서 참조 시각(reference clock)과의 지역 시각(local clock) 차이는 응용의 해상도를 결정짓는 중요한 요소가 된다. 유비쿼터스 컴퓨팅을 위해 많은 분산 시스템에서 마이크로 초 수준의 해상도를 요구하는 응용들이 점차 증가하고 있다. IEEE 1588 PTP (precision time protocol)<sup>[5]</sup>는 근거리 네트워크 내에서 노드들 간에 마이크로 수준의 정밀한 시각 동기를 이루기 위한 표준 프로토콜이다. IEEE 1588 PTP가 수년간 많은 연구들이 이루어져왔지만, 대부분의 경우 이더넷 환경과 무선랜 환경에서 수행되어져 왔다<sup>[6-10]</sup>. 정밀한 시각 동기는 이더넷과 무선랜 환경뿐만 아니라 무선 센서 네트워크, 홈 네트워크, LR-WPAN 등과 같은 독립적인 분산 환경에서도 보다 정교하고 세련된 응용들을 도출해 낼 수 있다<sup>[11-12]</sup>. 특히 IEEE 1588은 근거리 통신망 기반, 정밀한 시각 동기화, 자율 관리, 이종의 장치간의 호환성에 초점을 맞춘 표준 프로토콜로서 센서 네트워크와 LR-WPAN과 같은 이종의 장치들이 많이 구성되는 네트워크에 적합하다.

본 논문에서는 이더넷 상의 IEEE 1588을 지그비(Zigbee) 네트워크로 확장시키기 위한 PTP 게이트웨이를 설계 및 구현한다. PTP 게이트웨이는 이더넷 상의 IEEE 1588 메시지를 지그비로 전달시킬 뿐만 아니라, 하나의 지그비 네트워크에서 제공하는 참조시각을 이더넷을 경유하여 또 다른 지그비 네트워크로 전달할 수 있는 방법을 제공한다. PTP 게이트웨이는 이더넷과 지그비 네트워크 사이의 데이터 전달 속도(data rate) 차이를 극복하기 하며 빠른 통신을 제공하기 위해 FPGA 상에서 구현된다. 본 논문에서 설계 및 구현한 PTP 게이트웨이는 지그비 네트워크에 기반을 두는 무선 센서 네트워크나 LR-WPAN의 노드들에게 IEEE 1588 기반의 정밀한 시각 동기를 제공할 수 있다. 또한 본 논문에서는 PTP 게이트웨이를 이용하여 지그비 네트워크간의 시각 동기를 수행하고, 성능평가를 포함한다. 지

그비 네트워크의 노드들이 이더넷을 경유하여 시각 동기한 결과, 약 300 나노초 수준의 시각 동기를 보여준다.

본 논문의 구성은 다음과 같다. 다음 장에서 IEEE 1588 PTP 프로토콜에 대해서 언급하며, 3장에서는 IEEE 1588을 지그비 네트워크로 확장하기 위한 PTP 게이트웨이를 설계 및 구현한다. 4장에서 실험 및 성능평가를 한 후, 5장에서는 향후 과제를 포함하여 논문의 결론을 맺는다.

## II. 관련연구

IEEE 1588은 기본적으로 측정 및 제어 시스템 내에서 분산된 장치들의 클럭(clock)들을 정확하게 동기화하기 위해 정의된 표준 프로토콜이다<sup>[5]</sup>. 프로토콜은 슬레이브(slave)의 클럭들을 마스터(master)의 클럭에 동기화하여 네트워크 내의 모든 노드들은 이벤트 및 타임스탬프를 동일한 타이머 값에 기반을 두도록 한다. 노드들 간의 시각 또는 클럭의 차이를 오프셋(offset)이라고 한다. 노드들 간에 시각을 보정하기 위해 마스터 노드와 슬레이브 노드는 클럭 오프셋과 전송지연 보정을 수행한다. 이러한 보정은 메시지 교환을 통하여 이루어지기 때문에 네트워크 프로토콜 스택의 모든 계층에서 지연 및 지터(jitter)와 같은 불확도(uncertainty)가 존재한다. 이러한 불확도는 정밀한 시각 동기화에 어려움으로 작용한다. IEEE 1588에서 마스터 노드는 sync와 follow\_up 메시지를 이용하여 오프셋 보정을 시작한다. 마스터 노드가 sync 메시지는 전송하면, 슬레이브 노드는 자신의 지역 클럭(local clock)을 사용하여 sync 메시지의 도착 시각을 기록한다. 마스터 노드는 sync 메시지가 전송된 시각을 연속된 follow\_up 메시지에 포함하여 송신한다. 슬레이브 노드는 측정된 메시지 도착 시각과 follow\_up 메시지의 타임스탬프 값을 비교한다. 두 타임스탬프 값의 차이를 계산함으로써 오프셋을 산출해 낼 수 있다. 하지만 계산된 오프셋은 전송 지연을 포함하고 있으므로 전송 지연을 계산해 내는 두 번째 과정이 필요하다. 전송 지연 계산을 위해 IEEE 1588은 delay\_req와 delay\_resp 메시지를 사용한다. 슬레이브 노드는 전송 지연 계산을 시작함을 알리는 delay\_req 메시지를 송신함과 동시에 송신 시각을 타임스탬프 한다. delay\_req 메시지를 수신한 마스터 노드는 delay\_req가 도착한 시각을 타임스탬프 하여 이를 delay\_resp 메시지에 포함하여 응답한다.

슬레이브 노드는 양방향(round trip time) 지연을 평균하여 전송 지연을 계산한 후 슬레이브의 지역 클럭을 조절한다.

그림 1은 IEEE 1588 PTP 기법을 설명한다. 마스터 노드가 sync 메시지를 전송하고, 전송된 시점( $t_1$ )을 타임 스탬프한다. sync 메시지 내에 포함된 시각 정보는 상위 프로토콜에서 오차가 포함된 정보이다. 마스터 노드는 sync 메시지가 전송된 정확한 시점( $t_1$ )을 sync 메시지 내에 신지 않고 다음 follow\_up 메시지 내에 실어서 전송한다. 슬레이브 노드는 sync 메시지를 받은 시점( $t_2$ )을 감지하고, 자신의 지역 클럭을 저장한다. sync 메시지만 가지고는 sync 메시지가 마스터 노드로부터 전송된 정확한 시점을 알 수 없다. 이후, 마스터 노드는 실제  $t_1$ 은 follow\_up에 실어서 전송하고, 슬레이브 노드는 follow\_up을 받은 시점에 마스터 노드와의 오프셋을 식 (1)과 같이 계산할 수 있다. 보정하는 방법은 슬레이브 노드의 타이머 값과 마스터 노드의 타이머 값을 비교한 후 카운팅한 클럭 시각 차이를 보정한다.

$$offset = clock_{slave} - clock_{master} = t_2 - t_1 \quad (1)$$

마스터 노드와 슬레이브 노드간의 클럭 오프셋을 계산하였다 하더라도, 여전히 불확도는 존재한다. 메시지를 교환함에 있어, 메시지의 전송 지연은 고려되지 않았기 때문이다. 메시지의 전송지연을 구하기 위해 delay\_req와 delay\_resp 메시지를 사용한다.

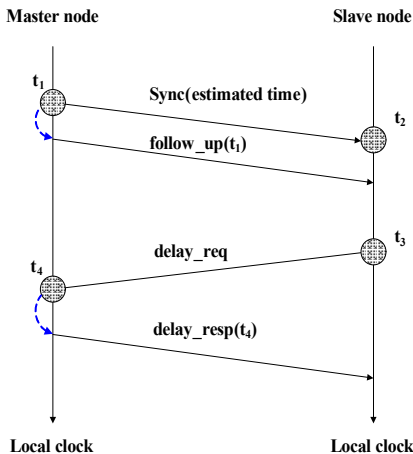


그림 1. IEEE 1588 PTP 프로토콜  
Fig. 1. IEEE 1588 Precision Time Protocol

delay\_req는 슬레이브 노드가 전송하는 메시지로서 마스터 노드와의 전송지연을 계산하는데 사용된다. 슬레이브 노드가 delay\_req를 보내면 타이머가  $t_3$ 을 계산/유지하게 되고,  $t_4$  시점에 마스터 노드가 메시지를 받으면 이를 마스터 노드가 기록하여 delay\_resp 메시지 내에  $t_4$ 를 포함하여 슬레이브 노드에게 응답한다. 이 응답 메시지를 받은 슬레이브 노드는  $t_3$ 과  $t_4$ 의 차이를 계산하여 전송지연(delay)과 오프셋은 식(2)와 같이 재계산된다.

$$delay = \frac{(t_4 - t_3) + (t_2 - t_1)}{2} \quad (2)$$

$$offset = t_2 - t_1 - delay$$

### III. PTP(Precision Time Protocol) 게이트웨이 설계 및 구현

본 장에서는 이더넷 상의 IEEE 1588 메시지들을 지그비 네트워크로 전달할 뿐만 아니라 분리된 지그비 네트워크들 사이에서 IEEE 1588 메시지를 이더넷을 통하여 교환하도록 해주는 PTP 게이트웨이를 설계 및 구현한다. 그림 2는 이더넷과 지그비 네트워크가 동일한 IEEE 1588을 이용하여 시각 동기를 수행하는 모델을 보여준다. 그림 2에서 그랜드마스터 클럭(grandmaster clock)은 PTP 프로토콜 내에서 네트워크에 참조시각을 제공하는 최초 시각 근원지라고 가정한다. 이더넷 내의 PC L과 PC K와 같은 슬레이브 노드들은 몇몇 이더넷 스위치를 경유한 그랜드마스터 클럭의 시각에 노드들의 클럭을 동기화 한다. 하지만, 이더넷 상의 IEEE 1588을 위한 장치들은 이더넷 메시지를 지그비 네트워크로 전달할 수 있는 방법을 제공하지 않는다. 그림 2에서는 IEEE 1588을 지그비 네트워크로 전달하기 위해 PTP 게이트웨이를 포함한다. PTP 게이트웨이는

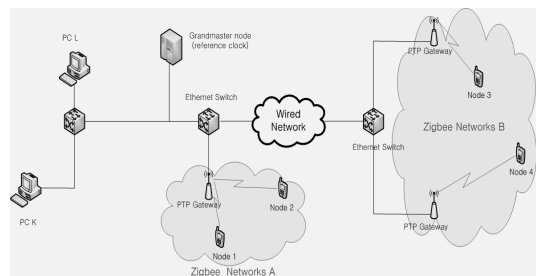


그림 2. IEEE 1588을 공유한 시각 동기 구조  
Fig. 2. Time synchronization architecture sharing IEEE 1588

이더넷 상의 그랜드마스터의 클럭을 지그비로 전달할 뿐만 아니라, 지그비 네트워크 A와 지그비 네트워크 B를 이더넷을 통하여 연결해주는 기능도 포함한다. 즉, 두 지그비 네트워크는 이더넷으로부터 IEEE 1588 메시지를 전달받지 않더라도 지그비 네트워크들 간에 같은 참조시각을 공유하여 시각을 동기화 할 수 있다.

### 3.1 PTP 게이트웨이 하드웨어 설계 및 구현

이더넷의 IEEE 1588을 지그비 네트워크와 공유하기 위해서는 두 네트워크를 모두 수용할 수 있어야 한다. 본 절에서는 이더넷과 지그비 네트워크를 수용하기 위한 PTP 게이트웨이를 설계 및 구현한다. PTP 게이트웨이는 빠른 처리를 위해 FPGA (Xilinx Virtex 4)에 구현되며, 그림 3은 PTP 게이트웨이의 구조이다.

PTP 게이트웨이는 이더넷 트랜시버(Ethernet PHY) 이더넷 MAC(FMAC), 메시지 변환 모듈(message translator), 병렬-직렬 변환 모듈(parallel-to-serial converter), 지그비 제어 모듈(Zigbee controller), 지그비 트랜시버(Zigbee PHY) 및 시각 측정 장치(time stamping unit)로 구성된다. Marvell 88E1145은 이더넷 트랜시버를 위해 사용되었으며, 지그비 트랜시버를 위해 CC2420(TI)가 사용되었다. 이더넷 트랜시버와 지그비 트랜시버를 제외한 모듈을 FPGA 상에서 구현된다. 이더넷 MAC은 이더넷 트랜시버를 제어하고 통신하는 역할을 수행한다. 메시지 변환 모듈은 MAC과 통신을 하며 이더넷 메시지를 지그비 메시지로 변환한다. 이더넷 상의 IEEE 1588 메시지 중에서 sync와

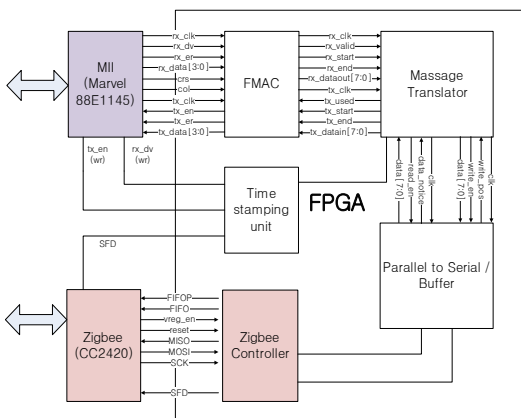


그림 3. PTP 게이트웨이 구조  
Fig. 3. Architecture of the PTP gateway

delay\_req 메시지는 170바이트로서 지그비 프레임의 최대 전송 단위(MTU)인 127바이트를 초과한다. 따라서 메시지 변환 모듈은 IEEE 1588 메시지를 분할 및 조립할 수 있는 역할을 포함한다. 병렬-직렬 변환 모듈은 이더넷 트랜시버에서 전송되는 병렬 데이터를 지그비 트랜시버의 SPI를 위한 직렬 데이터로 변환한다. 100Mbps 기반의 이더넷과 지그비의 250kbps의 통신 속도차이를 극복하기 위해서 병렬-직렬 변환 모듈은 내부 버퍼를 포함한다. IEEE 1588 시각 동기 메시지는 sync 메시지 follow\_up 메시지가 연속적으로 전송되어진다. 즉, 이 두 메시지를 동시에 처리하여 수신할 수 없으므로 최소한 두 메시지 크기만큼의 버퍼는 필요하다. 그림 4는 병렬-직렬 변환 모듈의 구조를 보여준다.

병렬-직렬 변환 모듈은 메시지 변환 모듈로부터 데이터를 전달 받은 후 버퍼에 저장한다. 저장된 데이터 중 지그비 프레임 크기만큼만 FIFO에 넣어서 SPI로 전달한다. 이때 FIFO와 시프트 레지스터는 지그비 제어 모듈에 의해 제어된다. 또한, 지그비 제어 모듈은 지그비 트랜시버를 제어하고 통신을 수행하는 역할을 하며, 타임 스탬핑 장치는 메시지의 송수신 시각을 정확히 측정하는 역할을 한다. 타임 스탬핑 장치의 해상도는 지역 클럭의 해상도에 의존한다. 타임 스탬핑 장치의 클럭이 1MHz로 동작한다고 가정할 경우, 최대 시각 표현 에러(time representation error)는 1마이크로초가 된다. 이러한 시각 표현 에러는 시각 동기의 정밀도에 아주 큰 영향을 미친다. 시각 표현 에러를 제거하는 것은 불가능하며 높은 주파수의 클럭을 사용하여 최소화한다. PTP 게이트웨이의 타임 스탬핑 장치는 250MHz의 클럭을 사용하여, 최대 4나노초의 시각 표현 에러를 보장한다. 그림 5는 PTP 게이트웨이의 프로토타입을 보여준다.

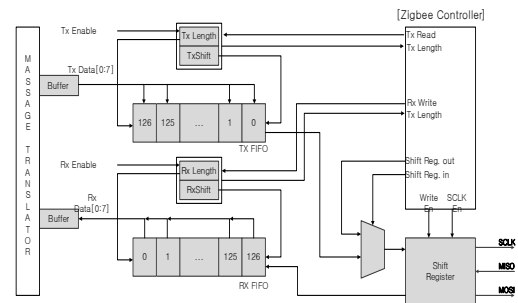


그림 4. 병렬-직렬 변환 모듈  
Fig. 4. Parallel to Serial converter

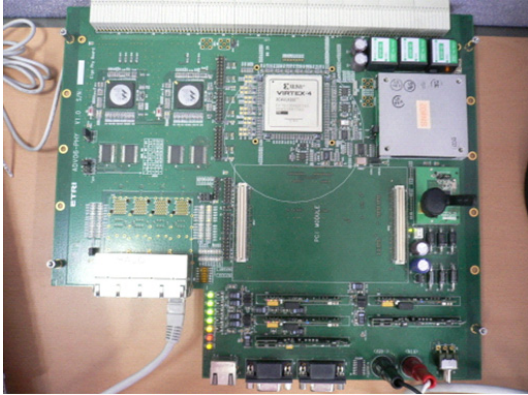


그림 5. PTP 게이트웨이 프로토타입  
Fig. 5. PTP gateway prototype

### 3.2 PTP 게이트웨이를 이용한 시각 동기

그림 6은 이더넷과 지그비 네트워크내의 노드간의 시각 동기 과정을 보여준다. 이더넷 상에서 참조 시각을 제공하는 마스터 노드는 sync 메시지가 전송하고, 전송된 시각을 자신의 지역 클럭을 이용하여 타임 스탬프 한다. 이더넷 내의 슬레이브 노드, 이더넷 스위치, 그리고 PTP 게이트웨이는 마스터 노드로부터 브로드캐스트된 sync 메시지를 수신하게 된다. 이 중, PTP 게이트웨이는 수신한 메시지를 분석하여 IEEE 1588 메시지인지 확인하고, 올바른 메시지인지 체크섬을 통하여 검증한다. 올바른

IEEE 1588 메시지일 경우, PTP 게이트웨이는 이를 단편화(fragmentation)하여 지그비 네트워크를 통하여 전달한다. 지그비 네트워크 내에 존재하는 노드는 메시지를 수신한 시각( $t_2$ )을 기록한다. 이 때, 노드는 자신과 마스터 노드의 시각 차이인 오프셋을 계산하여야 하지만, sync 메시지 내에 포함된 타임 스탬프 값은 마스터 노드의 상위 응용 계층에서 포함된 시각 정보로써, 부정확한 정보를 포함하고 있다. 따라서 마스터 노드는 이러한 불확실도(uncertainty)를 최소화한 정보  $t_1$ 을 sync 메시지에 연속된 follow\_up 메시지 내에 삽입하여 전송한다. 슬레이브 노드는 follow\_up 메시지를 수신한 시점에 IEEE 1588에 기반한 정확한 오프셋 값을 식 (1)과 같이 계산해 낼 수 있다.

$t_1$ 과  $t_2$  시각을 가지고 계산된 오프셋은 전송 지연을 포함하고 있다<sup>[13],[14]</sup>. 지그비 네트워크 내의 노드에서는 전송 지연 계산을 위해 추가적인 메시지 교환이 필요하다. 추가적인 메시지 교환은 오프셋 계산을 위해 사용된 메시지의 역방향향을 통해서 이루어진다. 전송 지연 계산을 위해 슬레이브 노드는 delay\_req 메시지를 생성해낸다. 이 delay\_req 메시지는 이더넷 상에서 스위치와 마스터 노드에 의해서 인식되어야 하므로 UDP/IP/Ethernet 헤더를 포함한 완전한 이더넷 메시지의 형태를 갖추어야 한다. delay\_req 메시지 역시 지그비 메시지 포맷을

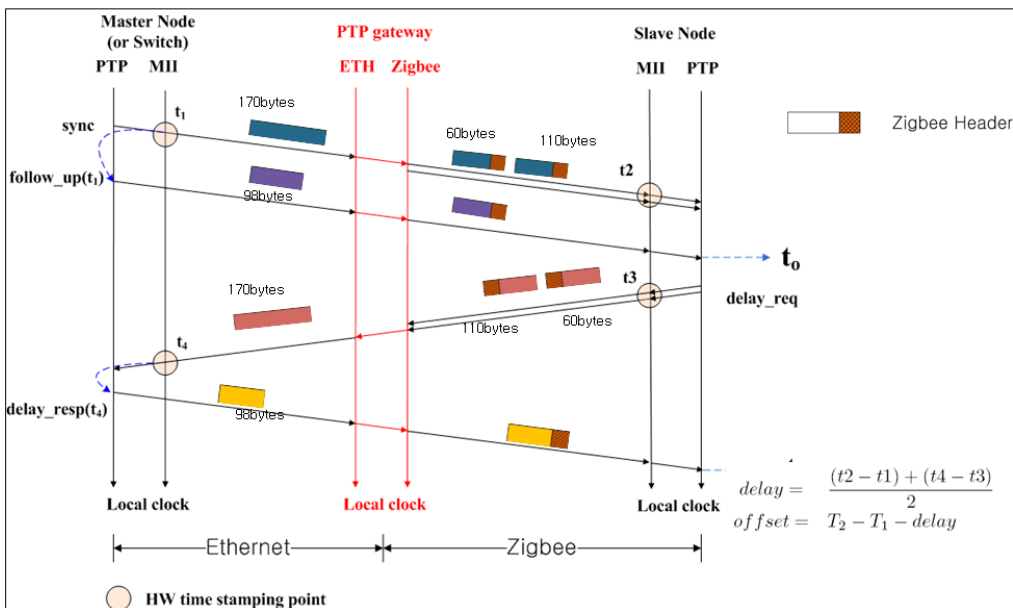


그림 6. 이더넷과 지그비 네트워크 사이의 시각 동기  
Fig. 6. Time synchronization between Ethernet and Zigbee networks

초과하므로 단편화된 메시지로 전송된다. 슬레이브 노드가 마스터 노드로 delay\_req 메시지를 전송할 때, 타임 스탬핑 유닛은 delay\_req의 전송 시점( $t_3$ )을 기록한다. delay\_req 메시지를 수신한 PTP 게이트웨이는 슬레이브 노드로부터 수신된 메시지들을 조립하여 이더넷으로 전달하게 된다. 전송된 delay\_req 메시지가 마스터 노드에 도착하였을 경우 마스터 노드 역시 도착시각( $t_4$ )을 기록하게 된다. 마스터 노드는 delay\_req 메시지가 도착한 시각  $t_4$ 를 delay\_resp 메시지 내에 포함하여 응답함으로써 전송 지연을 계산하는데 필요한 과정을 마무리 짓게 된다. delay\_resp 메시지를 수신한 슬레이브 노드는 전송 지연(delay)과 오프셋(offset)을 식 (2)와 같이 재계산하게 된다. 이더넷의 마스터 노드와 시각 동기를 수행하는 지그비 네트워크 내의 노드들은 기본적으로 IEEE 1588 메시지를 조립 및 분할 할 수 있을 뿐만 아니라 IEEE 1588 프로토콜을 탑재한다고 가정한다.

그림 6은 이더넷 상의 마스터 노드와 지그비 네트워크 상의 슬레이브 노드간의 시각 동기화에 대한 이해도이다. 본 논문에서 설계 및 구현한 PTP 게이트웨이는 이더넷과 지그비 네트워크 간의 시각 동기뿐만 아니라 둘 이상의 지그비 네트워크가 이더넷을 공유할 경우 두 지그비 네트워크간의 시각 동기를 제공할 수 있다. 이는 PTP 게이트웨이가 이더넷-지그비 또는 지그비-이더넷 양방향 통신을 제공할 수 있도록 설계되었기 때문이다.

#### IV. 성능평가

본 장에서는 지그비 네트워크 적용을 위한 IEEE 1588 기반 시각 동기 기법에 대해서 성능평가를 수행한다.

##### 4.1 실험 환경

그림 7은 성능평가를 위한 시스템 환경설정을 보여준다. 시스템은 마스터 노드, PTP 게이트웨이, 이더넷 스위치, 슬레이브 노드로 구성된다. 이더넷 스위치는 NETGEAR사의 FS608이 사용되었으며, 이벤트 생성을 위해 참조 펄스 생성기 및 분석 PC가 사용되었다. 이더넷 스위치는 두 대의 PTP 게이트웨이 사이에 존재하며, 노드들 사이에서 메시지를 전달한다.

지그비 네트워크상에서 시각 동기를 위해 필요한 마스터 노드와 슬레이브 노드는 그림 8과 같다. 노

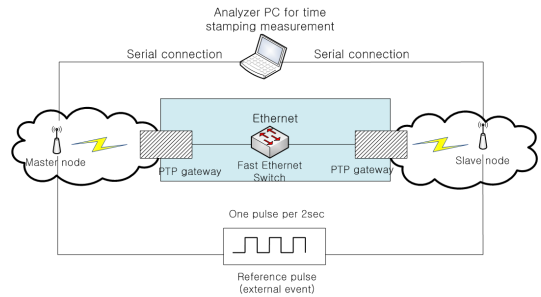


그림 7. 이더넷을 경유한 시각 동기 시스템 환경  
Fig. 7. Time synchronization between Zigbee networks via Ethernet

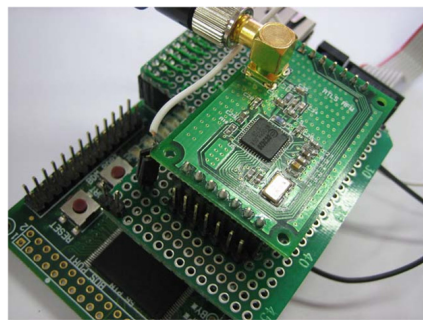


그림 8. 지그비 노드  
Fig. 8. Node for Zigbee networks

드는 프로세싱 유닛, 통신 유닛, 및 타임 프로세싱 유닛으로 구성되어 있다. 노드를 위해 Freescale사의 MCF5235가 프로세싱 유닛 및 타임 프로세싱 유닛으로 채택되었다. TI 사의 CC2420 은 노드의 통신을 위해서 사용된다. 노드의 클럭 정밀도는 크리스탈 오실레이터에 의해 결정된다. 오실레이터는 이상적인 환경에서 이상적인 주파수로 동작하여야 하지만, 실제 환경에서는 제조 과정에서의 조작, 온도, 습도 등과 같은 환경에 따라서 가변적인 주파수를 생성해 낸다. 20PPM의 오차를 가진 범용적인 오실레이터의 경우 초당 최대 20 마이크로초의 주파수 오차를 가진다. 본 논문에서는 크리스탈 오실레이터에 의한 오차를 최소화하기 위해서 1.5PPM의 오차를 가진 TCXO(temperature compensated crystal oscillator) 오실레이터를 노드에 탑재한다. 실험에 사용된 노드는 37.5MHz의 클럭으로 동작을 수행하며, 이 때 한 클럭은 약 26.67나노초이기 때문에 최대 시각 표현 에러 역시 26.67나노초이다.

##### 4.2 슬레이브 노드의 시각 보정 기법

마스터 노드와 슬레이브 노드간의 시각 동기는

기본적으로 오프셋과 전송지연(식 2)을 계산함으로써 이루어진다<sup>5)</sup>. 하지만, 이더넷과 지그비 네트워크 상에서 1588 프로토콜에 맞추어 시각 동기를 수행한다 하더라도 멀티패스, 측정 오류, 등의 영향으로 일회성의 시각 동기는 정밀한 시각 동기화를 방해할 수 있다. 본 논문에서는 오프셋을 즉시 시각 동기화에 적용시켰을 경우에 발생하는 오차를 최소화하기 위한 필터링을 제안한다. 필터링을 위해 슬레이브 노드는 일정 기간 동안 마스터 노드와 IEEE 1588 메시지를 교환하면서 마스터 노드와의 오프셋들을 학습한다. 슬레이브 노드는 학습의 결과로 얻어진 데이터를 통하여 평균과 표준편차를 구한다. 구해진 표준편차를 이용하여 임계치 Tsh를 식 (3)과 같이 구한다.

$$\begin{aligned} Tsh &= \sigma * v_n \\ b_{max} &= avg + Tsh \\ b_{min} &= avg - Tsh \end{aligned} \quad (3)$$

식 (3)에서  $\sigma$ 는 학습기간 동안 얻어진 오프셋들의 표준편차를 의미하고,  $v_n$ 은 시각 동기 메시지 송수신을 감지함에 있어서 발생하는 측정 에러를 의미하며 이 측정 에러는 실험을 통하여 구해질 수 있다. 식 (3)에서 얻어진 임계치를 이용하여 평균으로부터 상위 경계( $b_{max}$ )와 하위 경계( $b_{min}$ )를 설정한다. 구해진 상하위 경계를 이용하여 현재 적용될 오프셋 값(O)을 식 (4)와 같이 계산한다.

$$O = \begin{cases} O_{measured}, & b_{min} < O_{measured} < b_{max} \\ O_{prior}, & else \end{cases} \quad (4)$$

식 (4)에서  $O_{measured}$ 는 현재 측정된 오프셋값,  $O_{prior}$ 는 이전 시각 동기 메시지에서 측정된 오프셋값을 나타낸다. 시각 동기 메시지 교환 중 현재 측정된 오프셋 값( $O_{measured}$ )이 상하위 경계값 내에 존재하면, 해당 오프셋 값을 적용하고, 그렇지 않을 경우는 현재 측정된 값은 버퍼에 저장만하며, 이전에 시각 동기에 적용시켰던 오프셋 값을 현재의 오프셋 값으로 재사용함으로써 완전한 시각 동기를 유지한다.

노드에서 사용되는 클럭은 오실레이터로부터 공급되고, 범용 크리스탈 오실레이터의 경우 환경적인 요소에 의해 정상적인 주파수로 동작하지 않고 가변적이게 된다. 이를 표류(drift)라고 한다. 두 노드는 각각 독립적인 오실레이터를 사용하기 때문에

각기 다른 주파수로 표류하게 된다. 이러한 두 노드 사이의 클럭 표류율 차이를 주파수 휨(frequency skew)라고 한다. 두 노드사이의 주파수 휨에 의한 에러는 시각 동기의 정확도에 영향을 미친다. 두 노드사이의 주파수 휨은 시간에 따라 증가하기 때문에 주기적인 보정이 필요하다. 비록 주기적으로 시각 동기를 수행함으로써 클럭 차이를 줄인다 하더라도, 두 시각 동기 메시지 내에서 여전히 클럭의 차이가 존재한다. 주기적인 시각 동기 메시지의 주파수 휨(frequency skew)을 보정하기 위해 슬레이브 노드는 마스터 노드와 자신의 클럭 표류율을 모두 계산한다. 식 (5)은 클럭 표류율을 계산하여 슬레이브 노드가 자신의 표류율을 보정하는 식을 나타내며, 그림 9는 표류율을 계산하는데 필요한 시각을 결정하는 지점을 나타낸다.

$$\begin{aligned} \Delta_m &= t_m^{k+1} - t_m^k \\ \Delta_s &= t_s^{k+1} - t_s^k \\ drift &= \frac{\Delta_s - \Delta_m}{\Delta_m} \end{aligned} \quad (5)$$

식 (5)에서 마스터 노드의 표류율  $\Delta_m$ 은 두 sync 메시지의 간격  $t_m^k$ (이전 타임 스탬프 값)와  $t_m^{k+1}$ (현재 타임 스탬프 값)로 계산이 되며, 슬레이브 노드의 표류율  $\Delta_s$ 는 sync 메시지를 수신한  $t_s^k$ 와  $t_s^{k+1}$ 로 계산되어 진다. 슬레이브 노드가 보정해야할 표류율은 식 (5)의 *drift* 로 계산할 수 있다.

오프셋 보정, 전송 지연 계산 그리고 주파수 휨 보정 등을 포함한 IEEE 1588 시각 동기 기법에서 타임 스탬프 위치는 중요한 요소로 작용한다. 타임 스탬프 위치는 네트워크 프로토콜 스택 내의 어느

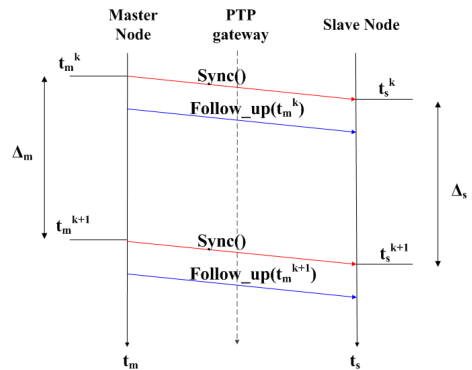


그림 9. 두 노드사이의 클럭 표류율 결정  
Fig. 9. Determination of drift rate between two nodes

위치에서 가능하다. 하지만, 응용계층 등과 같은 상위 계층에서의 타임 스탬핑은 비결정적인 지연(non-deterministic delay)을 포함할 가능성이 높다. 이러한 비결정적인 지연은 네트워크와 프로토콜 및 시스템의 상태에 따라서 가변적으로 작용하여 시각 동기 정확도에 영향을 미치게 된다. 따라서, 시각 동기화를 위한 타임 스탬프 위치는 가능한 물리계층에 가까울수록 좋다<sup>7)</sup>. 본 논문에서의 시각 동기 메시지의 타임 스탬프를 위해 MII (media independent interface)를 활용한다. 즉, RF 트랜시버는 메시지를 송수신 과정에서 물리계층 헤더를 포함한다. 이 헤더에는 프리앰블, SFD(start of delimiter) 및 길이 정보(length)를 가지고 있으며, 이 중 1바이트 SFD의 마지막 비트가 전송된 시점을 타임 스탬프 위치로 정한다. 노드의 타임 스탬핑 장치는 SFD 신호가 생성된 시점을 기록하여 시각 동기 정보로 활용을 한다.

4.3 성능평가

두 노드들 사이에서 시각 동기를 검증하기 위한 환경은 표 1과 같다. 마스터 노드와 슬레이브 노드는 주기적으로 시각 동기 메시지를 교환하여 동기화 한다. 참조 펄스 생성기(reference pulse generator)는 4초마다 주기적으로 이벤트를 두 노드들에게 동시에 전달한다. 두 노드는 참조 펄스 생성기로부터 수신된 이벤트의 감지 시각을 기록하여 분석 PC로 전달한다.

슬레이브 노드가 이벤트가 발생한 시점을 기록할 때 주파수 휨을 계산하여 적용하게 된다. 즉, sync 메시지를 수신한 시점과 외부 이벤트가 발생한 시점까지의 주파수 휨을 보정하여 정확한 동기 결과를 유지하기 위함이다. 식 (6)은 슬레이브 노드가 주파수 휨을 계산하기 위한 수식이다.

$$T_{event} = T_{sync,s} + \frac{T_{TMR,event} - T_{TMR,sync}}{Drift_{rate}} \quad (6)$$

표 1. 실험을 위한 환경

sync 메시지 전송주기	초당 8, 4, 2, 1회, 2초당 1회, 4초당 1회
채널	2405MHz
이벤트 주기	4초당 1회
실험 시간	500회

식 (6)에서  $T_{sync,s}$ 는 슬레이브 노드가 이벤트가 발생하기 전의 sync 메시지를 수신한 시점을 나타낸다.  $T_{TMR,event}$ 는 외부 이벤트가 발생한 시점을 타이머로 측정한 값이며,  $T_{TMR,sync}$ 는 sync 가 발생한 시점을 타이머로 측정한 값이다.  $Drift_{rate}$ 는 식 (5)에서 유도되는  $\Delta y/\Delta m$ 이다. 식 (6)이 의미하는 바는 시각 동기 메시지 교환중 이벤트가 발생하더라도 이 이벤트에 대해서도 주파수 휨을 보정하겠다는 것이다.

노드 간의 성능 평가는 노드가 소프트웨어 타임 스탬프를 사용하는지 하드웨어 타임 스탬프를 하는지에 따라 분리된다. 전술한 바와 같이 시각 동기의 정밀도는 타임 스탬프 위치와 방법에 따라 많은 영향을 보여준다. 소프트웨어 타임 스탬프는 프로세서의 타이머를 사용하는 방법이며, 하드웨어 타임 스탬프는 프로세서의 타이머가 아니라 별도의 타임 스탬핑 장치를 장착한 것이다. 그림 10은 소프트웨어 타임 스탬프를 사용할 경우 시각 동기 기법의 표준 편차를 보여주는 그래프이다. 제안한 필터링 기법을 적용한 시각 동기는 전통적인 IEEE 1588 프로토콜보다 모든 경우에 좋은 성능을 나타낸다. 그래프에서 제안한 기법은 다음과 같은 성능을 보여준다. 메시지의 빈도가 초당 8회의 표준편차는 약 78 마이크로초이며, 초당 4회의 메시지는 70 마이크로초를 보여준다. 2초당 1회의 시각 동기를 이룰 경우, 표준편차는 약 44 마이크로초로 가장 좋은 성능을 보여주었다.

실험을 통하여 수집된 데이터를 보다 자세히 하기 위하여 그림 11에서는 IEEE 1588 기반 시각 동기 기법의 시간에 따른 전체 동기 오차를 보여준다. 그래프가 의미 하는 바는 다음과 같다. 0에 가까울수록 동기 정확도가 높은 것을 의미하고 두 노드사

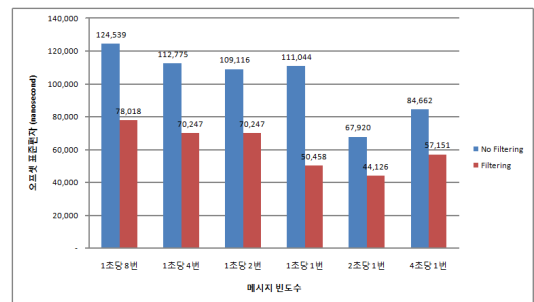
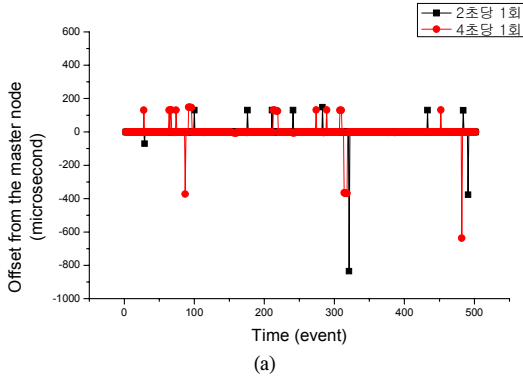
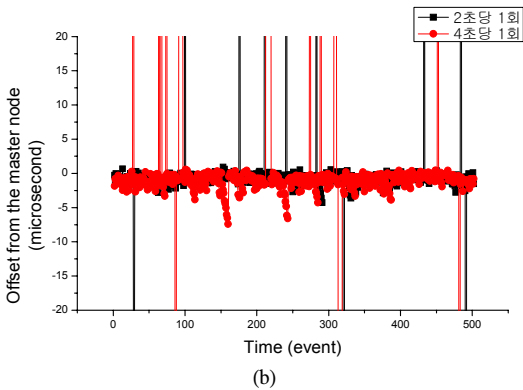


그림 10. 이더넷을 경유한 노드 간 시각 동기 결과 (소프트웨어 타임 스탬핑)  
Fig. 10. Result of time synchronization via Ethernet (software time stamping)





(a)



(b)

그림 11. 시간의 흐름에 따른 시각 동기 오차 (소프트웨어 타임스탬핑)  
Fig. 11. Time synchronization error in time advance (software time stamping)

이의 오프셋 값이 양수일 경우, 슬레이브 노드는 마스터 노드보다 빠른 클럭으로 동작을 하며, 음수일 경우, 슬레이브 노드가 마스터 노드보다 느리게 동작을 한다. 그림 11의 (a)는 전체 오차를 포함하는 그래프이며, (b)는 오차의 분포를 확대하여 보다 상세한 오차의 범위를 분석한 것이다.

소프트웨어 타임 스탬핑을 이용한 시각 동기의 경우 네트워크 내에서 발생하는 지연과 지터를 모두 수용하기 때문에 넓은 범위의 표준편차를 보여주었다. 네트워크 프로토콜 스택에서 발생하는 지연과 지터를 제거하기 위해 하드웨어 수준에서 타임 스탬핑을 수행하면 보다 정밀한 시각 동기를 이룰 수 있다. 그림 12는 노드에서 하드웨어 수준 타임 스탬프를 사용한 시각 동기의 결과를 나타내는 그래프이다. 시각 동기 메시지를 2초당 1회 전송 시 표준편차는 약 301 나노초, 평균 약 -40 나노초의 시각 동기를 이루며 시각 동기 메시지를 4초당 1회씩 전송 시는 약 730나노초의 표준편차와 약 90나노초의 평균 시각 동기를 보여준다.

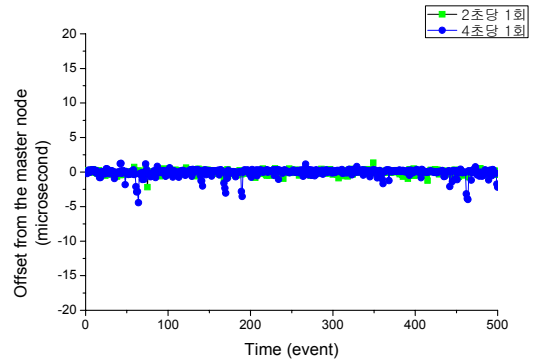


그림 12. 시간의 흐름에 따른 시각 동기 오차 (하드웨어 타임스탬핑)  
Fig. 12. Time synchronization error in time advance (hardware time stamping)

마지막으로, 두 노드 간에 교환되는 메시지가 IEEE 1588 표준을 준수하는지 검증이 필요하다. 그림 13은 IEEE 1588 메시지가 지그비 네트워크와 이더넷에서 전달되어지는 패킷을 캡처한 것이다. IEEE 1588 프로토콜을 검증하기 위하여, 마스터 노드는 IEEE 1588 패킷을 멀티캐스트하지 않고 브로드캐스트 하도록 수정되었으며, 이더넷 상의 패킷 스니퍼는 이더넷 스위치의 다른 포트에 연결되었다. 본 논문에서 성능평가를 위해 교환되는 시각 동기 메시지는 IEEE 1588 버전 1을 준수함을 보여주며, 마스터 노드가 이더넷 상의 IEEE 1588 장치로 대체되더라도 동일한 시각 동기를 이룰 수 있다.

본 장에서는 두 개의 지그비 노드가 PTP 게이트웨이와 이더넷을 경유하여 시각 동기를 유지하고, 이를 성능평가 하였다. 성능평가를 위하여 500개의 이벤트를 비교한 결과, 노드가 하드웨어 타임 스탬핑을 유지할 경우 그림 12에서 보듯이 약 300 나노초의 표준편차를 보여주었다. 이러한 결과는 이더넷

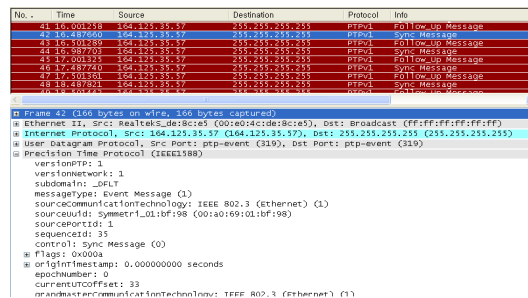


그림 13. 이더넷에서 패킷 스니퍼를 통한 IEEE 1588 메시지 검증  
Fig. 13. IEEE 1588 verification by a packet sniffer over Ethernet

네트워크의 변화, 프로토콜 스택에서의 지연 그리고 스위치 내부에서의 지연 및 지터를 포함한 것이다. 또한, 그래프에서 간헐적으로 오차가 크게 발생하는 이유는 시각 동기의 오차가 아니라 검증을 위해 수행하는 외부 이벤트의 감지를 처리하기 위해 인터럽트 서비스 루틴을 처리함으로써 발생하는 오차이다. 이러한 오차는 노드에서 소프트웨어 타이머를 사용함으로써 발생하게 되며, 하드웨어 기반의 이벤트 감지기를 사용할 경우 대부분 제거가 가능하며 따라서 본 논문에서 보여준 시각 동기 결과는 실제로 더욱 정밀한 결과를 나타낼 것이다.

제안한 PTP 게이트웨이는 이더넷상의 정밀한 시각 정보를 지그비를 활용하는 네트워크에 전달가능하며 또한 독립적인 지그비 네트워크 간에 공통의 시각 정보를 공유할 수 있어서 많은 응용들에서 정밀한 시각 정보를 공유할 수 있을 것으로 사료된다.

## V. 결 론

분산 환경에서의 시각 동기 기법은 많은 응용들을 세련되게 하는 기본적인 요구사항으로 작용한다. 특히 무선 분산 네트워크에서의 시각 동기화는 채널공유, 위치추적 등과 같은 그룹 동작으로 인해 반드시 필요하다. IEEE 1588 PTP는 근거리 네트워크 내에서 노드들 간에 마이크로 수준의 정밀한 시각 동기를 이루기 위한 표준 프로토콜이다. IEEE 1588은 대부분 이더넷 환경에서 연구 개발되어 왔으나, 본 논문에서는 IEEE 1588을 지그비 네트워크에 적용시키기 위한 PTP 게이트웨이를 설계 및 구현하였다. PTP 게이트웨이는 이더넷과 지그비 네트워크상에서 IEEE1588 메시지를 공유할 수 있을 뿐만 아니라, 둘 이상의 지그비 네트워크에서 같은 참조 시각을 공유할 수 있는 기능을 제공한다. 또한 본 논문에서는 설계 및 구현한 PTP 게이트웨이를 활용한 성능평가를 수행하였다. 성능평가 결과 지그비 네트워크간의 IEEE 1588 기반 시각 동기는 약 300 나노초 표준편차 오프셋을 보여주었다. 본 논문에서 설계 및 구현한 PTP 게이트웨이와 시각 동기 기법은 지그비 네트워크뿐만 아니라 무선 센서 네트워크와 LR-WPAN 등에서 많은 응용들을 위해 사용될 수 있을 것으로 사료된다.

본 논문의 향후 과제로는 보다 정밀한 시각 동기를 이루기 위하여 IEEE 1588 v2를 활용한 정밀 시각 동기 시스템의 설계를 포함한다.

## 참 고 문 헌

- [1] Jeremy Elson, Lewis Girod and Deborah Estrin, "Fine-Grained Network Time Synchronization using Reference Broadcasts", *The Fifth Symposium on Operating Systems Design and Implementation (OSDI)*, pp.147-163, Dec. 2002.
- [2] Ganeriwal, S. Kumar, R., Srivastava, M.B., "Timing-sync protocol for sensor networks" *Proceedings of the ACM International Conference on Embedded Networked Sensor Systems*, pp.138-149, 2003.
- [3] Maroti, M., Kusy, B., Simon, G., Ledeczi, A., "The flooding time synchronization protocol" *Proceedings of the ACM International Conference on Embedded Networked Sensor Systems*, pp.39-49, 2004.
- [4] Mills, D.L, "Network Time Protocol (Version 3) Specification, Implementation and Analysis", *RFC1305*, 1992.
- [5] IEEE 1588TM-2002, "IEEE Standard for a Precision Clock Synchronization Protocol for Networked Measurement and Control Systems", *IEEE Instrumentation and Measurement Society*, Nov. 2002.
- [6] Weibel, Hans, "High Precision Clock Synchronization according to IEEE 1588 - Implementation and Performance Issues", *Embedded World*, pp.22-24, 2005.
- [7] Juha Kannisto, Timo Vanhatupa, Marko Hännikäinen, and Timo D. Hämäläinen, "Precision Time Protocol Prototype on Wireless LAN", *Lecture Notes in Computer Science*, vol. 3124, pp.1236-1245, 2004.
- [8] Kannisto, J., Vanhatupa, T. Hannikainen, M. Hamalainen, T.D. "Software and hardware prototypes of the IEEE 1588 precision time protocol on wireless LAN", *14th IEEE Workshop on Local and Metropolitan Area Networks 2005*, Sep. 2005.
- [9] Hans Weibel, Dominic Béchaz, "IEEE 1588 Implementation and Performance of Time Stamping Techniques", *2004 Conference on IEEE 1588*, Sep. 28, 2004.

- [10] Kohler, D. "A Practical Implementation of an IEEE1588 supporting Ethernet Switch," *IEEE Internal Symposium on Precision Clock Synchronization for Measurement, Control and Communication*, pp.134-137, Oct. 2007.
- [11] D. Cox, E. Jovanov, and A.Milenkovic, "Time synchronization for Zigbee networks", in *Proceedings of the 37th Annual Southeastern Symposium on System Theory (SSST '05)*, pp.135-138, Mar. 2005.
- [12] Hyuntae Cho, Sanghyun Son and Yunju Baek, "Implementation of a Precision Time Protocol over Low Rate Wireless Personal Area Networks", *The Thirteenth IEEE Asia-Pacific Computer Systems Architecture Conference (ACSAC 2008)*, Aug. 2008.
- [13] A.Günther, C. Hoene, "Measuring Round Trip Times to Determine the Distance Between WLAN Nodes", *Networking 2005*, pp.768-779, 2005.
- [14] Branislav Kusy, Prabal Dutta, Philip Levis, Miklos Maroti, Akos Ledecz, David Culler, "Elapsed Time on Arrival: A simple and versatile primitive for canonical time synchronization services", *International Journal of Ad Hoc and Ubiquitous Computing (IJAHUC)*, Vol.1, No.4, 2006.

조 현 태 (Hyuntae Cho)

정회원



2003년 2월 한국해양대학교 컴퓨터공학과 학사  
 2005년 2월 부산대학교 컴퓨터공학과 석사  
 2005년 3월~현재 부산대학교 컴퓨터공학과 박사과정  
 <관심분야> 무선 센서 네트워크, RFID, RTLS, 시각 동기

정 연 수 (Yeonsu Jung)

정회원



2005년 2월 부산대학교 컴퓨터공학과 학사  
 2007년 2월 부산대학교 컴퓨터공학과 석사  
 2007년 3월~현재 부산대학교 컴퓨터공학과 박사과정  
 <관심분야> 임베디드시스템, RTLS, 토폴로지 제어

이 승 우 (Seung-Woo Lee)

정회원

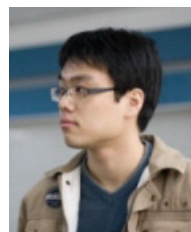


1995년 2월 연세대학교 전자공학과 졸업  
 1997년 2월 연세대학교 전자공학과 석사  
 2002년 2월 연세대학교 전자공학과 박사  
 2002년 3월~2004년 6월 하이닉스반도체

2004년 7월~현재 한국전자통신연구원 광대역통합 망연구단 NoC 기술팀  
 <관심분야> 네트워크 동기 분야

진 영 우 (Youngwoo Jin)

준회원



2009년 2월 부산대학교 컴퓨터공학과 학사  
 2009년 3월~현재 부산대학교 컴퓨터공학과 석사과정  
 <관심분야> 임베디드시스템, RTLS, 시각 동기

백 윤 주 (Yunju Baek)

종신회원



1990년 2월 한국과학기술원 전산학과 학사  
 1992년 2월 한국과학기술원 전산학과 석사  
 1997년 2월 한국과학기술원 전산학과 박사  
 1996년 6월~2002년 2월 NHN(주) 연구소장,

2003년 9월~현재 부산대학교 정보컴퓨터공학부 교수  
 <관심분야> 무선 센서 네트워크, 컴퓨터구조, 임베디드시스템, RTLS