

Cl₂/HBr/O₂ 고밀도 플라즈마에서 비정질 실리콘 게이트 식각공정 특성

이 원 규[†]

강원대학교 화학공학과
200-701 강원도 춘천시 효자2동 192-1
(2008년 12월 26일 접수, 2009년 1월 21일 채택)

Characteristics of Amorphous Silicon Gate Etching in Cl₂/HBr/O₂ High Density Plasma

Won Gyu Lee[†]

Department of Chemical Engineering, Kangwon National University, 192-1 Hyoja2-dong, Chuncheon, Gangwon-do 200-701, Korea
(Received 26 December 2008; accepted 21 January 2009)

요 약

본 연구에서 고밀도 플라즈마 식각 장치를 사용한 비정질 실리콘 막의 게이트 전극선 형성공정에서 여러 가지 식각 변수가 치수 제어와 식각 속도 및 식각 선택비 등 식각 특성에 미치는 영향을 분석하였다. Cl₂/HBr/O₂로 구성된 식각 기체의 전체 유량을 증가시키면 비정질 실리콘의 식각 속도가 증가하나 식각 전후의 형상치수는 변화없이 거의 일정하였다. 전체 유량을 고정시키고 Cl₂와 HBr 간의 유량비를 변화시키면 HBr의 유량이 커질수록 비정질 실리콘의 식각 속도가 감소하였다. O₂의 유량을 증가시키면 산화막의 식각 속도가 상대적으로 낮아져 식각 선택비를 증가시켜 식각 공정의 안정성을 높이나 게이트 전극선을 경사지게 하는 특성을 보인다. Source power의 증가는 비정질 실리콘 식각 속도의 증가와 더불어 형상치수의 증가를 가져오며, bias power의 증가는 비정질 실리콘과 산화막의 식각 속도를 증가시키거나 식각 선택비를 크게 감소시키는 경향을 보였다.

Abstract – In this study, the characteristics of amorphous silicon etching for the formation of gate electrodes have been evaluated at the variation of several process parameters. When total flow rates composed of Cl₂/HBr/O₂ gas mixtures increased, the etch rate of amorphous silicon layer increased, but critical dimension (CD) bias was not notably changed regardless of total flow rate. As the amount of HBr in the mixture gas became larger, amorphous silicon etch rate was reduced by the low reactivity of Br species. In the case of increasing oxygen flow rate, etch selectivity was increased due to the reduction of oxide etch rate, enhancing the stability of silicon gate etching process. However, gate electrodes became more sloped according to the increase of oxygen flow rate. Higher source power induced the increase of amorphous silicon etch rate and CD bias, and higher bias power had a tendency to increase the etch rate of amorphous silicon and oxide.

Key words: Amorphous Silicon, Gate Etch, High Density Plasma, Etch Rate, CD Bias, Selectivity

1. 서 론

플라즈마를 이용하는 건식 식각 기술에서 실리콘 식각 기체인 Cl₂은 비등방성 식각 특성과 산화막에 대한 식각 선택비가 높은 장점을 보이지만 선택비 증가의 한계성과 등방성 식각 특성을 일부 나타냄으로 인해 반도체 소자 제조 식각 공정에서 Cl₂을 단독으로 사용하지 않는다. 따라서 O₂, HBr, N₂, He 등과 같은 첨가 기체를 Cl₂과 같이 사용하여 공정상의 단점을 보완시킨다. 예를 들어 산소의 첨가는 감광제의 주요 성분인 탄소에 의한 산화막의 Si-O 결합을 보호시키는 역할을 촉진하여 식각 선택비를 증가시키며[1-3], 식각 부산물인 SiCl_xO_y의 생성을 통하여 측면 보호 고분자막(sidewall

polymer)을 형성해 등방성 식각 특성을 보완을 할 수 있게 한다[4, 5]. 그러나 과다하게 공급된 산소는 실리콘 표면에 산화막이 형성되기 때문에 식각 중단(etch stop) 현상의 발생 원인이 되기도 한다[6]. HBr의 적용에서 Br 식각종의 이온 충돌 효과가 Cl 식각종보다 커 낮은 플라즈마의 인가 power에서도 비등방성 식각공정에 매우 효과적이며 강한 이온 충돌 효과는 실리콘 내의 불순물 주입 정도에 관계없이 일정한 식각 형상을 유지할 수 있는 장점이 보인다[7]. 그러나 HBr 만을 사용한 식각 공정은 실리콘과 반응성이 낮아 식각 속도가 매우 낮으므로 주로 Cl₂/HBr의 혼합 기체를 사용하며, 그 혼합비에 의해 식각 속도, 식각 형상 및 식각 선택비 등이 변화하게 된다.

실리콘 게이트 전극을 위한 식각 공정에서 반도체 소자의 설계 성능을 만족시키기 위하여 형상 치수(critical dimension, CD) 제어

[†]To whom correspondence should be addressed.
E-mail: wglee@kangwon.ac.kr

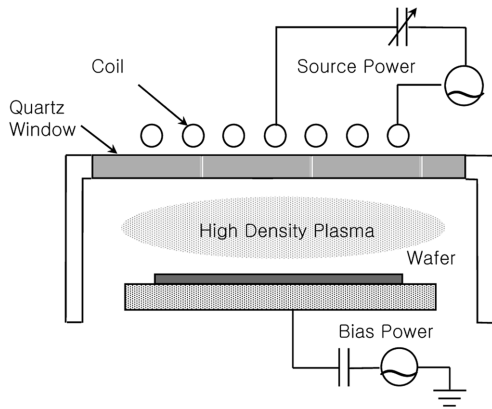


Fig. 1. Schematic of high density plasma silicon etcher.

가 매우 중요한 요소이므로 감광제 패턴을 그대로 하부의 실리콘 게이트 형상으로 전사하여야 한다. 본 연구에서는 비정질 실리콘막을 게이트 전극막으로 사용할 때 식각 공정 변수에 대한 식각 영향성을 분석하여 고도의 치수 제어성과 식각 속도 및 산화막과의 식각 선택비가 우수한 식각 공정 조건을 제시하였다.

2. 실험

실리콘 웨이퍼에 실리콘 게이트 산화막, 비정질 실리콘막, 반사방지용 oxynitride막을 순차적으로 형성하고 감광제 막을 도포한 후 게이트 패턴을 형성하여 실리콘 게이트 전극 형성 식각공정에 사용하였다. 사용된 실리콘 게이트 식각장치는 유도결합 플라즈마형의 고밀도 플라즈마 식각장치를 사용했으며 Fig. 1에 식각기를 도시하였다. 실리콘 식각에서 식각종말점(end of point, EOP)은 optical emission spectroscopy(OES)를 사용하여 Cl₂를 포함하는 식각조건에서 405 nm와 520 nm 파장의 변화로부터 측정하였으며, 이 EOP 결과는 경우에 따라 식각 속도를 표시하는 것으로 사용하였다. 게이트 산화막은 열 산화막으로 50Å을 기본 두께로 하였으며 경우에 따라서 70Å 두께로 성장시키기도 하였다. 그리고 2,500Å의 비정질 실리콘은 증착하고 반사 방지막인 oxynitride를 300Å을 증착하고 감광막을 도포한 후 자외선 조사를 통하여 감광막 게이트 패턴을 형성하여 게이트 식각 시료로 사용하였다. 식각 속도와 식각 선택비를 측정하기 위해서 두 가지 형태의 시료를 만들었다. 첫째로 산화막 1,000Å, 비정질 실리콘막 2,500Å, 감광막 패턴이 순서적으로 만들어진 비정질 실리콘 식각 속도 측정용 기판의 제작, 둘째로 산

Table 2. Process results from matrix test

Recipe	Etch rate (Å/min)		Selectivity to oxide
	Amorphous Silicon	Oxide	
1 3 mT/300 W/30 W/20HBr/50Cl ₂ /2O ₂	1820	71	25.6
2 3 mT/450 W/45 W/35HBr/35Cl ₂ /2O ₂	1977	113	17.5
3 3 mT/600 W/60 W/50HBr/20Cl ₂ /2O ₂	2005	135	14.8
4 6 mT/300 W/45 W/50HBr/20Cl ₂ /2O ₂	1617	70	23.1
5 6 mT/450 W/60 W/20HBr/50Cl ₂ /2O ₂	2374	183	12.9
6 6 mT/600 W/30 W/35HBr/35Cl ₂ /2O ₂	2042	27	75
7 9 mT/300 W/60 W/35HBr/35Cl ₂ /2O ₂	2013	113	17.8
8 9 mT/450 W/30 W/50HBr/20Cl ₂ /2O ₂	1800	17	105.8
9 9 mT/600 W/45 W/20HBr/50Cl ₂ /2O ₂	2398	96	24.9

화막의 식각 속도를 측정하기 위한 실리콘 기판의 산화공정으로 3,000Å 두께의 열 산화막이 형성된 시료로 감광막 패턴이 형성된 것이다. Spectroscopic ellipsometer를 사용해 비정질 실리콘과 열 산화막의 두께를 측정하여 식각 속도와 식각 선택비를 측정하였다. CD 변화 정도는 Hitachi CD SEM 8820을 사용해 측정했고, 식각된 게이트 형상을 관찰하기 위하여 주사전자현미경을 이용하였다.

3. 결과 및 고찰

3-1. Orthogonal matrix에 의한 식각 특성분석

공정 변수들에 대한 식각 특성의 경향성을 분석하기 위하여 Table 1와 같은 공정변수들에 대하여 orthogonal matrix 실험법[8]을 사용하여 설정된 공정조건에서 얻어진 실리콘 및 산화막의 식각 속도에 대한 결과를 Table 2에 나타내었다. Table 2에 나타난 공정 결과는 공정 변수에 대한 영향성 분석을 통하여 비정질 실리콘과 산화막에 대한 식각 속도를 Fig. 2에 나타내었다. Fig. 2에서 source power의 경우 플라즈마 내의 이온 밀도를 결정하는 중요한 변수로서 비정질 실리콘의 식각 속도에 큰 영향을 미치는 변수임을 확인할 수 있었다. 그러나 산화막의 식각 속도의 경우에는 source power에 따른 변화 없이 거의 일정하였다. 유도결합 플라즈마 식각 장비의 특성상 bias power는 이온의 충돌 효과를 증대시키므로 bias power의 증가에 따라 비정질 실리콘과 산화막의 식각 속도가 같이 증가하나, 상대적인 산화막의 식각 속도 증가 폭이 커서 전반적으로 식각 선택비를 큰 폭으로 감소시키는 결과를 나타내었다. 공정 압력의 경우는 압력이 높아짐에 따라 비정질 실리콘의 식각 속도는 증가하나 산화막의 식각 속도는 감소해서 전체적으로 식각 선택비가 커지는 경향성을 보였다. 또한 공정 압력의 증가는 식각종들의 자유행정거리를 감소시켜 화학적 식각 특성으로 산화막에 대한 실리콘의 식각 선택비를 향상시킬 수 있는 공정상 이점을 보였다. 산소의 유량을 고정시키고 Cl₂와 HBr의 유량비만을 변화시킨 결과에서 예상외로 HBr의 첨가 효과가 커서 식각 기체의 비율에 따라서 비정질 실리콘의 식각 속도가 매우 크게 변화하였다. 이는 실리콘과의 화학적 결합력이 약한 Br이 상대적으로 많아지면 이온 충돌과는 별개로 화

Table 1. Split conditions for matrix test

	Pressure	Source Power	Bias Power	Gas Ratio
1	3 mT	300 W	30 W	20HBr/50Cl ₂ /2O ₂
2	6 mT	450 W	45 W	35HBr/35Cl ₂ /2O ₂
3	9 mT	600 W	60 W	50HBr/20Cl ₂ /2O ₂

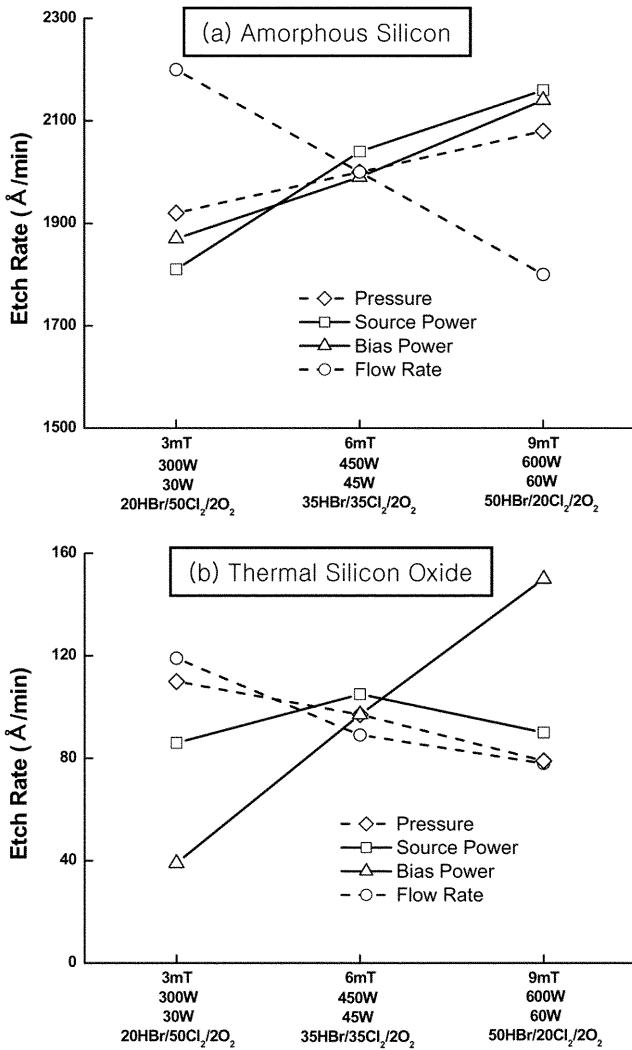


Fig. 2. Trends of etch rate under the variation of etching parameters; (a) etch rates of amorphous silicon and (b) etch rates of thermal silicon oxide.

학적 흡착능력을 둔화시키는 것이 가장 큰 원인이고 두 번째로는 Br이 포함된 식각 부산물 폴리머가 표면에 증착되어 식각 방지막 역할을 하기 때문으로 추정된다. HBr의 유량이 증가함에 전체적인 식각 선택비는 증가하는 것으로 관찰되었으며 이는 HBr의 증가에 따라 비정질 실리콘의 식각 속도 감소에 비해 산화막의 식각 속도 감소가 상대적으로 작았기 때문이다.

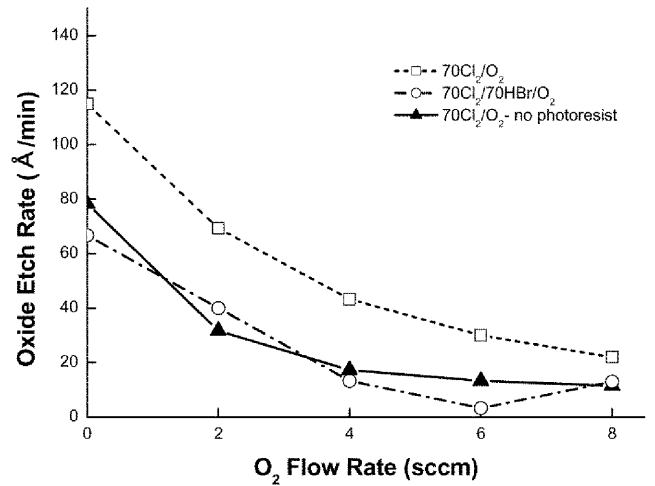


Fig. 3. Dependence of thermal oxide etch rate on O₂ flow rate at different gas conditions.

3-2. 산소기체에 따른 실리콘 식각 특성분석

반도체 소자가 고 집적화 됨에 따라 게이트 산화막의 두께가 줄어들어 따라 실리콘 기판의 손상과 마이크로 트랜치[9] 등 식각 과정에서 반도체 소자의 성능을 저해하는 공정 결과가 발생하기 때문에 게이트 전극의 하층부를 구성하는 실리콘 산화막의 손실을 식각 과정에서 최대한 줄여야 한다.

Fig. 3에서 7 mT/source power 300 W/bias power 30 W/70 sccm Cl₂/70 sccm HBr 공정조건에서 산소의 유량을 0 sccm에서 8 sccm까지 변화시켰을 때 산화막의 식각 속도의 경향을 나타내었다. 산소의 유량을 증가시키면 산화막의 식각 속도가 감소하게 되는데 이 결과는 탄소 포획 효과와 표면 보호 효과에 의한 것으로 분석된다. HBr이 포함되지 않은 Cl₂/O₂의 식각 기체 조건의 경우에 비해 Cl₂/HBr/O₂의 식각 기체의 경우는 절반 정도의 식각 속도를 보이는데, Cl₂/HBr/O₂ 경우는 산화막의 표면에 SiBr_xO_y의 보호막을 형성해[10] 식각중의 이온 충돌로부터 산화막을 보호하기 때문으로 판단된다. 이와 같은 결과는 Cl₂/HBr/O₂의 조건에서 SiBr_xO_y 층의 표면 보호막 생성 및 역할이 Cl₂/HBr, Cl₂/O₂ 각각의 식각 기체 조건에 비해 커서 산화막의 식각 속도를 낮춤으로 전체적인 식각 선택비를 증가시키게 되어 식각 공정의 안정성을 높이는데 기여하는 것으로 사료된다. 서로 멀리 떨어져있는 패턴(isolated pattern)에 있는 게이트 전극은 산소의 유량이 2, 4, 8 sccm에서 경사도가 각각 90°, 86°, 82°로 감소하는 결과를 Fig. 4에서 확인할 수 있다. 이는 Cl₂/HBr에 산소가 첨가됨

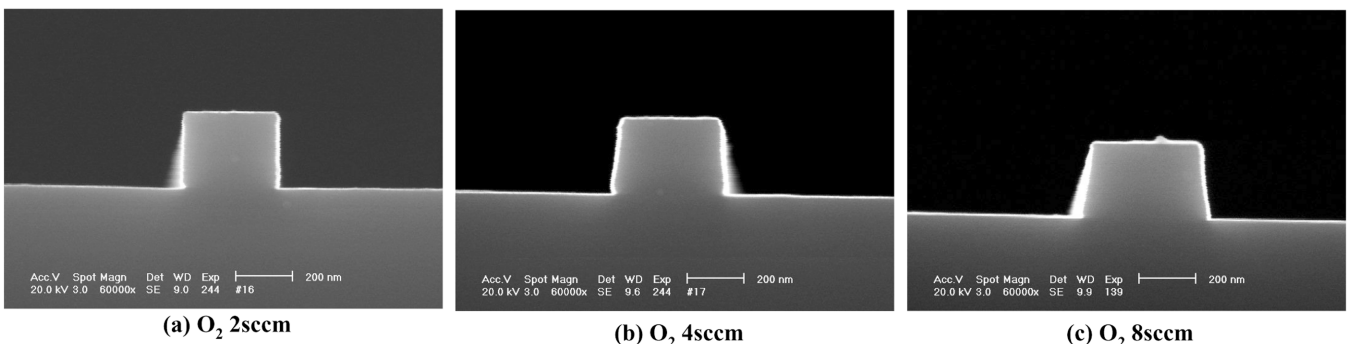


Fig. 4. Dependence of gate profile on oxygen flow rate.

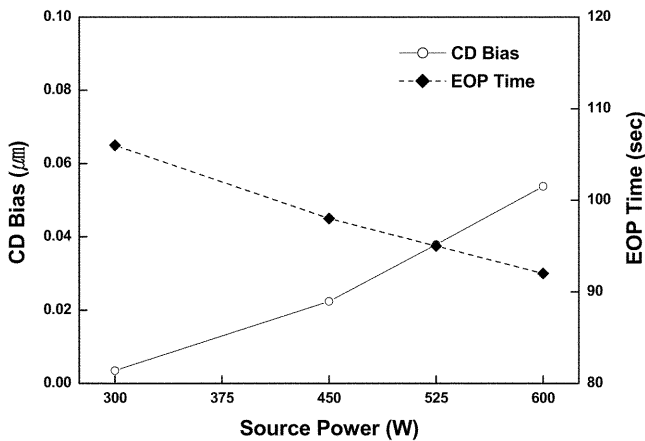


Fig. 5. Effect of source power on CD bias and end-of-point (EOP) time.

에 따라 실리콘 게이트 측면에 SiBr_xO_y 의 층이 형성되며 산소의 유량의 증가에 따라 생성량이 증가하여 식각 후 게이트의 형태가 경사가 지게 되는 것이다.

3-3. 식각 속도 및 CD bias에 대한 공정 변수의 영향

비정질 실리콘의 식각 속도를 높일 수 있는 조건으로 source power를 증가시키는 것이 산화막의 손실을 최소화하며 다른 공정 변수에 비하여 효과가 있다는 것을 Fig. 2의 결과를 통하여 알 수 있었다. 게이트 식각 공정에서 중요한 공정결과로 CD bias이다. 이것은 감광막 패턴에서의 CD와 식각 공정 후에 형성된 게이트 전극의 CD와의 차이를 나타내는 것으로 그 차이가 작을수록 공정의 결과가 우수한 것으로 판단한다. Source power를 변경시키며 CD bias를 측정 한 결과를 Fig. 5에 나타내었다. Source power의 증가에 따라 EOP 시간이 줄어들어 앞선 결과와 같이 식각 속도가 증가하나 CD bias도 상당히 증가하는 것을 보여 준다. 이와 같이 source power의 증가에 따라 경사진 형상으로 나타나는 CD bias의 증가는 발생하는 식각 부산물이 source power의 증가에 따라 더 많은 양이 게이트 전극의 측벽으로 증착되기 때문으로 사료된다. 따라서 식각 속도와 CD bias를 고려한 적정한 source power의 선택이 필요한 것으로 판단된다.

식각 기체의 전체 유량은 식각에 참여하는 반응종의 절대량에 관련되어 있으므로 식각 후 형상, 식각 속도 및 식각 선택비 등 공정 결과에 민감한 영향을 보일 것으로 생각된다. 공정 압력을 고정시키고 식각 기체 유량을 각각 같은 비율로 고정한 후에 전체 유량을 변화시키며 CD bias와 EOP를 측정하였다. Fig. 6과 같이 전체 유량의 증가에 따라 EOP 시간이 감소하는데 이것은 식각 속도가 증가하는 것을 나타낸다. 그러나 CD bias는 0.02 μm 정도로 전체 유량의 변화에 민감하지 않는 것으로 측정되었다. 따라서 전체 유량을 크게 하는 방향으로 공정 조건을 잡는 것이 유리할 것으로 사료된다. 또한 Fig. 6의 조건에서 전체 유량의 증가순으로 산화막의 식각 속도를 측정 한 결과는 각각 20.4 Å/min, 14.2 Å/min, 5.4 Å/min 등 나타나 산화막의 식각 속도가 크게 감소하는 것으로 나타났다. 이와 같이 전체 식각 기체의 유량을 증가시키면 같은 공정압력에서 더 많은 식각 기체를 흘릴 수 있어 기체의 잔류시간 감소로 유효 식각종의 절대량을 증가시킬 수 있게 되어 실리콘의 식각 속도를 증가시킬 수 있게 된다. Fig. 7에서와 같이 식각 기체 중에서 산소의

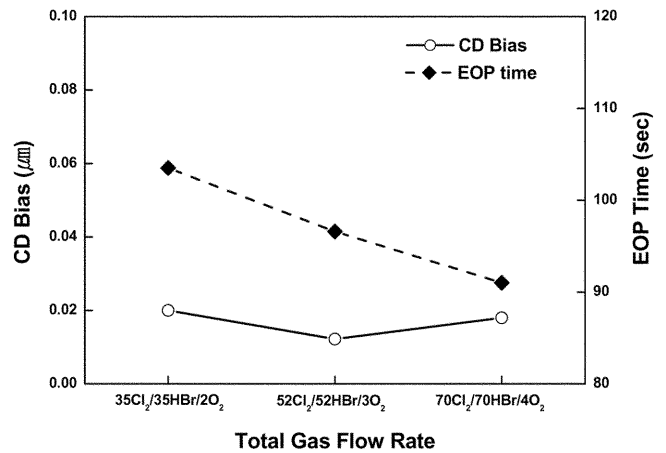


Fig. 6. Effect of the variation of total flow rate on CD bias and end-of-point (EOP) time.

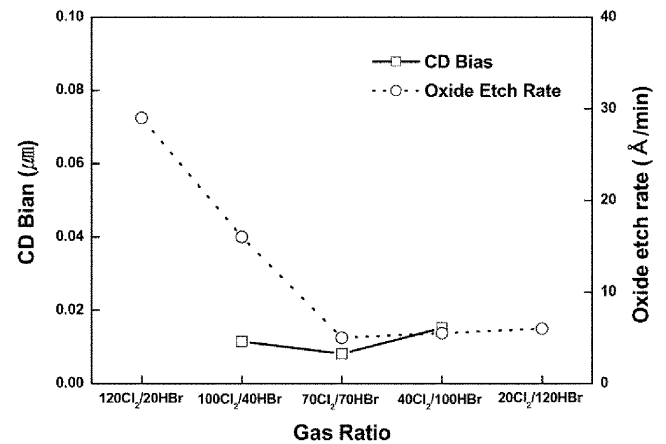


Fig. 7. Effect of gas composition of Cl_2 and HBr on CD bias and thermal oxide etch rate.

유량을 4 sccm 그리고 Cl_2 와 HBr을 합친 유량을 140 sccm으로 고정한 후에 Cl_2 와 HBr의 유량비를 변화시키면, HBr의 유량이 커질수록 산화막의 식각 속도가 줄어드는 공정상 이점을 보인다. 그러나 비정질 실리콘의 식각 속도를 나타내는 EOP 시간이 HBr 유량 비율증가에 따라 35% HBr에서 80초, 50% 때 87초, 64.2% 때 92초로 증가하여 실제 비정질 실리콘의 식각 속도가 감소하는 것으로 측정되어 산화막에 대한 실질적 식각 선택비를 크게 향상시키기는 어렵다. 또한 50%의 HBr 유량비에서 CD bias가 가장 작았으며 다른 유량비에서는 약간씩 증가하는 경향을 보였다. 따라서 50%와 같은 Cl_2 와 HBr 유량비가 가장 좋은 공정 조건이 되는 것으로 판단된다.

4. 결 론

반도체 소자의 게이트 전극 형성을 위한 유도결합 플라즈마형의 실리콘 식각 장치를 사용하여 여러 가지 공정 변수에 대한 비정질 실리콘과 산화막의 식각 속도와 식각 선택비 및 식각 전후의 게이트 패턴크기의 차를 나타내는 게이트 CD bias에 대한 영향을 분석하였다. 산소의 유량 증가는 산화막의 식각 속도를 낮추어 게이트 식각의 안정성을 높이나 식각 과정에서 실리콘 게이트 측면에 SiBr_xO_y 층을 형성시켜 경사진 게이트 형상의 발생을 촉진시키는 결

과를 나타내었다. Source power의 증가는 비정질 실리콘의 식각 속도를 증가와 더불어 CD bias를 크게 증가시키는 특성을 보였다. 식각 기체의 전체 유량을 증가시키면 비정질 실리콘의 식각 속도는 증가하나 CD bias에서의 변화를 가져오지 않았다. Cl₂와 HBr의 유량비에 따른 식각 공정조건에서는 HBr의 유량이 커질수록 비정질 실리콘과 산화막의 식각 속도가 같이 감소하여 식각 선택비의 변화가 크지 않았으며, 50%의 HBr 유량비에서 가장 작은 CD bias를 나타내었다.

참고문헌

1. Tsou, L. Y., "Effect of Photoresist on Plasma Etching," *J. Electrochem. Soc.*, **135**, 2354-2356(1989).
2. Joubert, O. and Bell, F. H., "Polysilicon Gate Etching in High-Density Plasmas: Comparison Between Oxide Hard mask and Resist Mask," *J. Electrochem. Soc.*, **144**, 1854-1861(1997).
3. Nakamura, M., Iizuka, K. and Yano, H., "Very High Selectivity n⁺ poly-Si RIE with Carbon Elimination," *Jpn. J. Appl. Phys.*, **28**, 2142-2146(1989).
4. Guinn, K. V., Cheng, C. C. and Donnelly, V. M., "Quantitative Chemical Topography of Polycrystalline Si Anisotropically Etched in Cl₂/O₂ High Density Plasmas," *J. Vac. Sci. Technol. B*, **13**, 214-226(1995).
5. Bell, F. H. and Joubert, O., "Polysilicon Gate Etching in High Density Plasmas. V. Comparison between Quantitative Chemical Analysis of Photoresist and Oxide Masked Polysilicon Gates Etched in HBr/Cl₂/O₂ Plasmas," *J. Vac. Sci. Technol. B*, **15**, 88-97(1997).
6. Zau, G. and Sawin, H., "Effect of O₂ Feed Gas Impurity on Cl₂ Based Plasma Etching of Polysilicon," *J. Electrochem. Soc.*, **139**, 250-256(1992).
7. Tsou, L. Y., "High Selective Reactive Ion Etching of Polysilicon with Hydrogen Bromide," *J. Electrochem. Soc.*, **136**, 3003-3006(1989).
8. Box, G., Hunter, W. G. and Hunter, J. S., *Statistics for Experimenters*, John Wiley & Sons, New York, USA(1975).
9. Wolf, S., *Silicon Processing for the VLSI Era Vol3- The Submicron MOSFET*, Lattice Press, Sunset Beach, CA(1995).
10. Low, C. H., Chin, W. S., Zhou, M. S., Zhong, Q. H. and Chan, L. H., "Characterization of Si(100) Surfaces after High Density Plasma HBr/Cl₂/O₂ Etching by AFM and XPS," *44th National Symposium of American Vacuum Society*, San Jose(1997).