

반도체 나노 패터닝 구현 재료: Spin 코팅 Hardmask용 유기실리콘 및 고탄소 물질

조현모 · 전환승 · 김상균 · 장두원 · 김종섭

1. 서론

1.1 미세 패터닝을 위한 Hardmask의 필요성 및 공정

반도체 선폭이 미세화됨에 따라, 특히 70 nm 이하의 패턴을 구현함에 있어, 기존처럼 두꺼운 두께(>300 nm)의 photoresist (PR)를 사용하게 되면, 높이/바닥 비율(aspect ratio)이 높아져서, 하기 모식도처럼 pattern이 붕괴되게 된다. 이 때문에 PR의 코팅두께를 낮추면, 에치(etch) 공정에서 substrate에 대한 mask로서의 역할을 충분히 못하게 되어 반도체 공정에서 요구하는 깊이만큼 깊은 패턴을 새겨 넣

을 수 없게 된다. 또한, ArF용(193 nm) PR은 분자 구조상 기존의 아릴(aryl) 구조를 포함하는 KrF용(248 nm) PR에 비해서 에치에 대한 내성이 약하다.¹ 이러한 문제를 해결하기 위해, 반도체 공정에서 PR의 패턴을 전사(transfer)해 줄 수 있는 hardmask라는 재료를 사용하고 있다. Amorphous 탄소막(amorphous carbon layer, ACL)과 반사방지막 기능을 포함하는 PE(plasma enhanced)-SiO₂ 막을 이용해서, 혹은 spin 코팅을 이용해서 유기규소 물질과 고탄소 물질을 쌓아서 적용하고 있는데,² hardmask를 이용하는 공정은 그림 1과 같다. 먼저, 패터닝된 PR을 이용해, Si-O 결합을 근간으로 하는 Si-

조현모

1994 연세대학교 화학과(학사)
1997 연세대학교 화학과(석사)
2002 연세대학교 화학과(박사)
2004 연세대학교 자연과학연구소 전문연구요원
2006 University of Illinois at Urbana-Champaign 박사후 연구 과정
2009 (주)제일모직 반도체 소재 연구소 수석연구원
2009~ 연세대학교 과학기술대학 연구교수
현재

전환승

1994 서울대학교 화학과(학사)
1998 서울대학교 화학과(석사)
2000 LG 화학 연구원
2006 Harvard Univ. 화학과(박사)
2006~ (주)제일모직 반도체 소재 연구소
현재 수석연구원

김상균

1996 서울대학교 화학과(학사)
1998 서울대학교 화학과(석사)
1999 서울대학교 화학과 근무
2005 Harvard Univ. 화학과(박사)
2005~ 제일모직 반도체 소재 연구소
현재 수석연구원

장두원

1978 서울대학교 화학과(학사)
1980 KAIST 화학과(석사)
1983 KIST 응용화학부 근무
1989 Princeton Univ. (박사)
1990~ 제일모직 반도체 소재 연구소장
현재

김종섭

1983 숭실대학교 화학공학과(학사)
1987 KAIST 화학공학과(석사)
1994 KAIST 화학공학과(박사)
1994~ 제일모직 반도체 소재 연구소
현재 연구임원

조현모



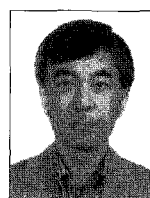
전환승



김상균



장두원

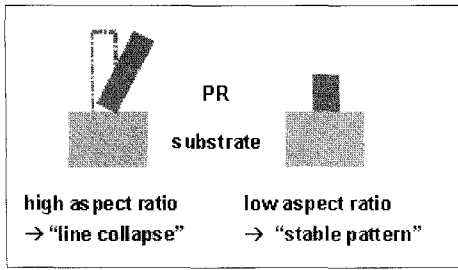


김종섭



Materials for Nano Patterning in Semiconductor Fabrication; Organosilicon and High Carbon-Containing Materials for Spin Coating Hardmask

제일모직 전자재료연구소 (Hyeon Mo Cho, Hwan Sung Cheon, Sang Kyun Kim, Tuwon Chang, and Jongseob Kim, Electronic Chemical Materials R&D Center, Samsung Cheil Industries Inc., 332-2 Gocheon-dong, Uiwang-si, Gyeonggi-do 437-010, Korea) e-mail: sangkyun2.kim@samsung.com



hardmask를 할로젠 플라즈마로 에치한다. 주로 플로로메탄을 사용하는데, 이는 Si-F 결합에너지가 Si-O 결합에너지보다 높아 Si-O를 주로 포함한 층을 쉽게 에치할 수 있기 때문이다. 따라서, Si-hard-mask는 유기화합물인 PR보다 에치 속도가 커서, 얇은 두께의 PR로도 pattern을 전사할 수 있다. 다음, 산소 플라즈마로 탄소 함량이 높은 C-hardmask를 에치하는데 이때 탄소막질은 산소에 의한 산화가 유기구조막질보다 더 쉽게 일어나 에치가 쉽게 이루어진다. 이렇게 해서 남은 패턴을 이용해 최종 목표인 substrate에 패턴을 전사하게 된다. 최종 substrate는 SiO₂ 또는 SiN 이므로, substrate를 탄소막질보다 더 잘 에치하는 할로젠 플라즈마를 이용하여 패턴의 깊이를 증폭하여 전사하게 된다. 이러한 패턴링 방법을 wet development에 대별하여 dry development라고 부르기도 한다. 모든 플라즈마에 의한 에치 공정은 일련의 레시피로 하나의 챔버(chamber) 안에서 진행되고 있다.

1.2 CVD-vs Spin 코팅-Hardmask

현재 반도체 업계에서 많이 이용되는 hardmask는, 각 원소(Si, C)의 고함량 hardmask를 얻기 위해 화학증기증착법(chemical vapor deposition, CVD)를 이용해서 만들어 진다. 이렇게 만들어지는 hard-mask는 SiON(Si-hardmask)과 amorphous carbon layer(C-hardmask)인데, 이들은 에치 선택성이나 에치 내성에서 좋은 물성을 가지고 있고, 반도체 업계에서 오랜 기간의 경험과 기술이 축적되어 있지만, 몇 가지 문제점이 있다. 대표적인 문제를 살펴보면, particle 문제, throughput 문제, 초기 투자비 문제이다.

첫번째로, CVD는 화학증기를 쓰기 때문에, 화학증기들이 뭉쳐 생기는 cluster를 막기 어렵고, 이렇게 생긴 입자들이 증착하는 동안 hardmask 내부에 형성되게 된다. 이런 입자들은 defect의 원인이 되

는데, particle이 내부에 있기 때문에 detection도 어렵다. 두번째로, CVD 공정은 진공 상태에서 진행되기 때문에, 독립된 설비를 사용해야 하므로 신속하게 진행되기가 힘들다. 이 두 가지 문제로 인해, 수율과 생산성이 떨어지게 된다. 또한, CVD 공정을 하기 위해서는 고가의 장비를 구입해야 하기 때문에 초기 투자비 및 유지비가 많이 들게 된다. 이에 반해 spin 코팅 hardmask는 에치 내성에서는 CVD 공정에서 형성된 hardmask와 같은 성능을 보여주기는 어렵지만, 용액 상태로 코팅이 되기 때문에 가지는 장점들이 여러가지가 있다. 우선 별도의 설비 없이 반도체 업체의 일반적인 코팅 장비에서 박막의 적층이 가능하고, 용액이 가지는 homogeneous한 근본적인 장점으로 인해 박막의 표면이 고르고(roughness가 작고), 폴리머의 합성 및 기술에 따라 두께, 친수도, 흡광도, 굴절률 등을 비교적 자유로이 조절할 수가 있어 공정 친화적이고, 공정 세대간 변화에 유연하게 대처할 수 있는 특징이 있다. 또한, 용액 코팅이므로 단차(level difference)가 존재하는 반도체 패턴에서 평탄하게 코팅할 수 있는 장점이 있으나, 단차를 그대로 반영하게(conformal) 코팅하기는 어려운 단점이 있다.

Spin 코팅 C-hardmask는 전형적으로 80~90%의 탄소함량을 가지고 있고, 100~300 nm 두께로 코팅하여 사용하고, spin 코팅 Si-hardmask는 15~45%의 실리콘함량을 가지고 있고, 20~100 nm의 두께로 코팅하여 사용하는 것이 일반적이다. 코팅 후 경화는 일반적으로 hot plate를 이용하여 200~250 °C 조건에서 시행하여 단단한 막을 형성시킨다. 이때 Si-hardmask는 아래 C-hardmask에 패턴을 전사하는 마스크 역할을 해야 할 뿐만 아니라, PR 아래층으로서 노광시에 반사방지막이라는 역할을 해야 한다. PR 아래층의 반사방지막은 PR을 패턴링하기 위해 조사되는 빛을 흡수하여, 원하지 않는 반사 및 산란이 일어나 PR 형상을 망가뜨리는 요인을 제거하는 역할을 하는 것이므로, Si-hardmask는 빛을 흡수하여 반사를 방지하는 역할도 마스크 역할과 더불어 해야하므로 Si-반사방지막(bottom anti-reflective coating, BARC)이라고도 일컬어진다.

구체적인 연구 예를 살펴보면, Hynix 반도체의 연구개발팀에서 COO(cost of ownership)를 절감하기 위해서, 전통적인 CVD를 통한 hardmask 및 spin coating을 통한 hardmask stack에 관한 비교 연구를 보고하였다.³

그림 2와 같이, (a) A-C(amorphous carbon) 위에 SiON 막질을

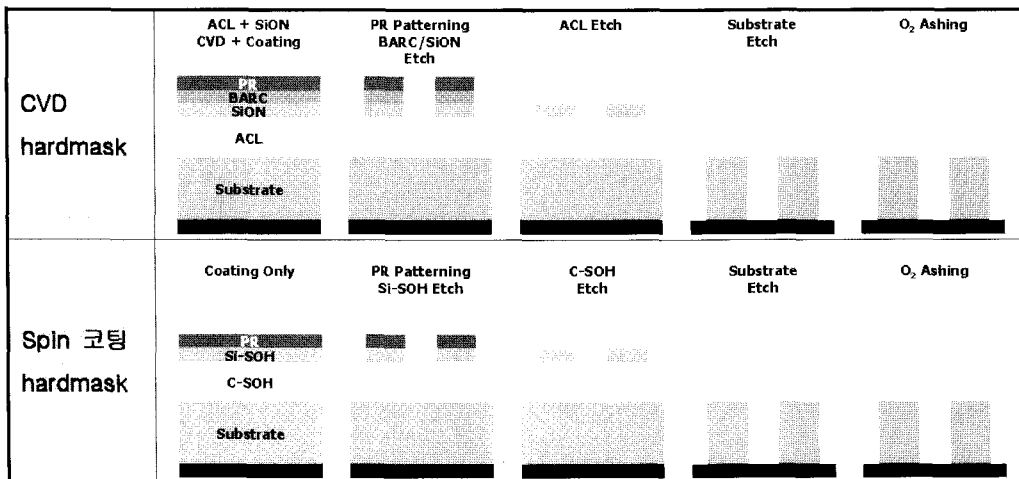


그림 1. CVD- vs. spin 코팅-hardmask의 stack 및 공정도.

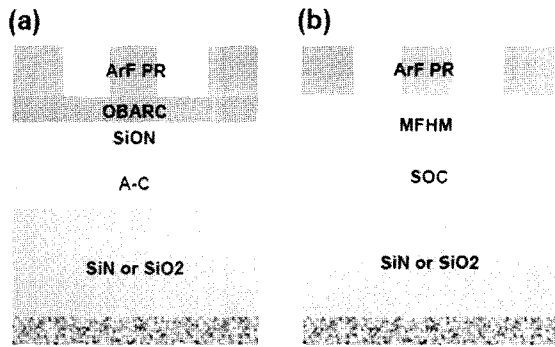


그림 2. (a) CVD 및 (b) spin coating stack 개요도.

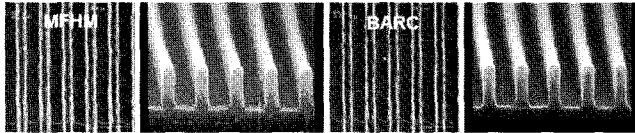


그림 3. 노광 후 spin coating 및 CVD stack process SEM 이미지.

표 1. 노광 후 Spin Coating 및 CVD Stack Process의 비교

	MFHM Process	BARC Process
FL(%)	12.8	13.4
DOF(μm)	≥ 0.2	≥ 0.2
FCCD(nm)	66.4	67.5
LWR(3σ)	5.4	3.2

EL: Exposure latitude. DOF: Depth of focus. FCCD: First collapse critical dimension. LWR: Line width roughness.

각각 CVD 방식을 통해서 쌓고 그 위에 유기 BARC를 코팅한 후 PR을 이용하여 패터닝한 경우와 (b) spin 코팅 공정을 이용하여 각각 SOC (spin on carbon=C-hardmask, 200 nm)와 optical 기능과 mask 기능을 겸비한 MFHM(multi-function hardmask=Si-hardmask, 100 nm) 막을 쌓아서 PR(200 nm)로 패터닝한 경우를 비교하였다.

노광 이후의 그림 3과 표 1의 결과를 볼 때, 전통적인 CVD stack process에 비해 BARC layer를 생략한 spin coating을 통한 process의 결과가 기존 공정에 견줄만한 것이라는 것과 spin 코팅 Si-hardmask가 효과적인 반사방지 역할을 하는 것을 알 수 있다.

그림 4에서 보여지는 에치 프로세스 별 결과에서 그림 4(b)에서 약간 가늘어지는(taper) 형상이 발생하지만 전체적으로 패턴을 성공적으로 substrate에 전사하는 것을 확인할 수 있었다.

1.3 Spin 코팅-Hardmask의 광학특성

Spin 코팅 hardmask process에서는 CVD 막질에 비해 비교적 자유롭게 광학 특성을 조절할 수 있다. 노광을 위해 입사되는 빛의 PR과 Si-hardmask 사이에서의 반사도를 최소화하기 위해 n (refractive index), k (extinction coefficient) 및 막의 두께(FT: film thickness)를 최적화 하여야 한다. 최적화 값을 찾는 것은 Prolith 등의 simulation program을 통해서 가능하다.

그림 5에서 보는 바와 같이 C-hardmask(=underlayer)를 Si-hardmask에 비해 5배의 두께로 사용할 때, n 값, k 값 및 두께를 변화시키면서 R (reflectivity, 반사도) 값 계산을 통해 최적 목표 즉 반사도를 최소화하는 값을 얻어낼 수 있다(Y축의 occurrences는 R 이 0.5%보다 적은 횟수를 나타낸다.). AZ Electronic Materials와

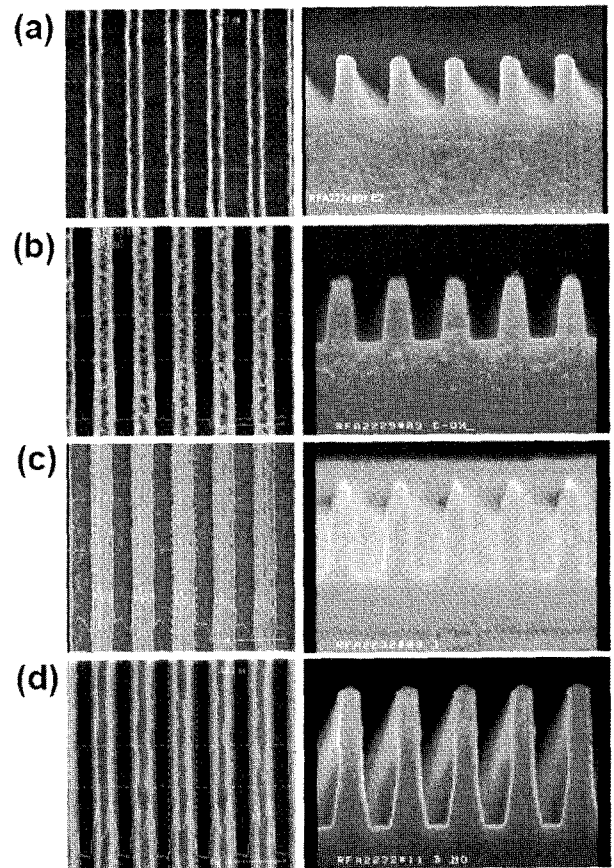


그림 4. 80 nm line & space의 SEM 이미지. (a) PR develop 후, (b) Si-hardmask 에치 후, (c) C-hardmask 에치 후, (d) SiN substrate 에치 후.

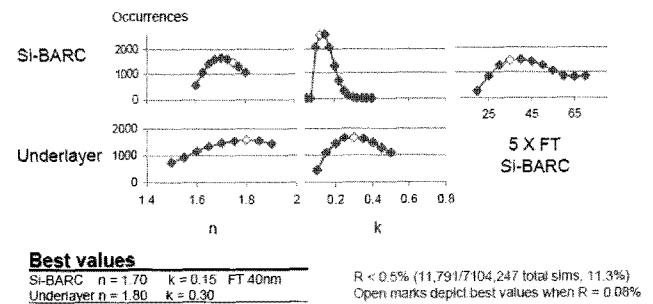


그림 5. Si-hardmask에 비해 5배 두께의 underlayer를 사용할 때의 simulation 결과.⁴

Tencor사의 simulation 결과에서는 두께 40 nm의 Si-hardmask의 n , k (1.70, 0.15)와 두께 200 nm C-hardmask의 n , k (1.80, 0.30)가 반사도를 최소화시킬 수 있음을 보여준다.

1.4 에치 선택성

이들 공정에서 인접해 있는 막들간의 에치 선택성은 공정이 성공하기 위한 필수 조건이 된다. 할로젠 플라즈마에서는 Si-hardmask의 에치 속도가 높고, 산소 플라즈마 하에서는 PR과 C-hardmask의 에치 속도가 빠르다는 점을 이용하는 것이 에치 선택 공정의 기본적인 개념이다. 에치 선택성은 일반적으로 각 막의 Si 함량, C 함량이 높을수록 좋아지게 된다. 1세대 spin 코팅 Si-hardmask에서는 15~25%의 Si 함량을 가지는 물질을 사용하였으나, 현재 2세대에서는 35~40% Si 함량을 가지는 Si-hardmask를 사용하고 있다.⁵ Si 함량이

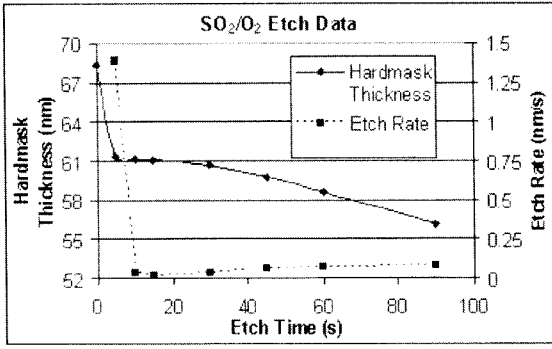


그림 6. Si-hardmask의 산소 플라즈마에 의한 에치 속도.⁶

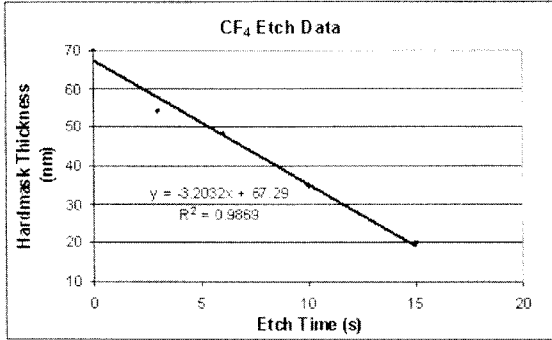


그림 7. Si-hardmask의 할로겐 플라즈마 에치에 의한 두께 감소.⁶

높은 경우에는 산소 플라즈마 에치 과정에서 유기규소박막이 SiO₂로 변환되므로 산소에 의해서 에치가 어려운 환경이 되므로, 에치 속도가 급격하게 느려진다(그림 6). 이에 반하여 Si-hardmask는 할로겐 플라즈마에 의해 에치가 빠른 속도로 진행되어 두께 감소가 1차 함수적으로 일어나는 것을 Micron Technology에서 보고하였다(그림 7). 일반적으로 할로겐 플라즈마에 대한 에치 속도는 Si-hardmask: PR=2:1이고, 산소 플라즈마에 대한 에치 속도는 C-hardmask: Si-hardmask=15:1이어야, 상대적으로 얇은 PR(작은 aspect ratio)로도, substrate에 패턴을 전사할 수 있게 된다.

2. 본론

2.1 Spin 코팅 Si-Hardmask Material

2.1.1 Spin 코팅 Si-Hardmask Material 요구 물성

실리콘 고함량 spin 코팅 Si-hardmask에 대한 요구사항을 Honeywell 및 JSR Micro사는 그림 8과 같이 요약하였다. 특히, out-gassing에 관해서는, thermal desorption mass spectroscopy를 이용하여 amine류의 검출하였고, 조성 변경을 통해 amine-based 오염을 저하시켰다고 보고하였다.⁷

이러한 요구 조건을 만족시키기 위해서 가장 중요한 사항은 레진의 디자인과 합성(그림 9) 기술이다. 제일모직 본 연구팀에서 반도체 업체에서 요구하는 Si-hardmask 물성을 유기규소 화학을 기반으로 표 2에서 제시된 기술로 만족시켰다.⁸ 기본 레진은 수 개의 단량체를 이용해서 축합 반응을 통해 합성하게 되는데 이 때 선택한 단량체와 축합 방법이 레진의 물성에 영향을 미치게 된다. 합성된 레진은 반도체용 용매에 용해성이 좋아야 하며, 코팅후 가열시 단단한 막을 형성

The main requirements for the middle layer material for tri-layer patterning are as follows:

- Support robust and defect free photoresist patterning
- High degree of plasma etch selectivity to both the photoresist and organic under layer films
- Refractive index and extinction coefficient optimized to minimize substrate reflectivity
- Adheres to the organic under layer film
- Supports photoresist rework
- Meets industry accepted shelf life requirements
- Low defect count & uniform coating of 300 mm substrate wafers
- Low outgassing during the bake/cure process

그림 8. Spin 코팅 Si-hardmask에 대한 필요 물성.

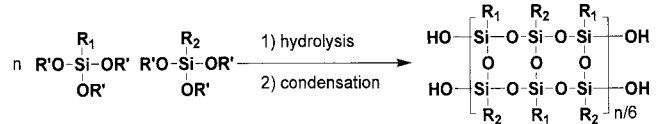


그림 9. 기본 레진 합성 scheme.

표 2. 제일모직의 Si-Hardmask 제조 기술

요구 물성	활용 기술
용해성	분자량 조절
코팅 후 경화	Trifunctional Si 단량체
Defect 제거	친수도 조절/정제 기술
보관안정성	단량체 조절/Si-OH 조절
표면 uniformity	첨가제 배합
Outgassing ⁹	분자량 조절
반사도 최소화	단량체 조절
에치 내성	단량체/합성법/첨가제 조절
패턴 형상 조절	단량체/합성법/첨가제 조절

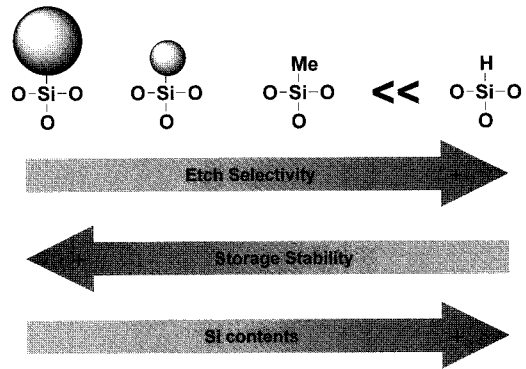


그림 10. 단량체 중 유기치환그룹의 입체 장애성과 관련된 물성 변화.

시켜야 하므로, 각각의 특성에 맞게 분자량이 과도하게 크거나 작아서는 안된다.

코팅 후 열경화시 crosslinking 정도를 높이기 위해 trifunctional Si 단량체를 주골격으로 하는 레진을 합성하였고, 유기치환그룹(그림 10에서 회색 구형 부분)의 크기에 따라 물성은 변화한다. 유기치환 그룹이 작을수록(같은 의미로 Si 함유량이 커질수록) 에치 내성은 커지고, 반대로 보관안정성은 떨어지게 된다. Trifunctional Si이 주사슬을 형성하더라도, difunctional Si, tetrafunctional Si 및 bipodal Si을 주사슬에 삽입시키면 에치 내성에서 큰 변화가 발생한다. Difunctional의 경우에는 에치 내성 및 친수성을 감소시키는 역할을 하고

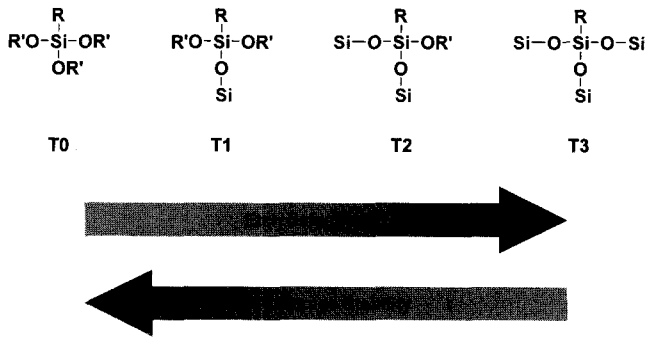


그림 11. 레진의 connectivity와 관련된 물성 변화.

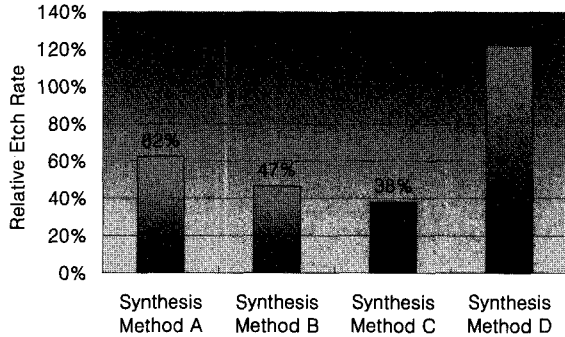


그림 12. 합성 방법별 에치 속도.

tetrafunctional 혹은 bipodal의 경우에는 에치 내성 및 친수성을 증가시키는 역할을 한다.

같은 단량체를 사용하더라도 합성법을 달리하면 에치 내성과 보관안정성은 변화하게 되는데, 그림 11과 12에서 보여주는 결과를 통해 레진의 Si-O-Si connectivity가 커질수록 에치 내성이 증가하는 것을 알 수 있다. 이는 레진의 Si-O-Si connectivity가 열경화 후의 crosslinking 정도와 관련이 있기 때문에 발생하는 현상이다.

서론에서 기술한 바와 같이 hardmask의 광학적 특성 특히 Si-hardmask의 광학적 특성은 노광 과정에서 반사도를 최소화하기 위해서 요구되는 중요 물질이다. 반도체 공정업체의 노광 설비, 노광 조건, 적층 막질의 종류, 목표 선폰, 구현하고자 하는 패턴 모양에 따라 다양한 n , k 가 요구되어진다. 193 nm의 빛을 잘 흡수하는 것으로 알려진 Si-Ph 물질만을 흡광 물질로 hardmask에 사용했을 때는 그림 13(위) 그림에서 보는 바와 같이 n 값이 증가하면 k 값이 증가하는 1차 상관 관계를 가지게 된다. 즉, k 값을 증가시키면서 n 값을 감소시킬 방법이 없어 요구 물성을 만족시킬 수 없게 된다. 따라서, 본 연구팀에서는 새로운 흡광 단량체를 사용하여 n , k 를 독립적으로 조절할 수 있는 기술을 개발하였다.

반도체 공정 업체에서는 Si-hardmask의 유효 기간을 냉장 6개월 및 상온 3개월 정도를 요청하는데 주요하게 막 두께, liquid particle 수, 막 친수도 등이 일정하게 유지되어야 한다. 이러한 보관안정성은 단량체의 종류, 축합 합성방법, 첨가제 배합에 의해서 크게 변동된다.¹⁰

Si-Hardmask 물질은 SiOH 말단을 가지고 있기 때문에, 근원적으로 reactive한 성질을 가지고 있다. 표 3의 데이터를 보면 분자량 증가가 상온에서 발생함을 알 수 있고, 수분 함량의 변동이 일어남을 알 수 있다. 그러나, 적은 양의 분자량의 증가가 곧바로 박막의 두께를 증가시키거나 표면의 친수도를 변화시키지는 않는다.

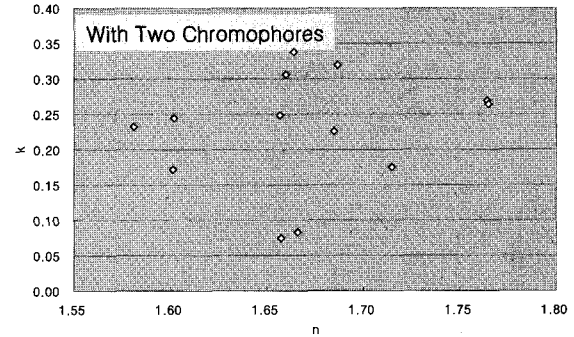
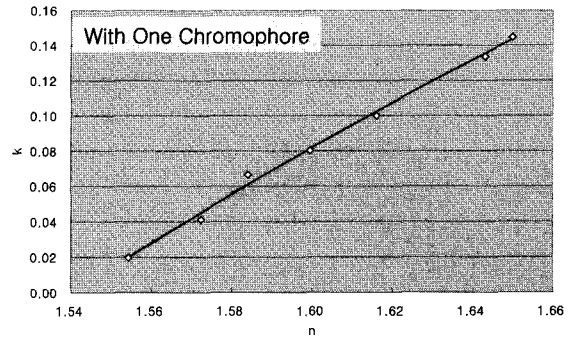


그림 13. 흡광 물질에 따른 n , k 변화.

표 3. 보관안정성 데이터(Honeywell & JSR Micro)⁷

Aging days	Storage Temp	Mw (%chg)	Water (%chg)	Thick. (nm)	Thick. (% Δ)	Liquid Particle Count	
						0.2 μ m	0.3 μ m
0				46.2	0.36	5.65	1.25
7	Room Temp	3.9%	1.5%	47.2	0.37		
14	Room Temp	4.5%	-0.7%	46.1	0.32	20.2	4.75
28	Room Temp	9.0%	2.2%	46.2	0.6	4.65	0.52
41	Room Temp	7.7%	2.6%	45.9	0.39		
65	Room Temp	9.2%	0.7%	46.3	0.39	24.66	4.57
165	Room Temp	22.8%	-1.5%	46.6	0.17	20.67	3.8
14	+5 C	1.1%	1.5%	46.3	0.28		
28	+5 C	3.6%	1.8%	46.8	0.27	1.97	0.17
41	+5 C	3.8%	0.7%	46.3	0.77		
65	+5 C	4.3%	0.0%	45.9	0.26		
165	+5 C	2.3%	1.5%	45.8	0.26	12.22	3.3

2.1.2 Spin 코팅 Si-Hardmask의 PR과의 Compatibility

Spin 코팅 Si-hardmask의 문제점으로 대두된 것은 PR과의 compatibility인데, 이는 Si 함량이 증가할수록, 즉 유기화합물과 많이 달라질수록 footing(PR 패턴의 하단부의 주변에 PR이 남는 현상)이 더 심하게 발생하는데 Tokyo Ohka Kogyo사에는 Si-hardmask의 밀도를 증가시켜 PR의 proton diffuse를 저하시키고 표면의 roughness를 감소시켜 이러한 문제를 해결하였다.¹¹

밀도를 증가시키기 위해서 그림 14에서 보는 바와 같이 아민 촉매를 사용하여 crosslinking을 더 유도하였다. 화학적 구조는 FT-IR에 의해서 검증되었는데, 축합이 덜된 Si-OR/축합이 된 Si-O-Si의 비율이 아민 촉매하에서 더 감소하였고, 결과적으로는 vertical SEM 이미지를 통해 footing이 감소한 것을 발견할 수 있었다. 또한, 표면의 roughness를 감소시키기 위해서 첨가제로 silsesquioxane(SSQ)을 추가하였고, 이를 AFM을 통해 분석한 결과, roughness 및 footing의 감소를 SEM 이미지로 관찰할 수 있었다(그림 15).

PR과의 compatibility 문제를 해결하는 또 하나의 방법으로 PR/Si-hardmask(=Si-ARC)/SOC(=C-hardmask)에 그림 16과 같이 Nissan Chemical에서 보고한 유기 BARC 층을 추가하는 것이다.¹²

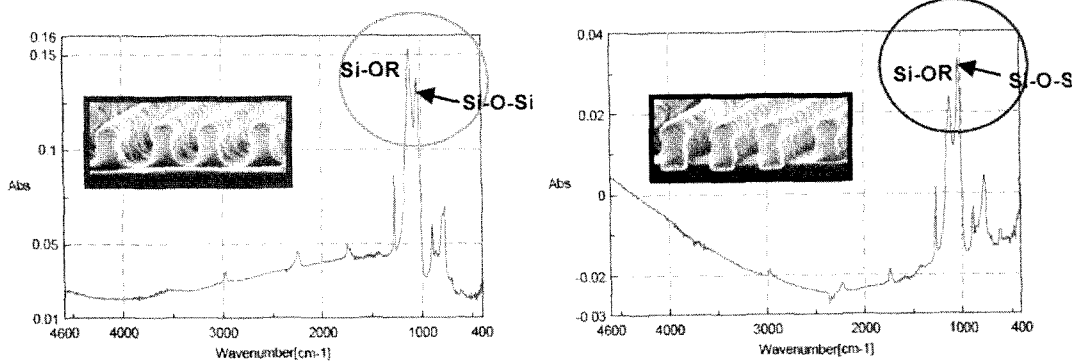
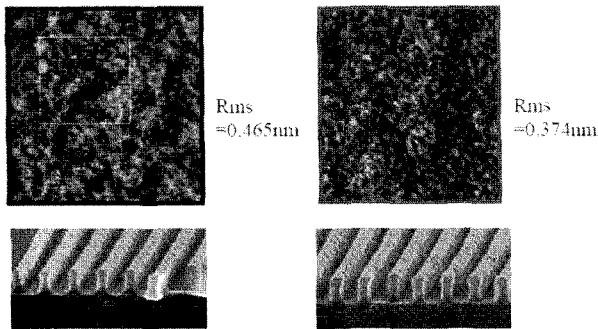


그림 14. 아반 측매에 의한 Si-hardmask의 IR spectrum 및 노광후 SEM 이미지(좌: 측매 부재, 우: 측매 존재).



(a) Without SSQ based additive (b) With SSQ based additive

그림 15. SSQ 첨가 전후의 roughness 및 노광후 SEM 이미지.

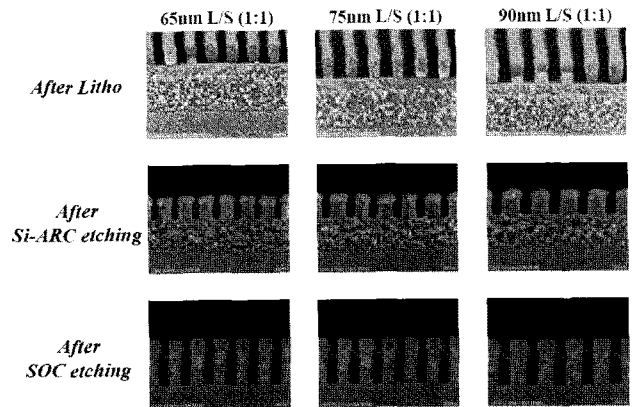


그림 17. 유기 BARC 를 포함하는 spin 코팅 hardmask 사용 공정에서의 SEM 이미지.

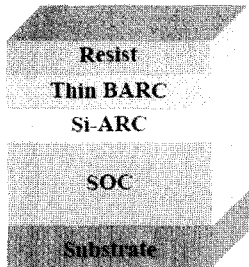


그림 16. PR/BARC/Si-ARC/SOC의 4층 적층 구조.

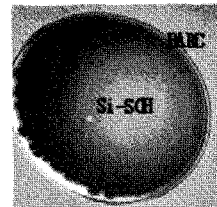


그림 18. 유기 BARC와 Si-hardmask 사이의 defect.

이는 전통적인 CVD hardmask 공정과 마찬가지로 4층 구조인데, compatibility 문제에서는 개선이 되나 에치 측면에서는 두 개의 유기 막층(PR-BARC)이 연속적으로 존재하게 되므로 BARC의 두께만큼 에치 효율성이 손상된다(그림 17).

한편, 유기 BARC와의 compatibility 문제로 그림 18에서 보여지는 바와 같이 Si-SOH(=Si-hardmask) 위의 BARC가 터져서 Si-SOH가 드러나는 defect이 발생하였는데, 이를 해결하는 방법으로 본 연구팀에서는 hardmask의 친수도를 조절하여 유기 BARC와 spin 코팅 Si-hardmask사이의 defect을 제거하였다.

2.1.3 반도체 공정 업체 노광 및 에치 결과

본 연구팀에서 제조한 Si-hardmask를 이용해 유기 BARC 박막을 얹고 PR과의 접합성이 양호하고, PR의 footing이 거의 존재하지 않는 결과를 DRAM 제조 공정의 평가를 통해 얻을 수 있었다. DOF, EL, LWR 데이터를 비교해보면(표 4) BARC를 사용한 기존 공정과 견줄만한 노광 결과를 얻었다. 앞서 밝힌 바와 같이 BARC-skip 공정은 공정시간 단축 및 공정재료 절감뿐만 아니라 에치에서

표 4. BARC-Skip Si-Hardmask 노광 결과(DRAM 공정)

sample	Cheil A	Cheil B	BARC
DOF(μm) / EL(%)	0.15 / 10	0.1 / 10	0.1 / 8
Eop(μ)	54.2	55.4	55.8
CD / LWR(nm)	68 / 10	69 / 10	67 / 10
CD-SEM			
V-SEM			

의 효율도 증가되는 장점이 있다. 또한, system LSI(large scale integration) 제조 공정 평가에서 n, k, 친수도, 두께를 새롭게 조절한 Si-hardmask를 이용하여 패턴의 형성(그림 19) 및 에치를 통한 전사

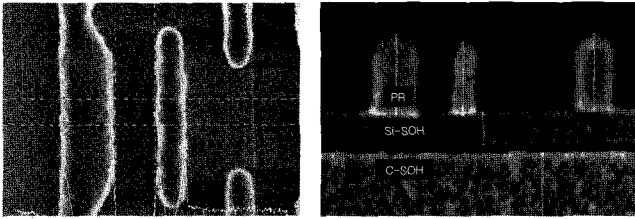


그림 19. 45 nm L/S active 패턴에서의 노광 후 SEM 이미지.

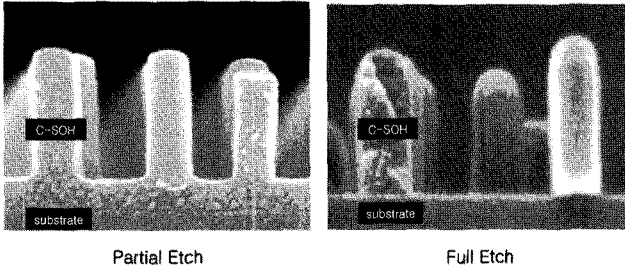


그림 20. 45 nm L/S active 패턴에서의 에치 후 SEM 이미지.

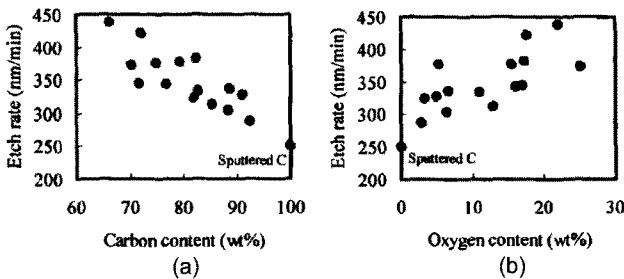


그림 21. 탄소 (a) 및 산소 (b) 함량에 따른 $CF_4/O_2/Ar$ plasma 조건에서의 에치 속도.

(그림 20)가 성공적으로 일어남을 확인할 수 있었다.

2.2 Spin-코팅 C-Hardmask 재료

2.2.1 개요

전술한 바와 같이 C-hardmask는 Si 기반의 하부 막질과의 높은 에치 선택비를 지니기 위해 막질의 탄소 함량이 높을수록 바람직하다. 그림 21은 막질의 탄소 함량 및 산소 함량에 따른 에치 속도 차이를 보여주고 있다. 여기서, 탄소 함량 100%로 표현된 물질(sputtered C)은 비정질 탄소층(amorphous carbon layer, ACL)이다.¹³

한편, 탄소 함량의 증가는 용액상으로 제공되어야 하는 spin 코팅 재료의 필수적인 물성인 용해성과 서로 상충되게 된다. 또한, spin 코팅과 고온 bake에 의해 막질을 형성해야 하므로, 일정 정도 이상의 분자량을 가지는 물질이어야만 하므로 용해성의 제약 조건이 심화된다.

표 5는 spin 코팅 C-hardmask 재료의 요구 물성을 정리하였다.

용해성이 더욱 문제가 되는 이유 중의 하나는, 하나의 코팅 트랙 설비에서 여러 종류의 코팅 재료들이 사용되기 때문이다. 반도체 공정에서 통상 사용되는 유기 용매로는 PGMEA(propylene glycol methyl ether acetate), PGPE(propylene glycol propyl ether), cyclohexanone, EL(ethyl lactate), GBL(γ -butyrolactone), NMP(*N*-methylpyrrolidone) 등이 있는데, 이들은 PR, BARC, 또는 기타 thinner 등에 다양하게 사용되고 있다. 따라서, spin-코팅 hardmask가 이들 용매와 잘 섞이지 않으면, 고분자들이 석출되어 배수구에서 막힘 문

표 5. Spin-코팅 C-Hardmask 재료의 일반적인 요구 물성

항목	요구 수준
탄소 함량	>80%
저장 안정성	상온 3개월
입자 오염	<10 ea (for 0.1 μ m)
금속 오염	<30 ppb (as Fe)
막질의 내용제성	용제 노출 후 두께 변화 <10 Å
최소 코팅 유량	<3.0 cc/wafer
막질 광학 특성	요구 n/k (193 nm) 부합

표 6. 대표적 유기 고분자의 탄소 함량

고분자	이론 탄소 함량
Polyethylene	84%
Polyacrylate	60-80%
Polystyrene	92%
Polyester	70-85%
Polyamide	70-85%
Cresol-novolac	80%
Polyhydroxystyrene	80%

제를 일으킬 수 있다. 이러한 제약점을 극복하면서 여러 소재업체들은 성능이 우수한 탄소 고분자 기반의 spin-코팅 hardmask를 개발하였고, 반도체 미세 패터닝에서 성공적으로 사용되고 있다.¹⁴⁻¹⁸

2.2.2 Spin-코팅 C-Hardmask의 구성

일반적으로 막질을 형성하는 바인더(binder)는 탄소 함량이 높은 분자량 10,000 내외의 고분자이다. 고분자는 spin-코팅 후 보통 hot-plate에서 열경화 단계를 거침으로써 막질을 형성한다. 이 단계에서 잔류 용매의 휘발과 가교가 일어나게 된다. 열가교 방식은 자가 가교와 가교제에 의한 가교가 있다. 탄소 함량이 높은 바인더의 경우, 자가 가교가 어려우므로 가교제가 혼합되는 경우가 있다. 그러나, 가교제는 탄소 함량을 낮추게 되므로 최소화하는게 바람직하다. 막질의 두께는 용액상으로 제공되는 제품 내 바인더의 농도에 따라서, 그리고 spin 코팅 시 회전 속도에 따라서 결정된다. C-hardmask는 통상 300 nm 내외의 두께를 구현하는 것이 일반적이다(이때 농도는 대략 10 wt% 내외임). 막질 형성이 열에 의한 가교 방식임을 고려하면, 반응 작용기가 존재해야 하므로 액상에서의 장기 저장 안정성이 취약할 수 있다. 이를 해결하기 위해 안정제를 첨가할 수 있다. 이외에도 코팅성을 향상시키기 위해 첨가제를 이용하기도 한다. 그러나, 이러한 바인더 이외의 모든 첨가제를 합하여도 전체 중량의 통상 1%가 넘지 않는다.

2.2.3 바인더 설계

원칙적으로 통상 사용되는 유기 용매에 대한 용해도를 가지면서, 고탄소 함량이고, 일정 이상 분자량의 물질은 C-hardmask의 바인더로 사용될 수 있다. 표 6은 대표적인 고분자 구조에 따른 탄소 함량(이론치)을 보여 준다.

다양한 유기 고분자가 용해성을 가지고, spin-코팅이 가능하기 때문에 자유로운 분자 설계가 가능할 것으로 예상되지만, 실제에 있어 반도체 공정의 제약 조건 때문에 C-hardmask 재료로 사용될 수 있는 바인더는 제한적이다. 한편, polyethylene, polystyrene 등 주시슬이 알킬 사슬만으로 이루어진 바인더들은 높은 탄소 함량에도 불구하고, 에치 내성은 기대보다 높지 않다(에치 내성과 분자 구조간의

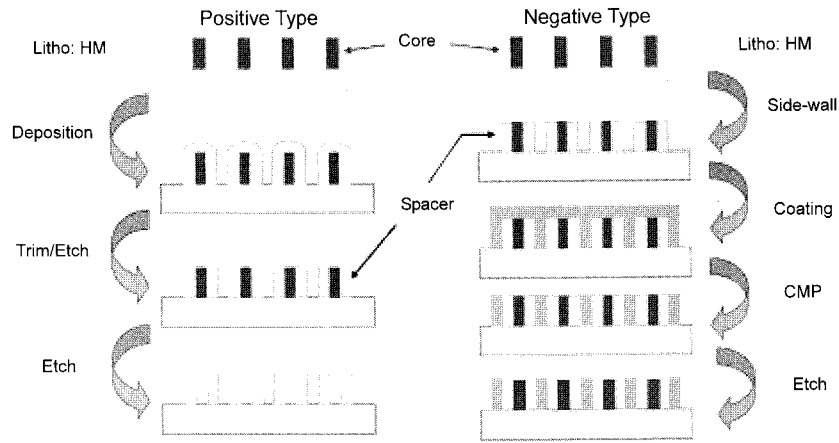


그림 22. 스페이서 이중패터닝 기술에 대한 개략적 도식.

실험적인 모형은 여러 가지가 있으나, 본 고에서는 다루지 않는다). 또한, 탄소와 수소만으로 이루어진 바인더들은 코팅성이 불량한 경우가 많다. 이것은 무극성인 바인더가 극성인 웨이퍼 표면과의 상호작용이 좋지 않기 때문인 것으로 생각된다. 이러한 문제로 바인더에 극성 작용기의 도입이 필요한데, 산소를 포함하는 작용기가 대표적이다. 이렇듯 공정 조건의 제약으로 인해 실제로 탄소 함량이 90% 이상인 바인더는 설계가 힘들게 된다. 그럼에도 불구하고, 소재적으로는 광학 특성 등에서 보다 자유롭기 때문에, 여러 소재 업체 마다 다양한 구조를 가지는 것으로 추정되고 있다.

2.2.4 Hardmask 막질의 광특성 최적화

자외선 파장 조사 시 PR에서의 반사도를 조절하는 것이 중요하다. 이는 점을 전술한 바 있다. 특히, BARC를 생각하는 삼층 구조의 경우, 두 hardmask의 광학 특성에 의해 포토리소그래피의 성능이 크게 좌우받게 된다. 앞서 설명한 바와 같이, 시뮬레이션 도구를 이용하면 특정 적층 구조에서 요구되는 광학특성을 각 hardmask 막질마다 계산해 낼 수 있다. 일반적으로 C-hardmask는 광학 특성(n/k)이 바인더 구조에 의해 결정되며 그 변화 범위가 제한적이다. 이에 비해서, Si-hardmask는 발색단의 함량 조절이 비교적 자유롭기 때문에 광학 특성의 조절이 용이하다. 따라서, hardmask 제조사는 광학 특성 조절이 어려운 C-hardmask의 광학 특성을 고정하고, 여기에 최적인 광학 특성을 가지는 Si-hardmask를 하나의 세트르 제공하는 추세이다.

2.2.5 Spin-코팅 C-Hardmask 기술 동향

반도체 선폭 감소로 인해서 hardmask 재료가 필요하게 되었음을 설명한 바 있다. 선폭이 30 nm 대에 이르게 되면 지금까지의 단순 노광으로는 패턴 형성이 불가능하여, 이른바 이중 패터닝 기술(DPT, double patterning technology)가 필요하게 된다. 많은 DPT 방법이 고안되어 있는데, 그중 SPT(spacer patterning technology)의 방법은 현실적인 방식으로 양산에 적용되고 있다.¹⁹

그림 22는 이러한 SPT의 이중 패터닝 기술의 개략적인 도식이다.

이 기술에서 패턴이 만들어진 C-hardmask가 코어로 이용될 수 있다. 이렇게 코어 부분으로 사용되기 위해서는 CVD에 의한 측벽 형성 동안, 고온에서의 안정성이 중요하게 된다. 따라서, 선폭의 감소는 C-hardmask의 고내에칭성 뿐만 아니라, 내열성도 향상을 요구하고 있다. 이것은 spin-코팅에 의한 탄소 막질이 기존에 C-hardmask

로 이용되었던 CVD 방식의 비정질 탄소층(ACL)과 유사한 특성을 가져야 함을 의미한다. 소재 업체에서는 이 문제를 해결하기 위해, 바인더 구조의 혁신적 설계와 더불어 고온 베이킹 등 막 형성 조건의 변경을 함께 고려하여 접근하고 있다.²⁰ Spin-코팅 C-hardmask는 지속적으로 ACL을 대체하고 있으며, 재료적으로 ACL 유사 특성 보유 및 여러 장점으로 인해 미세 선폭의 반도체 공정에 필수 소재로 자리 잡고 있다.

3. 요약

반도체 미세화가 진행되면서, 이를 성공하기 위해 많은 재료물질이 요구되어진다. 이 중 미세 패턴의 붕괴를 막고 깊은 패턴을 새기기 위해서 필요한 hardmask 재료가 있다. Hardmask는 유기실리콘 재료와 탄소 함량이 높은 재료로 주로 구성되고, 이들은 193 nm 빛과 관련된 광학적 특성을 가지면서 특정 플라즈마에 대한 에치 저항성을 가지는 물성을 가지도록 디자인/합성/배합되어져 있다. 또한, 접합되는 다른 박막과의 compatibility 및 용매에 대한 solubility 등이 적절해야만 나노미터 수준의 defect 없는 패턴을 구현할 수 있다.

참고문헌

1. Y. Wei and R. L. Brainard, in *Advanced Processes for 193 nm Immersion Lithography*, SPIE Press, Bellingham, Washington, USA, 2009.
2. J. D. Meador, D. Holmes, M. I. Nagatkina, R. Puligadda, D. Gum, R. Bennett, S. X. Sun, and T. Enomoto, *Proc. SPIE*, **5376**, 1138 (2004).
3. K. Lee, S. Kim, G. Lee, S. Lee, J. Cho, W. Kim, C. Bok, H. Kim, S. Moon, and J. Kim, *Proc. SPIE*, **6153**, 61532V (2006).
4. D. J. Abdallah, D. McKenzie, A. Timko, A. Dioses, F. Houlihan, D. Rahman, S. Miyazaki, R. Zhang, W. Kim, H. Wu, L. Pylneva, P.-H. Lu, M. Neisser, R. R. Dammel, and J. J. Biafore, *Proc. SPIE*, **6519**, 65190M (2007).
5. D. C. Owe-Yang, T. Yano, T. Ueda, M. Iwabuchi, T. Ogihara,

- and S. Shirai, *Proc. SPIE*, **6923**, 69232I (2008).
6. V. Sipani, Y. Hishiro, and M. Abatchev, *Proc. SPIE*, **6153**, 61532U (2006).
 7. J. Kennedy, S. Xie, R. Katsanes, K. Flanigan, S. Mukhopadhyay, B. Wu, E. W. Rutter, Jr., and M. Slezak, *Proc. SPIE*, **6923**, 69230W (2008).
 8. S. K. Kim, H. M. Cho, C. Woo, S. R. Koh, M.-Y. Kim, H. C. Yoon, W. Lee, S.-W. Shin, J. S. Kim, and T. Chang, *Proc. SPIE*, **7273**, 727313 (2009).
 9. Y. Sakaida, S. Takei, M. Nakajima, S. Kimura, T. Sakaguchi, K. Hashimoto, and H. Imamura, *Proc. SPIE*, **6519**, 65192A (2007).
 10. S. K. Kim, S. H. Lim, D.-H. Kim, S. R. Koh, M.-Y. Kim, H. C. Yoon, D. S. Uh, J. S. Kim, and T. Chang, *Proc. SPIE*, **6519**, 651900 (2007).
 11. H. Harada, K. Yonemura, T. Tanaka, D. Kawana, N. Yamashita, and K. Ohmori, *Proc. SPIE*, **6519**, 65190N (2007).
 12. M. Nakajima, T. Sakaguchi, K. Hashimoto, R. Sakamoto, T. Kishioka, S. Takei, T. Enomoto, and Y. Nakajima, *Proc. SPIE*, **6153**, 61532L (2006).
 13. Y. Sato, E. Shiobara, K. Matsunaga, T. Shibata, J. Abe, H. Hayashi, T. Ohiwa, M. Kasai, T. Hachiya, and Y. Onishi, *Journal of Photopolymer Science and Technology*, **14**, 439 (2001).
 14. A. P. Mahorowala, D. R. Medeiros, D. Pfeiffer, K. E. Petrillo, M. Angelopoulos, A. Grill, V. Patel, S. Halle, T. A. Brunner, R. Conti, S. D. Allen, and R. Wise, *Proc. SPIE*, **5093**, 152 (2003).
 15. J. D. Meador, D. Holmes, W. DiMenna, M. I. Nagatkina, M. D. Rich, T. D. Flaim, R. Bennett, and I. Kobayashi, *Proc. SPIE*, **5093**, 948 (2003).
 16. D. J. Abdallah, S. Miyazaki, A. Hishida, A. Timko, D. McKenzie, D. Rahman, W. Kim, L. Pylneva, H. Wu, R. Zhang, P.-H. Lu, M. Neisser, and R. Dammel, *Proc. SPIE*, **6923**, 69230U (2008).
 17. C.-I. Oh, J.-K. Lee, M.-S. Kim, K.-H. Yoon, H.-S. Cheon, N. Tokareva, J.-Y. Song, J.-S. Kim, and T.-W. Chang, *Proc. SPIE*, **6923**, 69232V (2008).
 18. Y. Seino, K. Kobayashi, K. Sho, H. Kato, S. Miyoshi, K. Kikutani, J. Abe, H. Hayashi, T. Ohiwa, Y. Oonishi, and S. Ito, *Proc. SPIE*, **6923**, 69232O (2008).
 19. W.-Y. Jung, C.-D. Kim, J.-D. Eom, S.-Y. Cho, S.-M. Jeon, J.-H. Kim, J.-I. Moon, B.-S. Lee, and S.-K. Park, *Proc. SPIE*, **6156**, 61561J (2006).
 20. H.-S. Cheon, K.-H. Yoon, M.-S. Kim, S. B. Oh, J.-Y. Song, N. Tokareva, J.-S. Kim, and T. Chang, *Proc. SPIE*, **7273**, 727310 (2009).