

논문 22-12-11

# 알루미늄 옥사이드 절연층의 증착율이 유기박막 트랜지스터의 특성에 미치는 영향

## Effects of Various Deposition Rates of Al<sub>2</sub>O<sub>3</sub> Gate Insulator on the Properties of Organic Thin Film Transistor

최경민<sup>1</sup>, 형건우<sup>2</sup>, 김영관<sup>3</sup>, 조의식<sup>1</sup>, 권상직<sup>1,a</sup>

(Kyung-Min Choi<sup>1</sup>, Gun Woo Hyung<sup>2</sup>, Young Kwan Kim<sup>3</sup>, Eou Sik Cho<sup>1</sup>, and Sang Jik Kwon<sup>1,a</sup>)

### Abstract

In this study, we fabricated pentacene organic thin film transistors(OTFTs) which used aluminum oxide as the gate insulator. Aluminum oxide for OTFTs was deposited on glass substrate with a different deposition rate by E-beam evaporation. In case of the deposition rate of 0.1 Å, the fabricated aluminum oxide gate insulating OTFT showed a threshold voltage of -1.36 V, an on/off current ratio of 1.9×10<sup>3</sup> and field effect mobility 0.023 cm<sup>2</sup>/V·s.

**Key Words** : OTFT, Aluminum oxide, Deposition rate

### 1. 서론

유기 박막 트랜지스터(Organic Thin Film Transistor, OTFT)는 제작 공정이 단순하며 적은 비용으로 제작이 가능하고 플렉서블 기판 적용 가능성, 대면적 적용 가능성등의 많은 장점을 가지고 있다[1-3]. 이러한 유기박막 트랜지스터의 성능 개선을 위하여 많은 연구가 진행되어 왔으며, 그 연구들은 주로 유기 절연막 자체의 특성, 저온 공정 기술, OTFT의 전기적 활성도를 개선시키는 등에 관하여 진행되어 왔다[4]. 이러한 많은 연구 및 노력에도 불구하고 유기 절연막을 이용한 유기 박막 트랜지스터의 단점인 시간에 따른 특성 저하를 막을 수는 없었다. 펜타센을 이용한 유기박막 트랜지스터의 전기적 특성은 활성층에서 전하들이 편재화 된 사이트들(localized sites) 사이에서 뛰어다님(hopping)으로써 이동한다고 알려졌다. 그러므로 많은 연구들은 낮은 구동전압을 가지는 유기 물질의

이동도를 증가시키려는 데 초점이 맞추어졌다. 그러나, 저전압 구동을 위하여 게이트 절연막의 두께를 줄인 결과 채널과 게이트 사이의 게이트 누설 전류는 증가 하였다. 게이트 절연막과 게이트 절연막 위에 증착된 펜타센 활성층 사이의 계면이 주로 전하의 이동과 전하의 터널링에 관련이 있다고 알려져 있으며, 이러한 터널링에 의한 누설 전류를 줄이기 위해서 절연막으로 고유전율 특성을 가지는 물질을 사용하는 것이 필요하다[5,6]. 고유전율 특성 물질 중 알루미늄 옥사이드는 다양한 분야에서 사용되고 있으며, 가격이 저렴하고 화학적 안정성이 우수하며 다른 박막과의 접착력이 큰 장점을 가지고 있다[7].

또한, 유기 박막 트랜지스터의 특성은 활성층의 결정도에 의하여 많은 영향을 받으며, 결정도는 하부 절연막의 표면 특성에 의해 증착시 영향을 받기 때문에 절연막 제작공정과 그 표면 상태의 최적화에 많은 연구가 이루어져 있다.

본 연구에서는 알루미늄 옥사이드를 게이트 절연막으로 이용한 펜타센 활성층의 유기 박막 트랜지스터를 제작하였으며, 알루미늄 옥사이드는 E-beam evaporator를 이용하여 증착하였다. 제작된 TFT의 특성을 게이트 절연막의 안정성과 게이트 절연막 위에 증착된 펜타센 활성층 사이의 계면 특성에 대한 관점에서 설명하였다.

1. 강원대학교 전자공학과 (경기도 성남시 수정구 복정동 산65)  
2. 홍익대학교 신소재공학과  
3. 홍익대학교 정보디스플레이공학과  
a. Corresponding Author : sjkwon@kyungwon.ac.kr  
접수일자 : 2009. 8. 18  
심사완료 : 2009. 10. 29

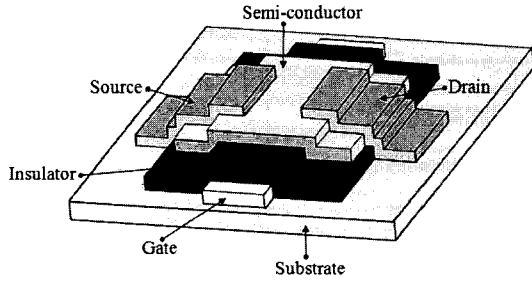


그림 1. 제작된 유기 박막 트랜지스터의 구조.

Fig. 1. A structure of the fabricated OTFT.

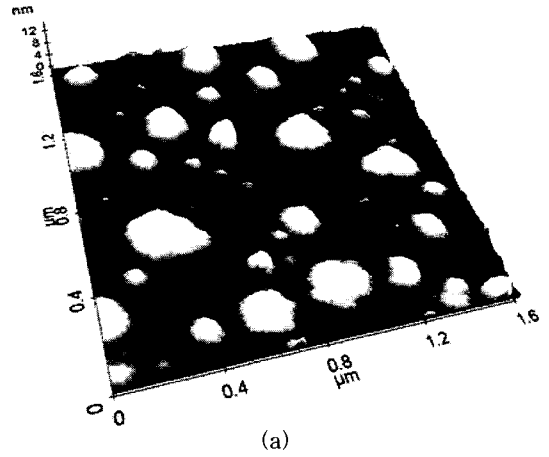
## 2. 실험

본 연구에서는 활성층으로 펜타센을 이용하여 유리기판위에 Top contact 구조로 유기박막 트랜지스터를 제작하였다. 그림 1은 유기 박막 트랜지스터의 구조를 보여준다.

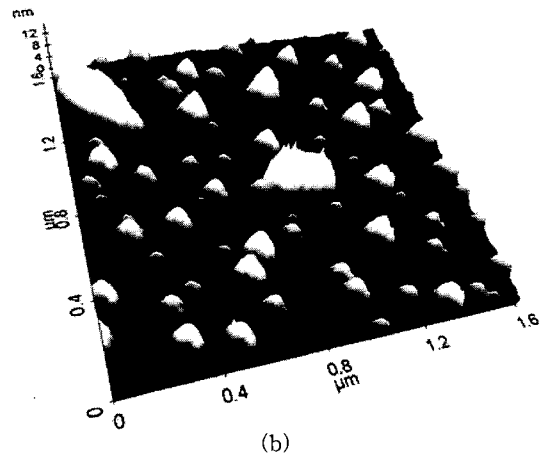
유리 기판 위에 게이트층으로 알루미늄을 thermal evaporator를 이용, 진공도  $5 \times 10^{-6}$  torr 상태에서 shadow mask를 이용하여 100 nm 두께로 증착하였으며, 게이트 절연막으로 알루미늄 옥사이드를 게이트층 위에 E-Beam evaporation 방법으로 증착하였다. Ball 형태의 알루미늄 옥사이드 물질을 이용, 진공도  $3.4 \times 10^{-6}$  torr 상태에서 증착 속도 0.1 Å/s, 0.3 Å/s의 조건으로 10 nm 두께로 증착하였으며, 이후 활성층으로 p-type의 펜타센층을 shadow mask를 이용, 60 nm 두께로 증착하였다. 마지막으로 소스와 드레인층은(W/L = 3) 60 nm 두께로 shadow mask를 이용하여 증착하였다. 알루미늄 옥사이드 층의 증착 속도 변화에 따른 알루미늄 옥사이드 막의 표면 특성 변화와 제작된 유기 박막 트랜지스터의 전기적 특성(I-V 특성)에 미치는 영향을 분석하였다.

## 3. 결과 및 고찰

그림 2는 알루미늄 옥사이드의 증착 속도 0.1 Å/s, 0.3 Å/s 일 경우의 원자층 현미경(atomic force microscope, AFM)의 image를 보여 준다. 표면 roughness 는 증착 속도가 0.1 Å/s 일 때 1.093 nm, 0.3 Å/s일 때 1.294 nm로 0.1 Å/s 의 경우가 상대적으로 균일한 표면 특성을 가지고 있는 것으로 확인되었다. 상대적으로 균일한 표면 특성은 알루미늄 옥사이드 층위 펜타센 박막의 증착시 보다



(a)



(b)

그림 2. 증착율이 (a) 0.1 Å/s, (b) 0.3 Å/s 일 때의 알루미늄 옥사이드 막의 AFM image.

Fig. 2. AFM image of  $Al_2O_3$ . deposited with a rate of (a) 0.1 Å/s, (b) 0.3 Å/s.

안정된 그래인의 성장 및 그로 인한 누설 전류의 감소를 기대할 수 있다고 여겨진다.

그림 3은 증착된 알루미늄 옥사이드의 절연 특성을 보기 위하여 Al (100 nm)/ $Al_2O_3$  (15 nm)/Al (100 nm) 구조의 소자, 즉 metal-insulator-metal (MIM) 커패시터 구조를 제작하여 breakdown 특성을 측정하였다. 그림으로부터 증착 속도가 0.1 Å/s 일 때 0.3 Å/s일 때 보다 상대적으로 적은 터널링에 의한 누설 전류를 나타냈으며, 결국 0.1 Å/s 의 조건이 본 연구에서 쓰이는 유기 박막 트랜지스터의 동작 전압 영역에서의 게이트 절연층으로 사용하기에 가장 적합하다는 결론을 내릴수 있었다[8].

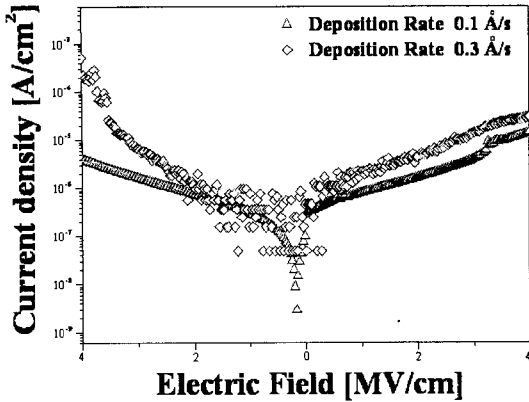


그림 3. 알루미늄 옥사이드 증착 속도에 따른 MIM 소자의 J-E characteristics 및 그에 따른 breakdown 특성.

Fig. 3. J-E characteristics and its breakdown characteristics for MIM devices of Al<sub>2</sub>O<sub>3</sub> deposited with a different rate.

그림 4는 증착속도가 0.1 Å/s, 0.3 Å/s 일 때 알루미늄 옥사이드 층을 절연층으로 가지는 OTFT의 전압-전류 특성 곡선을 보여주고 있다. 증착 속도가 0.1 Å/s 일 때 상대적으로 off 전류가 감소하였으며 또한 on 전류가 증가하여 on/off 비율 특성이 개선된 걸로 확인되었다. 또한 표 1로부터 threshold 전압과 모빌리티, 그리고 on/off 전류 비율을 확인할 수 있다.

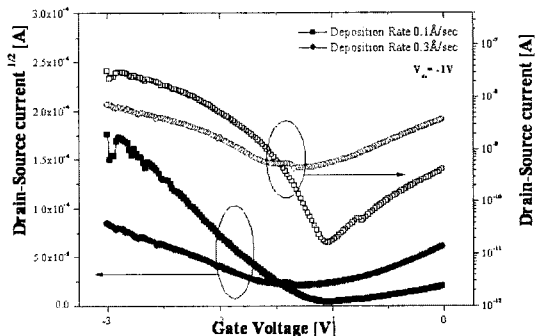


그림 4. 알루미늄 옥사이드 증착 속도에 따른 제작된 OTFT의 전기적 특성.

Fig. 4. Electrical characteristics of the fabricated OTFTs of Al<sub>2</sub>O<sub>3</sub> deposited with a different rate.

표 1. 알루미늄 옥사이드 증착 속도에 따른 제작된 OTFT의 전기적 특성.

Table 1. Electrical characteristics of the fabricated OTFTs of Al<sub>2</sub>O<sub>3</sub> deposited with a different rate.

증착 속도	Threshold voltage	On/off ratio	Mobility [cm <sup>2</sup> /Vs]	Off current [A]
0.1 Å/s	-1.36 V	1.9×10 <sup>3</sup>	0.023	1.6×10 <sup>-11</sup>
0.3 Å/s	-1.1 V	0.27×10 <sup>2</sup>	0.008	4.3×10 <sup>-10</sup>

#### 4. 결론

본 연구에서는 알루미늄 옥사이드를 게이트 절연층으로 이용한 유기 박막 트랜지스터를 제작하였으며, 알루미늄 옥사이드 절연막의 증착 속도에 따른 표면 특성과 그에 따른 소자의 전기적 특성을 분석, 알루미늄 옥사이드의 증착 속도가 소자의 특성에 영향을 미치는 것을 확인하였다. 알루미늄 옥사이드 박막층의 AFM 측정 결과, 증착 속도가 0.3 Å/s 일 때 보다 0.1 Å/s의 경우가 상대적으로 균일한 표면 특성을 가지고 있는 것으로 확인되었으며 이는 보다 안정된 펜타센 그래인의 성장이 기대되며 MIM 커패시터 소자 및 OTFT 소자의 측정 결과, 전기적 특성의 향상을 확인할 수 있었다.

#### 감사의 글

본 연구는 2009년도 정부(교육과학기술부)의 재원으로 한국과학재단의 지원을 받아 수행된 연구임(No. 2009-0076193). 본 연구는 또한 2009년도 경원대학교의 연구 지원에 의한 결과임.

#### 참고 문헌

[1] H. Klauk, D. J. Gundlach, J. A. Nichols, and T. N. Jackson, "Pentacene organic thin-film transistors for circuit and display applications", IEEE Trans. Electron. Dev., Vol. 46, p. 1258, 1999.

[2] M. Mizukami, N. Hirohata, T. Iseki, K. Ohtawara, T. Tada, S. Yagyu, T. Abe, T.

- Szuki, Y. Fujisaki, Y. Inoue, S. Tokito, and T. Kurita, "Flexible AM OLED panel driven by bottom-contact OTFTs", *IEEE Electron. Device Lett.*, Vol. 27, p. 249, 2006.
- [3] S. K. Park, D. A. Mourey, S. Subramanian, H. E. Anthony, and T. N. Jackson, "Polymeric substrate spin-cast diF-TESADT OTFT circuits", *IEEE Electron. Device Lett.*, Vol. 29, p. 1004, 2008.
- [4] A. Dodabalapur, Z. Bao, A. Makhija, J. G. Laquindanum, V. R. Raju, Y. Feng, H. E. Katz, and J. Rogers, "Organic smart pixels", *Appl. Phys. Lett.*, Vol. 73, p. 142, 1998.
- [5] P. L. Burn, D. D. C. Bradley, R. H. Friend, D. A. Halliday, A. B. Holmes, R. W. Jackson, and A. Kraft, "Precursor route chemistry and electronic properties of poly(p-phenylene-vinylene), poly[(2,5-dimethyl-p-phenylene)vinylene] and poly[(2,5-dimethoxy-p-phenylene)vinylene]", *J. Chem. Soc.*, Vol. 1, p. 3225, 1992.
- [6] D. A. Muller, T. Sorsch, S. Moccio, K. Evans-Lutterodt, and G. Timp, "The electronic structure at the atomic scale of ultrathin gate oxides", *Nature*, Vol. 399, p. 758, 1999.
- [7] L. Niinisto, J. Paiva-saari, J. Niinisto, M. Putkonen, and M. Nieminen, "Advanced electronic and optoelectronic materials by atomic layer deposition: An overview with special emphasis on recent progress in processing of high-k dielectrics and other oxide materials", *Phys. Status Solid A*, Vol. 201, No. 7, p. 1443, 2004.
- [8] R. H. Tredgold, "Order in Thin Organic Films", Cambridge University Press, Cambridge, p. 153, 1994.