

논문 2009-46IE-4-2

CMOS 이미지센서 SPICE 회로 해석을 위한 포토다이오드 및 픽셀 모델링

(Photo Diode and Pixel Modeling for CMOS Image Sensor SPICE
Circuit Analysis)

김지만*, 정진우*, 권보민*, 박주홍*, 박용수**, 이제원*, 송한정*

(Jiman Kim, Jinwoo Jung, Bomin Kwon, Juhong Park, Yongsu Park, Jewon Lee, and Hanjung Song)

요약

본 논문은 CMOS 이미지센서 SPICE 회로 해석을 위한 포토다이오드 및 픽셀 모델링을 나타내었다. 소자 시뮬레이터인 메디치(Medici)를 이용하여 입사광의 세기에 따른 광전류 특성을 확보하고 SPICE 시뮬레이션에서 활용하기 위한 SPICE용 포토다이오드 모델을 개발하였다. 그리고 그 결과를 검증하기 위하여 포토다이오드와 NMOS로 구성된 시험용 회로구조에 대한 메디치(Medici)의 mixed mode 시뮬레이션 결과와 SPICE 시뮬레이션 결과를 비교하였다.

Abstract

In this paper, we indicated CMOS Image sensor circuit SPICE analysis for the Photo Diode and pixel Modeling. We get a characteristic of the photoelectric current using a device simulator Medici and develop the Photodiode model for applying a SPICE simulation. For verifying the result, We compared the result of SPICE simulation with the result of mixed mode simulation about the testing circuit structure consisted photodiode and NMOS.

Keywords : pixel, CMOS, photo diode, SPICE, Medici, device modeling

I. 서 론

이미지 센서는 휴대전화 카메라나 DSC (Digital Still Camera) 등에서 영상을 생성해 내는 영상 촬영 소자 부품이다. CMOS 공정은 이미 1970년대 후반부터 우수한 집적도 경쟁력과 경제성 때문에 일반적인 반도체 칩

제조 공정으로 널리 자리 잡고 있었다^[1].

제조공정의 경제성과 주변 칩들과의 연결상의 용이성 때문에 CMOS 공정을 활용한 이미지 센서가 탄생하게 되었다. CMOS 이미지 센서에서 CMOS란 Metal Oxide Semiconductor 의 약어로, 현재 메모리와 컴퓨터 CPU등 반도체 칩에서 구현에 사용되며, 전 반도체 칩 구현 방식 중 가장 많이 사용되는 방식이다. CMOS 이미지 센서는 CMOS를 이용한 고체 촬상 소자이다. CCD 이미지 센서와 동일하게 광다이오드를 사용하지만 제조과정과 신호처리 방법에서 차이가 있다. 1960년대 후반 원리가 고안되었지만 1990년대 이후 미세가공기술이 첨단화 되면서 실용화 되었다.

* 정희원, 인제대학교 나노공학부
(Department of Nano Eng., Inje University)
** 정희원, 충청대학교 전기전자학부
(Department of Electronics,
Chung Cheong University)
※ 본 논문은 IDEC (IC Design Education Center)의
CAD TOOL 지원으로 이루어졌습니다.
접수일자: 2009년7월27일, 수정완료일: 2009년12월7일

CMOS는 PMOS와 NMOS 트랜지스터를 가지고 구현하며, 이를 통해 저 전력을 실현할 수 있다^[2]. CMOS 이미지센서는 이러한 CMOS기술을 이용한 화상 정보감지기이다. 각 수광 소자에 CMOS 트랜지스터가 접적되어 있어, 각 수광 소자가 받는 빛의 양을 직접 전하로 변환 시켜주며, 각 수광 소자에 저장된 전하를 판별기에 의해 직접 그 양을 측정한다^[3]. CCD 방식과 CMOS 방식의 대표적인 차이로는 화질, 가격, 전력소모를 들 수 있다^[4]. CCD방식은 CCD 용 반도체에 특화된 공정을 사용하므로 규모의 경제를 실현할 수 없는 반면, 대부분의 반도체를 만드는 CMOS방식은 수율이 매우 높고, 공정 개선이 용이하며, 동일기술로 다른 제품을 만들 수 있기 때문에, 규모의 경제를 실현할 수 있어 생산원가가 CCD 방식에 비해 상당히 저렴하다. 또한 CCD 방식에는 여러 개의 표준이 안 된 전원 공급이 필요하기 때문에 원가가 더 듦다. 전력소모의 관점에서 볼 때 CCD 방식은 고전력 소모하는데, CMOS 방식은 전력소모가 매우 적다. 이미지 센서에 필수적으로 요구되는 포토다이오드는 외부의 빛의 세기에 따라 전류의 흐름이 결정되는 소자로써, 외부의 빛을 받아들이는 수광소자이다^[5]. 현재 반도체 설계 툴에 포토다이오드 라이브러리가 제공되지 않으므로 본 논문에서는, 실질적으로 동작하는 포토다이오드의 동작 특성을 파라미터에 첨가 하여 새로운 심볼을 생성, 이미지 센서 픽셀에 적용 가능한 포토다이오드 모델을 구현하였으며, 소자분석 시뮬레이션 프로그램인 메디치(Medici)를 이용하여 특성을 비교 분석하였다.

II. 메디치를 이용한 포토다이오드 특성 분석

CMOS 이미지 센서는 여러 가지 검출 구조를 가지고 있다. PPS방식의 column 검출기는 느린 속도와 잡음에 취약한 문제를 가지고 있다. 그림1에 이러한 문제를 보안한 APS(Active Pixel Sensor) 3TR 구조의 포토다이오드를 나타내었고, 모델링하기로 한다.

본 논문에서 사용하는 광소자 5 V NMOS 소자의 소스/드레인의 접합 영역과 동일한 N+/Pwell 접합이며, 그 접합의 근사적 도평 프로파일은 SPICE NMOS model의 Xj 및 Nsub 파라미터로부터 근사화 함으로서 오차를 최소화 하였다. 그림 2는 메디치(Medici)를 이용하여 실제 포토다이오드처럼 검증하기 위한 여러 가지 mesh 구조 중 일부의 모습이다.

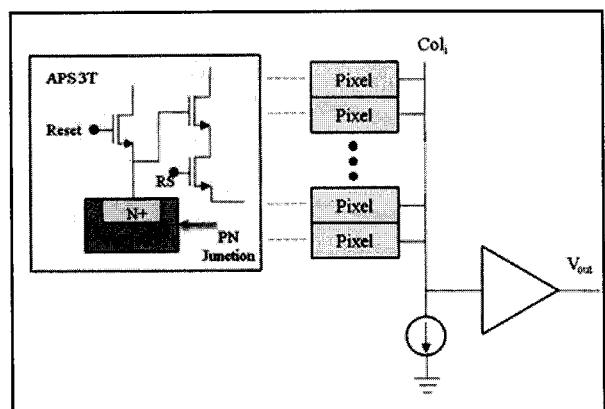


그림 1. 3TR 능동 픽셀 센서 회로도

Fig. 1. A schematic of 3TR active pixel sensor.

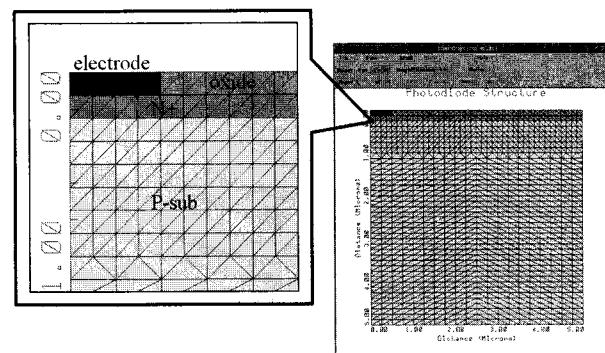


그림 2. 소자 분석 시뮬레이션 메디치를 이용한 포토다이오드 구현

Fig. 2. Mesh structure of the photo diode example for a device modeling using Medici program.

그림 3은 소자분석 시뮬레이션 프로그램인 메디치에서 모사 된 N+/Pwell 접합 다이오드에 빛이 인가되지 않았을 때 역전압(VR)을 각각 0 V와 5 V를 인가시킨 포토다이오드의 구조적 특성을 나타내고 있다. 그림 3(a)와 그림 3(b)는 공핍영역과 전위분포를 표시하고 있다. 그림 3(c)와 그림 3(d) 0 V와 5 V의 역전압 (VR)을 인가 하였을 때의 홀 농도를 나타내었으며 또한 그림 3(e)와 그림 3(f)에는 전자의 농도를 나타내고 있다.

포토다이오드의 입사광에 의해 여기되는 역전류 특성을 SPICE 모의실험에서 고려하기 위하여 입사광의 세기(IT)에 따른 포토다이오드의 특성을 소자 시뮬레이터인 메디치를 통하여 그림 4에 나타내고 있다. 그림 4(a)와 그림 4(b)는 역전압(VR=5V)를 걸어 주고 입사광의 세기(IT)가 각각 0 A/cm², 10,000 A/cm² 일 때의 홀농도를 나타내었다. 그림 4(c), 그림 4(d)는 전자의 농도를, 그림 (g)와 그림(h), 그림(i)는 입사광의 세기(IT)에 따른 전류의 흐름을 나타내고 있다.

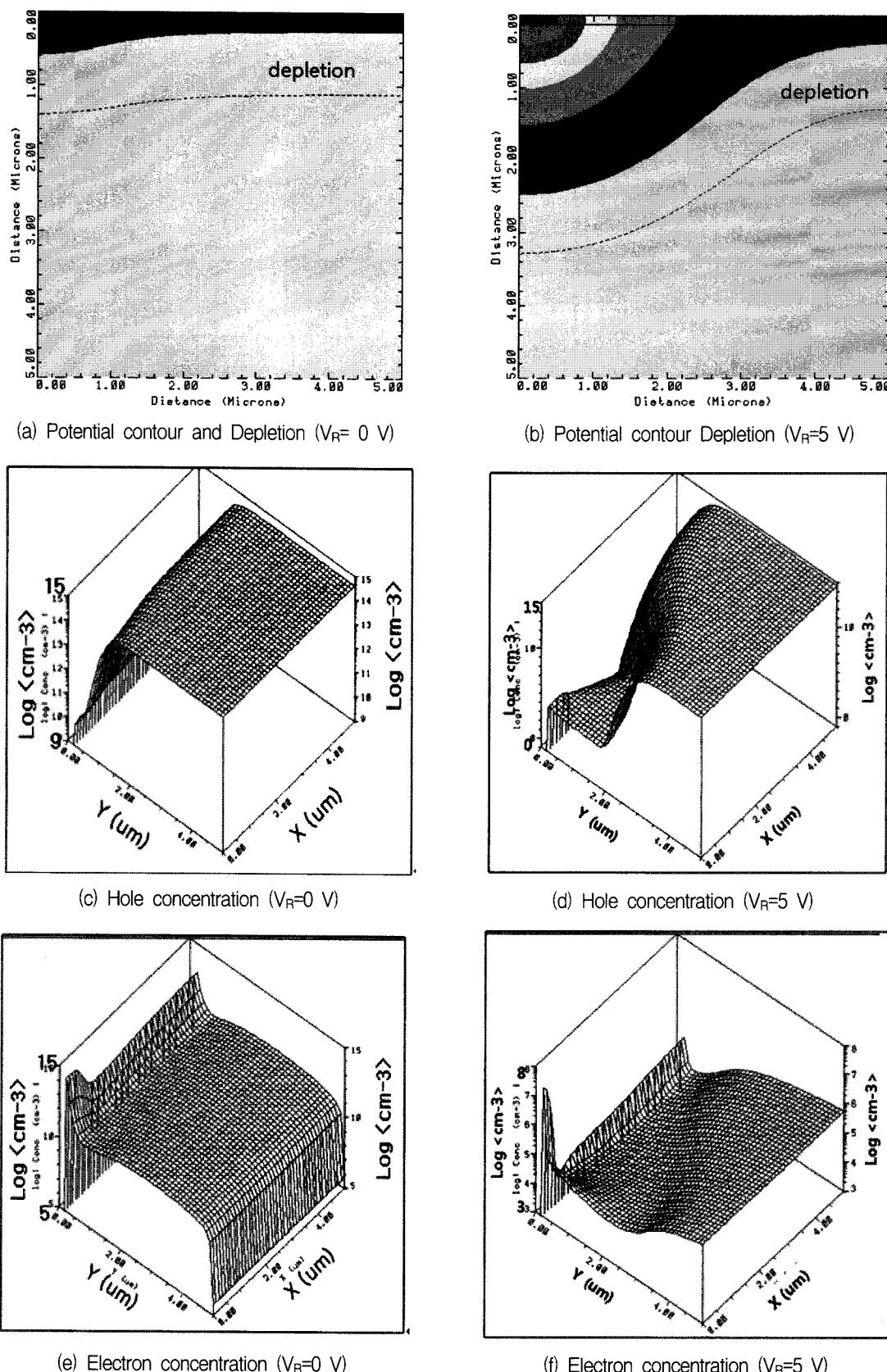


그림 3. 포도다이오드 구조의 메디치 모의실험 결과

Fig. 3. Medici simulation results of the Photo diode structure.

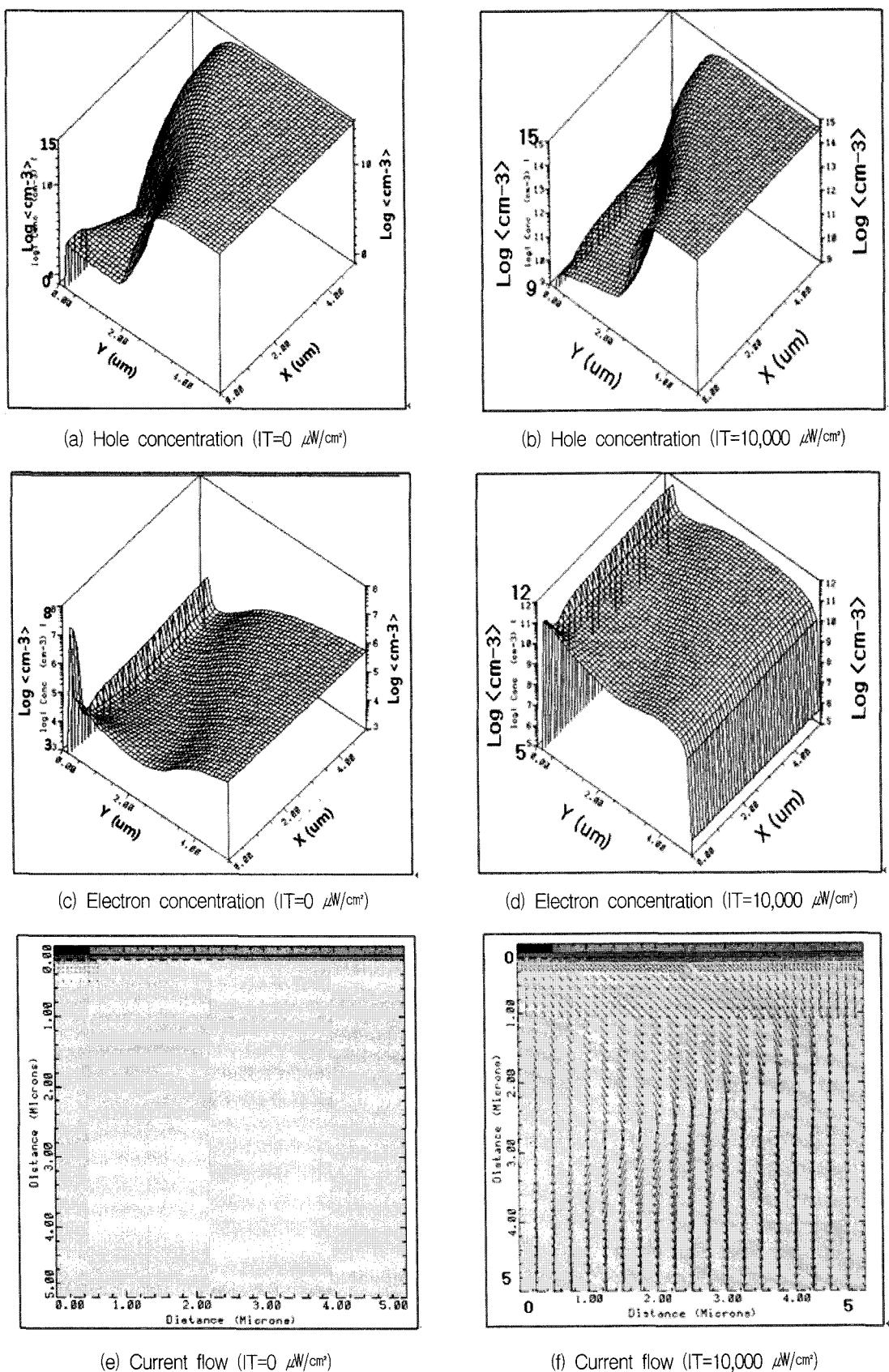


그림 4. 구현된 포토다이오드 모델의 외부광량에 따른 메디치 모의 실험 결과
Fig. 4. Medici simulation results of the photo diode according to the light intensity.

III. 포토다이오드 모델링

본 논문에서 사용된 $0.5\mu\text{m}$ 공정은 본 논문에서 사용하는 N+/Pwell 다이오드에 대한 포토다이오드의 SPICE모델이나 측정된 수광 특성을 제공하지 않는다. 그러므로 본 논문에서는 소자 시뮬레이터인 메디치를 이용하여 입사광의 세기에 따른 광전류 특성을 확보하고 SPICE 시뮬레이션에서 활용하기 위한 SPICE용 포토다이오드 모델을 개발하였으며, 그 결과를 검증하기

표 1. 새롭게 제안하는 포토다이오드 파라미터 모델
Table 1. Newly proposed photodiode parameter model.

```
/* Photodiode Model blocking for n+/Pwell diode

/* A = Anode
/* C = Cathode
/* P = (light)Power (in Watts/cm^2) as voltage
input
/* P = 1e-6 w/cm^2 : 1.54e-15A/um^2 from 2D
sim
/* Cj0=0.689fF/um^2 for N+/p-well from MOS CJ
/* Junction leakage assumed 1.1e-16A/um^2 from
npn ISE
/* RS =27.45 from npn RE
/* No filter : 1.0 for D65 outside
/* N+/Pwell Diode
/* areaPD : um*um,
subckt kcpd A C P
parameters
+ pdw=1e-6
+ pdl=1e-6
+ filter=1.0
+ areaPD= pdw*pdl
+ PConvertI=1.54e+3
+ PDIS = 1.1e-4
+ PDISR = 4.1e-5
+ PDCJ0 = 0.689e-3
/* Diode models dark (leakage) current, forward
current, capacitance and timing
model Dphoto diode
+ level=1
+ is=PDIS rs=60 cj=PDCJ0 mj=.358
+ vj=.7 nr=1.6137
DPD ( A C ) Dphoto area=areaPD
/* Controlled current source outputs input power
multiplied by sensitivity ^M
GPD (C A) (P gnd) vccs
gm=filter*areaPD*PConvertI
ends kcpd
```

위하여 포토다이오드와 NMOS로 구성된 시험용 회로 구조에 대하여 메디치의 mixed mode 시뮬레이션 결과와 SPICE 시뮬레이션 결과를 비교하였다.

이미지 센서에 필수적으로 요구되는 포토다이오드는 외부의 빛의 세기에 따라 전류의 흐름이 결정되는 소자로써^[5], 외부의 빛을 받아들이는 수광 소자이다. 현재 반도체 설계 툴에 포토다이오드 라이브러리가 제공되지 않으므로 본 논문에서는, 실질적으로 동작하는 포토다이오드의 동작특성을 파라미터에 첨가 하여, 새로운 심볼을 생성하여 이미지 센서 픽셀에 적용 가능한 포토다이오드 모델을 구현 한다. 회로 시뮬레이션에서 포토다이오드의 수광 특성을 고려하기 위하여 입사광의 세기를 입력 전압으로 고려하고 그 입사광에 의한 광전류를 VCCS(Voltage-controlled current source)로 모델링 하였다. 그러한 N+/pwell 포토다이오드의 다이오드모델의 주요 파라미터는 기존의 5 V NMOS와 BJT 소자로부터 차용하였다. 아래의 내용 표 1은 새롭게 추가 된 포토다이오드 subcircuit 모델을 보여준다.

이러한 파라미터를 구성한 후, 그림 5처럼 cadence Schematic상에서 새로운 포토다이오드 심볼을 제작하여 시뮬레이션 가능하게 한다.

cadence 상에서는 가상적으로 빛을 인가할 수 없으므로, 시뮬레이션 상에서는 외부에서 들어오는 빛의 양을 전압원을 이용하여 대처 하도록 한다. 1 μV 는 1 $\mu\text{W}/\text{cm}^2$ 에 해당하는 빛의 세기이며, 500 μV 는 500 $\mu\text{W}/\text{cm}^2$ 에 해당되는 빛의 세기와 동일하다. 또한 pdl, pdw을 조절하여 포토다이오드 수광 부분의 면적을 조절 할 수 있도록 하였다.

새롭게 구현한 포토다이오드의 SPICE 모델에 의한

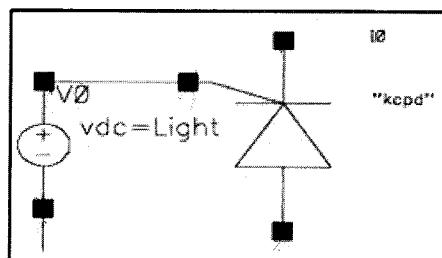


그림 5. 실제 포토다이오드처럼 새롭게 구현한 이미지 센서용 포토다이오드 등가 모델 심볼

Fig. 5. Image sensor photodiode equivalence circuit model which newly embodied New photodiode symbol was made using Medici and Cadence Schematic Composer.

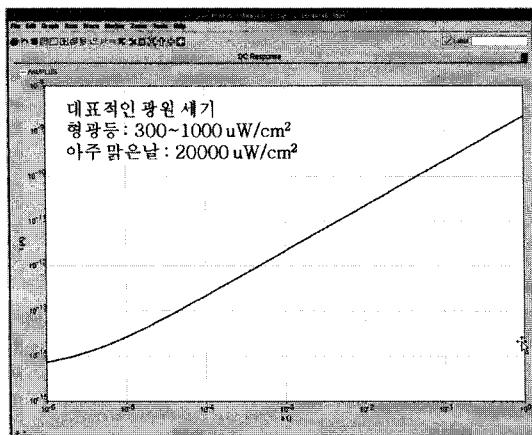


그림 6. 외부 광원의 세기에 따른 새롭게 구현한 포토다이오드의 DC 특성 cadence 시뮬레이션 결과
Fig. 6. DC simulation result of photodiode according to intensity of outside light source.

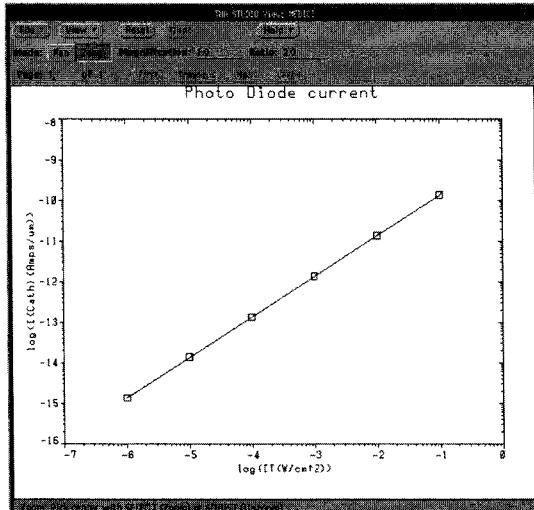


그림 7. 외부 광원의 세기에 따른 새롭게 구현한 포토다이오드의 출력전류 메디치 시뮬레이션 결과
Fig. 7. Output current Medici simulation results of photodiode according to outside light intensity.

광전류 특성과 소자 시뮬레이터로부터 얻은 광전류 특성이 동일한 특성을 갖는지 시뮬레이션 해보았으며, 그림 6에서 보듯이 포토다이오드(pdl = 1e-6 m, pdw = 1e-6m)에 Vdc 전압원을 이용하여 1 μV ~ 1 V 까지 전압을 인가하였을 경우 흐르는 로그 스케일로 전류량을 측정하였다.

그림 7은 입사광의 세기와 광전류 특성을 보여주고 있다. 입사광의 폭을 1 μm로 설정함으로서 Default 값이 1 μm을 고려할 때 계산된 광전류는 단위 면적(μm²)당 광전류를 나타낸다. 그 값은 입사광의 세기가 1e-6 W/cm²일 때 1.54e-15 A/μm² 으로 계산되었다. 포토다이오드에 인가되는 광량이 증가할수록 (시뮬레이션 상에서

는 전압의 크기증가) 포토다이오드를 통해 흘러내리는 전류의 양이 증가함이 cadence 시뮬레이션 결과 과정과 메디치 시뮬레이션 결과 과정이 유사함을 알 수 있다.

IV. 회로 레벨 시뮬레이션에서 포토다이오드 모델의 검증

소자 분석 시뮬레이션인 메디치 프로그램은 종합 반도체 기업에 널리 쓰이는 강력한 Tool로써 소자 하나하나의 전기적 특성을 얻어낼 수 있다. 또한 단일 소자의 특성 뿐만 아니라 회로의 개념을 더함으로써 mixed mode 시뮬레이션을 통한 다양한 결과를 볼 수 있다. 본 절에서는 앞서 제작한 포토다이오드의 모델을 NMOS와 포토다이오드 및 리셋 전원으로 구성된 간단한 회로 구성에 대하여 광의 세기와 시간에 따른 특성을 SPICE 시뮬레이션 결과와 메디치의 mixed mode 시뮬레이션 결과를 비교함으로서 제작된 포토다이오드 모델의 SPICE 응용 가능성을 검증한다. 광의 세기는 해질녘, 실내, 별빛에 따른 동작을 분석해 보았다. 그림 8은 포토다이오드 전압회로에 여러 종류의 빛이 입사되는 것을 보여주는 모습이며, 그림 9는 포토다이오드 구조와 회로의 개념도를 나타낸 그림이다.

광자(Photon)의 개수에 따른 빛의 세기는 식(1)에 의해 계산되어진다.

$$\text{Intensity}(\mu\text{W}/\text{cm}^2) = (hc/\lambda) \times \text{Flux}(\text{Photons}/\text{cm}^2 \cdot \text{sec}) \quad (1)$$

공통으로 리셋전압은 delay time=30 μs, falling time=1 ns, upper time=1 ns, width=10 μs, period=100 μs 으로 설정하였으며, 5V 전압환경 아래에서 구동하였다.

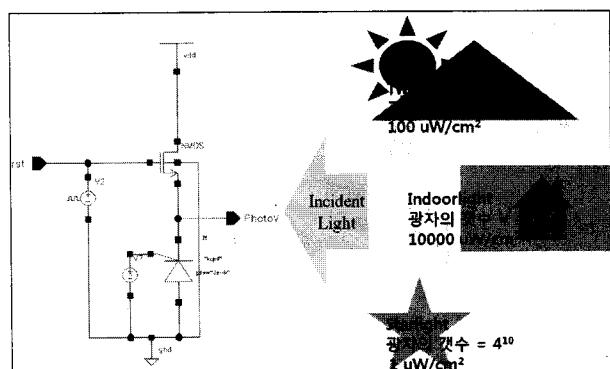


그림 8. 픽셀 내의 포토다이오드에 입사되는 여러 종류의 빛 세기의 예
Fig. 8. Examples of photodiode within pixel which entered various light intensity.

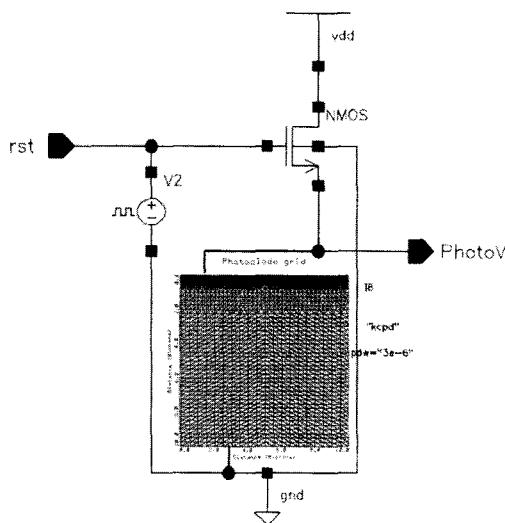


그림 9. 메디치 mixed mode 시뮬레이션을 위한 개념도
Fig. 9. Schematic diagram for mixed mode simulation.

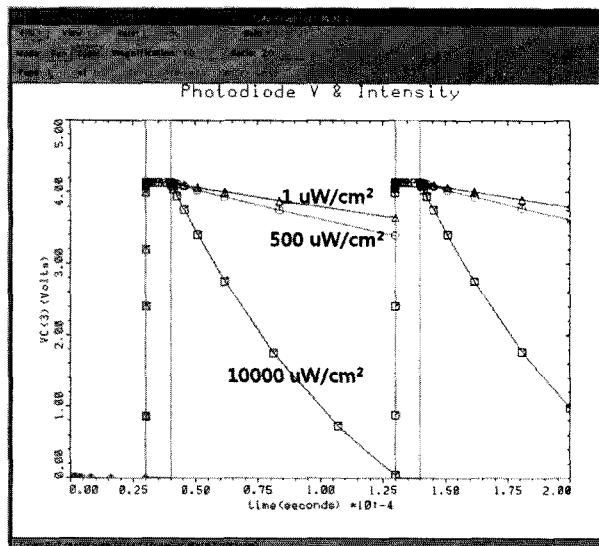


그림 10. 포토다이오드 전압 회로에서 광자의 양에 따른 전압 변화 메디치 시뮬레이션 결과
Fig. 10. Photodiode voltage circuit simulation results according to light intensity using Medici.

그림 10은 빛에 따른 메디치상에서 포토다이오드의 전압변화 시뮬레이션 결과를 보여주며, 리셋 신호와 빛의 세기에 따라 전압의 감소가 틀린 것을 알 수 있다. 이는 앞에서 설명한 것처럼 빛이 강할수록 포토다이오드에 더 많은 역전류가 생성되어 전압을 빨리 낮추기 때문이다. 그림 10과 그림 11에 별빛, 해질녘, 맑은날 실내에서의 각각의 빛을 인가하여 빛의 세기에 따른 전압변화를 메디치 시뮬레이션과 케이던스 회로 시뮬레이션하여 나타내였다. 메디치 시뮬레이션 결과 별 빛에서는 약 0.388 V, 해질녘 빛에서는 약 0.596 V, 맑은 날 실내

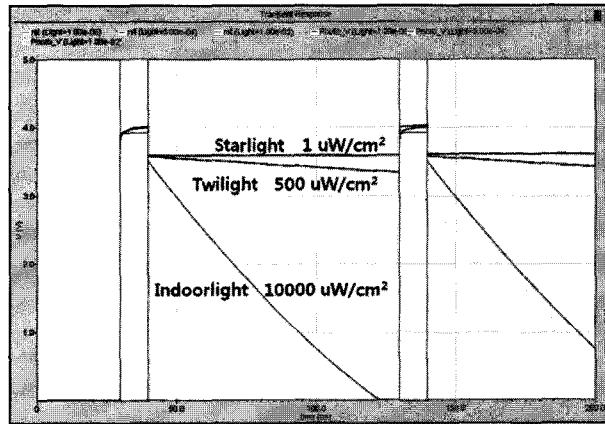


그림 11. 포토다이오드 전압 회로에서 빛 세기에 따른 전압 변화 SPICE 시뮬레이션 결과
Fig. 11. Photodiode voltage circuit simulation results according to light intensity using Cadence.

의 빛에서는 4 V의 전압이 떨어졌으며, 케이던스 시뮬레이션 결과는 별 빛에서는 약 0.387 V, 해질녘 빛에서는 약 0.598 V, 맑은 날 실내의 빛에서는 4 V의 전압이 떨어지는 것을 알 수 있다. 이를 통해 3가지 종류의 빛의 세기를 케이던스 회로 시뮬레이션에서 검증된 포토다이오드 심볼을 사용하여 구동하였을 경우에도 메디치를 이용한 결과와 유사한 결과 값을 얻을 수 있었으며 약 0.00026 %의 오차를 가지는 것을 알 수 있었다.

V. 결 론

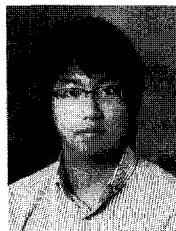
본 논문에서는 저전압 CMOS 이미지센서 회로를 위한 포토다이오드 모델링과 픽셀 모델링을 실시하고 메디치 시뮬레이션을 통해서 설계 툴 시뮬레이션인 케이던스와 비교 분석하였다. $1 \mu\text{W}/\text{cm}^2$, $500 \mu\text{W}/\text{cm}^2$, $10000 \mu\text{W}/\text{cm}^2$ 3가지 종류의 빛에 따른 메디치 상에서 포토다이오드의 전압변화 시뮬레이션 결과와 모델링 한 포토다이오드 심볼을 이용한 케이던스 시뮬레이션 결과를 비교해 보면 시뮬레이션 상에서 제작 된 포토다이오드의 심볼이 실제 포토다이오드와의 특성이 거의 유사하다는 것을 증명한다.

참 고 문 현

- [1] E. R. Fossum, "CMOS image sensors, electronic camera on a chip.", in IDEM Tech. Dig., 1995, pp.17-25.
- [2] C. Xu, W. Zhang, and M. Chan, "A low voltage

- hybrid bulk/SOI CMOS active pixel image sensor”, IEEE J. Solid-State Circuit, vol. 22, pp. 248-250, 2001.
- [3] Peter Alan Levine, “Extended dynamic range image sensor system”, US. Patent 6, 040, 570, Mar, 2000.
- [4] B.S. Carlson, “Comparison of modern CCD and CMOS image sensor technologies and system for low resolution imaging”, Sensors. Proc. of IEEE, vol. 1, 12-14, pp. 171-176, June 2002.
- [5] Silvano Dontani, “Photodetectors : devices, circuit, and applications”, Prentice Hall PTR, 2000.

저 자 소 개



김 지 만(학생회원)
2009년 현재 인제대학교
나노공학부 재학 중.
<주관심분야 : 반도체, 회로설계,
소자>



정 진 우(학생회원)
대한전자공학회지 논문지
제46권 IE편 1호, p.22 참조
2009년 현재 인제대학교 나노
시스템공학과 재학 중.
<주관심분야 : 반도체 회로설계,
소자>



권 보 민(학생회원)
대한전자공학회 논문지
제46권 IE편 1호, p.22 참조
2009년 현재 인제대학교 나노
시스템공학과 재학 중.
<주관심분야 : 반도체 회로설계,
소자>



이 제 원(정회원)
대한전자공학회지 논문지
제46권 IE편 1호, p.22 참조
2009년 현재 인제대학교
나노공학부 부교수
<주관심분야 : MEMS, 반도체 소
자공정>



박 주 흥(학생회원)
대한전자공학회 논문지
제46권 IE편 1호, p.22 참조
2009년 현재 인제대학교 나노
시스템공학과 재학 중.
<주관심분야 : MEMS, 반도체 소
자공정>



송 한 정(정회원)-교신저자
대한전자공학회 논문지
제46권 IE편 1호, p.22 참조
2009년 현재 인제대학교
나노공학부 부교수
<주관심분야 : 반도체소자 신뢰성
및 회로설계>



박 용 수(정회원)
대한전자공학회 논문지
제46권 IE편 1호, p.22 참조
2009년 현재 충청대학교
전기전자학부 부교수
<주관심분야 : 반도체테스트 및
회로설계>