

AC PDP에서 다양한 형태의 Π형 금속방전유지 전극의 효과

논문

58-3-23

Effect of Various Π Type Metal Electrode in the AC PDP

유 수 복[†]
(Su-Bok Yoo)

Abstract – Recently, an AC Plasma Display Panels(PDP) with the metal sustain electrodes have been reported in order to reduce the manufacturing cost of the AC PDP. However, the luminance and efficacy of the AC PDP with metal electrodes are worse than those of the AC PDP with ITO electrodes. In this paper, various Π type metal electrodes are suggested, in order to improve the electro-optical characteristics of the AC PDP with metal electrodes. Among the suggested electrode types, luminance of Hump electrode structure is higher by 40 cd/m² and discharge current of Asymmetry electrode structure is lower by 5% than those of Pi electrode structure, respectively. Moreover, T₁ of Hump electrode structure is reduced to 10% as compared with Pi electrode structure in address period for ADS driving scheme. In all aspects, the characteristics of Hump and Asymmetry electrode structure show best performance.

Key Words : PDP, Metal electrode, Electrode structure, Luminous efficacy

1. 서 론

1960년대에 Illinois 대학에서 Bitzer와 Slottow가 PDP를 개발한 이후, 지속적인 연구로 인해 뛰어난 화질을 가진 AC PDP는 디지털 방송용 TV로서 각광을 받아왔으며 현재에는 40인치 이상의 HDTV 시장에서 LCD TV와 시장을 점유하기 위해 치열한 경쟁을 하고 있다[1-4]. 하지만 현재까지도 PDP가 40인치 이상의 대형 평판 디스플레이 시장을 선점하기 위해서는 개선해야 할 점들이 많이 남아 있다. 그 중 대표적인 사항으로 제조비용의 개선이라 할 수 있다. 현재 시판되고 있는 PDP의 제조비용 중 약 70~80%가 구동회로 부분인데 이러한 구동회로부의 저감에 관한 연구가 현재 활발히 진행되고 있으며[5-7], 아울러 패널 제작 비용의 저감을 위해서도 재료의 국산화 및 공정의 단순화 등의 측면에서 많은 연구가 수행되고 있다[8-11]. 최근 PDP의 저가격화 방안으로 패널 제작의 측면에서 금속의 bus 전극만을 사용한 Fence형 전극구조가 제안되고 있다[12-14]. Fence 구조는 금속전극만으로 구성되어 있어 고가의 ITO 투명전극을 사용하지 않는다는 점과 그에 따른 공정이 단순화된다는 장점이 있다. 이 경우 일부 전극이 끊어지는 문제는 shorting bar를 설치하여 해결할 수 있다. 하지만 이 Fence 형 전극구조를 가진 PDP는 ITO 전극구조의 것에 비해 휘도 및 발광효율이 저하된다는 단점을 안고 있다.

본 연구에서는 제작단가가 높은 종래의 ITO 전극구조 대신 금속 전극을 사용한 AC PDP의 성능향상에 관한 연구를

행하였다. 특히, 각종 Π형 금속유지전극을 제안하여 Π형 전극을 가진 모델 PDP의 방전전압 특성, 소비전력 특성, 휘도 특성, 기입(Address) 방전전류의 통계적 지연(jitter) 특성, 효율 특성 등의 전기광학적 특성을 비교 검토하여 최적 Π형 전극구조를 제안하였다.

2. 실험 방법

3전극을 가지는 반사형 AC PDP의 기본구조는 그림 1과 같다. 그림 1과 같이 AC PDP는 두 장의 유리기판으로 구성되어 있으며, 상판과 하판으로 나누어진다. 상판에는 display 전극 X, Y를 형성하고, 그 위에 유전층을 형성한 뒤, MgO 보호층을 형성한다[13-15]. 이 때 display 전극을 통해서 가시광선이 투과해 가기 때문에 개구율을 높여 휘도를 향상시키기 위해서 일반적으로 display 전극은 투명전극(ITO)을 사용한다. 그러나 투명전극은 일종의 산화물로서 금속에 비해 저항이 커서 외부에서 display 전극 상에 필스 전압을 인가하면 인가전압은 파동과 같이 전달되면서 위치에 따라 전압 크기나 모양이 변화한다. 따라서 display 전극의 저항을 최소화하기 위하여 저항이 낮은 금속 Bus 전극을 투명전극 상에 형성하게 된다. 본 실험에서는 PDP 제조시의 공정의 간소화와 제조비용의 저감을 위하여 ITO 전극을 사용하지 않고, 금속전극만을 사용하여 상판의 display 전극을 형성하였다. AC PDP에서는 이러한 display 전극이 유전층으로 괴복되어 있는 구조를 취하고 있다. 유전층이 방전공간에 직접 노출되어 있으면 방전공간의 이온과 전자의 충격에 의해서 유전층 표면이 불균일해지며 방전이 불안정하게 된다. 이것을 방지하기 위해서 유전층을 이온과 전자의 충격으로부터 보호할 수 있는 유전체 보호층(MgO)이 필요하다[15].

† 교신저자, 정회원 : 울산과학대학 전기전자통신학부 교수

E-mail : sbyoo@mail.ulsan-c.ac.kr

접수일자 : 2008년 11월 17일

최종완료 : 2009년 1월 8일

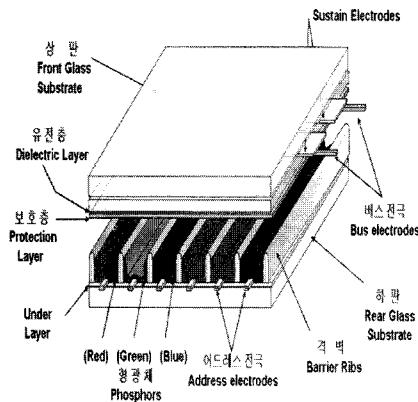


그림 1 AC PDP의 개략도

Fig. 1 Schematic diagram of AC PDP

하판은 상판의 display 전극과 수직으로 어드레스 전극을 설치하고 그 위에 white back을 도포한다. 이후 방전 셀 사이의 cross-talk을 방지하기 위하여 130 μm 정도 높이의 격벽(barrier rib)을 설치하고 그 사이에 R, G, B의 형광체를 채운다. 이 두 기판은 저용접 유리를 이용하여 서로 봉착한다. 기판의 한쪽에 5mm정도의 구멍을 뚫어서, 그 위에 배기용 유리판을 부착하고, 이 유리판을 통해서 기판을 가열하면서 충분히 진공 배기한 후, He-Xe, Ne-Xe, 혹은 He-Ne-Xe 등의 혼합 가스를 봉입한다. PDP는 혼합 가스 중 Xe에서 여기되는 147nm와 173nm의 VUV(Vacuum Ultra-violet)가 형광체를 여기 시킴으로써 발생하는 가시광을 이용하는 구조로 되어 있다. 본 연구에서는 Ne-Xe(8%), 400Torr의 가스를 사용하였다.

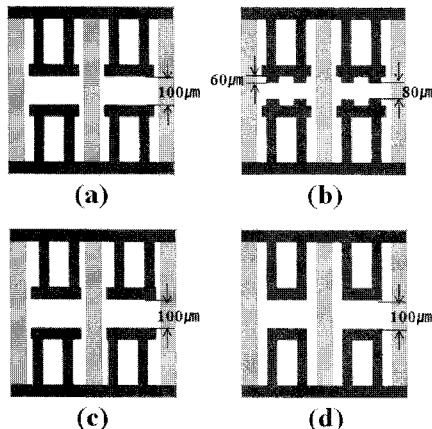


그림 2 실험에 사용된 전극구조의 개략도

Fig. 2 Schematic diagram of suggested electrode structures
(a) Pi, (b) Hump, (c) Asymmetry, (d) Square

그림 2는 본 실험에 사용된 네가지 π 형의 (a) Pi, (b) Hump, (c) Asymmetry, (d) Square 유지전극 형상을 나타낸 것이다. 네가지의 전극구조중 (b) Hump를 제외한 구조들은 방전gap이 100 μm 로 일정하게 하였고, (b) Hump는 돌기 전극을 도입함으로써 돌기간에 80 μm 의 방전 gap이 되도록 설계 하였다. 이 방전 gap을 제외한 모든 전극 간격과 폭은

네가지 전극구조에서 모두 동일하게 40 μm 하였다. 본 연구에서는 이 네가지 경우의 시료를 제작하여 (a) Pi에서 π 형 전극구조의 기본 특성과 (b) Hump에서 돌기형 전극구조, (c) Asymmetry에서 비대칭 전극구조, (d) Square에서 구조를 최대한 단순화한 구조에서 각 전극구조의 변화가 방전개시전압, 소비전력, 휘도, 효율 및 Addressing Time 특성에 미치는 영향을 고찰하였다.

표 1 테스트 패널의 사양

Table 1 Specifications of test panels

Front Glass		Rear Glass	
Electrode Gap	100 μm (Hump: 80 μm)	White Back Thickness	20 μm
Electrode Width	270 μm	Barrier Rib Height	130 μm
Dielectric Thickness	30 μm	Barrier Rib Width	60 μm
MgO Thickness	5000Å	Phosphor Thickness	20 μm
Sub-Pixel Pitch	270 μm	Address Electrode Width	100 μm
Working Gas	Ne(base)+Xe(8%), 400torr		

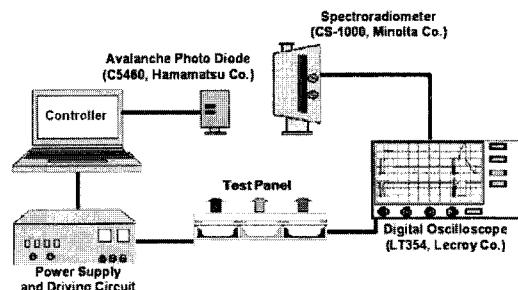


그림 3 실험장치 구성도

Fig. 3 Schematic diagram of the experimental system

표 1은 실험용 제작 시료의 세부 사양이며, 그림 3은 시료의 방전 특성을 측정하기 위한 실험장치의 구성도이다. 실험장치는 크게 signal 발생부분(Time 98)과 구동회로부분, 그리고 digital 오실로스코프로 구성되어 있다. 오실로스코프는 본 실험에서 전압과 전류, 주사 시간(addressing time)을 측정하기 위해 사용하였고(LeCroy, LT354), 휘도측정기(Spectroradiometer, CS-1000)는 실험 시 휘도를 측정하기 위해 사용하였다. 실험 시 휘도 측정과 전류 측정 결과를 이용하여 각 조건에서의 소비전력 및 발광효율을 다음과 같이 구하였다.

$$\text{소비전력} [W] = \frac{1}{T} \int_0^T i(t)v(t)dt \quad \dots \text{식(1)}$$

$$\text{발광효율} [\text{lm}/W] = \frac{\pi \times \text{휘도} (cd/m^2) \times \text{면적} (m^2)}{\text{소비전력} (W)} \quad \dots \text{식(2)}$$

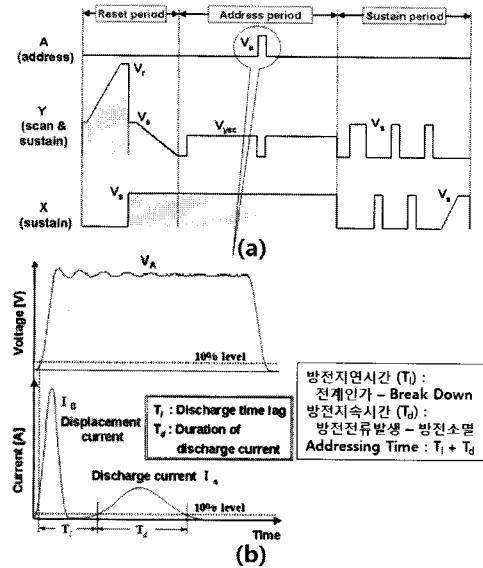
그림 4 (a) 인가파형(ADS)과 (b) T_1 , T_d 의 정의

Fig. 4 (a) Applied waveform (ADS) and (b) the definition of T_1 and T_d

그림 4(a)는 Addressing time을 측정하기 위해서 사용된 ADS구동 파형으로 상업용 구동파형과 같으며, 그림 4(b)는 address 기간 중에 address 전압 펄스 V_A 파형과 전류파형을 나타내고 있다. PDP 셀은 용량성 부하이기 때문에 전압을 인가할 경우 그림 4(b)에서와 같이 전압 상승 부에 충전 전류 혹은 변위전류라고 칭하는 I_d 전류가 먼저 흐르게 되고 그 전류 성분에 의해 셀 내 전압이 확립되면 이 후 방전에 의한 방전전류 I_b 가 흐르게 된다. 그림 4(b)에서는 방전지연 시간을 T_1 으로 그리고, 방전전류지속시간을 T_d 로 정의하였다. 여기서 방전지연시간 T_1 은 전계가 인가된 이후에 방전 셀 내부에 breakdown이 발생하는데 까지 소요되는 시간을 의미하고, 방전전류지속시간 T_d 는 방전전류가 발생하여 소멸하기까지의 시간을 의미한다. Address 방전은 $T_1 + T_d$ 시간 내에 생성, 소멸되기 때문에 addressing time을 $T_1 + T_d$ 로 정의하였다[3,16-17]. 이러한 addressing time이 줄어들수록 display 할 수 있는 시간이 늘어나기 때문에 화도를 상승시킬 수 있는 이점이 있다.

3. 실험 결과 및 고찰

표 2는 제안된 네가지의 Π 형 전극구조들의 정마진 특성을 나타낸 것이다. 이 그림에서에서 $V_{f\min}$ 은 panel에 전압을 인가할 경우 방전셀이 처음 on되는 전압이며(이하 방전개시전압이라 칭함), $V_{f\max}$ 는 모든 셀이 on되는 전압이다. 그리고 $V_{S\max}$ 는 on 된 모든 셀의 전압을 점차 낮추었을 때 최초로 셀이 off될 때의 전압이며 $V_{S\min}$ 은 모든 셀이 off될 때의 전압이다. 이 경우 정마진 전압은 $V_{f\max} - V_{S\min}$ 으로 주어지게 된다.

표 2 제안된 구조들의 정마진 특성

Table 2 Static margin of proposed structures

Electrode type Voltage [V]	Pi	Hump	Asymmetry	Square
$V_{f\max}$	243	252	244	249
$V_{f\min}$	235	244	237	240
$V_{S\max}$	195	200	198	205
$V_{S\min}$	184	189	182	193

표 2에서 방전개시전압을 비교해보면 Pi 와 Asymmetry 구조는 방전개시전압이 각각 235V와 237V로 크게 변화가 없었으며, Square와 Hump 구조는 방전개시전압이 각각 240V와 244V로 상승한 것을 알 수 있다. Hump 구조는 돌기를 도입하면서 주방전 전극간 간격이 $200\mu\text{m}$ 로 늘어남으로써 방전개시전압이 상승한 것으로 예상할 수 있다. 하지만 돌기 전극의 효과로 방전개시전압의 증가는 다른 구조와 비교했을 때 전압증가는 최고 9V에서 최저 4V로 그다지 크지 않음을 알 수 있다. Square 구조는 주방전전극의 면적이 줄어들면서 방전개시전압이 5V 증가하였다. 전체적으로 Pi 구조를 기준으로 했을 때 제안된 구조들의 방전개시전압의 편차는 4% 내외였다.

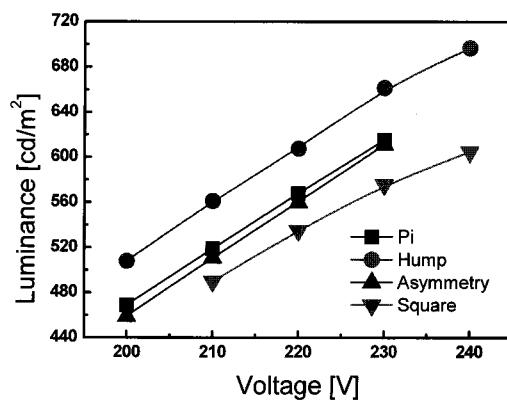


그림 5 인가전압에 따른 휘도 변화

Fig. 5 Luminance characteristics

그림 5은 다양한 Π 형 전극구조에 대한 휘도 특성을 나타내고 있다. 220V를 기준으로 해서 각 구조들의 휘도를 비교했을 때 Hump 구조의 휘도가 가장 높았으며, Pi 구조에 비하여 Hump 구조의 휘도는 약 $40\text{cd}/\text{m}^2$ 더 높았다. Pi 와 Asymmetry 구조의 휘도는 거의 동일하였으며, Square 구조의 휘도는 Pi 구조와 비교시 약 $30\text{cd}/\text{m}^2$ 감소하는 것으로 나타났다. Hump 구조의 휘도가 가장 높은 것은 돌기에 의해 전극간격이 좁아져서 방전개시전압이 상대적으로 낮아지고 방전후 주 전극인 가로 전극에 의해 플라즈마가 유지되

어 진공자외선이 더 많이 발생하여 휘도가 증가 된 것으로 예상할 수 있다.

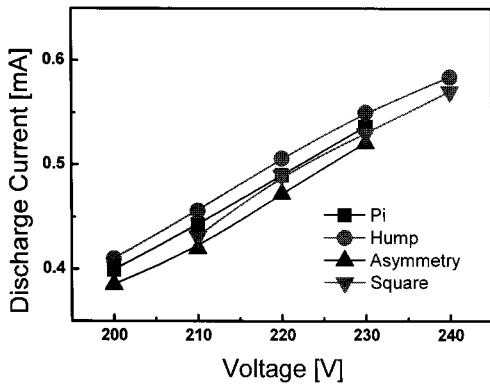


그림 6 인가전압에 따른 펄스 당 방전전류 특성
Fig. 6 Discharge current per pulse characteristics

그림 6은 다양한 Π 형 전극구조에에서 인가전압변화에 따른 단위 펄스 당 방전전류 특성을 나타내고 있다. 인가전압 220V에서, Hump 구조의 단위 펄스 당 방전전류의 크기는 0.50593mA로 Pi 구조에 비해 약 3% 증가하였으며, Pi 구조와 Square 구조는 각각 0.48989mA과 0.49001mA의 값을 나타내었다. 또한 Asymmetry 구조의 단위 펄스 당 방전전류는 0.47239mA로 Pi 구조에 비해 약 5% 감소하였다. Hump 구조는 방전공간에 형성된 전극의 면적이 Pi 구조에 비해 상대적으로 더 크기 때문에 소비전력이 증가한 것으로 예상되며, Asymmetry 구조의 소비전력이 가장 낮은 원인은 두 개의 상판전극인 Scan과 Sustain 전극이 서로 비대칭으로 마주보면서 C(부유용량)를 형성할 때 실제적으로 두 전극이 마주보는 전극의 면적이 상대적으로 작아지면서 C의 값이 줄어들어 소비전력이 Pi 구조에 비해 상대적으로 작아진 것으로 예상된다.

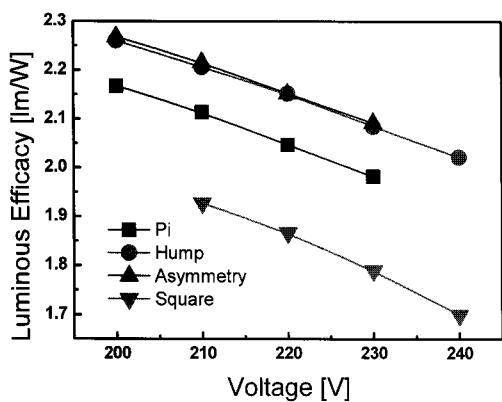


그림 7 인가전압에 따른 효율 변화
Fig. 7 Luminance efficiency characteristics

그림 7은 제안된 Π 형 금속전극구조에 대한 발광효율 특성을 나타내고 있다. 인가전압 220V에서 비교시, Hump 구조와 Asymmetry 구조의 발광효율은 2.15 lm/W로 Pi 구조에 비해 약 5% 증가하였으며, Pi 구조는 2.04 lm/W이고,

Square 구조의 발광효율은 1.87 lm/W로 대칭 구조에 비해 약 9% 감소하였다. Hump 구조의 발광효율의 증가 원인은 Pi 구조에 비해 상대적으로 높은 휘도와 비슷한 방전전류에 의한 것이고 Asymmetry 구조는 상대적으로 낮은 방전전류와 비슷한 휘도특성 때문이다.

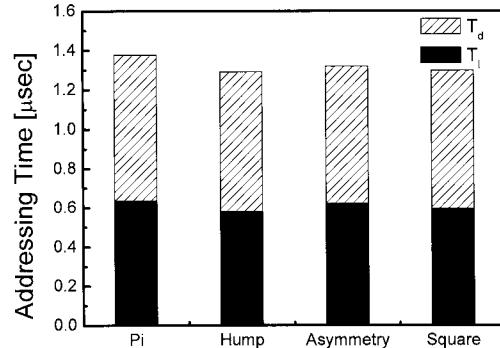


그림 8 Addressing time 특성
Fig. 8 Addressing time characteristics

그림 8는 그림 4(a)와 같은 인가파형(ADS)으로 구동했을 때 제안된 Π 형 금속전극구조들의 주사(addressing)구간에서 측정된 광파형을 검출한 것으로 측정시의 Address 전압은 80V가 인가되었다.

제안된 구조들의 전체적인 addressing time은 $1.4\mu s$ 이내의 특성을 나타내었으며, Hump 구조의 addressing time이 $1.29\mu s$ 로 가장 좋은 특성을 보였다. 각 구조들에 있어서 T_d 의 값은 편차가 5% 이내로 거의 동일하였으나 T_l 의 값은 최고 10%까지 차이가 남을 알 수 있다. 가장 특성이 좋은 Hump 구조는 T_l 이 Pi 구조에 비하여 약 10% 줄어들었으며, Square 구조도 약 7% 감소하였다. 이것은 제안된 금속전극구조의 Scan 전극은 하판에 위치한 Address 전극과 수직으로 마주보고 있는 면적이 이 두 전극구조가 다른 전극구조들에 비해 상대적으로 더 크기 때문에 전계세기 및 방전시 Priming particle들이 더욱 방전하기 좋은 조건으로 형성되면서 T_l 이 개선된 것으로 예상된다.

4. 결 론

본 연구에서는 금속전극 구조를 가진 AC PDP의 휘도 및 효율을 개선시키기 위해 다양한 Π 형 금속전극구조를 제안하여 각 구조들의 전기, 광학적 제특성을 비교 검토했다. 제안된 Π 형 전극을 가진 AC PDP의 특성들을 요약하면 다음과 같다.

제안된 Π 형 전극구조들의 방전개시 전압은 Hump 구조를 제외하고 비슷한 특성을 나타내었으며, Hump 구조는 다른 구조들에 비하여 방전개시전압이 9V 증가하였다. 휘도는 Hump 구조의 값이 가장 높았으며, Pi 구조에 비하여 Hump 구조의 휘도는 약 $40cd/m^2$ 더 높았다. Pi 와 Asymmetry 구조의 휘도는 거의 동일하였으며, Square 구조의 휘도는 Pi 구조와 비교시 약 $30cd/m^2$ 감소하였다. 단위 펄스 당 방전전류는 Pi 구조와 Square 구조는 거의 비슷하였으나 Hump

구조는 Pi 구조에 비해 약 3% 증가하였다. 하지만 Asymmetry 구조의 방전전류는 Pi 구조에 비해 약 5% 감소하였다. Hump 구조의 addressing time이 $1.29\mu s$ 로 가장 좋은 특성을 보였으며, 각 구조들에 있어서 T_d 의 값은 거의 동일하였으나 Hump 구조의 T_i 의 값은 최고 10%까지 줄어들어 addressing time이 $1.29\mu s$ 로 가장 좋은 특성을 보였다. 전체적인 전기, 광학적 특성을 고려했을 때, Hump 구조와 Asymmetry 구조가 가장 좋은 구동특성을 나타낼 수 있었다.

참 고 문 헌

- [1] Y. Hashimoto and K. Sahakita, "Characterization of AC-PDPs using Wall Voltage Transfer Curves", Proc. Fujitsu, Vol. 48, No. 3, pp. 203-208, 1998
- [2] Y. Inanaga, A. Iwata and M. Tanaka, "Measurement of Wall Charge in a Surface Discharge AC PDP", Proc. IDW'97, pp. 527-530, 1997
- [3] T. Tamida, A. Iwata and M. Tanaka, "Discharge Measurement of AC Plasma Display Panels using V-Q Lissajous' Figure" T.IEE Japan, Vol. 118-A, No. 4, pp. 353-358, 1998
- [4] L. F. Weber, "Measurement of Wall Charge and Capacitance Variation for a Single Cell in AC Plasma Display Panel", Proc. SID, Vol. 18/1, pp. 80-85, 1977
- [5] T. Kishi et al, "A New Driving Technology for PDPs with Cost Effective Sustain Circuit", SID01 Digest, pp1236-1239, 2001
- [6] M. Ishii et al, "Driving of PDPs with 208 Sub-Fields Using a Grouped Address-While-Display Scheme", SID01 Digest, pp1134 -1137, 2001
- [7] M. Ishii et al, "Reducing the Number of Scan Drivers in AC PDPs by and Order of Magnitude Using Gas-Discharge AND Logic", SID98 Digest, pp283-286, 1998
- [8] H. K. Jung et al, "High Luminance Zn₂SiO₂:Mn phosphor Prepared by Homogenous Precipitation Method", Journal of Information Display, vol. 1, no. 1, pp36-41, 2000
- [9] M. S. Chang et al, "Fabrication and Characterization of Dielectric Materials of Front and Back Panel for PDP", Journal of Information Display, vol. 2, no. 3, pp39-43, 2001
- [10] D. J. Lee et al, "Vacuum Packaging Technology of AC PDP using Direct Joint Method", Journal of Information Display, vol. 2, no. 4, pp34-38, 2001
- [11] Y. C. Kang et al, "Zn₂SiO₂:Mn Phosphor Particles Prepared by Spray Pyrolysis Process", Journal of Information Display, vol. 2, no. 4, pp57-62, 2001
- [12] Larry F. Weber, "The Promise of Plasma Display for HDTV". Information Display (SID), vol. 16, no. 12, pp16-20, 2000
- [13] J. H. Shin, D. K. Lee, C. R. Yoon, J. E. Heo, C. H. Park, "A Study on the Cost and Efficacy Improvement of AC PDP", Trans. KIEE. Vol. 57, No. 2, FEB, 2008
- [14] E. J. Dong, J. W. Ok, C. R. Yoon, H. J. Lee, H. J. Lee, C. H. Park, "Improvement of Luminous Efficacy in AC PDP with Asymmetric Metal Electrode Structure", Trans. KIEE. Vol. 57, No. 4, APR, 2008
- [15] Toshinori Urade, "A Protecting Layer for the Dielectric in AC Plasma Display Panels", IEEE ED, 1976
- [16] T. shinoda, "High Level Gray Scale for AC Plasma Display Panels Using Address-Display Period Separated Sub-Field Method", Trans. Of IECE C-2 no. 3, pp. 349-355, 1998.
- [17] S. Yoshikawa, Y. Kanazawa, M. Wakitani, T. Shinoda and A. Ohisuka, " Full-color AC plasma display with 256 gray scale", Japan Display, pp. 605-608, 1992.

저 자 소 개



유 수 복 (俞壽福)

1949년 10월 10일 생. 1976년 2월 부산대 공대 전기공학과 졸업. 1983년 동대학원 전기공학과 졸업(석사). 2008년 동대학원 전기공학과 졸업(박사). 1980~ 현재 울산과학대학 전기전자통신학부 교수

Tel : 052-279-3144

Fax : 052-279-3152

E-mail : sbyoo@mail.ulsan-c.ac.kr