

# 디지털방식의 위성 트랜스폰더 반송파 복원 방안 연구

준회원 이운종\*, 정회원 최승운\*\*, 김종훈\*

## A Digital Carrier Recovery Scheme for Satellite Transponder

Yoon-jong Lee\* Associate Member, Seung-woon Choi\*\*, Chong-hoon Kim\* Regular Members

### 요 약

위성 트랜스폰더는 상향 링크 신호를 복원하여 신호처리를 수행 하고, 하향 링크를 통해 지상국으로 전송하기 위한 통신 시스템이다. 이때 고속 비행에 의해 발생하는 도플러 주파수 편이로 인한 주파수 추적 및 동기시스템이 필요하며, 이를 위해 아날로그 트랜스폰더 방식으로는 PLL (Phase Locked Loop)을 사용하여 수신시스템의 반송파 복원을 획득한다. 이러한 방식은 위성의 기능에 따라 PLL구조 및 Loop필터의 구조와 설계방식의 변경을 필요로 한다. 본 논문에서는 이러한 아날로그 트랜스폰더를 대체할 수 있는 디지털 방식의 반송파 복원방안을 제안하였다. 이러한 방식은 근거리통신 위성이나 심 우주용 통신 위성의 특성에 따른 회로설계 변경 없이 동일한 하드웨어 플랫폼에 소프트웨어 변경으로 최적의 동기화를 구현할 수 있다.

**Key Words** : Satellite Communication, Digital Transponder, Wireless Communication, Digital Signal Processing

### ABSTRACT

A Satellite transponder is the Communication system to process signal with up-link signal recovery, and transmit to ground station through down-link. The orbit flight in the deep space causes high doppler shift in the received signals from the ground station so that the Carrier recovery and fast synchronization system are essential for the transponder system. The conventional analog transponder is employing the system's carrier recovery along with the PLL (Phase Locked Loop) designed for satellite's operation. This paper presents a digital carrier recovery scheme which can provide more reliable and software reconfigurable implementation technique for satellite transponder system without verifying scheme along with transponder designed for short distance or deep space satellite.

### 1. 서 론

위성 트랜스폰더는 위성내부에 탑재되는 탑재체로써, 지상으로부터 수신되는 신호로부터 위성제어 명령을 추출 하거나 프로그램 된 메시지를 자동으로 지상국 혹은 또 다른 비행체로 전송하는 역할을 한다.<sup>[1]</sup> 심 우주 통신에서 지상의 기지국에서 위성으로 송신되는 상향 링크신호를 수신하는 위성체는

대단히 빠른 속도로 비행하고 있으므로 수신되는 신호는 도플러 효과로 인하여 반송파의 주파수편이가 매우 심하며 따라서 위성에 탑재된 트랜스폰더의 수신기는 이러한 반송파의 주파수 변동에 대해 동기를 계속 유지할 수 있어야 한다. 아날로그 위성 트랜스폰더는 PLL (Phase Locked Loop)을 사용하여 이러한 동기 및 반송파 복원을 수행하도록 설계되어 있으며 위성의 기능이나 비행 거리에 따른 설

\* 본 연구는 KOMPSAT-3프로그램을 통한 한국 항공우주 연구원의 지원을 받아 수행되었음.

\* 숭실대학교 정보통신전자공학부 무선통신시스템연구실(normandi66@gmail.com, chkim@ssu.ac.kr)

\*\* 한국 항공우주연구원(antelch@kari.re.kr)

논문번호 : KICS2009-02-059, 접수일자 : 2009년 2월 12일, 최종논문접수일자 : 2009년 10월 6일

계가 다르게 수행된다. 따라서 위성마다 다른 특성의 파라미터와 회로 설계가 필요하다.

한편, 최근 등장하고 있는 고속의 ADC (Analog to Digital Converter) 및 DAC (Digital to Analog Converter)와 대용량의 디지털 신호 처리용의 FPGA (Field Programmable Gate Array)의 결합으로 중간주파수대역의 신호를 디지털화 하여 처리하는 디지털 IF 분야에서는 SDR (Software Defined Radio) 기법을 적용하여 다양한 변조방식의 다중 신호들을 회로의 변경 없이 소프트웨어로 처리할 수 있게 되었다.<sup>[2]</sup>

본 논문에서는 위성 트랜스폰더에 이러한 상용 디지털 신호처리 기술을 사용하여 STDN (Spaceflight Tracking and Data Network)을 활용 할 수 있는 반송파 동기 및 복원을 구현할 수 있는 방안을 제안하고, 수식과 모의 시험을 통해 검증하였다. 제안된 방안은 free-running 클럭을 사용하며 디지털 IF 단에서 내부 NCO (Numerical Controlled Oscillator)를 사용하여 위성체의 거리 및 속도로 인한 도플러 특성으로 천이된 상향 링크 신호의 반송파 복원을 수행한다. 그리고 동일한 하드웨어 플랫폼 안에서 소프트웨어 파라미터의 다운로드로 구현이 가능하기 때문에 위성 트랜스폰더를 설계할 때마다 별도의 회로의 설계가 불필요하며 DSP (Digital Signal Processing)의 여러 가지 장점으로 인해 아날로그 동기, 복원 방식보다 안정된 성능을 가질 수 있다.

본 논문은 위성 트랜스폰더 와 디지털 위성 트랜스폰더의 신호처리 과정 및 필요성에 대하여 II절에서 소개하고, III절에서는 제안하는 디지털 반송파 추적방식에 대해 수식을 통하여 전개 후, 최적 파라미터를 구하여 IV절의 모의시험 및 분석을 통해 제안된 방식을 증명하고 결론을 맺는다.

## II. 위성 트랜스폰더

위성 트랜스폰더는 OBC (On Board Computer)

와 RF 입력 단 사이에 위치하며 지상에서 반송파에 실려 올라온 명령을 복조하여 OBC에 전달하고 OBC에서 지상으로 보내는 데이터를 반송파에 변조하여 RF 입력 단으로 보내는 역할을 한다. 이는 S-band 주파수 대역인 2.0GHz~2.3GHz를 근간으로 운용 중이며 이외에도 X-band, Ka-band를 사용하여 CCSDS (Consultative Committee for Space Data Systems) 권고안에 의한 겸용 세계 지상국들과 통신을 한다.

각 국가별로 상당수 개발이 되어있고, 운용중인 위성 트랜스폰더는 사용용도와 설계 방식에 따라 조금씩 사용주파수와 송수신 주파수의 비율, 그리고 변복조 방식이 다르다. 또한 아날로그 설계방식을 대체하기 위해 상용 디지털 통신 회로 기술인 SDR 기반의 디지털 설계방식을 차용하는 사례도 증가하고 있다.<sup>[3],[4]</sup>

### 2.1 상/하향 링크 신호

STDN규격의 상향 링크 신호는 지상에서 위성으로 전송되는 신호로 지상에서의 환경과는 달리 위성 과 지상 간 교신에서는 도플러 효과가 심하게 발생하게 되는데, 이러한 환경에서 위상 및 주파수를 고정하기 위한 기준은 반송파 중심주파수 이다. 따라서 다양한 위성 신호 규약 안에서 상향 링크 신호의 변조방식과 부 반송파의 여부는 다르지만, 중심주파수는 똑같이 존재한다. STDN 방식의 위성 트랜스폰더의 사용 주파수 대역은 S-band 에서 이루어지며, 특정 주파수 비를 사용하여 송수신 주파수를 정한다.<sup>[5]</sup>

그림 1과 같이 송수신되는 상/하향 링크 신호는 기저대역에서 통신 명령체계인 Tele Command 신호 혹은 레인징 시스템에서 사용 중인 레인징 톤을 변조시켜 지상과 위성 트랜스폰더로 각각 송수신된다.

### 2.2 디지털 위성 트랜스폰더의 신호 처리

상향 링크를 통해 수신된 신호는 IF 아날로그 신

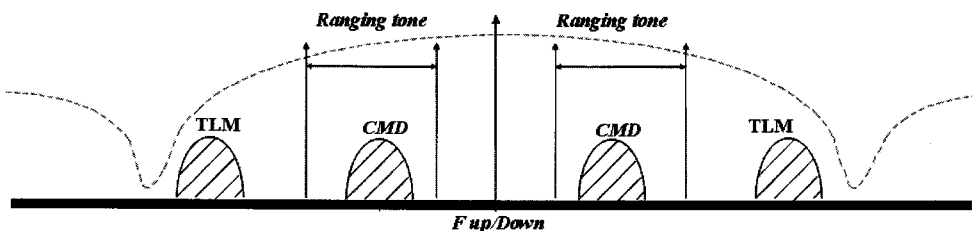


그림 1. 상/하향 링크 신호 스펙트럼

호로 하향 변환되어 고속의 ADC에 의해 디지털 IF 신호로 샘플링 된다. 디지털 영역에서의 IF 수신신호는 NCO에 의해 기저대역신호로 다시 하향 변환된다. 기저대역 신호는 수신기 복잡도와 계산량을 줄이고 전력소모를 최소화하기 위해 적절한 decimation 과정을 거쳐 샘플 속도를 줄이며 레인징 톤들과 Command 신호들은 분리되어 각각의 변조 및 검파기로 복조된다. 그리고 최종적으로 OBC에 탑재된 CPU부로 전달된다.<sup>[6]</sup>

하향 링크 신호는 CPU로부터 출력되는 데이터를 기저대역 신호로 변조하여 NCO 및 DAC에 의해 IF 신호로 상향 변환하고, LO (Local Oscillator) 및 RF 송신부에 의해 하향 링크로 출력된다.<sup>[7]</sup> 송수신시에 사용되는 주파수의 비율은 사용하는 대역이나 기능에 따라 국가별로 다르게 설계하여 지상국과 통신을 한다.<sup>[8]</sup> 트랜스폰더는 수신기의 LO를 수신신호의 반송파와 중심주파수간에 PLL을 사용하여 동기를 맞추어 하향 링크 신호를 출력하는 coherent mode와 동기를 맞추지 않고 독립적으로 하향 링크 신호를 출력하는 non-coherent mode를 사용하고 있다. 본 논문에서 제안하는 디지털 방식의 반송파 복원방안은 NCO의 PW (Phase Word)를 이용하여 반송파와 NCO의 출력을 동기를 맞추고 기저대역으로 하향 변환하기까지의 신호 처리과정을 구성하고 모의시험을 통하여 성능을 분석 하였다.

### III. 디지털 반송파 복원 Loop

그림 2는 수신 신호 반송파 추적에 위한 디지털 반송파 추적 loop의 블록도이다. ADC 및 NCO에 의해 변환된 기저대역 디지털 신호는 decimator를 통과하여 최대 도플러 변이 주파수 보다 2배 이상의 샘플 속도를 가지는 I, Q 신호로 변환되어 위상 검출기에 입력된다. 위상 검출기는 CORDIC (Cordinate Rotation Digital Computer) 알고리즘으로 구현된다.

레인징 톤 및 command 신호  $s_k[n]$ 이 변조된 IF 중심주파수  $f_{IF}$ 의 STDN 상향 링크 n번째 샘플 신호  $s[n]$ 은<sup>[9]</sup>

$$s[n] = \cos(2\pi f_{IF}n + \sum a_k s_k[n]) \quad (1)$$

으로 표현될 수 있으며, 여기서  $a_k$ 는 modulation index이다. NCO의 중심주파수를  $f_{IF} + \Delta f$ ,

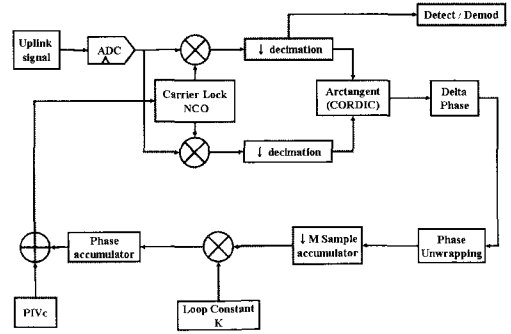


그림 2. NCO 반송파 추적 블록도

decimation 필터의 임펄스 응답을  $h_d[n]$ 이라고 하면, 위상 검출기 입력 신호  $I[n]$ ,  $Q[n]$ 은

$$\begin{aligned} I[n] &= A \cos(2\pi \Delta f n + \phi_n) \\ Q[n] &= A \sin(2\pi \Delta f n + \phi_n) \\ \phi[n] &\cong h_d[n] * \sum_k a_k s_k[n] \end{aligned} \quad (2)$$

으로 나타나며 위상 검출기의 출력  $\theta[n]$ 은

$$\theta[n] = 2\pi \Delta f_n + \phi[n] \quad (3)$$

이다. 위상 검출기의 출력은 차등 검출기에 의해 이전 샘플과의 차이만 추출되며 이 과정에서 위상의 연속화를 위한 phase-unwrapping 이 필요하다. 차등 검출기의 결과는 M-샘플 누산기(M-Sample Accumulator) 입력된다. M-샘플 누산기는 M-샘플 주기로 누산 결과를 출력하고 누산기를 리셋한다. 이러한 동작의 M-샘플 누산기의 출력  $\Phi_M[m]$ 은 다음과 같다.

$$\begin{aligned} \Phi_M[m] &= \theta[n+M] - \theta[n] \\ &= 2\pi \Delta f M + \sum_{l=0}^{M-1} \phi[n+1] \end{aligned} \quad (4)$$

여기서 레인징 및 command 신호 성분의 평균  $E\{s_k[n]\}$ 은 0이므로 M값이 충분히 크다고 가정하면  $\sum_{l=0}^M \phi[n+l] \approx E\{s_k[n]\} = 0$ 이므로

$$\Phi_M[m] = 2\pi \Delta f M \quad (5)$$

이 되어 반송파의 중심주파수와 NCO주파수의 차이 성분 외의 다른 성분은 제거됨을 알 수 있다.

그림 3은 M-샘플 누산기 출력과 NCO의 관계를

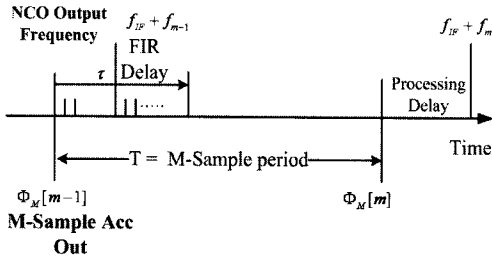


그림 3. Frequency & phase setup

나타낸 것이다. M-샘플 누산기의 주기  $T$ 는 decimator의 샘플주기를  $T_d$ 라 할 때  $T = MT_d$ 이다. m-1번째 샘플 값  $\Phi_M[m-1]$ 로부터 반송파 추적 알고리즘에 의해 새로운 NCO 주파수  $f_{IF} + f_{m-1}$ 가 설정되고, 입력 신호와 곱해져서 decimation 필터를 거쳐 위상검출기에 입력되기까지의 지연시간을  $\tau$ 라고 할 때, 누산기 주기  $T$ 동안 입력 주파수의 변화가 무시할 수 있다고 가정하면 입력 주파수  $f_{IF} + \Delta f$ 에서 다음과 같은 관계가 성립한다.

$$\frac{\Phi_M[m]}{2\pi} = (\Delta f - f_{m-2})\tau + (\Delta f - f_{m-1})(MT_d - \tau) \quad (6)$$

$\Phi_M[m]$ 은 loop이득  $K$ 가 곱해져서 위상 누산기 PACC에 더해지며 PACC 값  $P_m$ 은

$$P_m = P_{m-1} + 2\pi KMT_d \Delta f - 2\pi K(f_{m-1}(MT_d - \tau) + f_{m-2}\tau) \quad (7)$$

이다. 한편 NCO의 출력 주파수는  $f_s$ 를 NCO 클럭 주파수,  $N$ 은 NCO 내부의 phase 누산기의 비트수라고 하였을 때 PW를 사용하여 나타낸 식은

$$f_{IF} + f_m = \frac{f_s(P_{IF} + P_m)}{2^N} \quad (8)$$

로 표현할 수 있다. 여기서  $P_{IF}$ 는 원래의 신호 주파수에 해당하는 상수이며  $P_m$ 은 PACC의 출력 값이다. 식 (7)과 (8)이 결합하면 다음과 같은 점화식을 얻을 수 있다.

$$f_m = \alpha \Delta f + (1 - \alpha + \alpha\beta)f_{m-1} - \alpha\beta f_{m-2} \quad (9)$$

여기서  $\alpha, \beta$ 는

$$\alpha = \frac{2\pi KMT_d f_s}{2^N}, \beta = \frac{\tau}{MT_d} \quad (10)$$

이다. 식 (9)로부터 점화 수열이 수렴할 경우 수렴치는  $\Delta f$ 가 되어 반송파 추적을 수행함을 알 수 있다. 입력 주파수 편이  $\Delta f$ 를

$$0 = (m < 1) \\ \Delta f = (m \geq 1) \quad (11)$$

로 가정할 때 식 (9)의 점화 수열을  $z$  변환하여 정리하면

$$F(z) = \frac{\alpha z^3}{(z^2 - (1 - \alpha + \alpha\beta)z + \alpha\beta)(z - 1)} \Delta f \quad (12)$$

이 얻어지며 두 개의 복소수 pole과 하나의 실수 pole로 구성됨을 알 수 있다. 최적 수렴조건은 critical damping 조건으로 복소수 pole의 허수부가 0이 되는 것이며 이를 위한 조건은

$$1 - \sqrt{\alpha\beta} - \sqrt{\alpha} = 0 \quad (13)$$

이다. 이때 식 (10)과 (13)으로부터 얻은 최적의 loop 이득  $K_{opt}$ 는

$$K_{opt} = \frac{2^{N-1}}{\pi f_s (\sqrt{\tau} + \sqrt{MT_d})^2} \quad (14)$$

를 얻을 수 있으며 이 때 점화 수열의 해는 다음과 같이 얻어진다.

$$f_m = \left(1 - \left(\frac{\sqrt{\beta}}{1 + \sqrt{\beta}}\right)^m \left(1 + \frac{m}{1 + \sqrt{\beta}}\right)\right) \Delta f \quad (15)$$

#### IV. 모의시험 및 성능 분석

본 논문에서 제안한 방안을 평가하기 위해 신호 처리 블록을 구성하고 처리 데이터를 분석하여 반송파 추적과정을 분석하였다. 모의시험은 MATH WORK사의 MATLAB-Simulink 시뮬레이션 툴을 사용하여, IF 대역의 상향 링크 신호블록을 제작하여 시스템에 입력하고 시간에 따른 반송파 추적 성능을 관찰하였다. 그림 4는 제작한 입력신호의 주파수 정의이다. 입력 IF 중심 주파수는 46.5MHz 이며 도플러 주파수 편이 설정은 -50KHz에서 +50KHz 까지이며, 실시간으로 변화시켜 구현하였다.

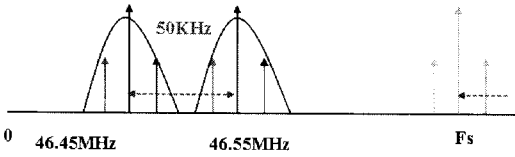


그림 4. 상향 링크 신호

또한, 반송파를 중심으로 레인지 톤 혹은 그 밖의 다른 목적으로 인한 신호가 삽입될 것에 대한 설정으로 10KHz tone을 삽입하고 변조 계수 0.3으로 위상 변조하였다.

ADC의 속도는 128MHz, NCO 누산기 bit수는 14 bit 이다. 효율적인 연산을 위해 반송파 복원 처리부는 125KHz로 느리게 동작하며, NCO의 초기 PW 값은 입력 IF와 동일한 46.5MHz를 출력하게끔 설정하였다. 데이터의 down sampling을 위해 half band filter를 연속으로 사용하여 12283탭 FIR 필터와 동일한 decimation 필터를 구현하였고, 필터의 지연시간은 대략 48us이다. 모의실험을 위한 Simulink 상의 전체 블록도는 그림 5와 같다. M-샘플 누산기 이후의 데이터 속도는 다시 125/M KSPS 로 낮추어지며 그림 6과 7은 각각 M=50, M=100 일 때의 M-샘플 누산기의 결과 변화를 나타낸 것이다. M 값에 따른 최적 수렴 계수  $K_{opt}$ 는 식 (14)로부터 얻어진 것이며 수렴 특성을 비교하기 위해  $K=2K_{opt}$ 와  $K=K_{opt}/2$  일 때의 특성을 같이 나타내었다. 그리고 그림 8은  $K=K_{opt}$  일 때, M 값의 변화에 따른 M-샘플 누산기의 결과 변화를 비교한 것이다. M값이 클 경우 한 스텝당의 수렴 속도가 증가하고 연산량은 줄어드는 반면 시스템당 시간은 증가하였다.

수렴계수 K의 값의 변화는 반송파를 추적하기까지의 M-샘플 누산기 블록의 결과가 0으로 수렴하는

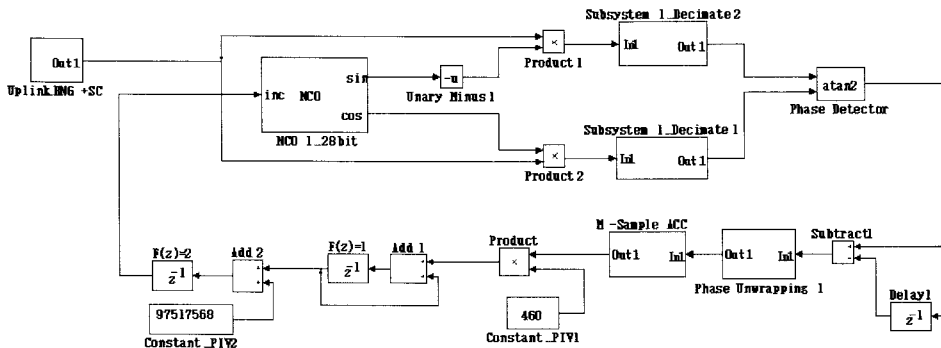


그림 5. 모의실험 블록도

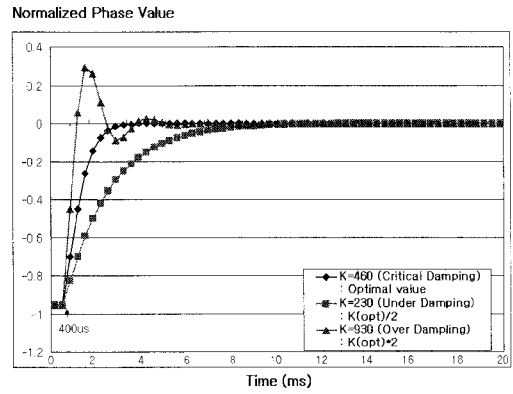


그림 6. M=50 일 때의 K값 변화 비교

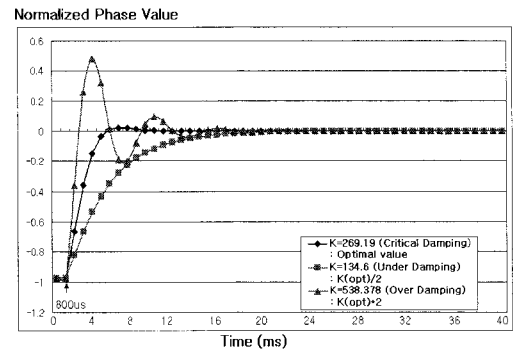


그림 7. M=100 일 때의 K값 변화 비교

과정을 결정한다. 최적 수렴계수는 샘플 시간당 최단 시간으로, 가장 안정적인 수렴형태를 얻을 수 있다.

샘플 단위인 M값은 적을수록 수렴 속도가 증가하는데, 식 (7)로부터 M 값은  $\tau/T_d$  이상이 되어야 함으로  $M = \lceil \tau/T_d \rceil$  일 때 가장 빠르게 수렴할 수 있다. 하지만 M값에 대한 최적 기준은 입력신호의 신호 대 잡음비를 고려하여 샘플 시간을 결정하여

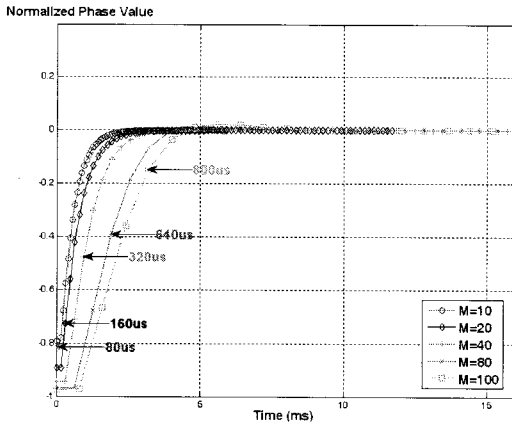


그림 8. M값 변화에 따른 M-샘플 누산기 블록 결과 비교

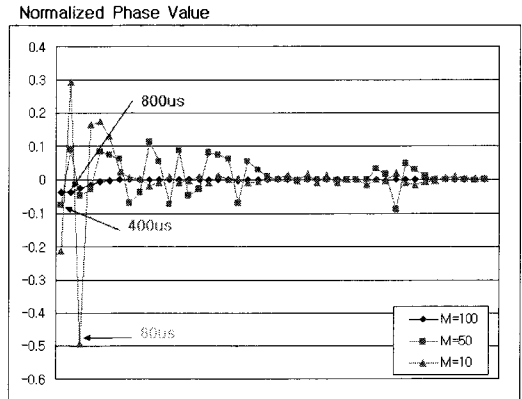


그림 9. SNR 5dB일때의 M값 변화 비교

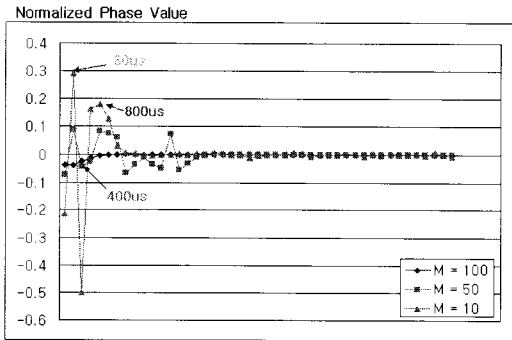


그림 10. SNR 10dB일때의 M값 변화 비교

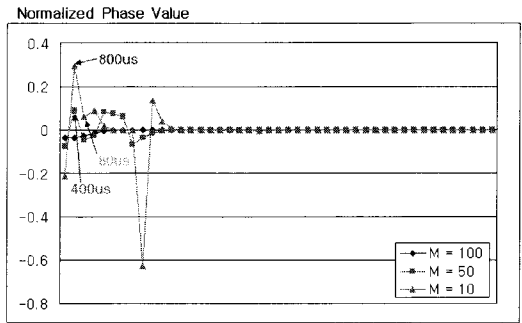


그림 11. SNR 20dB일때의 M값 변화 비교

야 한다. 잡음이 없는 상황에서의 최적 수렴계수는 M값에 영향을 받지 않고, 언제나 안정적인 수렴 형태를 보이지만, 그렇지 않은 경우에는 알 수 없는 위상편차로 인해 잘못된 연산 결과를 가져올 수 있기 때문이다. 따라서 이에 대한 모의시험을 그림 9, 10, 11에 보였다. 각각의 입력신호의 신호 대 잡음비는 5, 10, 20dB로 설정하였고, 이에 대한 M값을 10, 50, 100으로 변화시키면서 반송과 추적 추이를 관찰하였다.

입력 신호의 신호 대 잡음비가 좋지 않은 경우에 대하여 높은 M값을 적용할수록 반송과 추적 성능이 좋음을 확인할 수 있었다. 또한, 이에 따른 최적 수렴계수를 적용하여 안정적인 추적 알고리즘을 구현하여야 한다.

### V. 결 론

본 논문은 STDN 위성 디지털 트랜스폰더에서 상향 신호의 동기 및 반송과 추적 기능의 디지털

처리 방안을 제안하고 처리 알고리즘의 최적 상태 수렴계수를 찾아 적용하여 증명하였다. 그리고 잡음에 대한 처리 파라미터의 변화추이를 관찰하여 최적의 반송과 추적 결과를 모의 시험하여 분석하였다.

아날로그 트랜스폰더에서 사용되던 방식인 PLL에서 VCO를 제어하는 것과는 다르게, 제안된 디지털 방식의 반송과 복원 방안은 시스템 클럭을 제어하지 않고 독립적으로 디지털 신호처리 소자 클럭만을 사용하여 NCO의 출력으로 입력신호의 주파수 편이에 대해서 동기와 반송과 복원을 수행하였다. 이러한 방식은 시스템 클럭을 제어할 때 발생할 수 있는 디지털 부품들 간에 타이밍 문제를 배제할 수 있으며, 상용 디지털 신호 처리기술을 사용하는 디지털 위성 트랜스폰더 설계 방안에도 적용 될 수 있다.

### 참 고 문 헌

[1] B. Cook, M. Dennis, S. Kayalar, J. Lux, and N. Mysoor, "Development of the Advanced

Deep Space Transponder,” *IPN Progress Report 42-156, Feb., 15, 2004.*

[2] 이원철 “멀티모드용 SDR 기반 디지털 IF기술”, 한국통신학회지 (정보통신) 제19권 11호, 2002.

[3] M.C. Comparini, G.Boscagli, L.Simone, “Deep Space Digital Transponder for Rosetta and Mars Express Mission,” *2nd ESA Workshop on Tracking Telemetry and Command Systems for Space Applications, 29-31 Oct., 2001.*

[4] Marina Mondin and Letizia Lo Presti, “A software radio-based reconfigurable transponder for space applications,” *Wirel. Commun. Mob. Comput. 2002.*

[5] C.C. Chen, H. Herman, A. Makovsky, S. Zingales, C. Nuckolls, and K. Sieman, “Small Deep Space Transponder (SDST) DS1 Technology Validation Report,” *JPL document*

[6] L. Simone, D. Gelfusa, S. Cocchi, M. C. Comparini, D. Fiore, V. Piloni, A. Rapposelli, M. Capannolo, “A Novel Digital Platform for Deep Space Transponders: the Transmitter Side,” *2004 IEEE Aerospace Conference Proceedings*

[7] Tien M. Nguyen, Hen-Geul Yeh, M-i M. Hinedi, Charlie Kyriacou, “DESIGN OF DIGITAL PHASE-LOCKED LOOPS FOR ADVANCED DIGITAL TRANSPONDERS,” *IEEE JPL*

[8] David Samuel Warren, “The Design of a Deep space Transponder Regenerative Ranging unit,” *Department of Electrical Engineering and Computer science in partial fulfillment of the requirements for the degree of MS at the MIT, June, 1995.*

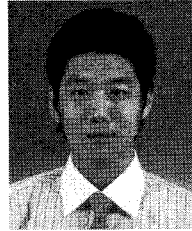
[9] Jack Kreng, Milton Sue, Sieu Do, Yogi Krikorian, and Srini Raghavan, “Telemetry, Tracking, and Command Link Performance Using the USB/STDN Waveform,” *Aerospace Conference, 2007 IEEE 3-10 Mar 2007 Page(s):1 - 15 Digital Object Identifier 10.1109/AERO.2007.352931*

[10] Chong-Hoon Kim, “A Clock Generation Scheme for TDM-CDM Converter in Gap Filler for the Satellite DMB Systems,” *IEEK, 2007-44TC-1-12, January, 2007.*

[11] Seung Hyun Kwak and Jae Seok Kim, “An Efficient Design of Programmable Down Converter for Software Radio,” *kicks, 2002-39sp-1-10, Jan., 2002.*

이윤종 (Yoon-jong Lee)

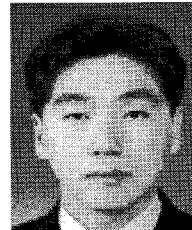
준회원



2007년 2월 남서울대학교 전자공학과 학사  
2007년 3월~현재 숭실대학교 전자공학과 석사과정  
<관심분야> SDR 기술, 디지털 신호 처리, 무선 통신 시스템 펌웨어 개발

최승운 (Seung-woon Choi)

정회원



2002년 2월 광운대학교 전자공학과 학사  
2004년 7월 광주과학기술원 기전공학과 석사  
2004년 7월~현재 한국항공우주연구원 선임연구원  
<관심분야> 위성통신 RF 시스템, RF 및 초고주파 회로설계

김종훈 (Chong-hoon Kim)

정회원



1984년 서울대학교 전자공학과 학사  
1986년 서울대학교 전자공학과 석사  
1993년 미국 Northwestern 대학교 EECS 박사  
1996년~현재 숭실대학교 정보통신전자공학부 부교수  
<관심분야> 무선통신 시스템, 고속 디지털 신호처리 회로설계