

## 지터 잡음을 개선한 하이브리드 적응제어기

(Hybrid Adaptive Controller Improving The Jitter Noise)

조정환\* · 흥권의 · 고성원

(Jeong-Hwan Cho · Kwon-Eui Hong · Sung-Won Ko)

### 요약

데드존이나 비선형성이 존재하는 자동화 시스템의 고속 정밀제어를 위하여 새로운 하이브리드 적응제어기를 제안한다. 제안된 시스템은 제어영역을 고속제어 영역과 정밀제어 영역으로 구분하여 제어한다. 먼저 퍼지 제어방식을 이용하여 고속제어를 수행하고, 오차가 설정된 범위 안에 진입하면 지터를 저감시킨 PFD를 이용한 PLL 제어기를 사용하여 정밀제어를 수행한다. 제안된 PFD는 데드존을 발생시키지 않아 지터 잡음과 응답특성을 개선하였다. 이론과 실험적인 연구가 수행되었고, 그 결과는 자동화 시스템의 제어 성능이 개선되었음을 입증한다.

### Abstract

This paper proposes the new hybrid adaptive controller for fast response time and precision control of automation system which exist deadzone or non-linearity of system. The proposed system, which provides the improvement in terms of the control region in high speed and precision control, first used the fuzzy control method for fast response time and when the error reaches the preset value, used the PLL method designing PFD improved jitter for precision control. The new designed PFD improves the jitter noise and response characteristic without generating deadzone. The theoretical and experimental studies have been carried out. The presented results from the above investigation show considerably improved performance in the position control of automation system.

Key Words : Jitter, PLL, PFD, Deadzone

### 1. 서 론

자동화 시스템의 설계에 있어서 최근까지 연구되어온 제어 알고리듬은 대체로 프로세스의 수학적 모

델링에 근거하여 이루어져 왔다. 그러므로 복잡한 동특성을 갖는 시스템이나 데드존(deadzone)과 같은 비선형성이 존재하는 동적인 환경에서는 기존의 제어 이론으로는 강인한 제어기 구성이 용이하지 못하다.

Zadeh에 의해 퍼지이론이 제안된 이후, 퍼지제어는 지금까지 산업의 여러 분야에서 널리 응용되어 왔다. 일반적으로 퍼지제어기는 시스템의 특성이 복

\* 주저자 : 김포대학 IT학부 부교수  
Tel : 031-999-4142, Fax : 031-999-4775  
E-mail : jhcho@kimpo.ac.kr  
접수일자 : 2008년 11월 26일  
1차심사 : 2008년 11월 27일  
심사완료 : 2008년 12월 17일

잡하여 기존의 제어방식으로는 해석할 수 없거나, 입출력 정보가 정성적이고, 부정확하고, 불확실한 경우 기존의 제어기들보다 우수한 제어결과를 나타내는 것을 볼 수 있다. 즉, 퍼지제어는 선형시스템은 물론 비선형 특성, 또는 시스템의 정확한 동특성의 기술이 어려운 시스템에 대해서도 대단히 유용한 결과를 나타내고 있다[1].

자동화시스템의 제어방식에서 PLL(Phase Locked Loop) 제어방식은 실시간 제어의 용이성 및 정밀제어 성능의 우수성 때문에 자동화분야에서 많이 사용되고 있으며 PLS(Phase Locked Servo) 시스템으로 발전되어 제어성능을 더욱 향상시켰다. 그러나 제어성능은 우수하다고 할 수 있으나 PLL 처리과정에서 비선형 특성에 의해 나타나는 데드존에 의해서 발생하는 지터 잡음으로 인하여 정밀제어를 저해하는 문제점으로 지적되고 있다[2]. 또한, 현대의 디지털제어 시스템은 빠른 처리능력을 갖는 PLL을 요구하기 때문에 주파수 응답속도가 빠르며 안정적으로 동작 할 수 있도록 PLL 구성요소의 성능을 향상시키는 연구가 진행되고 있다.

특히, PLL의 주요 구성 요소인 PFD(Phase Frequency Detector)는 주파수 추적 시간을 개선하거나 지연 시간 및 데드존을 줄이기 위한 방향으로 연구가 활발히 진행되고 있다. PFD의 주파수 추적 시간과 지연 시간이 길어지면 고속 동작이 어렵고, 데드존이 크면 정확한 동기를 맞출 수 없고 지터 잡음을 많이 발생한다. 따라서 이러한 PFD의 문제점 때문에 고속 동작에서 PLL이 동작의 제한을 받게 된다[3]. 현재, 널리 사용되고 있는 3-state PFD는 다수의 트랜지스터로 구성되어 회로의 지연 시간이 길고 넓은 데드존과 전력소모가 많다. 따라서 3-state PFD를 사용한 PLL은 고주파수에서 동작하는데 적합하지 않다[4].

따라서 본 논문에서는 자동화 시스템의 고속 정밀제어를 위하여 지터를 저감시킨 PFD를 이용한 하이브리드 적응제어기를 제안한다. 제안한 제어 방식은 먼저 지능형 제어 방식인 퍼지 제어 방식을 이용하여 고속 제어를 수행하고, 제어시스템이 목표값 근접영역으로 진입하면 PLL 제어방식을 이용하여 정밀 제어를 수행하는 하이브리드 제어방식이다. 이를

위하여 PLL이 가지고 있는 데드존과 지연 시간의 단점을 해결하고 고속 정밀의 PLL에 적합한 새로운 PFD를 제안한다.

## 2. 제안된 제어시스템의 설계

자동화 시스템의 고속 정밀제어를 구현하기 위해 퍼지제어기와 PLL제어기를 설계하여 제안된 시스템은 그림 1과 같이 구성된다.

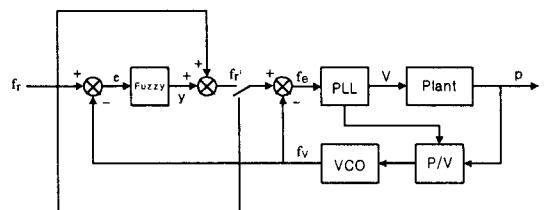


그림 1. 제안된 시스템의 구성도  
Fig. 1. Block diagram of the proposed system

### 2.1 제어시스템 데드존 특성

본 논문에서는 적응 퍼지제어기의 입력변수를 오차( $e$ )와 오차의 변화량( $\Delta e$ )으로 설정하고, 출력변수는  $y(k)$ 로 설정하였으며 아래와 같이 정의한다[5].

$$\begin{aligned} e(k) &= f_r(k) - f_v(k) \\ \Delta e(k) &= e(k) - e(k-1) \\ y(k) &= F[e(k), \Delta e(k)] \\ f_{r'}(k) &= f_r(k) + y(k) \end{aligned}$$

여기서,  $f_r(k)$ 와  $f_v(k)$ 는 각각  $k$ 번째 샘플링시간의 목표값과 플랜트의 출력값이다.  $F[e(k), \Delta e(k)]$ 는 퍼지논리에 의한 비선형 함수로서 퍼지화와 퍼지추론, 비퍼지화의 3단계로 구현되며  $y(k)=F[e(k), \Delta e(k)]$ 는 적응 퍼지 제어값이다. 적응된 기준입력  $f_{r'}(k)$ 는 PLL에 인가된다. 따라서

$$\begin{aligned} f_e(k) &= f_{r'}(k) - f_v(k) \\ \Delta f_e(k) &= f_e(k) - f_e(k-1) \end{aligned}$$

이때 플랜트의 데드존 특성함수는 식 (1) 같이 표

## 지터 잡음을 개선한 아이브리드 적응제어기

현 할 수 있으며,  $d, m > 0$  인 경우의 특성은 그림 2와 같다. 이러한 영역에서 비선형요소인 데드존 특성이 존재한다.

$$D[v] = \begin{cases} m(v-d) & \text{for } (v > d) \\ 0 & \text{for } (-d \leq v \leq d) \\ m(v+d) & \text{for } (v < -d) \end{cases} \quad (1)$$

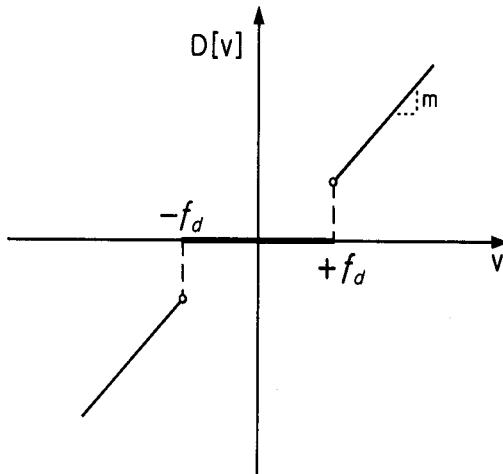


그림 2. 데드존 특성  
Fig. 2. Characteristics of the deadzone

데드존 특성을 갖는 제어 시스템의 정상상태응답을 분석하면 다음의 방정식을 얻는다.

$$e(k) = y_m(k) - y_p(k)$$

$$\Delta e(k) = e(k) - e(k-1)$$

$$C[e(k), \Delta e(k)] = K_p e(k) + K_d \Delta e(k)$$

$$v(k) = K_1 y_m(k) + F[e(k), \Delta e(k)]$$

$$u(k) = D[v(k)]$$

$$y_p(k) = P(z)[u(k)]$$

여기서 데드존 특성이 없을 때 즉,  $d=0, m=1$ 인 경우 플랜트의 출력은  $y_p(k) = y_m(k) - e(k)$ 가 된다. 따라서  $y_p(k) = P(z)[K_1 y_m(k) + C[e(k), \Delta e(k)]]$  이고, 데드존 특성이 없으므로  $\Delta e(k)=0$ 라고 하면

$$y_{p,ss} = K_s [K_1 y_m + K_p e_{ss}] = y_m - e_{ss}$$

여기서  $K_s$ =플랜트의 정상상태 이득,  $y_{p,ss}$ =정상상

태 출력,  $e_{ss}$ =정상상태 오차이다. 따라서 정상상태 오차는

$$K_s [K_1 y_m + K_p e_{ss}] = y_m - e_{ss} \quad (2)$$

데드존 특성이 있는 경우

$$y_{p,ss} = K_s [K_1 y_m + K_p e_{ss}] = y_m - e_{ss}$$

이고, 이때 정상상태 오차는

$$K_s D [K_1 y_m + K_p e_{ss}] = y_m - e_{ss} \quad (3)$$

으로 표현된다.

## 2.2 퍼지 제어기의 설계

일반적으로 퍼지제어기는 퍼지화도입부, 지식베이스부, 의사결정논리부, 비퍼지화부로 구성된다[1].

퍼지제어규칙은  $R_i = \text{if } e \text{ is } E_i \text{ and } ce \text{ is } CE_i \text{ then } u \text{ is } U_i$  ( $i = 1, 2, \dots, N$ )으로 구성된다.

$E_i, CE_i, U_i$ 는 언어적 퍼지변수로서 각각 NB(Negative Big), NS(Negative Small), ZO(Zero), PS(Positive Small), PB(Positive Big)의 5개로 구성되어 있으며 퍼지제어규칙이 표 1에 나타나 있다.

표 1. 퍼지제어규칙  
Table 1. Fuzzy control rules

		ce				
		NB	NS	ZE	PS	PB
e	NB	NB	NB	NB	NS	ZE
	NS	NB	NS	NS	ZE	PS
	ZE	NB	NS	ZE	PS	PB
	PS	NS	ZE	PS	PS	PB
	PB	ZE	PS	PB	PB	PB

그리고 제어규칙에 대한 맴버십함수는 표 2와 같이 각각 사다리형과 삼각형의 형태로 입출력변수에 대해서 전체집합을 9개 레벨로 양자화하였다. 이러한 언어적 제어규칙과 맴버십 함수로부터 출력값을

얻기 위해서는 퍼지 추론을 해야 한다.

**표 2. 양자화된 맴버십 함수**  
Table 2. Quantized membership functions

	-4	-3	-2	-1	0	1	2	3	4
NB	1	0.6	0	0	0	0	0	0	0
NS	0	0.6	1	0.6	0	0	0	0	0
ZE	0	0	0	0.1	1	0.1	0	0	0
PS	0	0	0	0	0	0.6	1	0.6	0
PB	0	0	0	0	0	0	0	0.6	1

입력을  $e_o, \Delta e_o$ 라고 하면, 출력  $U_o$ 는

$$U_o = R \circ (e_o \times \Delta e_o)$$

이에 대한 맴버십 함수는

$$\mu U_o(u) = \max_{e, \Delta e} [\mu R(e, \Delta e, u) \wedge \mu e_o(e) \wedge \mu \Delta e_o(\Delta e)]$$

위식이 퍼지 단일값 입력이면

$$\mu U_o(u) = \mu R(e, \Delta e, u) \text{ 이고}$$

$$\mu R_i(e_o, \Delta e_o, u) = \mu e_i(e_o) \wedge \mu \Delta e_i(\Delta e_o) \wedge \mu U_i(u)$$

라고 정의하면, 추론결과는

$$W_i = \mu E_i(e_o) \wedge \mu \Delta E_i(\Delta e_o)$$

$$\mu U_o(u) = \bigvee_{i=1}^N [W_i \wedge \mu U_i(u)]$$

한편, 제어기 출력을 비퍼지화 방법을 이용하여 구할 수 있다. 본 논문에서는 다음과 같은 무게중심법(centre of gravity method)을 이용한다.

$$y(k) = F[e(k), \Delta e(k)] = \frac{\sum_{i=1}^N (\mu U_i(u_i) \cdot u_i)}{\sum_{i=1}^N \mu U_i(u_i)} \quad (4)$$

이와 같이 설계된 퍼지제어기는 정밀제어를 위해서 추가되는 많은 제어규칙과 맴버십 함수, 그리고 추론과정으로 인해 응답시간의 증가요인이 발생한다. 그래서 제어규칙을 정량화하고 추론과정을 통해 얻은 출력값들을 룩업 테이블로 작성하면 추론하는 동안 소요되는 시간을 절약할 수 있어 실시간제어를 수행할 수 있지만 정상상태 오차가 발생한다. 따라서 이러한 문제를 해결하기 위해서는 목표값 근처에서 정밀제어를 실행해야 한다.

본 논문에서는 표 1과 표 2를 이용하여 표 3과 같은 룩업 테이블을 작성하였다. 따라서 퍼지제어를 통해 개략제어를 수행하여 신속히 목표값에 접근하고, PLL제어기를 설계하여 정상상태 오차를 감소시키고 정밀도를 향상시키도록 하였다.

**표 3. 룩업 테이블**  
Table 3. Lookup table

ce												
-6	-5	-4	-3	-2	-1	0	1	2	3	4	5	6
-6	-6	-6	-6	-6	-6	-5	-4	-3	-2	-1	0	0
-5	-6	-6	-5	-5	-5	-5	-4	-3	-2	-1	0	1
-4	-6	-5	-4	-4	-4	-4	-4	-2	-2	-1	0	1
-3	-6	-5	-4	-4	-3	-3	-3	-1	-1	0	1	2
-2	-6	-5	-4	-3	-2	-2	-2	0	0	1	2	3
-1	-6	-5	-4	-3	-2	-2	-1	0	0	1	2	4
0	-6	-5	-4	-3	-2	-1	0	1	2	3	4	5
1	-5	-5	-2	-1	0	0	1	2	2	3	4	6
2	-4	-4	-2	-1	0	0	2	2	2	3	4	6
3	-3	-3	-1	0	1	1	3	3	3	4	4	6
4	-2	-1	0	1	2	2	4	4	4	4	4	6
5	-1	0	1	2	3	4	5	6	6	6	6	6
6	0	1	2	3	4	5	6	6	6	6	6	6

### 2.3 PLL 제어기의 설계

PLL은 주파수 추적 속도가 빠르며 안정적으로 동작 할 수 있도록 PLL의 기본적인 구성 요소인 PFD, VCO와 전하펌프 등이 고속 정밀의 PLL을 구현하기 위하여 구조 개선이 이루어지고 있다. 특히, PLL의 주요 구성요소인 PFD는 기준 신호와 VCO 출력 신

## 지터 잡음을 개선한 아이브리드 적응제어기

호 사이의 위상과 주파수를 비교하여 오차 신호를 출력하는 기능을 한다. 현재 일반적으로 많이 사용하는 3-state PFD의 구조는 두 개의 D-플립플롭(F/F)과 한 개의 AND 게이트로 이루어져 있다. 3-state PFD는 자연 시간이 길어서 고주파 대역에서 사용이 부적합하고 데드존이 넓기 때문에 지터 잡음을 많이 만들어 낸다[6].

따라서 본 논문에서는 기존의 PFD가 갖는 문제점을 해결하기 위하여 그림 3과 같이 지터 잡음이 개선된 PFD를 제안한다. 즉, A 신호와 기준 신호를 AND 게이트의 입력으로 하여서 Up 신호를 출력하고, B 신호와 VCO 출력 신호를 또 다른 AND 게이트의 입력으로 하여서 Down 신호를 출력한다. 3-state PFD에서는 출력 과정의 Up 신호와 Down 신호가 동시에 “1”이 되는 부분이 있지만, 제안된 PFD는 Up 신호와 Down 신호가 동시에 “1”이 되는 부분이 없다. Up 신호와 Down 신호가 동시에 ON이 된다면, 전류의 변화량은 “0”이 되지 못한다.

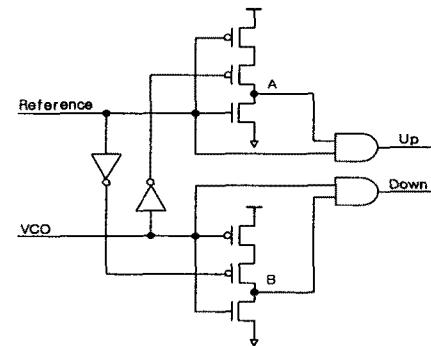
그 결과로 VCO의 제어 전압이 변동하게 되고, VCO에 의한 지터 잡음이 많이 발생하게 된다. 제안된 PFD는 자연시간에 의해 발생하는 데드존을 감소시켜 지터잡음을 개선하였고 또한 18개의 트랜지스터로 구성되어 전력소모를 감소시켰다.

## 2.4 제안된 시스템의 동작특성

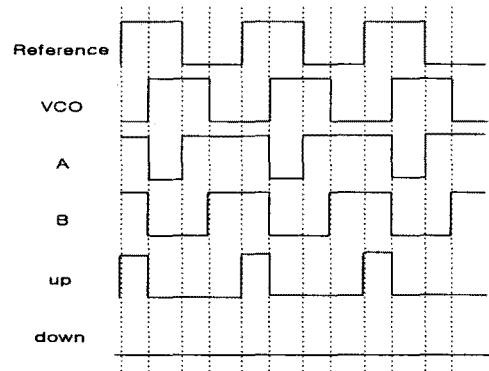
제안된 시스템은 기준주파수( $f_r$ )와 귀환주파수( $f_v$ )는 비교기에서 비교되어 주파수 오차( $e$ )를 발생한다.

$$e(\text{Hz}) = f_r - f_v \quad (5)$$

주파수 오차( $e$ )와 오차의 변화량( $ce$ )는 퍼지 제어기에서 실행되어, 그 출력값이 전동기를 정회전, 역회전시키면서 신속히 목표값을 추적하며 목표값에 도달하기 직전에 주파수 오차가  $e < |15[\text{KHz}]|$  이내 일 경우에는 PLL 제어기가 동작하여 정밀제어를 실행하고 귀환주파수가 증가하여  $f_r=f_v$ (동기상태)가 되면 전동기는 정지한다. 이것은 곧 전동기가 위치명령과 일치된 위치에 도달한 것을 의미한다.



(a) 구조  
(a) Structure



(b) 입출력 특성  
(b) Input & output characteristics

그림 3. 제안된 PFD  
Fig. 3. Proposed PFD

## 3. 실험 및 결과

자동화 시스템의 정밀 제어를 실험하기 위해 제안된 제어 시스템은 리드-스크류를 결합하여 회전운동을 직선운동으로 변환시켰다. 회전각에 대한 이동거리  $L = 4/2\pi[\text{mm}/\text{revolution}]$ 이며, VCO의 감도  $K_v=26.97[\text{kHz}/\text{V}]$ 이다. 리드가 0~500[mm]까지 변화할 때 이에 대응하는 VCO 출력 주파수는 제어 시스템의 변환요소( $C_f$ )로서 작용한다.

$$C_f = \frac{500[\text{mm}]}{49.68[\text{kHz}]} = 10.06[\text{mm}/\text{kHz}]$$

따라서 위치를 만족하는 위치/전압변환기(P/V)의

이득  $K_p=36[\text{mV}/\text{cm}]$ 이며, 결과적으로  $K_v \cdot K_p$ 에 의해서 제안된 시스템의 변환요소를 결정할 수 있다.

이와 같은 파라미터에 의해서 실험한 결과가 그림 4와 그림 5에 나타나 있다. 그림 4은 정상상태의 위치 명령을 438[mm]로 입력했을 때의 위치응답이다. 기준 주파수는 36.328[kHz]에서 79.866[kHz]로 변환되며, 먼저 PLL만으로 동작하였을 때의 응답특성(점선)을 살펴보면 과도응답 특성 영역인  $t=2.5[\text{sec}]$ 까지 전동기가 최대 속도로 동작하고  $f_r=f_v$ 가 되는  $t=2.7[\text{sec}]$ 에서 목표값인 438[mm]에 도달한다. 이때 최대 오버슈트는 3.15[%]이다.

한편 제안된 제어 시스템에 의해서 실험한 결과 응답특성(실선)을 살펴보면 과도응답 특성 영역에서  $t=2.0[\text{sec}]$ 까지 전동기가 최대 속도로 동작하여 정밀 제어 영역에 도달하며,  $f_r=f_v$  되는  $t=2.2[\text{sec}]$ 에서 목표값에 도달한다. 최대 오버슈트는 1.15[%]이다.

그림 5는 위치명령 주파수를 64.956[kHz]로 입력했을 때의 위치응답곡선으로 PLL만으로 실험을 하였을 때의 응답특성(점선)은  $t=1.6[\text{sec}]$ 까지 전동기가 최대 속도로 동작하여  $t=1.8[\text{sec}]$ 에서 목표값인 288[mm]에 도달하고 전동기는 정지한다. 제안된 제어 시스템에 의해서 실험한 응답특성(실선)을 살펴보면 과도응답영역인  $t=1.2[\text{sec}]$ 까지 전동기가 최대 속도로 동작하여 정밀제어 영역에 접근하,  $t=1.4[\text{sec}]$ 에서 목표값인 288[mm]에 도달한다. 따라서 이러한 과정의 실험결과를 분석하면 제안된 제어시스템을 사용할 경우에 정상상태오차를 감소시킬 수 있을 뿐만 아니라 과도응답특성도 개선할 수 있음을 알 수 있다.

그림 6은 기존의 PFD와 제안된 PFD의 데드존 특성을 비교한 것이다. 제안된 PFD는 테드존이 거의 없는 것에 반해 3-state PFD는 약 70[psec] 정도의 데드존이 있는 것으로 나타났다. 이러한 데드존은 지터잡음의 원인이 된다.

그림 7은 제안된 PFD를 사용한 제어기의 잡음특성으로 데드존 특성의 개선에 의해 지터 잡음이 저감된 것을 확인 할 수 있었다.

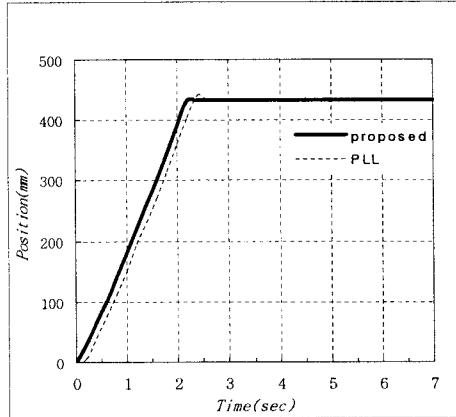


그림 4. 위치명령(438[mm])에 대한 응답

Fig. 4. Response to position command(438[mm])

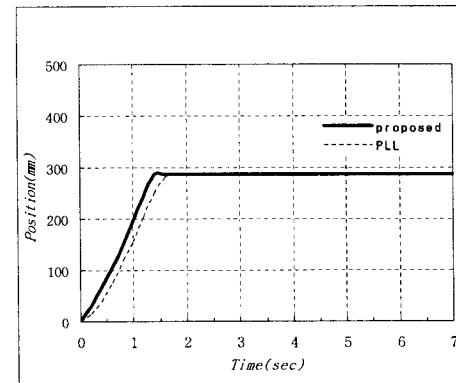


그림 5. 위치명령(288[mm])에 대한 응답

Fig. 5. Response to position command(288[mm])

#### 4. 결 론

본 논문에서는 지터 잡음을 개선한 PFD를 사용하여 자동화 시스템의 고속 정밀 제어를 실현한 하이브리드 적응제어기를 제안하였다. 제안한 제어 방식은 먼저 지능형 제어 방식인 퍼지 제어 방식을 이용하여 고속 제어를 수행하고, 제어시스템이 목표값 근접영역으로 진입하면 PLL 제어방식을 이용하여 정밀 제어를 수행하는 하이브리드 제어방식이다. 이를 위하여 PLL이 가지고 있는 데드존과 지연 시간의 단점을 해결하고 고속 정밀의 PLL에 적용하기에 적합한 새로운 PFD를 제안하였다. 제안된 PFD를 적용한 하이브리드 제어기는 데드존과 지연시간에

## 지터 잡음을 개선한 아이브리드 적응제어기

의한 출력의 영향을 개선하여 지터 잡음을 발생시키지 않기 때문에 고속, 정밀 제어에 적합함을 확인할 수 있었다.

제안된 제어기법은 정확한 수학적 모델을 지정하지 않더라도 구조변경 없이 쉽게 적용할 수 있는 부품조립 및 자동화 생산라인, 산업용 로봇과 같은 FA 시스템, 반송시스템과 CIM 등에도 활용이 가능할 것으로 판단된다.

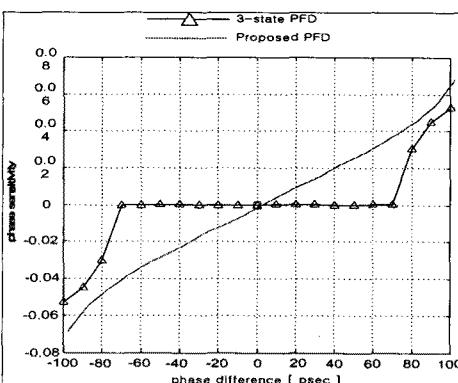


그림 6. PFD의 데드존 특성

Fig. 6. Deadzone characteristics of the PFD

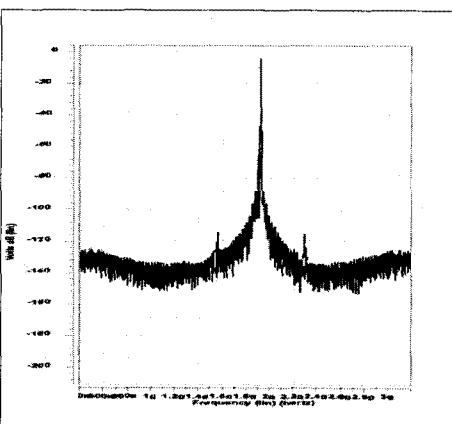


그림 7. 제안된 시스템의 잡음 특성

Fig. 7. Noise characteristics of the proposed system

본 논문은 2008학년도 김포대학 연구비 지원에 의하여 연구되었음.

## References

- [1] A.Zou, and Z.Tan, Adaptive Control of a Class of Nonlinear Pure-Feedback Systems Using Fuzzy Backstepping Approach IEEE Transactions on Fuzzy Systems Vol.16 No.4 pp.886-897, Apr. 2008.
- [2] Frank Herzl et al., "An Integrated CMOS PLL for Low-Jitter Applications," IEEE Trans. Circuits and Systems, Vol. 49, No. 6, pp. 427-429, Jun. 2002.
- [3] Mart Min, Vello Mannama and Toivo Paavle, "Settling Time Minimization in PLL Frequency Synthesizers," Proc. of IEEE International Conference on Circuits and System for Communications, pp.366-369, 2002.
- [4] Heung-Cyun Ryu and Hyun-Seok Lee, "Analysis and Minimization of Phase Noise of the Digital Hybrid PLL Frequency Synthesizer," IEEE Trans. Consumer Electronics, Vol. 48, No. 2, pp. 304-312, May 2002.
- [5] ARubaai, MCastro-Sitiriche, A.Ofoli, "Design and Implementation of Parallel Fuzzy PID Controller for High-Performance Brushless Motor Drives: An Integrated Environment for Rapid Control Prototyping," IEEE Transactions on Industry Applications Vol.44 No.4 pp 1090-1098, Apr. 2008.
- [6] KWoo,Y.Liu,ENam, and D.Ham, "Fast-lock hybrid PLL combining fractional-N & integer-N modes of differing bandwidth," IEEE J. Solid State Circuits, Vol. 43, No. 2, pp. 379-389, Feb. 2008.

## ◇ 저자소개 ◇

### 조정환 (趙正煥)

1963년 12월 12일 생. 1988년 한양대학교 전자공학과 졸업. 1990년 한양대학교 대학원 전자공학과 졸업(석사). 2003년 한양대학교 대학원 전자공학과 졸업(박사). 현재 김포대학 IT학부 부교수. 산업계측제어기술사. 본 학회 편수위원.

### 홍권의 (洪權義)

1959년 10월 13일 생. 1982년 건국대학교 전자공학과 졸업. 1984년 건국대학교 대학원 전자공학과 졸업(석사). 1997년 건국대학교 대학원 전자공학과 졸업(박사). 현재 김포대학 IT학부 부교수.

### 고성원 (高成元)

1960년 8월 6일 생. 1983년 한양대학교 전자공학과 졸업. 1985년 한양대학교 대학원 전자공학과 졸업(석사). 2008년 송실대학교 대학원 전자공학과 졸업(박사). 현재 김포대학 IT학부 부교수.